

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-527857

(P2005-527857A)

(43) 公表日 平成17年9月15日(2005.9.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H092
GO2F 1/1345	GO2F 1/1345	5C094
GO9F 9/00	GO9F 9/00 338	5F033
GO9F 9/30	GO9F 9/30 338	5F110
GO9F 9/35	GO9F 9/30 349C	5G435
審査請求 有 予備審査請求 未請求 (全 26 頁) 最終頁に続く		

(21) 出願番号 特願2004-507908 (P2004-507908)
 (86) (22) 出願日 平成14年8月1日(2002.8.1)
 (85) 翻訳文提出日 平成16年11月25日(2004.11.25)
 (86) 国際出願番号 PCT/KR2002/001459
 (87) 国際公開番号 W02003/100512
 (87) 国際公開日 平成15年12月4日(2003.12.4)
 (31) 優先権主張番号 2002-0029290
 (32) 優先日 平成14年5月27日(2002.5.27)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 591028452
 サムスン エレクトロニクス カンパニー
 リミテッド
 SAMSUNG ELECTRONICS
 COMPANY, LIMITED
 大韓民国, 442-373 キョンキード
 , スウォン-シ, ヨントン-グ, マエタン
 -ドン, 416
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子

最終頁に続く

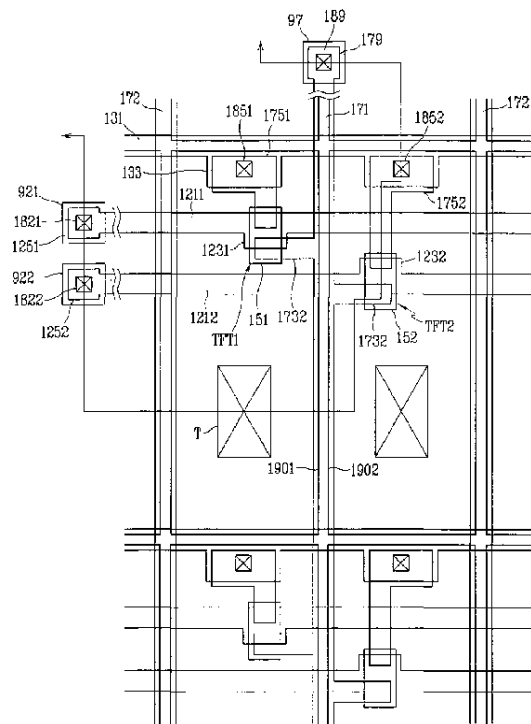
(54) 【発明の名称】 液晶表示装置用薄膜トランジスタ基板

(57) 【要約】

【課題】 画素電極の間で漏洩される光を遮断し、均一な反射率を得ることができる液晶表示装置用薄膜トランジスタ基板の提供

【解決手段】

ゲート配線は横方向に伸びているゲート線及びゲート線に連結されているゲート電極を含む。データ配線は縦方向に形成されてゲート線と絶縁されて交差するデータ線、データ線と連結されているソース電極、ゲート電極に対してソース電極と対向するドレイン電極を含む。また、各々の画素にはドレイン電極を通じてデータ配線と電氣的に連結されている画素電極が形成されている。ここで、単位画素はデータ線を中心に両側に配置されており、ゲート線は各々の画素に二重に配置されており、データ線はこれらの両側に位置した二つの画素の画素電極と互いに異なる薄膜トランジスタを通じて各々連結されており、二重のゲート線はデータ線両側画素の画素電極と薄膜トランジスタを通じて電氣的に連結されている。これにより互いに隣接する画素電極の周縁部分はデータ線、ダミー信号線及び維持配線と重なって画素の間で漏



【特許請求の範囲】

【請求項 1】

横方向に各々伸びて走査信号を伝達し、一つの画素行ごとに二重に配置されているゲート線と、二重の前記ゲート線と各々連結されている第 1 及び第 2 薄膜トランジスタのゲート電極と、を含むゲート配線と、

前記ゲート線と絶縁されて縦方向に伸びており、互いに隣接する二つの前記画素列ごとに各々配置されているデータ線と、前記データ線に各々連結されている前記第 1 及び第 2 薄膜トランジスタのソース電極と、前記ソース電極と分離されて前記ゲート電極を中心に各々前記ソース電極と対向する前記第 1 及び第 2 薄膜トランジスタのドレーン電極と、を含むデータ配線と、

前記ゲート線と絶縁されて前記データ線と交互に配置され、前記画素列ごとに一つずつ形成されているダミー信号線と、

前記二重のゲート線及び前記データ線と前記第 1 及び第 2 薄膜トランジスタを通じて連結されており、周縁部分は前記データ線及び前記ダミー信号線と重なっている画素電極と、

を含む、液晶表示装置用薄膜トランジスタ基板。

【請求項 2】

前記画素電極と重なって維持容量を形成する維持配線をさらに含む、請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 3】

前記維持配線は、

横方向に伸びている維持電極線と、

前記ドレーン電極と重なっている維持電極と、

を更に含む、請求項 2 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 4】

前記維持電極は、縦方向に伸びて前記画素の間に配置されており、前記画素電極の周縁部分と重畳していることを特徴とする、請求項 3 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 5】

前記画素電極と前記ドレーン電極との間に形成されており、前記画素電極と前記ドレーン電極とを連結するための接触孔を有する保護膜をさらに含む、請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 6】

横方向に各々伸びて画素の上部及び下部に位置し、走査信号を伝達する二重のゲート線と、二重の前記ゲート線と各々連結されている第 1 及び第 2 薄膜トランジスタのゲート電極と、を含むゲート配線と、

前記ゲート線と絶縁されて縦方向に伸びて前記画素を定義し、互いに隣接する二つの前記画素ごとに一つずつ形成されているデータ線と、前記データ線に各々連結されている前記第 1 及び第 2 薄膜トランジスタのソース電極と、前記ソース電極と分離されて前記ゲート電極を中心に各々前記ソース電極と対向する前記第 1 及び第 2 薄膜トランジスタのドレーン電極と、を含むデータ配線と、

前記第 1 及び第 2 薄膜トランジスタを通じて前記二重のゲート線及び前記データ線と各々連結されており、前記画素に各々配置されている画素電極と、

を含む、液晶表示装置用薄膜トランジスタ基板。

【請求項 7】

前記データ配線は二つの前記画素の中央に配置されている、請求項 6 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 8】

前記画素電極と重なって維持容量を形成する維持配線をさらに含む、請求項 7 に記載の液晶表示装置用薄膜トランジスタ基板。

10

20

30

40

50

【請求項 9】

前記維持配線は、
横方向に伸びている維持電極線と、
縦方向に形成されて前記画素電極の周縁辺部分と重なっている維持電極と、
を更に含む、請求項 8 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 10】

前記データ線は二重で形成されており、二重の前記データ線は連結部を通じて互いに連結されている、請求項 7 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 11】

横方向に伸びており、前記画素電極と重なっている維持電極線をさらに含む、請求項 10 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 12】

前記ドレーン電極及び前記画素電極と連結されており、前記維持電極線と重なっている維持キャパシタ導電体パターンをさらに含む、請求項 11 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 13】

横方向に各々伸びて画素の上部及び下部に位置し、走査信号を伝達する二重のゲート線と、二重の前記ゲート線と各々連結されている第 1 及び第 2 薄膜トランジスタのゲート電極と、を含むゲート配線と、

前記ゲート線と絶縁されて縦方向に伸びて前記画素を定義し、互いに隣接する二つの前記画素ごとに各々形成されているデータ線と、前記データ線に各々連結されている前記第 1 及び第 2 薄膜トランジスタのソース電極と、前記ソース電極と分離されて前記ゲート電極を中心に各々前記ソース電極と対向する前記第 1 及び第 2 薄膜トランジスタのドレーン電極と、を含むデータ配線と、

前記二重のゲート線及び前記データ線と前記第 1 及び第 2 薄膜トランジスタを通じて各々連結され、前記二つの画素に配置されている画素電極を含み、

前記第 1 薄膜トランジスタの前記ゲート電極、ソース電極及びドレーン電極と前記第 2 薄膜トランジスタのゲート電極、ソース電極及びドレーン電極は互いに隣接する前記二つの画素を上下または左右に二等分する線に対して回転対称である、液晶表示装置用薄膜トランジスタ基板。

【請求項 14】

前記第 1 及び第 2 薄膜トランジスタの前記ドレーン電極と前記画素電極との間に形成されており、表面に凹凸パターンを有する保護膜をさらに含む、

前記保護膜は感光性有機絶縁膜からなることを特徴とする、請求項 13 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 15】

前記画素電極はアルミニウムまたはアルミニウム合金または銀または銀合金のうちのいずれか一つからなることを特徴とする、請求項 13 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 16】

前記画素電極、

ITOまたはIZOのうちのいずれか一つからなる下部の透明導電膜と、

銀または銀合金またはアルミニウムまたはアルミニウム合金のうちのいずれか一つからなる上部の不透明導電膜からなり、

前記透明導電膜は前記不透明導電膜面積の 20%乃至 30%を露出させる開口部を通じて露出されていることを特徴とする、請求項 13 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 17】

第 1 及び第 2 ゲート線と、前記第 1 及び第 2 ゲート線各々に連結されている第 1 及び第 2 ゲート電極と、を含むゲート配線を形成する段階と、

前記ゲート配線を覆うゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜上に半導体層を形成する段階と、

前記半導体層上に第1及び第2データ線と、前記第1データ線及び前記第2データ線と連結している第1ソース電極及び第2ソース電極と、前記第1ソース電極及び前記第2ソース電極と各々分離されている第1ドレーン電極及び第2ドレーン電極と、前記第1及び第2データ線を連結するデータ連結部と、を含むデータ配線を形成する段階と、

凹凸形状の表面を有し、前記第1ドレーン電極及び前記第2ドレーン電極を各々露出させる第1接触孔及び第2接触孔を有する保護膜を形成する段階と、

前記第1接触孔及び前記第2接触孔を通じて前記第1ドレーン電極及び前記第2ドレーン電極と各々連結される第1画素電極及び第2画素電極を形成する段階と、を含み、

10

前記ゲート配線、前記データ配線、前記半導体層、前記保護膜及び前記画素電極のうちの少なくとも一つをパターニングするために使用したマスクは、互いに隣接する画素を上下または左右に二等分する線に対して180度回転させて互いに隣接する画素を形成するために使用することを特徴とする、液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項18】

前記マスクは、不透明部分と透明部分とからなり、

前記透明部分の線幅は、第1線幅の第1部分と、前記第1線幅より狭い第2線幅を有する第2部分と、前記第1線幅と前記第2線幅との間の値を有する第3線幅の第3部分とを含み、

前記第1部分は前記第1及び第2接触孔に対応し、前記第2部分は前記データ配線に対応し、前記第3部分は前記第1及び第2部分を除いた残りの部分に対応することを特徴とする、請求項17に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置用薄膜トランジスタ基板に関する。

【背景技術】

【0002】

液晶表示装置は現在最も広く使用されている平板表示装置の一つであって、電極が形成されている二枚の基板と、その間に挿入されている液晶層からなり、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光量を調節する表示装置である。

30

【0003】

液晶表示装置の中でも現在主に用いられているのは両基板に電極が各々形成されており、電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置である。ここで、薄膜トランジスタは行列形態で配列されている複数の画素に各々形成されるのが一般的であり、各々の画素には薄膜トランジスタの制御によって画像信号が伝えられる画素電極が各々形成されている。また、薄膜トランジスタ基板にはゲート駆動集積回路の出力端子と各々連結されて画素を制御するために走査信号を供給するゲート線と、データ駆動集積回路の出力端子と各々連結されて画像信号を供給し、ゲート線と交差して行列の画素を定義するデータ線がマトリックス形態で形成されている。このようなゲート線及びデータ線は薄膜トランジスタを通じて画素電極へ連結されている。

40

【0004】

この時、液晶表示装置がVGA(video graphics array)級である場合には、ゲート線数は480であるのに比べてデータ線数は1920であり、ゲート線数の4倍である。また、WVGA(wide video graphics array)級である場合には、ゲート線数は480であるのに比べてデータ線数は2400であり、ゲート線数の5倍である。これは液晶表示装置を構成することにおいてゲート駆動集積回路より4～5倍のデータ駆動集積回路が使用されるということを意味する。

【0005】

50

しかし、このような液晶表示装置を製作することにおいて、市場で競争力を備えるためには製造費用を最少化することが要求されるが、ゲート駆動集積回路よりデータ駆動集積回路の値段が高いために、データ駆動集積回路の数を最少化することが必要である。

【0006】

一方、表示装置の視認性を向上させるためには、特に光源を有する透過型と半透過型では互いに隣接する画素の間で漏洩される光を遮断することが重要な課題である。

【0007】

また、表示装置の視認性を向上させるためには、反射膜による反射率が画素ごとに均一にすることが好ましい。

【発明の開示】

10

【発明が解決しようとする課題】

【0008】

本発明が目的とする技術的課題は、最少の製造費用を有する液晶表示装置用薄膜トランジスタ基板を提供することにある。

【0009】

また、本発明の他の課題は、画素電極の間で漏洩される光を遮断する液晶表示装置用薄膜トランジスタ基板を提供することにある。

【0010】

また、本発明の他の技術的課題は、液晶表示装置で均一な反射率を得ることにある。

【課題を解決するための手段】

20

【0011】

このような問題点を解決するために、一つのデータ線はこれと隣接する両側二つの画素の画素電極と電気的に連結されて画像信号を伝達し、各々の画素は互いに異なるゲート線と連結されている。そして、列方向にはデータ線とダミー信号線が交互に形成されており、行方向には維持線が形成されており、これらは各々の画素に配置されている画素電極の周縁部分と重なって漏洩される光を遮断する機能を有する。

【0012】

また、反射膜を含む液晶表示装置の製造工程における保護膜の表面に凹凸パターンを均一に形成するための凹凸パターン用マスクによってデータ配線に対応する部分には他の部分より透明部分の線幅を小さくして光透過量を小さくする。

30

【0013】

さらに詳しくは、本発明による薄膜トランジスタ基板には、横方向に各々伸びて走査信号を伝達し、一つの画素行ごとに二重に配置されているゲート線と、二重のゲート線と各々連結されている第1及び第2薄膜トランジスタのゲート電極と、を含むゲート配線が形成されている。また、ゲート線と絶縁されて縦方向に伸びていて互いに隣接する二つの画素列ごとに配置されているデータ線と、データ線に各々連結されている第1及び第2薄膜トランジスタのソース電極と、ソース電極と分離されてゲート電極を中心に各々ソース電極と対向する第1及び第2薄膜トランジスタのドレイン電極と、を含むデータ配線が形成されている。また、ゲート線と絶縁されて交差し、画素列ごとに一つずつ配置されているダミー信号線が形成されており、ゲート線及びデータ線と第1及び第2薄膜トランジスタを通じて連結されており、周縁部分はデータ線及びダミー信号線と重なっている画素電極が形成されている。

40

【0014】

この時、画素電極と重なって維持容量を形成する維持配線をさらに含むことができ、維持配線は横方向に伸びている維持電極線と、ドレイン電極と重なっている維持電極とを含むことができる。

【0015】

また、本発明による他の液晶表示装置用薄膜トランジスタ基板には、横方向に各々伸びて、画素の上部及び下部に位置し、走査信号を伝達する二重のゲート線と、二重の前記ゲート線と各々連結されている第1及び第2薄膜トランジスタのゲート電極を含むゲート配

50

線が形成されている。ゲート線と絶縁されて縦方向に伸びて前記画素を定義して互いに隣接する二つの前記画素ごとに一つずつ形成されているデータ線と、データ線に各々連結されている第1及び第2薄膜トランジスタのソース電極と、ソース電極と分離されてゲート電極を中心に各々ソース電極と対向する第1及び第2薄膜トランジスタのドレイン電極と、を含むデータ配線が形成されている。そして、第1及び第2薄膜トランジスタを通じて前記二重のゲート線及び前記データ線と各々連結されて、前記画素に各々配置されている画素電極が形成されている。

【0016】

この時、前記データ配線は二つの前記画素の中央に配置されているのが好ましい。

【0017】

画素電極と重なって維持容量を形成する維持配線をさらに含み、このような維持配線は横方向に伸びている維持電極線と、縦方向に形成されて画素電極の周縁辺部分と重なっている維持電極と、を含むのが好ましい。

【0018】

この時、データ線は二重で形成することができ、二重のデータ線は連結部を通じて互いに連結されているのが好ましい。

【0019】

ここで、横方向に伸びて画素電極と重なっている維持電極線をさらに含み、ドレイン電極及び画素電極と連結されており、維持電極線と重なっている維持キャパシタ導電体パターンをさらに含む。

【発明の効果】

【0020】

本発明によれば、データ線と、ダミー信号線と、維持配線とを画素の間に配置して画素電極の周縁部分と重なるように設計することにより、画素の間で漏洩される光を遮断することができる。また、ゲート線及びデータ線を含む配線の数減らしてゲート及びデータ駆動集積回路の数、特に高い費用のデータ駆動集積回路の数を減らすことにより、液晶表示装置の製造費用を最少化することができる。

【発明を実施するための最良の形態】

【0021】

添付した図面を参照して本発明の実施例について本発明の属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は多様で相異なる形態で実現することができ、ここで説明する実施例に限定されない。

【0022】

図面から多様な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にかけて類似な部分については同一な図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“すぐ上”にある場合だけでなく、その中間に他の部分がある場合も含む。これに対し、ある部分が他の部分の“すぐ上”あるとする時には中間に他の部分がないことを意味する。

【0023】

以下で本発明の実施例による液晶表示装置用薄膜トランジスタ基板について図面を参照して詳細に説明する。

【0024】

まず、図1及び図2を参照して本発明の第1実施例による透過型液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0025】

図1は本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した配置図である。図2は図1においてII-II'線に沿って切断して示した断面図である。

【0026】

図1及び図2を参照すると、本発明の実施例による液晶表示装置用薄膜トランジスタ基板には、アルミニウムまたはアルミニウム合金、モリブデンまたはモリブデン-タングス

10

20

30

40

50

テン合金、クロム、タンタル、銅または銅合金などの金属または導電体からなるゲート配線が形成されている。ゲート配線は各々の画素列に対して二重で形成されており、横方向に伸びているゲート線 1 2 1 1、1 2 1 2 と、各々のゲート線 1 2 1 1、1 2 1 2 の端に連結されていて、外部からのゲート信号の印加を受けてゲート線 1 2 1 1、1 2 1 2 に伝達するゲートパッド 1 2 5 1、1 2 5 2 と、ゲート線 1 2 1 1、1 2 1 2 に各々連結されており交互に配置されている薄膜トランジスタのゲート電極 1 2 3 1、1 2 3 2 と、を含む。

【0027】

そして、基板 1 1 0 の上部には、ゲート線 1 2 1 1、1 2 1 2 と平行して画素列の間に配置されていて、上板（図示せず）の共通電極（図示せず）に入力される共通電極電圧などの電圧の印加を受ける維持電極線 1 3 1 と、維持電極線 1 3 1 に連結されて各々の画素に配置されていて維持電極線 1 3 1 より広い幅を有する維持電極 1 3 3 と、を含む維持配線が形成されている。維持配線 1 3 1、1 3 3 は、後述する画素電極 1 9 0 1、1 9 0 2 と電氣的及び物理的に連結されたドレーン電極 1 7 5 1、1 7 5 2 と重なって画素の電荷保存能力を向上させる維持キャパシタを構成する。そして、維持電極線 1 3 1 は、列方向に伸びて画素の間に配置され、画素電極 1 9 0 1、1 9 0 2 の周縁部分と重なって列方向の画素の間に漏洩される光を遮断する機能を有する。

10

【0028】

ゲート配線 1 2 1 1、1 2 1 2、1 2 3 1、1 2 3 2、1 2 5 1、1 2 5 2 及び維持配線 1 3 1、1 3 3 はアルミニウム系列の物質で、単一膜で形成するのが好ましいが、二重層以上に形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し、他の層は他の物質との接触特性が良い導電物質、即ち、ITOまたはIZOまたは、クロム、モリブデン、モリブデン合金、クロムなどの導電物質からなる基板によって作るのが好ましい。

20

【0029】

基板 1 1 0 上には、窒化ケイ素（SiNx）などからなるゲート絶縁膜 1 4 0 がゲート配線 1 2 1 1、1 2 1 2、1 2 3 1、1 2 3 2、1 2 5 1、1 2 5 2 及び維持配線 1 3 1、1 3 3 を覆っている。

【0030】

ゲート電極 1 2 3 1、1 2 3 2 のゲート絶縁膜 1 4 0 上部には、非晶質シリコンなどの半導体からなる半導体層 1 5 1、1 5 2 が各々形成されており、各々の半導体層 1 5 1、1 5 2 の上部にはシリサイドまたはn型不純物が高濃度でドーピングされているn+水素化非晶質シリコンなどの物質で作られ、ゲート電極 1 2 3 1、1 2 3 2 を中心に二つの部分に分離された抵抗接触層 1 6 3 2、1 6 5 2 が各々形成されている。

30

【0031】

抵抗接触層 1 6 3 2、1 6 5 2 またはゲート絶縁膜 1 4 0 上には、アルミニウム、アルミニウム合金、モリブデンモリブデン-タンゲステン合金、クロム、タンタルなどの金属または導電体からなるデータ配線が形成されている。データ配線は、縦方向に形成されてゲート線 1 2 1 1、1 2 1 2 と交差して単位画素を定義し、互いに隣接する画素列の間に位置して二つの画素列ごとに割り当てられているデータ線 1 7 1 を含む。さらにデータ配線は、データ線 1 7 1 に連結されていてデータ線 1 7 1 の両側に配置されている各々のゲート電極 1 2 3 1、1 2 3 2 の上部まで各々伸びているソース電極 1 7 3 1、1 7 3 2 と、データ線 1 7 1 の一端に連結されていて外部から画像信号の印加を受けるデータパッド 1 7 9 と、各々のソース電極 1 7 3 1、1 7 3 2 と分離されていてゲート電極 1 7 5 1、1 7 5 2 に対してソース電極 1 7 3 1、1 7 3 2 の反対側に各々形成されているドレーン電極 1 7 5 1、1 7 5 2 とを含む。この時、ドレーン電極 1 7 5 1、1 7 5 2 は維持配線 1 3 1、1 3 3 と重なって維持キャパシタを形成する。

40

【0032】

また、データ配線は、データ線 1 7 1 と平行に縦方向に伸びており、画素列の間に配置されているダミー信号線 1 7 2 を含む。この時、データ線 1 7 1 とダミー信号線 1 7 2 は

50

、互いに隣接する画素行に交互に配置されていて、その後形成される画素電極 1901、1902 の周縁部分と重なって画素列の間から漏洩される光を遮断する機能を有する。この時、ダミー信号線 172 は、データ線 171 とゲート線 1211、1212 の修正線として使用できる。即ち、データ線 171 もしくはゲート線 1211、1212 が断線する場合、ダミー信号線 172 はデータ線 171、ゲート線 1211、1212 の切断部分の代わりにバイパスとして使用できる。また、ダミー信号線 172 は、維持配線 131、133 の代わりに維持電極線 131、133 と同じ役割を担う。

【0033】

この時、データ配線 171、1731、1732、1751、1752、179 及びダミー信号線 172 は、アルミニウム及びアルミニウム合金の単一膜で形成することができ、二重層以上形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し、他の層は他の物質との接触特性が良い物質で作るのが好ましい。その例としては、Cr/Al (または Al 合金) または Al/Mo などがある。Cr/Al の場合は、Cr 膜はアルミニウムまたはアルミニウム合金がケイ素層 151、152、1632、1652 に拡散することを防止する機能を有する同時に、データ配線 171、1731、1732、1751、1752、179 と画素電極 1901、1902 との間の接触特性を確保するための接触部の機能を有する。

【0034】

データ配線 171、1731、1732、1751、1752、179 及びこれらに覆われない半導体層 151、152 の上部には、窒化ケイ素または平坦化特性と低い誘電率を有するアクリル系の感光性有機物質からなる保護膜 180 が形成されている。保護膜 180 にはドレーン電極 1751、1752 及びデータパッド 179 を各々露出する接触孔 1851、1852、189 が各々形成されており、ゲート絶縁膜 140 と共にゲートパッド 1251、1252 を露出する接触孔 1821、1822 が形成されている。

【0035】

図面では、保護膜 180 は、ゲートパッド 1251、1252 及びデータパッド 179 が形成されているパッド部では残留すると示されているが、パッド部付近における有機物質は除去するのが好ましい。それは有機物質がパッド部に残留する場合にはパッド部の接着力を低下させるためである。一方、保護膜 180 の表面は画素電極 1901、1902 が屈曲面を生じさせるために凹凸パターンを有する。

【0036】

保護膜 180 上には、画素配線 1901、1902、921、922、97 が形成されている。この画素配線は、接触孔 1851、1852 を通じて各々ドレーン電極 1751、1752 と連結されている画素電極 1901、1902 と、接触孔 1821、1822、189 を通じて各々ゲートパッド 1251、1252 及びデータパッド 179 と連結されている補助ゲートパッド 921、922 及び補助データパッド 97 とを含む。この時、画素電極 1901、1902 は透明な導電物質である IT0 または IZO からなる透明導電膜 1911、1912 と、アルミニウムまたはアルミニウム合金または銀または銀合金から形成されており、透明導電膜 1911、1921 を露出して透過領域 (T) を形成する反射導電膜 1921、1922 とを含む。透過型タイプの液晶表示装置である場合には、反射導電膜 1921、1922 なしに透明導電膜 1911、1912 のみを含むこともできる。

【0037】

ここで、パッド部で有機物質が残留する場合において有機絶縁膜と窒化シリコン膜とを比較すると、有機絶縁膜は接着力、耐化学性、硬度、機械的強度、応力などに非常に弱い。したがって、パッド部に有機絶縁が存在する場合、液晶表示装置用薄膜トランジスタ基板上に COG (chip on glass) 方式を通じて駆動集積回路を直接実装したり、フィルムに駆動集積回路を TCP (tape-carrier-package) 方式または COF (chip-on-film) 方式でフィルムを付着する時、パッド部の接着力が弱くて接着不良が発生しやすい。また、接着不良を改善するために再作業が必要な場合、化学的な方法と機械的な方法によりパッド上部から駆動

10

20

30

40

50

集積回路またはフィルムを除去した場合、有機絶縁膜と補助パッド 921、922、97 がはがれて、パッド部の表面が損傷するおそれがある。したがって、パッド部で有機絶縁膜を完全に除去することによって、パッドと駆動集積回路またはフィルムとの間の接着力を向上させることができ、再作業を非常に容易に実施することができる。

【0038】

図3は本発明の実施例による液晶表示装置用薄膜トランジスタ基板の等価回路図である。

【0039】

図1及び図3を参照すると、本発明の実施例による液晶表示装置用薄膜トランジスタ基板において、単位画素はデータ配線171を中心に両側に配置されている。そして、ゲート配線1211、1212は二重に配置されており、各々のデータ線171はこれらの両側に位置した二つの画素の画素電極1901、1902と互いに異なる薄膜トランジスタTFT1、TFT2を通じて各々連結されており、二重のゲート線1211、1212は各々に連結されたゲート電極1231、1232を含む各々の薄膜トランジスタTFT1、TFT2を通じてデータ線171を中心に両側に配置されている画素電極1901、1902と電気的に連結されている。

【0040】

このような本発明の実施例による液晶表示装置用薄膜トランジスタ基板で画素の配列が $m \times n$ のマトリックス配列を有する場合、一つのデータ線171は両側に配置されている二つの画素にデ映像信号を伝達するので、データ線171の数は $n/2$ に減少し、ゲート線1211、1212の数は2倍に増加する。ここで、ゲート線1211、1212及びデータ線171の総数はゲート及びデータ駆動集積回路の出力端子数と等しい。例えば、WVGA級の液晶表示装置のゲート線及びデータ線数が各々480及び2400であれば、全配線数は2880である。しかし、本発明のような構造では、ゲート線1211、1212の数は2倍に増加して960であり、データ線171の数は半分に減少して1200であるので、全配線数の数は2160になる。したがって、本発明による構造ではゲート線及びデータ線の全配線数を従来の技術と比較して25%程度に減少させることができる。その結果、駆動集積回路の数を減少させることができ、特に、高価なデータ駆動集積回路の数を減少させることができ、液晶表示装置の製造費用を最少化することができる。

【0041】

一方、データ線171及びダミー信号線172と維持配線131、133は互いに隣接する画素の画素電極1901、1902の周縁部分と重なっていて画素電極の間で漏洩される光を遮断する。

【0042】

上述した反射の例では、維持配線は、画素領域の間から漏洩される光を遮断したが、透過型では維持配線の形状を変更して画素領域の間から漏洩される光を遮断することもできる。

【0043】

以上より、図4及び図5を参照して本発明の第2実施例による透過型液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0044】

図4は本発明の第2実施例による透過型液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図である。図5は本発明の実施例による液晶表示装置用薄膜トランジスタ基板の等価回路図である。

【0045】

図4及び図5を参照すると、本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板は、低抵抗を有するアルミニウム系列金属、モリブデンまたはモリブデン-タングステン合金、クロム、タンタルなどの金属または導電体を含むゲート配線とデータ配線が形成されている。ゲート配線は、横方向に伸びているゲート線22と、ゲート線22に連結されている薄膜トランジスタTFT1、TFT2のゲート電極26とを含む。さらに、ゲート

10

20

30

40

50

配線は、ゲート線 2 2 の一端に連結されていてゲート駆動集積回路からゲート信号の印加を受けてゲート線 2 2 に伝達するゲートパッドを含む。データ配線は、縦方向に形成されてゲート線 2 2 と絶縁して交差する横方向のデータ線 6 2 と、データ線 6 2 と連結されている薄膜トランジスタ TFT 1、TFT 2 のソース電極 6 5 と、ソース電極 6 5 と分離されていてゲート電極 2 6 に対してソース電極 6 5 の反対側に位置するドレイン電極 6 6 とを含む。さらに、データ配線は、データ線 6 2 の一端に連結されていてデータ駆動集積回路から画像信号の印加を受けてデータ線 6 2 に伝達するデータパッドを含む。

【 0 0 4 6 】

また、各々の画素 P には、薄膜トランジスタ TFT 1、TFT 2 のドレイン電極 6 6 を通じてデータ配線 6 2、6 5、6 6 と電氣的に連結されており、ITO または IZO などの透明な導電物質または優れた反射率を有する物質からなる画素電極 8 2 が形成されている。

10

【 0 0 4 7 】

この時、薄膜トランジスタ TFT 1、TFT 2 はチャンネルが形成され、ゲート電極 2 6、ソース電極 6 5 及びドレイン電極 6 6 と重なる半導体層 4 0 を含む。画素電極 8 2 はゲート線 2 2 と重なるように形成することができる。維持配線 2 8、2 9 は、図示するように、画素電極 8 2 と重なって維持キャパシタを形成し、維持容量を追加する。維持配線は、横方向に伸びている維持電極線 2 8 と、維持電極線 2 8 に連結している維持電極 2 9 を含む。維持電極 2 9 は、各々の画素領域に対して縦方向に形成され、画素電極 8 2 の周縁部分と重なっている。

【 0 0 4 8 】

20

このような、本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板では、単位画素はデータ配線 6 2、6 5、6 6 を中心に両側に配置されており、ゲート線 2 2、2 6 は、画素電極 8 2 の上部及び下部に二重に配置されている。この時、各々のデータ線 6 2 はこれらの両側に位置した二つの画素の画素電極 8 2 と薄膜トランジスタ TFT 1、TFT 2 を通じて各々連結されており、画素の上部及び下部のゲート線 2 2、2 6 は、各々に連結されたゲート電極を含む各々の薄膜トランジスタ TFT 1、TFT 2 を通じて、データ線 6 2 を中心に両側に配置されている画素の画素電極 8 2 と電氣的に連結されている。

【 0 0 4 9 】

このような本発明の第 2 実施例による透過型液晶表示装置用薄膜トランジスタ基板では、駆動集積回路の全数を減少させることができ、特に、高価なデータ駆動集積回路の数を顕著に減少させることができる。従って、液晶表示装置の製造費用を最少化することができる。

30

【 0 0 5 0 】

一方、データ線 6 2 を二つの画素電極を各々一つずつ形成するので、画素領域の開口率を向上させることができる。そして、画素電極 8 2 の間に維持電極 2 9 が形成されており、画素電極 8 2 の間で発生するカップリング効果を減少させることができる。さらに、維持電極 2 9 を変形して画素電極の周縁部分に配置することによって、画素領域の間に漏洩される光を遮断することができる。

【 0 0 5 1 】

このような本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板の製造方法では、まず、低抵抗を有するアルミニウムまたはアルミニウム合金の導電物質を含む導電膜を基板の上部に積層し、感光膜を利用した写直エッチング工程でパターンニングしてゲート配線 2 2、2 6 及び維持配線 2 8、2 9 を形成する。この時、ゲート配線 2 2、2 6 及び維持配線 2 8、2 9 はアルミニウムまたはアルミニウム合金の導電物質からなる単一膜で形成することができ、もしくはこのような単一膜を含む多層膜で形成することができる。

40

【 0 0 5 2 】

次に、基板 1 0 上に窒化ケイ素などの絶縁物質を積層してゲート配線 2 2、2 6 及び維持配線 2 8、2 9 を覆うゲート絶縁膜を形成する。

【 0 0 5 3 】

50

次に、基板 10 の上部に非晶質シリコンなどの半導体層とシリサイドまたは n 型不純物が高濃度でドーピングされている n+ 水素化非晶質シリコンなどの物質で作られた抵抗接触層を順次に積層してパターニングする。

【0054】

次いで、低抵抗を有するアルミニウムまたはアルミニウム合金の導電物質を基板 10 の上部に積層し、感光膜を利用した写真エッチング工程でパターニングしてデータ配線 62、65、66 を形成する。この時、データ配線 62、65、66 はアルミニウムまたはアルミニウム合金の物質からなる単一膜で形成することができ、もしくはこのような単一膜を含む多層膜で形成することができる。次に、データ配線 62、65、66 またはこれを形成するための感光膜パターンを用いて、露出された抵抗性接触層をエッチングしてソース電極 65 とドレイン電極 66 下部の抵抗性接触層を分離し、これらの間で半導体層 40 を露出させる。

10

【0055】

ここで、半導体層 40 とデータ配線 62、65、66 は部分的に異なる厚さを有する感光膜パターンを利用した 1 回の写真エッチング工程で共に形成することもできる。

【0056】

次に、低誘電率を有し平坦化特性に優れた有機物質または窒化ケイ素を積層して半導体層 40 を覆う保護膜を形成する。次に、感光膜パターンを利用した写真エッチング工程で保護膜をエッチングして、ドレイン電極 66 を露出する接触孔を形成する。この時、ゲート絶縁膜も共にパターニングしてデータパッド及びゲートパッドを外部の回路等と連結されるようにこれらを露出する接触孔も共に形成する。

20

【0057】

最後に、ITO または IZO などの導電物質を積層し、マスクを利用したパターニングを実施して、ドレイン電極 66 と連結される画素電極 82 を形成する。この時、ゲートパッド 24 及びデータパッド 68 と各々連結される補助ゲートパッド及び補助データパッドを各々形成することができる。

次に、図 6 及び図 7 を参照して本発明の第 3 実施例による反射型液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0058】

30

図 6 は本発明の第 3 実施例による液晶表示装置用薄膜トランジスタ基板を示した配置図であり、図 7 は図 6 で VI-VI' 線に沿って切断して示した断面図である。

【0059】

図 6 及び図 7 を参照すると、絶縁基板 10 上にアルミニウムまたはアルミニウム合金、モリブデンまたはモリブデン-タングステン合金、クロム、タンタルなどの金属または導電体からなるゲート配線と維持容量線 28 が形成されている。ゲート配線は、横方向に伸びているゲート線 221、222 と、ゲート線 221、222 の一部である第 1 及び第 2 薄膜トランジスタ TFT1、TFT2 の第 1 及び第 2 ゲート電極 261、262 とを含む。さらにゲート配線は、ゲート線 221、222 の端に各々連結されて外部から走査信号の印加を受けてゲート線 221、222 に伝達するゲートパッド（図示せず）を含む。

40

【0060】

ゲート配線 221、222、261、262 及び維持線 28 は単一層で形成することができるが、二重層や三重層で形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で、他の層は他の物質との接触特性の良い物質で作るのが好ましく、その例として Cr/Al（または Al 合金）、Al（または Al 合金）/Mo の二重層がある。

【0061】

ゲート配線 221、222、261、262 及び維持線 28 上には窒化ケイ素などからなるゲート絶縁膜 30 が形成されている。

【0062】

第 1 及び第 2 ゲート電極 262、261 上部のゲート絶縁膜 30 上には非晶質シリコン

50

などの半導体からなる第1及び第2半導体層41、42が各々形成されている。第1半導体層41及び第2半導体層42の上には、リンPのようなn型不純物がドーピングされている非晶質シリコンなどの半導体からなる抵抗性接触層が第1ゲート電極261を中心に両側に分離されて形成されており、第2半導体層42上にも抵抗性接触層552、562が第2ゲート電極262を中心に両側に分離されて形成されている。

【0063】

抵抗性接触層552、562またはゲート絶縁膜30上には、アルミニウムまたはアルミニウム合金、モリブデンまたはモリブデン-タングステン合金、クロム、タンタルなどの金属または導体からなるデータ配線62、651、652、661、662、63が形成されている。データ配線は、縦方向に伸びているデータ線62と、データ線62の各々の一部である第1及び第2ソース電極651、652と、第1ゲート電極261を中心に第1ソース電極651と対向する第1ドレーン電極661と、第2ゲート電極262を中心に第2ソース電極652と対向する第2ドレーン電極662と、二重のデータ線62を連結するデータ連結部63と、データ線62に連結されて外部から画像信号の印加を受けてデータ線62に伝達するデータパッド(図示せず)と、を含む。

10

【0064】

ここで、第1ゲート電極261、第1半導体層41、第1ソース電極651及び第1ドレーン電極661は第1薄膜トランジスタTFT1を構成し、第2ゲート電極262、第2半導体層42、第2ソース電極652及び第2ドレーン電極662は第2薄膜トランジスタTFT2を構成する。

20

【0065】

データ配線62、651、652、661、662、63もゲート配線221、222、261、262と同様に単一層で形成することができるが、二重層や三重層で形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し、他の層は他の物質との接触特性の良い物質で形成するのが好ましい。

【0066】

データ配線61、651、652、661、662、63及びゲート絶縁膜30上には、感光性のある有機絶縁膜からなる保護膜70が凹凸形状を有して形成されており、保護膜70にはドレーン電極651、652を各々露出する接触孔721、722が形成されている。

30

【0067】

保護膜70上にはアルミニウムまたはアルミニウム合金、銀または銀合金のように反射率の良い金属からなる第1及び第2画素電極821、822が形成されているが、画素電極821、822が保護膜70の表面形状に沿って凹凸形状を有して形成されるため、反射率が高まる。

【0068】

第1及び第2画素電極821、822は各々の接触孔721、722を通じて第1及び第2ドレーン電極651、652と連結されて画像信号の伝達を受ける。ここで、第1及び第2画素電極821、822は、データ連結部63を通じてデータ線62が連結されているので第1及び第2画素電極821、822は同じ画像信号の伝達を受ける。

40

【0069】

一方、第1ゲート電極261、第1ソース電極651及び第1ドレーン電極661と、第2ゲート電極262、第2ソース電極652及び第2ドレーン電極662は互いに隣接する画素を上下に二等分する線に対して回転対称をなしている。

【0070】

このような本発明の第3実施例では、ゲート線221、222を画素電極821、822の上部及び下部に配置し、反射物質からなる画素電極821、822の周縁部分をゲート線221、222及びデータ線62と十分に重ねることによって、画素電極821、822の間で漏洩される光を遮断することができる。また、画素領域の構造を点対称で設計することによって画素領域の反射度を均一に得ることができる。これについては製造工程

50

を通じて具体的に説明する。

【0071】

以下、図8a乃至図12bを参照して本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の製造方法について説明する。

【0072】

まず、図8a及び図8bのように、絶縁基板10上にゲート配線用の導電体または金属をスパッタリングなどの方法で1,000乃至3,000の厚さで蒸着し、マスクを利用した写真エッチング工程でパターニングしてゲート線221、222、ゲート電極261、262を含むゲート配線と維持線28とを形成する。

【0073】

次に、図9a及び図9bのように、窒化シリコン膜30、非晶質シリコン層及びn型不純物がドーピングされた非晶質シリコン層を化学気相蒸着法(CVD:chemical vapor deposition)などを利用して各々1,500乃至5,000、500乃至1,500及び300乃至600の厚さで順次に蒸着し、三層を、マスクを利用した写真エッチング工程でパターニングして、ゲート絶縁膜30と、半導体層41、42と抵抗性接触層51、52とを形成する。

【0074】

次に、図10a及び図10bのように、データ配線用導電体または金属をスパッタリングなどの方法によって1,500乃至3,000の厚さで蒸着し、マスクを利用した写真エッチング工程でパターニングして、データ線62と、ソース電極651、652と、ドレイン電極661、662と、データ連結部63とを含むデータ配線を形成する。次に、ソース電極651、652とドレイン電極661、662で覆われない抵抗性接触層51、52を除去してゲート電極261、262を中心に二つの部分551、552、561、562に分離し、半導体層41、42を露出させる。

【0075】

次に、図11乃至図12bのように、感光性の有機絶縁膜を使用して数 μm の厚さで保護膜70を塗布した後、マスク100を利用した写真エッチング工程でパターニングしてドレイン電極661、662を各々露出する接触孔を形成し、保護膜70の表面に凹凸パターンを形成する。

【0076】

この時、使用するマスク100は、クロムなどからなる不透明部分110と透明部分111からなるが、接触孔721、722を形成する部分は透明部分111に対応するようにし、保護膜70表面の凹凸を形成するために不透明部分110と透明部分111を交互に対応するようにする。この時、保護膜70下部にデータ配線62、651、652、661、662、63が形成されている部分では、マスク100を通じて光を照射する時、データ配線62、651、652、661、662、63から反射される光によって保護膜70に照射される露光量が多くなる。これにより、現像した時、データ配線62、651、652、661、662、63に対応する保護膜70の厚さが薄くなり保護膜70の凹凸模様が不均一となる。したがって、保護膜70下部にデータ配線62、651、652、661、662、63が形成されている部分の透明部分111は、線幅を小さくしてデータ配線62、651、652、661、662、63が形成されていない部分に比べて露光量を減らすのが好ましい。

【0077】

また、第1画素電極821が形成された左側領域と第2画素電極822が形成された右側領域において、データ配線62、651、652、661、662、63の形状を180°回転させると、左右の形状が同一である。従って、右側領域で使用するマスクは左側領域で利用したマスクを180°回転させて配置すればよい。

【0078】

次に、前記図6及び図7のように、保護膜70上にアルミニウムまたはアルミニウム合金、銀または銀合金のような反射率の高い金属をスパッタリングなどの方法によって40

10

20

30

40

50

0 乃至 500 の厚さで蒸着し、マスクを利用した写直エッチング工程でパターニングし、第 1 及び第 2 画素電極 821、822 を形成する。

【0079】

このように、保護膜 70 の表面を均一な凹凸形状で形成して、その上に形成される画素電極 821、822 の反射率を高めることができる。

【0080】

本発明の第 3 実施例では、保護膜の均一な凹凸形状を得るために、左側領域のマスクを 180° 回転させて右側領域に配置したが、データ配線の形状によって他の方法でマスクを配置することもできる。これについては図 13 乃至図 119b を参照して本発明の第 4 実施例で説明する。

10

【0081】

図 13 及び図 14 のように、絶縁基板 10 上にアルミニウムまたはアルミニウム合金、モリブデンまたはモリブデン-タングステン合金、クロム、タンタルなどの金属または導電体からなる第 1 及び第 2 ゲート線 221、222 と、第 1 及び第 2 ゲート電極 261、262 を含むゲート配線と維持線 28 と、を形成する。ここで、ゲート配線は本発明の第 1 実施例と同一な形態を有する。

【0082】

ゲート配線 221、222、261、262 及び維持線 28 上には、窒化ケイ素などからなるゲート絶縁膜 30 が形成されている。

【0083】

第 1 及び第 2 ゲート電極 261、262 上部のゲート絶縁膜 30 上には、第 1 及び第 2 半導体層 41、42 が形成されており、第 1 半導体層 41 上には抵抗性接触層が第 1 ゲート電極 261 を中心に両側に分離されて形成されており、第 2 半導体層 42 上にも抵抗性接触層 552、562 が第 2 ゲート電極 262 を中心に両側に分離されて形成されている。

20

【0084】

抵抗性接触層 552、562 またはゲート絶縁膜 30 上にはアルミニウムまたはアルミニウム合金、モリブデンまたはモリブデン-タングステン合金、クロム、タンタルなどの金属または導電体からなる二重のデータ線 62 と、データ線 62 に連結されている第 1 及び第 2 ソース電極 651、652 と、第 1 ゲート電極 261 を中心に第 1 ソース電極 651 と対向する第 1 ドレイン電極 661 と、第 2 ゲート電極 262 を中心に第 2 ソース電極 652 と対向する第 2 ドレイン電極 662 と、二重のデータ線 62 を連結しているデータ連結部 63 と、を含むデータ配線が形成されている。また、データ配線は第 1 ソース電極 651 及び第 1 ドレイン電極 661 と同一な形状を有し、後述する第 2 画素電極 822 の領域に反転されて位置する第 2 ダミー配線 672 と、第 2 ソース電極 652 及び第 2 ドレイン電極 662 と同一な形状を有し、後述する第 1 画素電極 821 の領域に反転されて位置する第 1 ダミー配線 671 と、を含む。

30

【0085】

ここで、第 1 ゲート電極 261、第 1 半導体層 41、第 1 ソース電極 651 及び第 1 ドレイン電極 661 は第 1 薄膜トランジスタ TFT1 を構成し、第 2 ゲート電極 262、第 2 半導体層 42、第 2 ソース電極 652 及び第 2 ドレイン電極 662 は第 2 薄膜トランジスタ TFT2 を構成する。

40

【0086】

データ配線 62、651、652、661、662、63、671、672 及びゲート絶縁膜 30 上には感光性のある有機絶縁膜からなる保護膜 70 が凹凸形状で形成されており、保護膜 70 にはドレイン電極 661、662 を各々露出する接触孔 721、722 が形成されている。

【0087】

保護膜 70 上にはアルミニウムまたはアルミニウム合金、銀または銀合金のような反射率の良い金属からなる第 1 及び第 2 画素電極 821、822 が形成されているが、画素電

50

極 8 2 1、8 2 2 が保護膜 7 0 の表面形状に沿って凹凸形状を有して形成されるため、反射率が高まる。

【 0 0 8 8 】

第 1 及び第 2 画素電極 8 2 1、8 2 2 は各々の接触孔 7 2 1、7 2 2 を通じて第 1 及び第 2 ドレイン電極 6 6 1、6 6 2 と連結され、画像信号の伝達を受ける。

【 0 0 8 9 】

一方、第 1 ゲート電極 2 6 1、第 1 ソース電極 6 5 1、第 1 ドレイン電極 6 6 1 及び第 1 ダミー配線 6 7 1 と、各々の第 2 ゲート電極 2 6 2、第 2 ソース電極 6 5 2、第 2 ドレイン電極 6 6 2 及び第 2 ダミー配線 6 7 2 とは、互いに隣接する画素を左右に二等分する線に対して回転対称である。

10

【 0 0 9 0 】

このような本発明の第 4 実施例の効果は、第 3 実施例で得られる効果と同一である。

【 0 0 9 1 】

以下、本発明の第 4 実施例による液晶表示装置用薄膜トランジスタ基板の製造方法について、図 1 5 a 乃至図 1 9 b 及び前記図 1 3 及び図 1 4 を参照して説明する。

【 0 0 9 2 】

まず、図 1 5 a 及び図 1 5 b のように、絶縁基板 1 0 上にゲート配線用の導電体または金属をスパッタリングなどの方法で蒸着し、マスクを利用した写真エッチング工程においてパターニングしてゲート線 2 2 1、2 2 2 と、ゲート電極 2 2 1、2 2 2 と、を含むゲート配線と維持線 2 8 とを形成する。

20

【 0 0 9 3 】

次に、図 1 6 a 及び図 1 6 b のように、窒化シリコン膜 3 0、非晶質シリコン層及び n 型不純物がドーピングされた非晶質シリコン層を化学気相蒸着法などを利用して順次に蒸着し、三層をマスクを利用した写真エッチング工程でパターニングしてゲート絶縁膜 3 0、半導体層 4 1、4 2 及び抵抗性接触層 5 1、5 2 を形成する。

【 0 0 9 4 】

次に、図 1 7 a 及び図 1 7 b のように、データ配線用の導電体または金属をスパッタリングなどの方法で蒸着し、マスクを利用した写真エッチング工程でパターニングしてデータ線 6 2 と、ソース電極 6 5 1、6 5 2 と、ドレイン電極 6 6 1、6 6 2 と、データ連結部 6 2 と、を含むデータ配線を形成する。次に、ソース電極 6 5 1、6 5 2 とドレイン電極 6 6 1、6 6 2 で覆われない抵抗性接触層 5 1、5 2 を除去してゲート電極 2 6 1、2 6 2 を中心に二つの部分 5 5 1、5 6 1、5 5 2、5 6 2 に分離し、半導体層 4 1、4 2 を露出させる。

30

【 0 0 9 5 】

また、図 1 8 乃至図 1 9 b のように、感光性の有機絶縁膜を使用して保護膜 7 0 を形成した後、マスク 1 0 0 を利用した写真エッチング工程でパターニングしてドレイン電極 6 6 1、6 6 2 を各々露出する接触孔を形成すると同時に、保護膜 7 0 の表面に凹凸を形成する。

【 0 0 9 6 】

この時、使用するマスク 1 0 0 は、クロムなどからなる不透明部分 1 1 0 と透明部分 1 1 1 で構成されるが、接触孔 7 2 1、7 2 2 を形成する部分は透明部分 1 1 1 に対応させ、保護膜 7 0 表面の凹凸を形成するために不透明部分 1 1 0 と透明部分 1 1 1 を交互に対応させる。この時、保護膜 7 0 下部にデータ配線 6 2、6 5 1、6 5 2、6 6 1、6 6 2、6 3、6 7 1、6 7 2 が形成されている部分では、マスク 1 0 0 を通じて光を照射する時、データ配線 6 2、6 5 1、6 5 2、6 6 1、6 6 2、6 3、6 7 1、6 7 2 から反射される光により保護膜 7 0 に照射される露光量が多くなる。これにより、現像した時、保護膜 7 0 の厚さが薄くなり保護膜 7 0 の凹凸形状が不均一となる。したがって、本発明の第 3 実施例のように、保護膜 7 0 下部にデータ配線 6 2、6 5 1、6 5 2、6 6 1、6 6 2、6 3、6 7 1、6 7 2 が形成されている部分の透明部分 1 1 1 は、線幅を小さくしてデータ配線 6 2、6 5 1、6 5 2、6 6 1、6 6 2、6 3、6 7 1、6 7 2 が形成されて

40

50

いない部分に比べて露光量を減らすのが好ましい。

【0097】

また、第1画素電極821が形成された左側画素領域と、第2画素電極822が形成された右側画素領域において、データ配線62、651、652、661、662、63、671、672の形状を反転させると、左右の形状が同一でとなる。従って、右側画素領域で使用するマスクは左側画素領域で利用したマスクを反転させて配置すればよい。

【0098】

次に、前記図13及び図14のように、保護膜70上にアルミニウムまたはアルミニウム合金、銀または銀合金のような反射率の高い金属をスパッタリングなどの方法で蒸着し、マスクを利用した写直エッチング工程でパターンニングして第1及び第2画素電極821、822を形成する。

10

【0099】

本発明の第3及び第4実施例では、第1及び第2画素電極821、822が形成されている左右領域の反射率を同一にするために保護膜70を形成する際に、一方の領域で利用したマスクを180°回転させたり反転させて他の一側領域に利用したが、これは左右領域に形成されているデータ配線の模様によって変わることもある。

【0100】

一方、本発明の第3及び第4実施例では、画素電極821、822を反射率に優れた金属で形成し、バックライトを使用せずに自然光を利用して画像を表示する反射型液晶表示装置について説明したが、自然光が十分な場合には自然光を利用し、自然光が十分でない場合にはバックライトを使用して画像を表示することができる半透過型液晶表示装置にも適用することができる。この場合、画素電極821、822の反射と透過が同時に起こるように形成しなければならない。このために保護膜70を形成した後、その上にITOまたはIZOのような透明導電物質で画素電極821、822をパターンニングして形成し、透明画素電極821、822上に反射率に優れた金属を透明な部分が20%乃至30%露出されるようにパターンニングして形成する。

20

【0101】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態もまた本発明の権利範囲に属する。

30

【図面の簡単な説明】

【0102】

【図1】本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造配置図

【図2】図1でII-II'線に沿って切断して示した断面図

【図3】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の等価回路図

【図4】本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造配置図

【図5】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の等価回路図

【図6】本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の構造配置図

【図7】図6でVII-VII'線に沿って切断して示した断面図

【図8a】本発明の第3実施例の製造過程における最初段階での薄膜トランジスタ基板の構造配置図

40

【図8b】図8aでVIIIb-VIIIb'線に沿って切断して示した断面図

【図9a】図8aの次の段階での配置図

【図9b】図9aでIXb-IXb'線に沿って切断して示した断面図

【図10a】図9aの次の段階での配置図

【図10b】図10aでXb-Xb'線に沿って切断して示した断面図

【図11】図10aの次の段階での配置図

【図12a】図11の次の段階での配置図

【図12b】図12aでXIb-XIb'線に沿って切断して示した断面図

【図13】本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の構造配置図

50

【図 1 4】図 1 3 で XIV-XIV' 線に沿って切断して示した断面図

【図 1 5 a】本発明の第 4 実施例の製造過程における最初段階での薄膜トランジスタ基板配置図

【図 1 5 b】図 1 5 a で XVb-XVb' 線に沿って切断して示した断面図

【図 1 6 a】図 1 5 a の次の段階での配置図

【図 1 6 b】図 1 6 a で XVIb-XVIb' 線に沿って切断して示した断面図

【図 1 7 a】図 1 6 a の次の段階での配置図

【図 1 7 b】図 1 7 a で XVIIb-XVIIb' 線に沿って切断して示した断面図

【図 1 8】図 1 7 a の次の段階での配置図

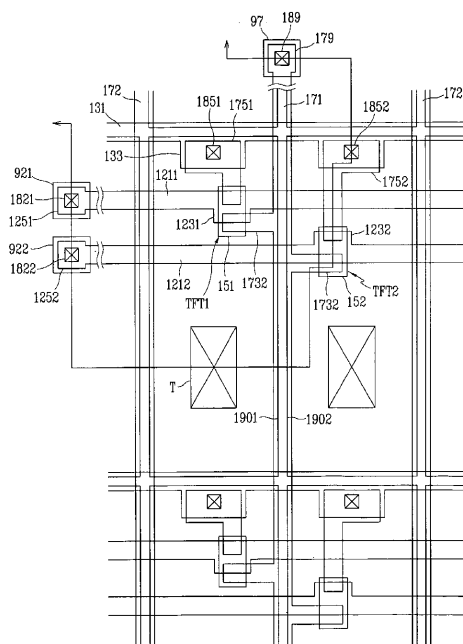
【図 1 9 a】図 1 8 の次の段階での配置図

【図 1 9 b】図 1 9 a で XIXb-XIXb' 線に沿って切断して示した断面図

10

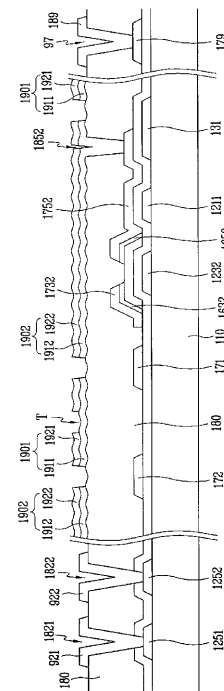
【図 1】

FIG.1



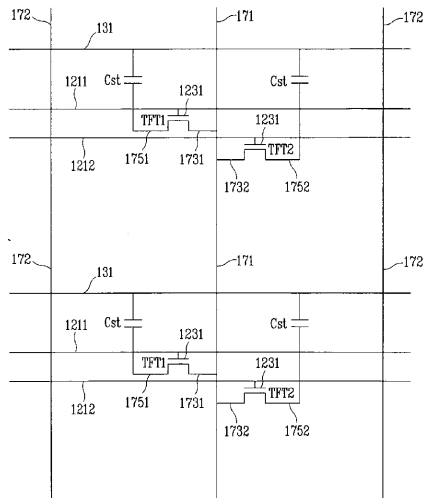
【図 2】

FIG.2



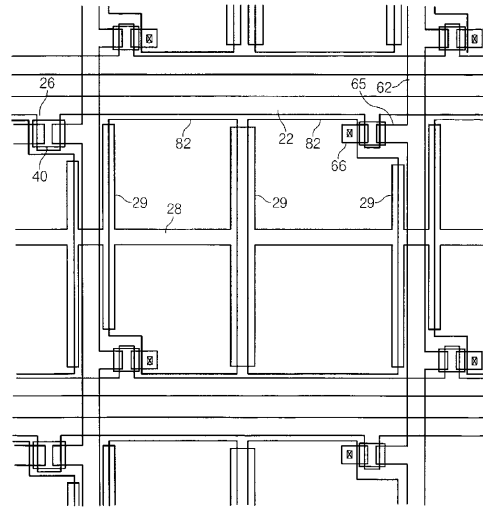
【 図 3 】

FIG.3



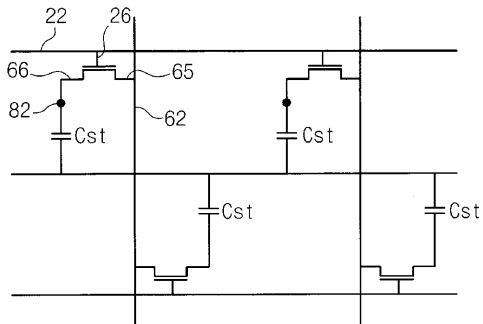
【 図 4 】

FIG.4



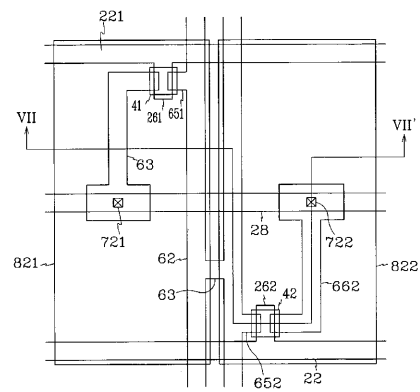
【 図 5 】

FIG.5



【 図 6 】

FIG.6



【 図 7 】

FIG. 7

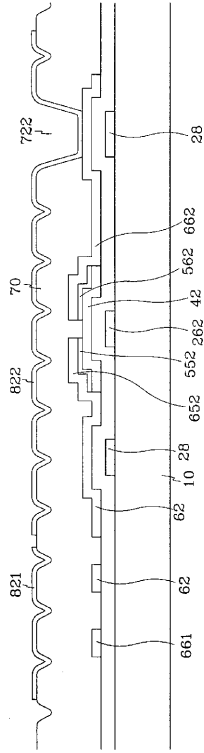


FIG. 8B

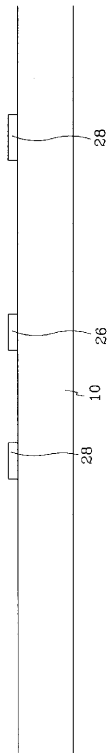


FIG. 8A

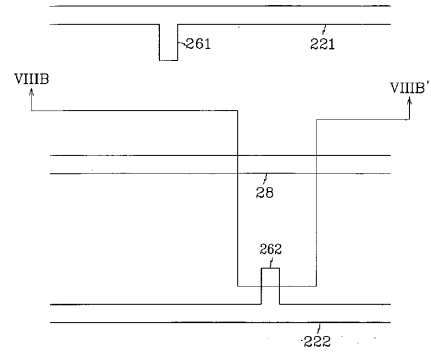


FIG. 9A

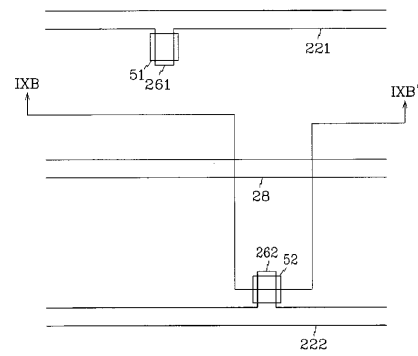


FIG.9B

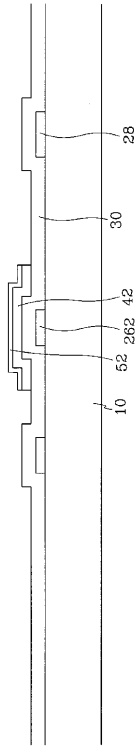


FIG.10A

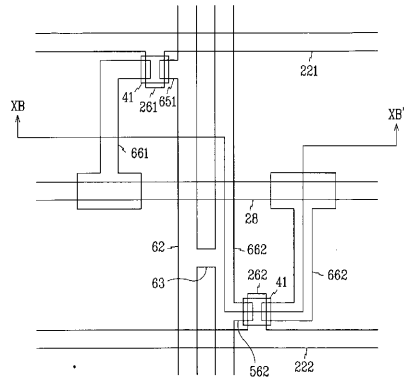
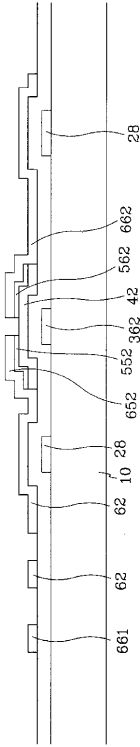
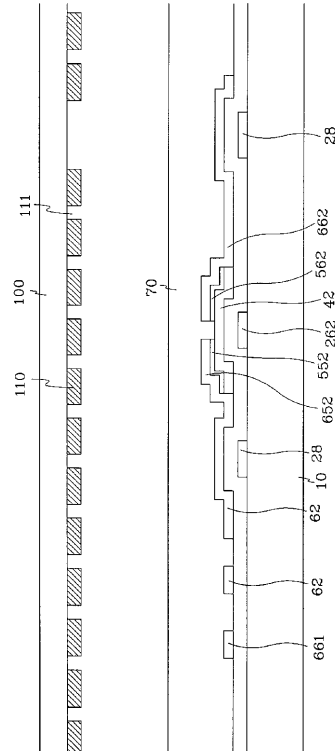


FIG.10B



【 図 1 1 】

FIG.11



[illegible]

Fig. 1 is a cross-sectional view of a semiconductor device. It shows a substrate 28 with a series of gates 62. On top of the gates are conductive regions 661, 62, 62, 10, 28, 62, 652, 262, 42, 562, 662, and 28. A wavy line 70 is on the left side.

FIG.13

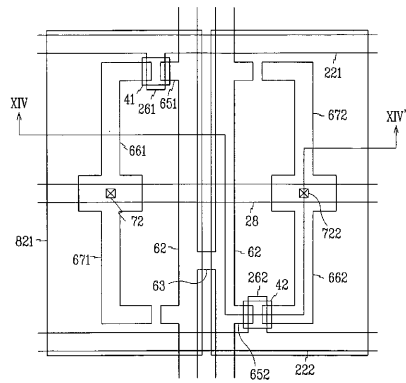


FIG.14

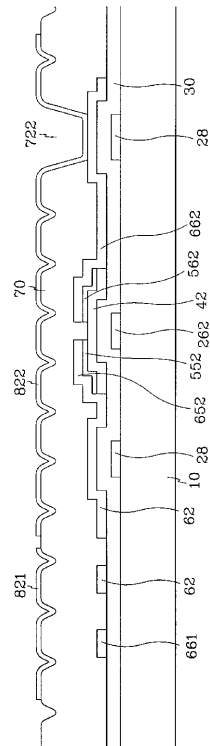


FIG.15A

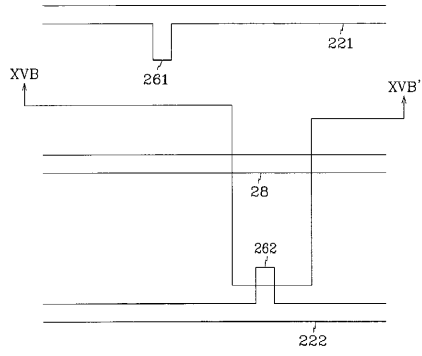


FIG.16A

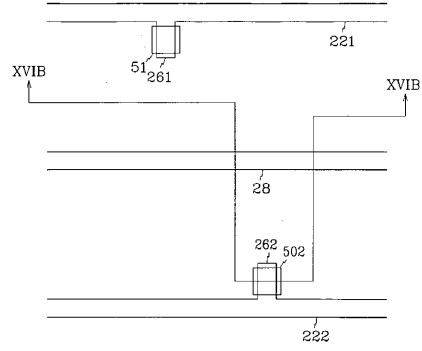


FIG.16B

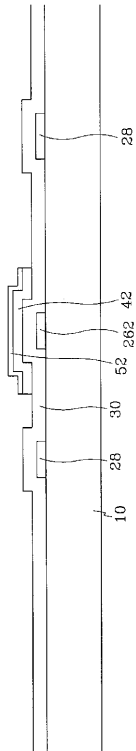


FIG.17A

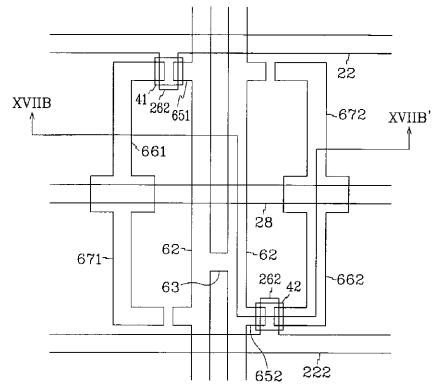
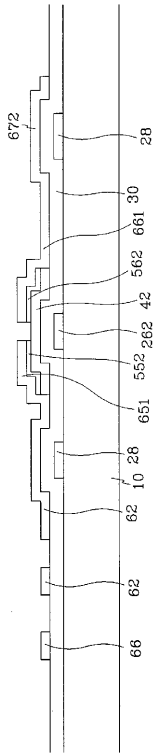


FIG.17B



【 図 1 8 】

FIG.18

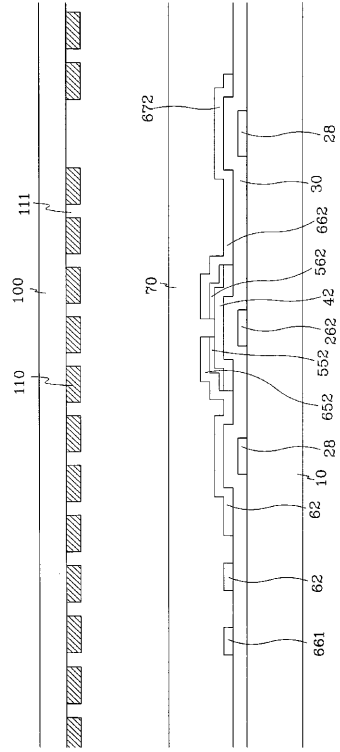


FIG.19A

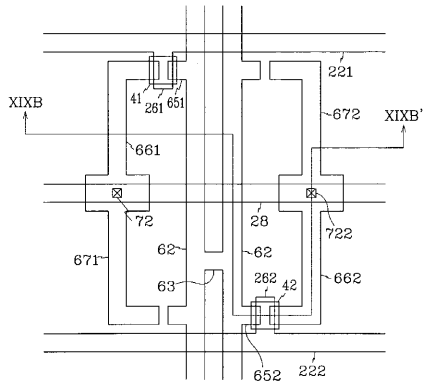
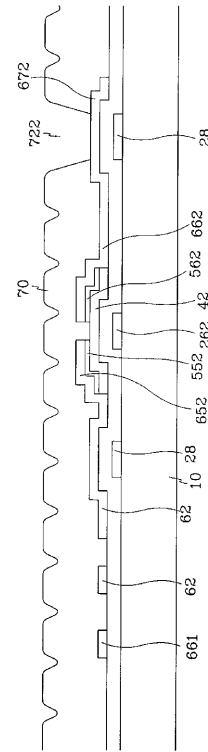


FIG.19B



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR02/01459

A. CLASSIFICATION OF SUBJECT MATTER		
IPC7 G02F 1/136		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC7 G02F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
KR, JP : as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
PAJ " Transistor""data" "line""pad""capacitor""scanning""pixel""liquid crystal"		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 04174822 (Fujitsu Ltd.) 23, June, 1992 specification p139-140, claims	1-18
Y	US5,285,301(Hitachi, Ltd.) 8, February, 1994 see whole document	1-18
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
27 JANUARY 2003 (27.01.2003)		27 JANUARY 2003 (27.01.2003)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 920 Dunsan-dong, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer CHO, Kyoung Hwa Telephone No. 82-42-481-5767 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR02/01459

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 04174822	23 - 06 - 1992	None	
US 5,285,301	08 - 02 - 1994	US 5,028,122	02 - 07 - 1991
		US 5,132,820	21 - 07 - 1992

フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 1 L 21/3205	G 0 9 F 9/35	
H 0 1 L 29/786	H 0 1 L 29/78	6 1 2 C
	H 0 1 L 21/88	Z
	H 0 1 L 21/88	B

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VN,YU,ZA,ZM,ZW

(72)発明者 キム,ドン-ギョ

大韓民国,キュンギ-ド,449-846 ヨンギン-シティ,スジ-ウプ,ポンドウクチョン-リ 1167,525-1305

Fターム(参考) 2H092 GA19 GA61 HA03 HA05 JA26 JB23 JB32 JB54 JB64 JB69
JB73 KB13 MA14 MA46 NA01 PA09
5C094 AA01 AA16 AA44 AA55 BA03 BA43 CA19 DA13 ED15 GB10
5F033 HH07 HH08 HH09 HH20 HH21 MM05 MM08 PP15 QQ08 QQ37
RR06 RR21 RR27 UU01 VV01 VV15
5F110 AA30 BB01 CC07 EE02 EE03 EE04 EE06 EE37 EE44 FF03
FF29 GG02 GG15 GG24 GG44 HK02 HK03 HK04 HK05 HK06
HK09 HK21 HK33 HK34 HM19 NN02 NN04 NN24 NN27 NN36
NN72 NN73
5G435 AA01 AA17 BB12 BB16 CC09 KK05

【要約の続き】

洩される光を遮断する。

专利名称(译)	用于液晶显示器件的薄膜晶体管基板		
公开(公告)号	JP2005527857A	公开(公告)日	2005-09-15
申请号	JP2004507908	申请日	2002-08-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	キムドンギョ		
发明人	キム,ドン-ギョ		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 G09F9/00 G09F9/30 G09F9/35 H01L21/3205 H01L21/77 H01L21/84 H01L23/52 H01L27/12 H01L29/786 H01L31/20		
CPC分类号	G02F1/13624 G02F1/136213 G02F1/136286 G02F2001/134345 H01L27/124 H01L27/1288		
FI分类号	G02F1/1368 G02F1/1345 G09F9/00.338 G09F9/30.338 G09F9/30.349.C G09F9/35 H01L29/78.612.C H01L21/88.Z H01L21/88.B		
F-TERM分类号	2H092/GA19 2H092/GA61 2H092/HA03 2H092/HA05 2H092/JA26 2H092/JB23 2H092/JB32 2H092/JB54 2H092/JB64 2H092/JB69 2H092/JB73 2H092/KB13 2H092/MA14 2H092/MA46 2H092/NA01 2H092/PA09 5C094/AA01 5C094/AA16 5C094/AA44 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/ED15 5C094/GB10 5F033/HH07 5F033/HH08 5F033/HH09 5F033/HH20 5F033/HH21 5F033/MM05 5F033/MM08 5F033/PP15 5F033/QQ08 5F033/QQ37 5F033/RR06 5F033/RR21 5F033/RR27 5F033/UU01 5F033/VV01 5F033/VV15 5F110/AA30 5F110/BB01 5F110/CC07 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE37 5F110/EE44 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG15 5F110/GG24 5F110/GG44 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK05 5F110/HK06 5F110/HK09 5F110/HK21 5F110/HK33 5F110/HK34 5F110/HM19 5F110/NN02 5F110/NN04 5F110/NN24 5F110/NN27 5F110/NN36 5F110/NN72 5F110/NN73 5G435/AA01 5G435/AA17 5G435/BB12 5G435/BB16 5G435/CC09 5G435/KK05		
优先权	1020020029290 2002-05-27 KR		
外部链接	Espacenet		

摘要(译)

本发明提供一种用于液晶显示装置的薄膜晶体管基板，其能够阻挡在像素电极之间泄漏的光并获得均匀的反射率。栅极线包括在横向方向上延伸的栅极线和连接到栅极线的栅极电极。包括形成数据线纵向数据线交叉处从所述栅极线绝缘，连接到数据线的源电极，面向所述漏电极与栅电极的源极电极。在每个像素中，通过漏电极形成电连接到数据线的像素电极。这里，单位像素被布置在围绕数据线两侧上，栅极线的每个像素，所述数据线和位于这些侧面彼此的两个像素的像素电极配置在一式两份通过不同的薄膜晶体管彼此连接，并且双栅极线通过薄膜晶体管电连接到数据线两侧的像素的像素电极。结果，彼此相邻的像素电极的周边部分拦截数据线，虚拟信号线和维持线，并阻挡像素之间泄漏的光。

