

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5064127号
(P5064127)

(45) 発行日 平成24年10月31日(2012.10.31)

(24) 登録日 平成24年8月17日(2012.8.17)

(51) Int.Cl.	F 1
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1345 (2006.01)	GO2F 1/1345
GO2F 1/1335 (2006.01)	GO2F 1/1335 500
GO2F 1/1339 (2006.01)	GO2F 1/1339 500

請求項の数 20 (全 78 頁)

(21) 出願番号 特願2007-170248 (P2007-170248)
 (22) 出願日 平成19年6月28日 (2007.6.28)
 (65) 公開番号 特開2009-8895 (P2009-8895A)
 (43) 公開日 平成21年1月15日 (2009.1.15)
 審査請求日 平成21年12月21日 (2009.12.21)

(73) 特許権者 000183646
 出光興産株式会社
 東京都千代田区丸の内3丁目1番1号
 (74) 代理人 100086759
 弁理士 渡辺 喜平
 (72) 発明者 川崎 清弘
 大阪府枚方市楠葉並木1丁目8番3号
 (72) 発明者 井上 一吉
 千葉県袖ヶ浦市上泉1280番地
 (72) 発明者 海上 暁
 千葉県袖ヶ浦市上泉1280番地
 審査官 藤田 都志行

最終頁に続く

(54) 【発明の名称】 表示装置用基板及びその製造方法、並びに、液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板の一主面上に被着されたゲート導電層から形成されたゲート電極、走査線及び走査線用電極端子と、

前記基板、ゲート電極、走査線及び走査線用電極端子上に被着されたゲート絶縁層と、
 前記ゲート絶縁層に続いて順次被着され、前記ゲート電極上に島状に形成された不純物を含まない第1の非晶質シリコン層、不純物を含む第2の非晶質シリコン層及びソース・ドレイン電極用導電層、並びに、前記ソース・ドレイン電極用導電層とゲート絶縁層上に順次被着された透明導電層及び信号線用導電層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極と、

前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線用電極端子上の電極端子用開口部及び前記信号線用擬似電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、

前記擬似画素電極及び信号線用擬似電極端子から、前記信号線用導電層が除去されることにより露出された、前記透明導電層からなる画素電極及び信号線用電極端子と、

前記走査線用電極端子を露出させる、前記ゲート絶縁層に形成された電極端子用開口部と

を備えたことを特徴とする表示装置用基板。

【請求項 2】

基板の一主面上に被着されたゲート導電層から形成されたゲート電極、走査線及び走査線用擬似電極端子と、

前記基板、ゲート電極、走査線及び走査線用擬似電極端子上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層、不純物を含む第 2 の非晶質シリコン層及びソース・ドレイン電極用導電層、並びに、前記ソース・ドレイン電極用導電層と基板上に順次被着された透明導電層及び信号線用導電層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極と、

10

前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用擬似電極端子上の電極端子用開口部及び前記信号線用擬似電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、

前記擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子から、前記信号線用導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、

前記第 1 の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層と

20

を備えたことを特徴とする表示装置用基板。

【請求項 3】

基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、

前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層及び不純物を含む第 2 の非晶質シリコン層と、

前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、

30

前記第 2 の非晶質シリコン層、透明導電層及び基板上に被着された信号線用導電層、前記第 1 の非晶質シリコン層及び第 2 の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用電極端子と接続する信号線、ドレイン電極、及び、前記画素電極と接続するドレイン配線と、

前記チャンネル、ソース電極、ソース配線、信号線、信号線用電極端子、走査線用電極端子、ドレイン電極、ドレイン配線及び画素電極の形成された前記基板上に順次被着され、前記画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用電極端子上の電極端子用開口部及び前記信号線用電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、

40

前記第 1 の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層と

を備えたことを特徴とする表示装置用基板。

【請求項 4】

基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、

前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層及び不純

50

物を含む第2の非晶質シリコン層と、

前記第2の非晶質シリコン層、ゲート導電層及び基板上に被着された信号線用導電層、前記第1の非晶質シリコン層及び第2の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用擬似電極端子と接続する信号線、ドレイン電極、及び、前記擬似画素電極と接続するドレイン配線と、

前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、

前記チャンネル、ソース電極、ソース配線、信号線、信号線用電極端子、走査線用電極端子、ドレイン電極、ドレイン配線及び画素電極の形成された前記基板上に順次被着され、前記画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用電極端子上的電極端子用開口部及び前記信号線用電極端子上的電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、

前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層と

を備えたことを特徴とする表示装置用基板。

【請求項5】

基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、

前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層と、

前記第2の非晶質シリコン層、ゲート導電層及び基板上に被着された信号線用導電層、前記第1の非晶質シリコン層及び第2の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用擬似電極端子と接続する信号線、ドレイン電極、及び、前記擬似画素電極と接続するドレイン配線と、

前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用擬似電極端子上的電極端子用開口部及び前記信号線用擬似電極端子上的電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、

前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、

前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層と

を備えたことを特徴とする表示装置用基板。

【請求項6】

前記保護絶縁層が、遮光性を有することを特徴とする請求項1～5のいずれか一項に記載の表示装置用基板。

【請求項7】

スペーサ領域の前記保護絶縁層の膜厚が、他の領域に比べて厚いことを特徴とする請求項1～6のいずれか一項に記載の表示装置用基板。

【請求項8】

前記画素電極と一方の電極が接続される蓄積容量、前記蓄積容量の他方の電極と接続される蓄積容量線、及び、蓄積容量線用電極端子を形成することを特徴とする請求項1～7のいずれか一項に記載の表示装置用基板。

【請求項9】

前記基板が、透明であり、かつ、絶縁性を有し、さらに、前記パシベーション絶縁層が

10

20

30

40

50

透明であることを特徴とする請求項 1 ~ 8 のいずれか一項に記載の表示装置用基板。

【請求項 10】

基板の一主面上に、第 1 の金属層よりなるゲート電極、走査線及び走査線用電極端子を形成する工程と、

ゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層、不純物を含む第 2 の非晶質シリコン層及び第 2 の金属層を順次被着する工程と、

前記ゲート電極上に、前記第 1 の非晶質シリコン層、第 2 の非晶質シリコン層及び第 2 の金属層を含む積層体を島状に形成し、前記ゲート絶縁層を露出させる工程と、

透明導電層と第 3 の金属層を被着し、前記第 3 の金属層、透明導電層、第 2 の金属層、第 2 の非晶質シリコン層及び第 1 の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記透明導電層と第 3 の金属層を含む積層体よりなるソース配線、ドレイン配線、信号線、擬似画素電極及び信号線用擬似電極端子を形成する工程と、

パシベーション絶縁層を被着する工程と、

前記走査線用電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、及び、前記擬似画素電極上の画素電極用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、

前記パシベーション絶縁層を選択的に除去し、前記信号線用擬似電極端子と擬似画素電極を露出させる工程と、

前記第 3 の金属層を選択的に除去し、前記透明導電層よりなる信号線用電極端子と画素電極を露出させる工程と、

前記ゲート絶縁層を選択的に除去し、前記第 1 の金属層よりなる前記走査線用電極端子を露出させる工程と

を有する表示装置用基板の製造方法。

【請求項 11】

基板の一主面上に、第 1 の金属層よりなるゲート電極、走査線及び走査線用擬似電極端子を形成する工程と、

ゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層、不純物を含む第 2 の非晶質シリコン層及び第 2 の金属層を順次被着する工程と、

前記ゲート電極及び走査線上に、前記ゲート絶縁層、第 1 の非晶質シリコン層、第 2 の非晶質シリコン層及び第 2 の金属層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子及び基板を露出させる工程と、

透明導電層と第 3 の金属層を被着し、前記第 3 の金属層、透明導電層、第 2 の金属層、第 2 の非晶質シリコン層及び第 1 の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記透明導電層と第 3 の金属層を含む積層体よりなるソース配線、ドレイン配線、信号線、擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子を形成する工程と、

パシベーション絶縁層を被着する工程と、

前記走査線用擬似電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、前記擬似画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、

前記パシベーション絶縁層を選択的に除去し、前記走査線用擬似電極端子、信号線用擬似電極端子、擬似画素電極及び第 1 の非晶質シリコン層を、各前記開口部内に露出させる工程と、

前記第 3 の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、信号線用電極端子及び画素電極を露出させる工程と、

前記寄生トランジスタ防止用開口部内の前記第 1 の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程と

を有する表示装置用基板の製造方法。

10

20

30

40

50

【請求項 1 2】

基板の一主面上に、透明導電層と第 1 の金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、

ゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層及び不純物を含む第 2 の非晶質シリコン層を順次被着する工程と、

前記ゲート電極及び走査線上に、前記ゲート絶縁層、第 1 の非晶質シリコン層及び第 2 の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、

前記第 1 の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、画素電極及び信号線用電極端子を露出させる工程と、

耐熱金属層を含む 1 層以上の第 2 の金属層を被着し、前記第 2 の金属層、第 2 の非晶質シリコン層及び第 1 の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第 2 の金属層よりなるソース配線、ドレイン配線及び信号線を形成する工程と、

パシベーション絶縁層を被着する工程と、

前記走査線用電極端子上の電極端子用開口部、前記信号線用電極端子上の電極端子用開口部、前記画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、

前記パシベーション絶縁層を選択的に除去し、前記走査線用電極端子、信号線用電極端子、画素電極及び第 1 の非晶質シリコン層を、各前記開口部内に露出させる工程と、

前記寄生トランジスタ防止用開口部内の前記第 1 の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程と

を有する表示装置用基板の製造方法。

【請求項 1 3】

基板の一主面上に、透明導電層と第 1 の金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、

ゲート絶縁層、不純物を含まない第 1 の非晶質シリコン層及び不純物を含む第 2 の非晶質シリコン層を順次被着する工程と、

前記ゲート電極及び走査線上に、前記ゲート絶縁層、第 1 の非晶質シリコン層及び第 2 の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、

耐熱金属層を含む 1 層以上の第 2 の金属層を被着し、前記第 2 の金属層、第 1 の金属層、第 2 の非晶質シリコン層及び第 1 の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第 2 の金属層よりなるソース配線、ドレイン配線及び信号線を形成し、前記第 1 の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、画素電極及び信号線用電極端子を露出させる工程と、

パシベーション絶縁層を被着する工程と、

前記走査線用電極端子上の電極端子用開口部、前記信号線用電極端子上の電極端子用開口部、前記画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、

前記パシベーション絶縁層を選択的に除去し、前記走査線用電極端子、信号線用電極端子、画素電極及び第 1 の非晶質シリコン層を、各前記開口部内に露出させる工程と、

前記寄生トランジスタ防止用開口部内の前記第 1 の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程と

を有する表示装置用基板の製造方法。

【請求項 1 4】

基板の一主面上に、透明導電層と第 1 の金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、

ゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層を順次被着する工程と、

前記ゲート電極及び走査線に、前記ゲート絶縁層、第1の非晶質シリコン層及び第2の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、

耐熱金属層を含む1層以上の第2の金属層を被着し、前記第2の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第2の金属層よりなるソース配線、ドレイン配線及び信号線を形成する工程と、

10

パシベーション絶縁層を被着する工程と、

前記走査線用擬似電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、前記擬似画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、

前記パシベーション絶縁層を選択的に除去し、前記走査線用擬似電極端子、信号線用擬似電極端子、擬似画素電極及び第1の非晶質シリコン層を、各前記開口部内に露出させる工程と、

前記第1の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、信号線用電極端子及び画素電極を、各前記開口部内に露出させる工程と、

20

前記寄生トランジスタ防止用開口部内の前記第1の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程と

を有する表示装置用基板の製造方法。

【請求項15】

前記保護絶縁層が、遮光性を有することを特徴とする請求項10～14のいずれか一項に記載の表示装置用基板の製造方法。

【請求項16】

スペーサ領域の前記保護絶縁層の膜厚が、他の領域に比べて厚いことを特徴とする請求項10～15のいずれか一項に記載の表示装置用基板の製造方法。

【請求項17】

30

前記画素電極と一方の電極が接続される蓄積容量、前記蓄積容量の他方の電極と接続される蓄積容量線、及び、蓄積容量線用電極端子を形成することを特徴とする請求項10～16のいずれか一項に記載の表示装置用基板の製造方法。

【請求項18】

前記基板が、透明であり、かつ、絶縁性を有し、さらに、前記パシベーション絶縁層が透明であることを特徴とする請求項10～17のいずれか一項に記載の表示装置用基板の製造方法。

【請求項19】

薄膜トランジスタの形成された表示装置用基板と、対向基板又はカラーフィルタと、前記表示装置用基板と前記対向基板又はカラーフィルタとの間に充填される液晶を有する液晶表示装置において、

40

前記表示装置用基板が、上記請求項1～9のいずれか一項に記載の表示装置用基板であることを特徴とする液晶表示装置。

【請求項20】

薄膜トランジスタの形成された表示装置用基板と、対向基板又はカラーフィルタとの間に液晶を充填する工程を有する液晶表示装置の製造方法において、

前記表示装置用基板が、上記請求項10～18のいずれか一項に記載の表示装置用基板の製造方法を用いて製造されることを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は、表示装置用基板及びその製造方法、並びに、液晶表示装置及びその製造方法に関し、特に、カラー画像表示機能を有する液晶表示装置、とりわけ画素毎にスイッチング素子を有するアクティブ型の液晶表示装置に関する。

【 背景技術 】

【 0 0 0 2 】

近年の微細加工技術、液晶材料技術及び高密度実装技術等の進歩により、5～100cm対角の液晶表示装置が、テレビジョン画像や各種の画像表示機器として既に商用ベースで大量に提供されている。これらの液晶表示装置は、液晶パネルを構成する2枚のガラス基板の一方にRGBの着色層を形成しておくことにより、カラー表示も容易に実現している。また、スイッチング素子を画素毎に内蔵させた、いわゆるアクティブ型の液晶パネルでは、クロストークも少なく、応答速度も早く、高いコントラスト比を有する画像が製品化の当初から保証されていた。

10

【 0 0 0 3 】

これらの液晶表示装置（液晶パネル）は、走査線としては200～1200本、信号線としては300～1600本程度のマトリクス編成が一般的であるが、最近は表示容量の増大に対応すべく、大画面化と高精細化とが同時に進行している。

【 0 0 0 4 】

図68は、液晶パネルの実装状態を示す斜視図である。

図68において、液晶パネル1を構成する一方の透明性絶縁基板、例えばガラス基板2上に形成された走査線の電極端子5に、駆動信号を供給する半導体集積回路チップ3を、導電性の接着剤を用いて接続するCOG（Chip-On-Glass）方式や、例えばポリイミド系樹脂薄膜をベースとし、金または半田メッキされた銅箔の端子を有するTCPフィルム4を、信号線の電極端子6に導電性媒体を含む適当な接着剤で圧接して固定するTCP（Tape-Carrier-Package）方式などの実装手段によって、電気信号が画像表示部に供給される。ここでは、便宜上二つの実装方式を同時に図示しているが、実際には何れかの方式が適宜選択される。

20

【 0 0 0 5 】

液晶パネル1のほぼ中央部に位置する画像表示部内の画素と、走査線及び信号線の電極端子5、6との間を接続する配線路が7、8である。配線路7、8は、必ずしも電極端子5、6と同一の導電材で構成される必要はない。9は、全ての液晶セルに共通する透明導電性の対向電極を対向面上に有するもう1枚の透明性絶縁基板である、対向ガラス基板またはカラーフィルタである。

30

【 0 0 0 6 】

図69は、スイッチング素子として絶縁ゲート型トランジスタ10を画素毎に配置したアクティブ型液晶表示装置の等価回路図である。

11（図68では7）は走査線であり、12（図68では8）は信号線であり、13は液晶セルであり、液晶セル13は電気的には容量素子として扱われる。実線で描かれた素子類は、液晶パネルを構成する一方のガラス基板2上に形成され、点線で描かれた全ての液晶セル13に共通な対向電極14は、もう一方の対向ガラス基板9の対向する主面上に形成されている。絶縁ゲート型トランジスタ10のOFF抵抗あるいは液晶セル13の抵抗が低い場合や表示画像の階調性を重視する場合には、負荷としての液晶セル13の時定数を大きくするための補助の蓄積容量15を、液晶セル13に並列に加える等の回路的工夫が加味される。なお、16は蓄積容量15の共通母線となる蓄積容量線または共通電極線である。

40

【 0 0 0 7 】

図70は、従来の液晶表示装置の画像表示部における要部の断面図である。

液晶パネル1を構成する2枚のガラス基板2、9は、樹脂性のファイバ、ビーズあるいはカラーフィルタ9上に形成された柱状スペーサ等のスペーサ材（何れも図示せず）によって、数μm程度の所定の距離を隔てて形成され、その間隙（ギャップ）は、対向ガラス

50

基板 9 の周縁部において有機性樹脂よりなるシール材と封口材（何れも図示せず）とで封止された閉空間になっており、この閉空間に液晶 17 が充填されている。

【0008】

カラー表示を実現する場合には、対向ガラス基板 9 の閉空間側に、着色層 18 と称する染料若しくは顔料のいずれか一方又は両方を含む厚さ 1 ~ 2 μm 程度の有機薄膜が被着されることにより、色表示機能が与えられる。そのようなガラス基板 9 は、別名カラーフィルタ（Color Filter 略語は CF）と呼称される。そして、液晶 17 の材料性質によって、対向ガラス基板 9 の上面若しくはガラス基板 2 の下面の何れか一方又は両面上に偏光板 19 が貼付され、液晶パネル 1 は電気光学素子として機能する。現在、市販されている大部分の液晶パネルは、液晶材料に TN（ツイスト・ネマチック）系の物を用いており、偏光板 19 は通常 2 枚必要である。図示はしないが、透過型液晶パネルは、光源として裏面光源が配置され、下方より白色光が照射される。

10

【0009】

液晶 17 に接して 2 枚のガラス基板 2, 9 上に形成された、例えば厚さ 0.1 μm 程度のポリイミド系樹脂薄膜 20 は、液晶分子を決められた方向に配向させるための配向膜である。21 は、絶縁ゲート型トランジスタ 10 のドレインと透明導電性の画素電極 22 を接続するドレイン電極（配線）であり、信号線（ソース線）12 と同時に形成されることが多い。ソース電極 12 とドレイン電極 21 との間に位置するのは半導体層 23 であり、詳細は後述する。カラーフィルタ 9 上で隣り合った着色層 18 の境界に形成された厚さ 0.1 μm 程度の Cr 薄膜層 24 は、半導体層 23 と走査線 11 及び信号線 12 に外部光が入射するのを防止するための光遮蔽部材であり、所謂ブラックマトリクス（Black Matrix 略語は BM）として定着化した技術である。

20

【0010】

ガラス基板 2 に、走査線、信号線、スイッチング素子としての絶縁ゲート型トランジスタ、及び画素電極の形成された表示装置用基板（アクティブ基板）の作製には、半導体集積回路のようにフォトリソグラフィを用いた複数回のフォトリソグラフィ（写真食刻）工程が不可欠である。詳細な経緯は省略するが、半導体層の島化工程の合理化と走査線へのコンタクト形成工程が削減された結果、当初 7 ~ 8 枚程度必要であったフォトリソグラフィは、ドライエッチ技術の導入により現時点では 5 枚に減少し、プロセスコストの削減に大きく寄与している。液晶表示装置の生産コストを下げるためには、アクティブ基板の作製工程では、プロセスコストを下げるのが有効であり、また、パネル組立工程とモジュール実装工程では、部材コストを下げるのが有効であることは、周知の開発目標である。すなわち、写真食刻工程を含めて製造工程数を削減することが、液晶表示装置の生産性向上とコストダウンに大きく寄与することは、自明である。

30

【0011】

既に述べたように、アクティブ基板の作製において、5 回の写真食刻工程を必要とする製造方法が一般的である。したがって、さらなる製造コスト低減のために提案されている先行例の中から、たとえば、一部で既に量産されており、特許文献 1（特開 2000 - 206571 号公報）に開示されている 4 枚マスク・プロセスを、従来例として紹介する。

この 4 枚マスク・プロセスは、下記に説明するように、ハーフトーン露光技術を用いて、チャンネルを含む半導体層の島化工程とソース・ドレイン配線工程を 1 枚のフォトリソグラフィで形成する、工程削減技術あるいは合理化技術である。

40

【0012】

図 71、73、75、77、79、81 は、4 枚マスク・プロセスの各製造工程に対応したアクティブ基板の単位画素の概略平面図である。

また、図 72、74、76、78、80、82 は、4 枚マスク・プロセスの各製造工程に対応したアクティブ基板の単位画素の概略断面図である。これら断面図の（a）は A - A' 線上（絶縁ゲート型トランジスタ領域）の断面図を示しており、（b）は B - B' 線上（走査線の電極端子領域）の断面図を示しており、（c）は C - C' 線上（信号線の電極端子領域）の断面図を示している（図 81 参照）。

50

過去、絶縁ゲート型トランジスタとして、エッチストップ型とチャンネルエッチ型の2種類のものが多用されてきたが、ここではチャンネルエッチ型の絶縁ゲート型トランジスタの採用が必須である。

【0013】

まず、図71と図72に示すように、耐熱性、耐薬品性及び透明性に優れた絶縁性基板として、厚さ0.5~1.1mm程度のガラス基板2、例えばコーニング社製の商品名1737を用いる。次に、ガラス基板2の主面上に、SPT(スパッタ)等の真空製膜装置を用いて、膜厚0.1~0.3 μ m程度の第1の金属層(走査線用金属層、あるいは、ゲート導電層)を被着する。続いて、微細加工技術によりゲート電極11Aも兼ねる走査線11と蓄積容量線16を形成する。走査線の材質は、耐熱性、耐薬品性、耐弗酸性及び導電性などを総合的に勘案して選択するが、一般的には、耐熱性の高いCr, Ta等の金属薄膜層またはMoとWの合金等の合金薄膜層が使用される。

10

【0014】

液晶パネルの大画面化や高精細化に対応して走査線の抵抗値を下げるためには、走査線11の材料としてAL(アルミニウム)を用いるのが合理的である。ただし、ALは単体では耐熱性が低いので、上記した耐熱金属であるCr, Ta, Moまたはそれらのシリサイドと積層化する構成が、現在では一般的である。すなわち、走査線11は通常1層以上の金属層で構成される。

【0015】

次に、図73と図74に示すように、ガラス基板2の全面にPCVD(プラズマ・シーブイディ)装置を用いて、ゲート絶縁層30となる第1のシリコン窒化(SiNx)層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン(a-Si)層31、及び、不純物として燐を含み絶縁ゲート型トランジスタのソース・ドレインとなる第2の非晶質シリコン層(n+a-Si)33の薄膜層を、例えば0.3-0.2-0.05 μ m程度の膜厚で順次被着する。続いて、SPT等の真空製膜装置を用いて、膜厚0.1 μ m程度の第2の金属層(耐熱金属層)34として例えばTi薄膜層、膜厚0.3 μ m程度の低抵抗金属層35としてAL薄膜層、及び、膜厚0.1 μ m程度の緩衝導電層36として例えばTi薄膜層(すなわち、3層からなるソース・ドレイン配線材)を順次被着する。

20

【0016】

次に、図75と図76に示すように、微細加工技術によりゲート電極11Aと一部重なるように、耐熱金属層34、低抵抗金属層35及び緩衝導電層36の3層よりなり絶縁ゲート型トランジスタのソース電極も兼ねる信号線12と、同じく耐熱金属層34、低抵抗金属層35及び緩衝導電層36の3層よりなる絶縁ゲート型トランジスタのドレイン電極21を選択的に形成する。この選択的パターン形成の際、ハーフトーン露光技術により、ソース・ドレイン間のチャンネル形成領域80B(凹部の下方の領域)の膜厚が例えば1.5 μ mであり、ソース・ドレイン配線形成領域80A(12), 80A(21)の膜厚が3 μ mであるような感光性樹脂パターン80A, 80Bを形成する点が、合理化された4枚マスク・プロセスの大きな特徴である。

30

【0017】

アクティブ基板の作製には、通常、ポジ型の感光性樹脂を用いる。したがって、このような感光性樹脂パターン80A, 80Bに対応するフォトマスクは、ソース・ドレイン配線形成領域80Aが黒となるように、Cr薄膜が形成されており、チャンネル形成領域80Bが灰色(中間調)となるように、フォトマスク通過光を低減させるような、たとえば幅0.5~1.5 μ m程度のラインアンドスペースのCrパターンが形成されており、その他の領域が白となるように、すなわちCr薄膜が除去されている。灰色領域は、露光機の解像力が不足しているために、ラインアンドスペースが解像されることはなく、ランプ光源からのフォトマスク照射光を半分程度透過させることが可能である。したがって、ポジ型感光性樹脂の残膜特性に応じて、図76に示す凹型の断面形状を有する感光性樹脂パターン80A, 80Bを得ることができる。なお、灰色領域は、ラインアンドスペースのC

40

50

rパターン（スリット）に代えて、膜厚や透過率の異なった金属層、例えば MoSi_2 の薄膜で構成することも可能である。

【0018】

上記感光性樹脂パターン80A, 80Bをマスクとして、緩衝導電層36、低抵抗金属層35、耐熱金属層34、第2の非晶質シリコン層33及び第1の非晶質シリコン層31を順次食刻すると、ゲート絶縁層30が露出する（図75、76参照）。

次に、図示していないが、酸素プラズマ等の灰化手段により感光性樹脂パターン80A, 80Bを $1.5\mu\text{m}$ 以上膜減りさせると、感光性樹脂パターン80Bが消失してチャンネル形成領域の緩衝導電層36が露出するとともに、ソース・ドレイン配線形成領域にのみ膜減りした感光性樹脂パターン80C(12), 80C(21)を残すことができる。

10

【0019】

次に、図77と図78に示すように、膜減りした感光性樹脂パターン80C(12), 80C(21)をマスクとして、再びソース・ドレイン配線間（チャンネル形成領域）の緩衝導電層36、低抵抗金属層35、耐熱金属層34、第2の非晶質シリコン層33及び第1の非晶質シリコン層31を順次食刻し、第1の非晶質シリコン層31は $0.05\sim 0.1\mu\text{m}$ 程度残して食刻する。この時点で、ソース側の第2の非晶質シリコン層33Sとドレイン側の第2の非晶質シリコン層33Dが分離される。ソース・ドレイン配線12, 21の形成は、金属層をエッチングした後に、第1の非晶質シリコン層31Aを $0.05\sim 0.1\mu\text{m}$ 程度残して食刻することによりなされる。このような製法で得られる絶縁ゲート型トランジスタは、チャンネルエッチ型と呼称されている。

20

なお、上記酸素プラズマ処理において、感光性樹脂パターン80Aは、膜減りした感光性樹脂パターン80Cに変換されるので、パターン寸法の変化を抑制するため異方性を強めることが望ましい。異方性を強める手段として、RIE(Reactive Ion Etching)方式、高密度のプラズマ源を有するICP(Inductive Coupled Plasma)方式、TCP(Transfer Coupled Plasma)方式などの酸素プラズマ処理を挙げることができる。

【0020】

次に、上記感光性樹脂パターン80C(12), 80C(21)を除去する。

次に、図79と図80に示すように、ガラス基板2の全面に透明性の絶縁層として $0.3\mu\text{m}$ 程度の膜厚の第2の SiN_x 層を被着し、パシベーション絶縁層37とする。続いて、ドレイン電極21上の領域と、画像表示部外の領域で走査線11と信号線12の電極端子が形成される領域に、それぞれ開口部62, 63, 64を形成する。すなわち、開口部63は、パシベーション絶縁層37とゲート絶縁層30が除去され、走査線の一部5が露出する。開口部62, 64は、パシベーション絶縁層37が除去され、ドレイン電極21の一部と信号線の一部6が露出する。同様に蓄積容量線16上に開口部65を形成し、蓄積容量線16の一部が露出する。

30

【0021】

次に、図81と図82に示すように、SPT等の真空製膜装置を用いて、膜厚 $0.1\sim 0.2\mu\text{m}$ 程度の透明導電層として例えばITO(Indium-Tin-Oxide)若しくはIZO(Indium-Zinc-Oxide)又はこれらの混晶体を被着する。続いて、微細加工技術によりパシベーション絶縁層37上に、開口部62を含む範囲に透明導電性の画素電極22を選択的に形成し、表示装置用基板（アクティブ基板）2Fが完成する。

40

なお、蓄積容量15の構成に関しては、図79と図80に示すように、ドレイン電極21と蓄積容量線16とが、ゲート絶縁層30、第1の非晶質シリコン層31A及び第2の非晶質シリコン層33Dを介して平面的に重なることで構成している（蓄積容量形成領域50は、右下がりの斜線部である。）。

また、電極端子に関しては、開口部63, 64及びこれらの周囲のパシベーション絶縁層37上に、透明導電性の電極端子5A, 6Aを選択的に形成している。

さらに、静電気対策として、走査線の電極端子5Aと信号線の電極端子6Aとの間を幅

50

細の透明導電層パターン 40 で接続している。

【0022】

上述したように、ソース・ドレイン配線 12, 21 に AL (アルミニウム) を用いようとすると、第 2 の非晶質シリコン 33 との間の電気的な接続を確保するために耐熱金属層 34 が必要であり、さらに透明導電層との間にはアルカリ液中での電池効果を回避するために緩衝導電層 36 が必要であり、結果的にソース・ドレイン配線は 3 層構成となる。この 3 層構成は、生産コストなどの観点から不利であるものの、ソース・ドレイン配線の抵抗値の制約が厳しくなる大画面や高精細の液晶パネルでは、低抵抗金属層の使用を回避することは困難である。

従来、耐熱金属層 34 と緩衝導電層 36 に Ti を用いると、その食刻には塩素系のガスを用いたドライエッチ処理が必要であり、自動的に AL の食刻も塩素系のガスを用いたドライエッチ処理となり、材料面のみならず生産設備上の負担も大きかった。最近、三菱化学より Ti を食刻する新規な薬品が提供されるようになり、生産設備の投資負担も低減する可能性が高くなった。また、Ti に代えて耐熱金属層 34 と緩衝導電層 36 に Mo を用いる場合、適量の硝酸を添加した燐酸溶液で Mo / AL / Mo の 3 層構成を 1 回の薬液処理で行うことが慣用化しており、生産設備の投資額が少なくても済むようになった。また、可能な限りソース・ドレイン配線を簡素化して、生産コストを下げる取組みが実施されていることも説明を要しない。

なお、マスク数を削減して生産性を向上させる技術として、たとえば、特許文献 2 ~ 4 などに記載された技術がある。

ところで、生産コスト低減による TFT (薄膜トランジスタ) 液晶表示装置の市場価格の低下は、製品需要の新たな喚起をもたらすことができる。このため、TFT 液晶表示装置の製造会社は、様々な工程数の削減に取り組んでいる。

【特許文献 1】特開 2000 - 206571 号公報

【特許文献 2】特開 2005 - 215276 号公報

【特許文献 3】特開 2005 - 122186 号公報

【特許文献 4】特開 2005 - 181984 号公報

【特許文献 5】特開 2005 - 010806 号公報

【発明の開示】

【発明が解決しようとする課題】

【0023】

しかしながら、上記製造方法 (4 枚マスク・プロセス) は、厳しい製造管理が必要であり、歩留りや画像品質を向上させることが現実的に困難であるといった問題があった。

すなわち、4 枚マスク・プロセスにおいて適用されているチャンネル形成工程は、ソース・ドレイン配線 12, 21 間のソース・ドレイン配線材と半導体層を選択的に除去する工程である。この工程において、絶縁ゲート型トランジスタの ON 特性を大きく左右するチャンネル長 (現在の量産品で 4 ~ 6 μm) が決定される。このチャンネル長が変動すると、絶縁ゲート型トランジスタの ON 電流値を大きく変化させるので、従来の製造管理よりも一段と厳しい製造管理が必要である。この理由は、チャンネル長、すなわちハーフトーン露光領域のパターン寸法は、露光量 (光源強度とフォマスクのパターン精度、特にライン & スペース寸法)、感光性樹脂の塗布厚、感光性樹脂の現象処理、及び、当該のエッチング工程における感光性樹脂の膜減り量等多くのパラメータに左右されるからである。したがって、上記諸量を安定させることが難しく、さらに、これら諸量の面内均一性もあいまって、歩留り高く安定して生産することは、現実的ではなかった。

【0024】

特に、チャンネル長が 5 μm 以下では、その傾向が顕著となる。なぜならば、感光性樹脂パターン 80A, 80B の膜厚を 1.5 μm 膜減りさせるに際して、感光性樹脂パターン 80A, 80B が等方的に膜減りすると、当然感光性樹脂パターン 80A, 80B 間の寸法は 3 μm も大きくなるので、チャンネル長も設定値よりも 3 μm 長く形成されてしまうからである。さらに、チャンネル長の変動は、ゲート電極とドレイン電極とがゲート絶縁層を

介して形成されていることによる、寄生容量値も変動させるので、クローズトークの面内不均一性による輝度斑が、表示画質の均一性を低下させていた。

【0025】

さらに、TFTの基本構造を変えることが困難であるため、4枚マスク・プロセスをさらに改善した、例えば、3枚マスク・プロセスの開発は容易ではないといった問題があった。

【0026】

また、TFT液晶表示装置の生産が始まってから、CF(カラーフィルタ)は、液晶パネルのパネル組立工程における主要部材として、長らくCF製造専門会社からの購入品であった。

しかしながら、増大するCFの使用量に見合うだけの大量生産を数社のCF製造専門会社だけで対応することは、ビジネス上、投資リスクと納入時間に大きな課題があった。このため、最近では、CFを内製するパネルメーカーが多くなっている。

【0027】

詳細な説明は割愛するが、CFを製作するためには、BMの形成工程と、R、G、Bの着色層形成に加えて最新の大画面化に対応して液晶セルのギャップ形成精度を高めるためのPS(Photo-Spacer)形成工程が必要である。これらの形成工程において、それぞれ1枚のフォトマスクが必要となるので、TFT基板の製造に4枚のフォトマスクを用いると、液晶表示装置としては、計6枚のフォトマスクが必要となる。

さらに、広視野角化のために垂直配向液晶を用いる場合には、CFの対向電極上に配向規制材として樹脂製の突起を用いる場合も多く、ここでも別のフォトマスクが必要となる。この場合、TFT基板の製造に4枚のフォトマスクを用いると、液晶表示装置としては、計7枚のフォトマスクが必要となる。

【0028】

上記CFの製造工程の一部をアクティブ基板上で行い、TFT液晶表示装置の製造工程におけるトータルの製造工程数を削減することができれば、当然TFT液晶表示装置の製造コストを下げるのが可能となる。このように、CFメーカーやパネルメーカーといった境を取り払った、総合的な(トータルの)技術の開発が要望されている。

【0029】

本発明は、このような現状に鑑みなされたもので、ハーフトーン露光技術を用いることなくチャンネルを形成し、さらに、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスやフォトスペーサとしても機能する保護絶縁層を形成することにより、液晶表示装置におけるトータルの製造工程数を削減することの可能な表示装置用基板及びその製造方法、並びに、液晶表示装置及びその製造方法の提供を目的とする。

【課題を解決するための手段】

【0030】

本発明による表示装置用基板(アクティブ基板)の製造方法は、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、アクティブ基板の保護絶縁層に、感光性黒色顔料分散樹脂を用いてソース・ドレイン配線を保護している。この保護絶縁層は、ブラックマトリクスやフォトスペーサとしても機能するので、表示装置用基板の付加価値を向上させることができる。さらに、この表示装置用基板が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスやフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができ

10

20

30

40

50

る。

【0031】

このために特許文献2及び特許文献3に開示されているように、透明導電層と走査線用金属層との積層体よりなる走査線を採用し、また、特許文献4に開示されているように、透明導電層とソース・ドレイン配線用金属層との積層体よりなる信号線を採用している。これらの積層よりなる擬似画素電極も同時に形成しておけば、擬似画素電極上の不要な薄膜を除去して、透明導電性の画素電極を得るに当り、特許文献5に開示されているように感光性黒色顔料分散樹脂を用いることができ、製造工程の削減が推進される。

【0032】

本発明の表示装置用基板は、基板の一主面上に被着されたゲート導電層から形成されたゲート電極、走査線及び走査線用電極端子と、前記基板、ゲート電極、走査線及び走査線用電極端子上に被着されたゲート絶縁層と、前記ゲート絶縁層に続いて順次被着され、前記ゲート電極上に島状に形成された不純物を含まない第1の非晶質シリコン層、不純物を含む第2の非晶質シリコン層及びソース・ドレイン電極用導電層、並びに、前記ソース・ドレイン電極用導電層とゲート絶縁層上に順次被着された透明導電層及び信号線用導電層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極と、前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線用電極端子上の電極端子用開口部及び前記信号線用擬似電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、前記擬似画素電極及び信号線用擬似電極端子から、前記信号線用導電層が除去されることにより露出された、前記透明導電層からなる画素電極及び信号線用電極端子と、前記走査線用電極端子を露出させる、前記ゲート絶縁層に形成された電極端子用開口部とを備えた構成としてある。

【0033】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

また、通常、ゲート導電層として第一の金属層が用いられ、ソース・ドレイン電極用導電層として第2の金属層(耐熱金属層)が用いられ、信号線用導電層として第3の金属層が用いられる。

なお、上記構成により、透明導電層と信号線用導電層を含む積層体よりなり信号線とともに形成された擬似画素電極及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内の信号線用導電層を除去することによって、透明導電層よりなる画素電極及び信号線用電極端子となる。また、走査線用電極端子は、走査線と同一部材であるゲート導電層よりなる。

【0034】

本発明の表示装置用基板は、基板の一主面上に被着されたゲート導電層から形成されたゲート電極、走査線及び走査線用擬似電極端子と、前記基板、ゲート電極、走査線及び走査線用擬似電極端子上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第1の非晶質シリコン層、不純物を含む第2の非晶質シリコン層及びソース・ドレイン電極用導電層、並びに、前記ソース・ドレイン電極用導電層と基板上に順次被着された透明導電層及び信号線用導電層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極と、前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電

10

20

30

40

50

極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用擬似電極端子上の電極端子用開口部及び前記信号線用擬似電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、前記擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子から、前記信号線用導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層とを備えた構成としてある。

【0035】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、ゲート導電層として第一の金属層が用いられ、ソース・ドレイン電極用導電層として第2の金属層（耐熱金属層）が用いられ、信号線用導電層として第3の金属層が用いられる。

なお、上記構成により、透明導電層と信号線用導電層を含む積層体よりなり信号線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内の信号線用導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。

【0036】

また、本発明の表示装置用基板は、基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層と、前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、前記第2の非晶質シリコン層、透明導電層及び基板上に被着された信号線用導電層、前記第1の非晶質シリコン層及び第2の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用電極端子と接続する信号線、ドレイン電極、及び、前記画素電極と接続するドレイン配線と、前記チャンネル、ソース電極、ソース配線、信号線、信号線用電極端子、走査線用電極端子、ドレイン電極、ドレイン配線及び画素電極の形成された前記基板上に順次被着され、前記画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用電極端子上の電極端子用開口部及び前記信号線用電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層とを備えた構成としてある。

【0037】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配

10

20

30

40

50

線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、ゲート導電層として第一の金属層が用いられ、信号線用導電層として、耐熱金属層を含む1層以上の第2の金属層が用いられる。

なお、上記構成により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、半導体層の形成時にゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。

【0038】

また、本発明の表示装置用基板は、基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層と、前記第2の非晶質シリコン層、ゲート導電層及び基板上に被着された信号線用導電層、前記第1の非晶質シリコン層及び第2の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用擬似電極端子と接続する信号線、ドレイン電極、及び、前記擬似画素電極と接続するドレイン配線と、前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、前記チャンネル、ソース電極、ソース配線、信号線、信号線用電極端子、走査線用電極端子、ドレイン電極、ドレイン配線及び画素電極の形成された前記基板上に順次被着され、前記画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用電極端子上の電極端子用開口部及び前記信号線用電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層とを備えた構成としてある。

【0039】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、ゲート導電層として第一の金属層が用いられ、信号線用導電層として、耐熱金属層を含む1層以上の第2の金属層が用いられる。

なお、上記構成により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、ソース

10

20

30

40

50

・ドレイン配線などの形成時にゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。

【0040】

また、本発明の表示装置用基板は、基板の一主面上に被着された透明導電層とゲート導電層を含む積層体から形成されたゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極と、前記基板、ゲート電極、走査線、走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極上に順次被着され、前記ゲート電極及び走査線上に該ゲート電極及び走査線より幅広く形成されたゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層と、前記第2の非晶質シリコン層、ゲート導電層及び基板上に被着された信号線用導電層、前記第1の非晶質シリコン層及び第2の非晶質シリコン層を含む多層体から形成されたチャンネル、ソース電極、ソース配線、前記信号線用擬似電極端子と接続する信号線、ドレイン電極、及び、前記擬似画素電極と接続するドレイン配線と、前記チャンネル、ソース電極、ソース配線、信号線、信号線用擬似電極端子、走査線用擬似電極端子、ドレイン電極、ドレイン配線及び擬似画素電極の形成された前記基板上に順次被着され、前記擬似画素電極上の画素電極用開口部、前記走査線上の寄生トランジスタ防止用開口部、前記走査線用擬似電極端子上の電極端子用開口部及び前記信号線用擬似電極端子上の電極端子用開口部の形成されたパシベーション絶縁層及び保護絶縁層と、前記走査線用擬似電極端子、信号線用擬似電極端子及び擬似画素電極から、前記ゲート導電層が除去されることにより露出された、前記透明導電層からなる画素電極、走査線用電極端子及び信号線用電極端子と、前記第1の非晶質シリコン層が除去されることにより、前記寄生トランジスタ防止用開口部内に露出された前記ゲート絶縁層とを備えた構成としてある。

【0041】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、ゲート導電層として第一の金属層が用いられ、信号線用導電層として、耐熱金属層を含む1層以上の第2の金属層が用いられる。

なお、上記構成により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内のゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。

【0042】

また、好ましくは、前記保護絶縁層が、遮光性を有するとよい。

このようにすると、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

さらに、画素電極上に保護絶縁層とパシベーション絶縁層を突起状に残すことによって配向規制手段を付与し、垂直配向型の液晶モードに対応することも可能である。すなわち

、工程削減とともに視野角改善を図ることができる。

なお、遮光性を有する材料として、感光性黒色顔料分散樹脂などが挙げられる。

【0043】

また、好ましくは、スペーサ領域の前記保護絶縁層の膜厚を、他の領域に比べて厚くするとよい。

このようにすると、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板が液晶表示装置に用いられる場合には、スペーサ分散工程を不要とする、あるいは、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

10

なお、このような異なった膜厚の保護絶縁層（感光性黒色顔料分散樹脂パターン）の作製には、ハーフトーン露光技術が用いられる。

【0044】

また、好ましくは、前記画素電極と一方の電極が接続される蓄積容量、前記蓄積容量の他方の電極と接続される蓄積容量線、及び、蓄積容量線用電極端子を形成するとよい。

このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

【0045】

また、好ましくは、前記基板が、透明であり、かつ、絶縁性を有し、さらに、前記パシベーション絶縁層が透明であるとよい。

20

このようにすると、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【0046】

本発明の表示装置用基板の製造方法は、基板の一主面上に、第1の金属層よりなるゲート電極、走査線及び走査線用電極端子を形成する工程と、ゲート絶縁層、不純物を含まない第1の非晶質シリコン層、不純物を含む第2の非晶質シリコン層及び第2の金属層を順次被着する工程と、前記ゲート電極上に、前記第1の非晶質シリコン層、第2の非晶質シリコン層及び第2の金属層を含む積層体を島状に形成し、前記ゲート絶縁層を露出させる工程と、透明導電層と第3の金属層を被着し、前記第3の金属層、透明導電層、第2の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記透明導電層と第3の金属層を含む積層体よりなるソース配線、ドレイン配線、信号線、擬似画素電極及び信号線用擬似電極端子を形成する工程と、パシベーション絶縁層を被着する工程と、前記走査線用電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、及び、前記擬似画素電極上の画素電極用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、前記パシベーション絶縁層を選択的に除去し、前記信号線用擬似電極端子と擬似画素電極を露出させる工程と、前記第3の金属層を選択的に除去し、前記透明導電層よりなる信号線用電極端子と画素電極を露出させる工程と、前記ゲート絶縁層を選択的に除去し、前記第1の金属層よりなる前記走査線用電極端子を露出させる工程とを有する方法としてある。

30

40

【0047】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

また、通常、第一の金属層としてゲート導電層が用いられ、第2の金属層（耐熱金属層

50

)としてソース・ドレイン電極用導電層が用いられ、第3の金属層として信号線用導電層が用いられる。

なお、上記方法により、透明導電層と信号線用導電層を含む積層体よりなり信号線とともに形成された擬似画素電極及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内の信号線用導電層を除去することによって、透明導電層よりなる画素電極及び信号線用電極端子となる。このため、画素電極を形成するための独立した写真食刻工程は、不要である。また、走査線用電極端子は、走査線と同一部材であるゲート導電層よりなる。

【0048】

また、本発明の表示装置用基板の製造方法は、基板の一主面上に、第1の金属層よりなるゲート電極、走査線及び走査線用擬似電極端子を形成する工程と、ゲート絶縁層、不純物を含まない第1の非晶質シリコン層、不純物を含む第2の非晶質シリコン層及び第2の金属層を順次被着する工程と、前記ゲート電極及び走査線上に、前記ゲート絶縁層、第1の非晶質シリコン層、第2の非晶質シリコン層及び第2の金属層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子及び基板を露出させる工程と、透明導電層と第3の金属層を被着し、前記第3の金属層、透明導電層、第2の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記透明導電層と第3の金属層を含む積層体よりなるソース配線、ドレイン配線、信号線、擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子を形成する工程と、パシベーション絶縁層を被着する工程と、前記走査線用擬似電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、前記擬似画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、前記パシベーション絶縁層を選択的に除去し、前記走査線用擬似電極端子、信号線用擬似電極端子、擬似画素電極及び第1の非晶質シリコン層を、各前記開口部内に露出させる工程と、前記第3の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、信号線用電極端子及び画素電極を露出させる工程と、前記寄生トランジスタ防止用開口部内の前記第1の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程とを有する方法としてある。

【0049】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、第一の金属層としてゲート導電層が用いられ、第2の金属層(耐熱金属層)としてソース・ドレイン電極用導電層が用いられ、第3の金属層として信号線用導電層が用いられる。

なお、上記方法により、透明導電層と信号線用導電層を含む積層体よりなり信号線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内の信号線用導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。このため、画素電極を形成するための独立した写真食刻工程は、不要である。

【0050】

また、本発明の表示装置用基板の製造方法は、基板の一主面上に、透明導電層と第1の

金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、ゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層を順次被着する工程と、前記ゲート電極及び走査線上に、前記ゲート絶縁層、第1の非晶質シリコン層及び第2の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、前記第1の金属層を除去し、前記透明導電層よりなる走査線用電極端子、画素電極及び信号線用電極端子を露出させる工程と、耐熱金属層を含む1層以上の第2の金属層を被着し、前記第2の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第2の金属層よりなるソース配線、ドレイン配線及び信号線を形成する工程と、パシベーション絶縁層を被着する工程と、前記走査線用電極端子上の電極端子用開口部、前記信号線用電極端子上の電極端子用開口部、前記画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、前記パシベーション絶縁層を選択的に除去し、前記走査線用電極端子、信号線用電極端子、画素電極及び第1の非晶質シリコン層を、各前記開口部内に露出させる工程と、前記寄生トランジスタ防止用開口部内の前記第1の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程とを有する方法としてある。

10

【0051】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

20

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、第一の金属層としてゲート導電層が用いられ、耐熱金属層を含む1層以上の第2の金属層として信号線用導電層が用いられる。

30

なお、上記方法により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、半導体層の形成時にゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。このため、画素電極を形成するための独立した写真食刻工程は、不要である。

【0052】

また、本発明の表示装置用基板の製造方法は、基板の一主面上に、透明導電層と第1の金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、ゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層を順次被着する工程と、前記ゲート電極及び走査線上に、前記ゲート絶縁層、第1の非晶質シリコン層及び第2の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、耐熱金属層を含む1層以上の第2の金属層を被着し、前記第2の金属層、第1の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第2の金属層よりなるソース配線、ドレイン配線及び信号線を形成し、前記透明導電層よりなる走査線用電極端子、画素電極及び信号線用電極端子を露出させる工程と、パシベーション絶縁層を被着する工程と、前記走査線用電極端子上の電極端子用開口部、前記信号線用電極端子上の電極端子用開口部、前記画素電極上の

40

50

画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、前記パシベーション絶縁層を選択的に除去し、前記走査線用電極端子、信号線用電極端子、画素電極及び第1の非晶質シリコン層を、各前記開口部内に露出させる工程と、前記寄生トランジスタ防止用開口部内の前記第1の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程とを有する方法としてある。

【0053】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

10

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、第一の金属層としてゲート導電層が用いられ、耐熱金属層を含む1層以上の第2の金属層として信号線用導電層が用いられる。

なお、上記方法により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、ソース・ドレイン配線などの形成時にゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。このため、画素電極を形成するための独立した写真食刻工程は、不要である。

20

【0054】

また、本発明の表示装置用基板の製造方法は、基板の一主面上に、透明導電層と第1の金属層を含む積層体よりなるゲート電極、走査線、走査線用擬似電極端子、擬似画素電極及び信号線用擬似電極端子を形成する工程と、ゲート絶縁層、不純物を含まない第1の非晶質シリコン層及び不純物を含む第2の非晶質シリコン層を順次被着する工程と、前記ゲート電極及び走査線上に、前記ゲート絶縁層、第1の非晶質シリコン層及び第2の非晶質シリコン層を含む積層体を、前記ゲート電極及び走査線より幅広く形成し、前記走査線用擬似電極端子、擬似画素電極、信号線用擬似電極端子及び基板を露出させる工程と、耐熱金属層を含む1層以上の第2の金属層を被着し、前記第2の金属層、第2の非晶質シリコン層及び第1の非晶質シリコン層の一部を除去し、チャンネル、ソース電極及びドレイン電極、並びに、前記第2の金属層よりなるソース配線、ドレイン配線及び信号線を形成する工程と、パシベーション絶縁層を被着する工程と、前記走査線用擬似電極端子上の電極端子用開口部、前記信号線用擬似電極端子上の電極端子用開口部、前記擬似画素電極上の画素電極用開口部、及び、前記走査線上の寄生トランジスタ防止用開口部を有する保護絶縁層を、前記パシベーション絶縁層上に形成する工程と、前記パシベーション絶縁層を選択的に除去し、前記走査線用擬似電極端子、信号線用擬似電極端子、擬似画素電極及び第1の非晶質シリコン層を、各前記開口部内に露出させる工程と、前記第1の金属層を選択的に除去し、前記透明導電層よりなる走査線用電極端子、信号線用電極端子及び画素電極を、各前記開口部内に露出させる工程と、前記寄生トランジスタ防止用開口部内の前記第1の非晶質シリコン層を選択的に除去し、前記寄生トランジスタ防止用開口部内に前記ゲート絶縁層を露出させる工程とを有する方法としてある。

30

40

【0055】

このようにすると、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明では

50

ハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、走査線上の第1の非晶質シリコン層が部分的に除去されているので、寄生トランジスタの悪影響を回避することができ、表示装置用基板としての性能を向上させることができる。

また、通常、第一の金属層としてゲート導電層が用いられ、耐熱金属層を含む1層以上の第2の金属層として信号線用導電層が用いられる。

なお、上記方法により、透明導電層とゲート導電層を含む積層体よりなり走査線とともに形成された擬似画素電極、走査線用擬似電極端子及び信号線用擬似電極端子は、保護絶縁層とパシベーション絶縁層への開口部形成時に開口部内のゲート導電層を除去することによって、透明導電層よりなる画素電極、走査線用電極端子及び信号線用電極端子となる。このため、画素電極を形成するための独立した写真食刻工程は、不要である。

【0056】

また、好ましくは、前記保護絶縁層が、遮光性を有するとよい。

このようにすると、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

さらに、画素電極上に保護絶縁層とパシベーション絶縁層を突起状に残すことによって配向規制手段を付与し、垂直配向型の液晶モードに対応することも可能である。すなわち、工程削減とともに視野角改善を図ることができる。

なお、遮光性を有する材料として、感光性黒色顔料分散樹脂などが挙げられる。

【0057】

また、好ましくは、スペーサ領域の前記保護絶縁層の膜厚を、他の領域に比べて厚くするとよい。

このようにすると、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板が液晶表示装置に用いられる場合には、スペーサ分散工程を不要とする、あるいは、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

なお、このような異なった膜厚の保護絶縁層（感光性黒色顔料分散樹脂パターン）の作製には、ハーフトーン露光技術が用いられる。

【0058】

また、好ましくは、前記画素電極と一方の電極が接続される蓄積容量、前記蓄積容量の他方の電極と接続される蓄積容量線、及び、蓄積容量線用電極端子を形成するとよい。

このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

【0059】

また、好ましくは、前記基板が、透明であり、かつ、絶縁性を有し、さらに、前記パシベーション絶縁層が透明であるとよい。

このようにすると、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【0060】

また、本発明の液晶表示装置は、薄膜トランジスタの形成された表示装置用基板と、対向基板又はカラーフィルタと、前記表示装置用基板と前記対向基板又はカラーフィルタとの間に充填される液晶を有する液晶表示装置において、前記表示装置用基板が、上記請求

10

20

30

40

50

項 1 ~ 9 のいずれか一項に記載の表示装置用基板である。

このように、本発明は、液晶表示装置の発明としても有効であり、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスやフォトスペーサとしても機能するので、カラーフィルタにブラックマトリクスやフォトスペーサを形成しなくてもすみ、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

また、チャンネルを形成する際、ハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

【 0 0 6 1 】

また、本発明の液晶表示装置の製造方法は、薄膜トランジスタの形成された表示装置用基板と、対向基板又はカラーフィルタとの間に液晶を充填する工程を有する液晶表示装置の製造方法において、前記表示装置用基板が、上記請求項 1 0 ~ 1 8 のいずれか一項に記載の表示装置用基板の製造方法を用いて製造される方法としてある。

このように、本発明は、液晶表示装置の製造方法の発明としても有効であり、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスやフォトスペーサとしても機能するので、カラーフィルタにブラックマトリクスやフォトスペーサを形成しなくてもすみ、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

また、チャンネルを形成する際、ハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

【 発明の効果 】

【 0 0 6 2 】

以上述べたように、本発明によれば、走査線などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層への開口部形成工程において、合計 4 枚のフォトマスクを用いて、表示装置用基板（アクティブ基板）を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、ブラックマトリクスやフォトスペーサとしても機能する保護絶縁層を形成することにより、液晶表示装置におけるトータルの製造工程数を削減することができる。

【 発明を実施するための最良の形態 】

【 0 0 6 3 】

【 表示装置用基板及びその製造方法の第一実施形態 】

図 1 は、本発明の第一実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

また、図 2、4、6、8、10 は、本発明の第一実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略平面図である。

さらに、図 3、5、7、9、11 は、本発明の第一実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略断面図である。これら概略断面図の (a) は A - A ' 線上 (絶縁ゲート型トランジスタ (薄膜トランジスタ) 領域) の断面図を示しており、 (b) は B - B ' 線上 (走査線用電極端子領域) の断面図を示しており、 (c) は C - C ' 線上 (信号線用電極端子領域) の断面図を示している (図 1 0 参照) 。

本実施形態の表示装置用基板は、チャンネルエッチ型の絶縁ゲート型トランジスタ (薄膜トランジスタ) を有している。

なお、従来例と同一の部位については、同一の符号を付して、詳細な説明を省略する。

10

20

30

40

50

また、画素電極の製造工程を合理化するに当り、本実施形態（第一実施形態）及び第二実施形態の表示装置用基板は、透明導電層と第3の金属層（信号線用導電層（ソース・ドレイン配線用導電層とも呼ばれる。））との積層体よりなる信号線を有している。さらに、透明導電層と第1の金属層（ゲート導電層）との積層体よりなる走査線を有する表示装置用基板を、第三～五実施形態として説明する。

【0064】

まず、図1, 2, 3に示すように、ガラス基板2上に、第1の金属層92よりなるゲート電極11A、走査線11及び走査線用電極端子5Aを形成する（ステップS1）。

すなわち、透明かつ絶縁性を有するガラス基板2、例えばコーニング社製の商品名1737の一主面上に、SPT等の真空製膜装置を用いて、膜厚0.1～0.3μm程度の第1の金属層（ゲート導電層）92を被着する。

第1の金属層92は、例えばTi, Ta, Cr, Mo等の単層金属でもよい。また、低抵抗化のためには、Al（アルミニウム）又は耐熱Al合金を用いてもよく、後述する透明導電層とのアルカリ液中における電池効果を回避するためには、Mo/Al/Mo又はAl(Nd)/Mo等の積層構造としてもよい。ここでAl(Nd)は、数重量%以下のNdを含む耐熱性の高いAl合金を意味し、Ndに代えてNi, Ta, Hf等を含むAl合金でも支障はない。なお、低抵抗のためAlに代えてCuまたはCu合金を用いることも可能である。

続いて、微細加工技術により、ゲート電極11A、ゲート電極11Aと接続された走査線11、走査線用電極端子5A、蓄積容量線16及び蓄積容量線用電極端子7Aを形成する。なお、走査線11と接続された走査線用電極端子5Aや、蓄積容量線16と接続された蓄積容量線用電極端子7Aは、画像表示部外の領域に形成される。

【0065】

次に、図1, 4, 5に示すように、ガラス基板2上に、ゲート絶縁層30、第1の非晶質シリコン層31、第2の非晶質シリコン層33及び第2の金属層34を順次被着する（ステップS2）。

すなわち、ガラス基板2の全面にPCVD装置を用いて、ゲート絶縁層30としての第1のSiNx層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン層31、及び、不純物を含み絶縁ゲート型トランジスタのソース及びドレインとなる第2の非晶質シリコン層33の3種類の薄膜層を、例えば0.3-0.2-0.05μm程度の膜厚で順次被着する。さらに、SPT等の真空製膜装置を用いて、膜厚0.1μm程度の第2の金属層（ソース・ドレイン電極用導電層）34を被着する。通常、第2の金属層34として、耐熱金属層（例えばMo, Ti等の薄膜層）が用いられる。なお、第2の金属層34は、後述するようにソース電極34S及びドレイン電極34Dとなる。

【0066】

次に、図1, 4, 5に示すように、第1の非晶質シリコン層31、第2の非晶質シリコン層33及び第2の金属層34を含む積層体を島状に形成する（ステップS3）。

すなわち、微細加工技術により、トランジスタ形成領域であるゲート電極11Aの上方に、第2の金属層34A、第2の非晶質シリコン層33A及び第1の非晶質シリコン層31Aを含む積層体を島状に形成し、ゲート絶縁層30を露出させる。また、形成された島は、絶縁ゲート型トランジスタの半導体層領域となる。

【0067】

次に、図1, 6, 7に示すように、透明導電層91と第3の金属層35を被着し、チャンネル31A、ソース電極34S、ドレイン電極34D、ソース配線12S、信号線12、ドレイン配線21、擬似画素電極P22及び信号線用擬似電極端子P6を形成する（ステップS4）。

すなわち、ソース・ドレイン配線の形成工程では、ガラス基板2の全面にSPT等の真空製膜装置を用いて、膜厚0.1μm程度の透明導電層91と、信号線用導電層（ソース・ドレイン配線用金属層）としての第3の金属層35を順次被着する。続いて、微細加工

10

20

30

40

50

技術により、第3の金属層35と透明導電層91を食刻し、第2の金属層34Aと第2の非晶質シリコン33Aをゲート絶縁層30に対して選択的に食刻し、さらに第1の非晶質シリコン31Aを0.05~0.1 μ m程度残して食刻する。これにより、ゲート電極11Aの上方に、チャンネル31A、ソース電極34S及びドレイン電極34Dが形成される。また、上述したように第3の金属層35と透明導電層91を食刻することによって、透明導電層91と第3の金属層35を含む積層体からなるソース配線12S、信号線12、ドレイン配線21、擬似画素電極P22及び信号線用擬似電極端子P6が形成される。ソース配線12Sは、ソース電極34S及び信号線12と接続され、信号線12は信号線用擬似電極端子P6と接続されている。また、ドレイン配線21は、ドレイン電極34D及び擬似画素電極P22と接続されている。

10

【0068】

ここで、信号線12の低抵抗化のためには、第3の金属層35として一般的にALが用いられるが、ALと透明導電層91との積層構成は、アルカリ液性の現像液あるいはレジスト剥離液中での電池反応により、透明導電層91が消失する。このため、ALと透明導電層との間に、緩衝金属層36としてのMoを介在させる必要がある。信号線12の抵抗値への制約が厳しくない場合には、第3の金属層35として、Ti, Cr, Mo等の耐熱金属を用いて信号線12の構成を簡素にするとよい。また、大画面サイズあるいは高精細度の液晶表示装置では、配線抵抗の増大を阻止するために、通常、第3の金属層35にALが用いられる。したがって、たとえば、膜厚0.1 μ m程度の緩衝金属層36としてMo薄膜層と、膜厚0.3 μ m程度の低抵抗金属層としてAL薄膜層との積層構成が、第3

20

【0069】

また、エッチング断面形状のテーパと製造工程数の削減の観点からは、先述したように適量の硝酸を添加した燐酸溶液である混酸を用いて、第3の金属層35(Mo薄膜層とAL薄膜層)に続いて透明導電層91をエッチングできることが望ましい。しかしながら、後述する画素電極露出工程で透明導電層91が消失しないように、透明導電層91は混酸に対してエッチングされない耐性が必要である。この場合、後述する保護絶縁層90の形成工程における、250程度の加熱処理によって、膜質が変化する透明導電層91を用いるとよく、このようにすると、上記の課題を回避することができる。

30

【0070】

このような性質を持つ透明導電層91として、結晶化温度が200と低いITZO(In₂O₃-SnO₂-ZnO)を挙げることができる。例えば、スパッタターゲットのITZO組成比(wt%)が85:10:5のITZO膜は、保護絶縁層90である黒色顔料分散樹脂のポストバーク温度である250の加熱処理を受けると、膜質が非晶質から微結晶へと変化する。そして、このITZO膜は、画素電極露出工程での混酸に対して耐性を有するという極めて特異な材料である。したがって、スパッタターゲットのITZO組成比(wt%)が85:10:5のITZO膜を用いると、ソース・ドレイン配線形成工程において、混酸を用いて第3の金属層35をエッチングすると透明導電層91も同時にエッチングされて製造工程数を削減することができる。

40

【0071】

次に、図1, 8, 9に示すように、ガラス基板2上に透明絶縁性のパシベーション絶縁層37を被着する(ステップS5)。

すなわち、ガラス基板2上の全面に、PCVD装置を用いて、透明絶縁性のパシベーション絶縁層37として膜厚0.3 μ m程度の第2のSiNx層を被着する。これにより、第2のSiNx層はパシベーション絶縁層37として機能し、絶縁ゲート型トランジスタのチャンネルである第1の非晶質シリコン31Aを外気より保護する。

【0072】

次に、図1, 8, 9に示すように、開口部を有する保護絶縁層90を形成する(ステップS6)。

50

すなわち、まず、図8と図9に示すように、ガラス基板2の全面上に、保護絶縁層90として1 μ m以上の膜厚の感光性黒色顔料分散樹脂を塗布し、続いて、露光及び現像を行う。これにより、擬似画素電極P22、走査線用電極端子5A、信号線用擬似電極端子P6及び蓄積容量線用電極端子7A上に、それぞれ画素電極用開口部38、走査線11の電極端子用開口部63、信号線12の電極端子用開口部64及び蓄積容量線16の電極端子用開口部65を有する保護絶縁層90を形成する。

【0073】

次に、図1、8、9に示すように、信号線用擬似電極端子P6と擬似画素電極P22を露出させる(ステップS7)。

すなわち、保護絶縁層90である感光性黒色顔料分散樹脂をマスクとして、各開口部38、63、64、65内のパシベーション絶縁層37を選択的に除去し、各開口部内にそれぞれ擬似画素電極P22、ゲート絶縁層30、信号線用擬似電極端子P6及びゲート絶縁層30を露出させる。

【0074】

次に、図1、8、9に示すように、透明導電層91よりなる信号線用電極端子6Aと画素電極22を露出させる(ステップS8)。

すなわち、保護絶縁層90である感光性黒色顔料分散樹脂をマスクとして、開口部38と開口部64内の第3の金属層35(と緩衝金属層36)を選択的に除去し、透明導電層91からなる画素電極22及び信号線用電極端子6Aを露出させる。ここで、透明導電層91である、ITZO組成比(wt%)が85:10:5のITZO膜は、パシベーション絶縁層37の製膜時に受ける加熱処理より結晶性を与えられるので、混酸を用いて第3の金属層35(Mo薄膜層とAl薄膜層)を除去しても、画素電極22と信号線用電極端子6Aが膜減りするとか消失するといった恐れは無い。

【0075】

次に、図1、10、11に示すように、第1の金属層92よりなる走査線用電極端子5Aを露出させる(ステップS9)。

すなわち、感光性黒色顔料分散樹脂90をマスクとして、開口部63、65内のゲート絶縁層30を選択的に除去し、開口部63、65内にそれぞれ第1の金属層92よりなる走査線用電極端子5A及び蓄積容量線用電極端子7Aを露出させる。

なお、上記ステップS8において、混酸を用いて第3の金属層35を除去する際、走査線用電極端子5A及び蓄積容量線用電極端子7Aは、ゲート絶縁層30で覆われているので、この混酸によって除去されることはない。また、ステップS9において、ゲート絶縁層30を除去する際、透明導電性の画素電極22と透明導電性の信号線用電極端子6Aは、ゲート絶縁層30のエッチングガスに対して耐性があるので、膜厚が減少する等の不具合は回避されている。さらに、混酸に対して耐性があるTi、Cr等の金属薄膜を第1の金属層92に選択した場合は、開口部63内のパシベーション絶縁層37とゲート絶縁層30を一気に貫通して除去し、その後、開口部38と開口部64内の第3の金属層35を選択的に除去して、透明導電性の画素電極22と信号線用電極端子6Aを露出させることが可能である。

なお、蓄積容量15の構成に関しては、図10と図11に示すように、画素電極22及び擬似画素電極P22と蓄積容量線16とが、ゲート絶縁層30を介して平面的に重なることで構成している(蓄積容量形成領域52は、点線による右下がりの斜線部である)。

【0076】

以上説明したように、本実施形態の表示装置用基板2Aの製造方法によれば、走査線11などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層90への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといっ

10

20

30

40

50

た不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 90 への開口部形成工程（最終の写真食刻工程）が BM 形成工程を兼ねているので、表示装置用基板 2A の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

なお、本実施形態では、走査線用電極端子 5A と信号線用電極端子 6A を導電性の部材で接続していない。したがって、たとえば、パネル組立以降のプロセスと電気検査等において、静電気対策が必要となる。

【0077】

また、本実施形態は、様々な応用例を有している。

次に、この第一実施形態の応用例について、図面を参照して説明する。

たとえば、上記実施形態では、保護絶縁層 90 として、ネガ型の感光性黒色顔料分散樹脂（この樹脂は、通常、CF 基板の BM に用いられる。）が用いられるが、この樹脂の代わりに、最近開発されたポジ型の感光性黒色顔料分散樹脂を用いてハーフトーン露光技術を併用してもよい。このようにすると、図 12 と図 13 に示すように、画素電極 P22、走査線用電極端子 5A、信号線用擬似電極端子 P6 及び蓄積容量線用電極端子 7A 上に、それぞれ画素電極用開口部 38 及び電極端子用開口部 63、64、65 を有するとともに、スペーサ配置領域 85A の膜厚が例えば 3 μm で、その他の領域 85B の膜厚が例えば 1 μm となるような感光性黒色顔料分散樹脂パターン 85A、85B を形成することができる。この感光性黒色顔料分散樹脂パターン 85A、85B をマスクとして、上記のように各開口部内のパシベーション絶縁層 37、第 3 の金属層 35（と緩衝導電層 36）やゲート絶縁層 30 を選択的に除去して、透明導電性の画素電極 22 と、走査線用電極端子 5A 及び蓄積容量線用電極端子 7A と、透明導電性の信号線用電極端子 6A を露出させる。また、スペーサ配置領域 85A は画素内で画像表示に支障のない領域が適しており、例えば図 12 に示すように信号線 12 上に配置されるが、走査線 11 上や蓄積容量線 16 上でもよい。

【0078】

このようにして得られた表示装置用基板 2A' と BM を内蔵していないカラーフィルタ 9 とを貼り合わせて液晶パネル化すると、表示装置用基板 2A' にフォトスペーサ（突出した感光性黒色顔料分散樹脂パターン 85A）が形成されているので、パネル組立工程におけるスペーサ分散工程を不要とする、あるいは CF 基板上にスペーサを形成する必要が無いので、従来の液晶表示装置と比較して製造工程数の削減がさらに推進され、より液晶表示装置の製造コストを下げることが容易となる。

また、表示装置用基板 2A' 上に BM を形成するため、従来のような表示装置用基板と CF 基板との貼り合せにおける相対的な位置ずれは、自動的に吸収されて開口率も自動的に向上する副次的な効果も得られる。

【0079】

また、本発明は、表示装置用基板の発明としても有効である。

第一実施形態の表示装置用基板 2A は、上述した表示装置用基板の製造方法の第一実施形態により製造された表示装置用基板である（図 10、11 参照）。

表示装置用基板 2A は、チャンネルエッチ型の絶縁ゲート型トランジスタを有する表示装置用基板であって、ゲート電極 11A、走査線 11、ゲート絶縁体 30、チャンネル 31A、ソース電極 34S、ソース配線 12S、信号線 12、ドレイン電極 34D、ドレイン配線 21、画素電極 22、パシベーション絶縁層 37 及び保護絶縁層 90 などを備えている。

【0080】

ゲート電極 11A、走査線 11 及び走査線用電極端子 5A は、ガラス基板 2 の一主面上に被着されたゲート導電層（第 1 の金属層 92）から形成されている。

また、ゲート絶縁層 30 は、ガラス基板 2、ゲート電極 11A、走査線 11 及び走査線

10

20

30

40

50

用電極端子 5 A 上に被着されている。

さらに、チャンネル 3 1 A、ソース電極 3 4 S 及びドレイン電極 3 4 D は、ゲート絶縁層 3 0 に続いて順次被着され、ゲート電極 1 1 A 上に島状に形成された不純物を含まない第 1 の非晶質シリコン層 3 1、不純物を含む第 2 の非晶質シリコン層 3 3 及びソース・ドレイン電極用導電層（第 2 の金属層 3 4）を含む多層体から、形成されている。すなわち、チャンネル 3 1 A、ソース電極 3 4 S 及びドレイン電極 3 4 D は、前記多層体から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、第 2 の金属層 3 4、第 2 の非晶質シリコン層 3 3 及び第 1 の非晶質シリコン層 3 1 の一部を除去することによって、形成されている。

【 0 0 8 1 】

ソース配線 1 2 S、信号線 1 2、信号線用擬似電極端子 P 6、ドレイン配線 2 1 及び擬似画素電極 P 2 2 は、前記島状に形成されたソース・ドレイン電極用導電層（第 2 の金属層 3 4）とゲート絶縁層 3 0 上に順次被着された透明導電層 9 1 及び信号線用導電層（第 3 の金属層 3 5）を含む多層体から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、第 3 の金属層 3 5 及び透明導電層 9 1 を除去することによって、形成されている。なお、このとき使用されるレジストは、チャンネル 3 1 A、ソース電極 3 4 S 及びドレイン電極 3 4 D を形成する際に使用されるレジストである。

【 0 0 8 2 】

パシベーション絶縁層 3 7 及び保護絶縁層 9 0 は、チャンネル 3 1 A、ソース電極 3 4 S、ソース配線 1 2 S、信号線 1 2、信号線用電極端子 P 6、ドレイン電極 3 4 D、ドレイン配線 2 1 及び擬似画素電極 P 2 2 などの形成されたガラス基板 2 上に、順次被着されている。

また、パシベーション絶縁層 3 7 及び保護絶縁層 9 0 は、擬似画素電極 P 2 2 上の画素電極用開口部 3 8、走査線用電極端子 5 A 上の電極端子用開口部 6 3 及び信号線用擬似電極端子 P 6 上の電極端子用開口部 6 4 が形成されている。

さらに、画素電極 2 2 及び信号線用電極端子 6 A は、透明導電層 9 1 からなり、擬似画素電極 P 2 2 及び信号線用擬似電極端子 P 6 から、第 3 の金属層 3 5 が除去されることによって、露出している。

また、走査線用電極端子 5 A は、ゲート絶縁層 3 0 に電極端子用開口部 6 3 が形成されることによって、露出している。

【 0 0 8 3 】

また、保護絶縁層 9 0 は、遮光性を有する絶縁層（感光性黒色顔料分散樹脂からなる層）である。

このようにすると、保護絶縁層 9 0 が、ソース配線 1 2 S やドレイン配線 2 1 を保護・絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板 2 A が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【 0 0 8 4 】

また、擬似画素電極 P 2 2 などを、透明導電層 9 1 と第 3 の金属層 3 5 との積層体より形成し、さらに、保護絶縁層 9 0 を形成した後、開口部内の第 3 の金属層 3 5 を選択的に除去し、透明導電層 9 1 よりなる信号線用電極端子 6 A 及び画素電極 2 2 を露出させている。

このようにすると、導電性及び透光性を向上させることができ、表示装置用基板としての性能を高めることができる。

さらに、ガラス基板 2 が、透明であり、かつ、絶縁性を有し、さらに、パシベーション絶縁層 3 7 が透明であるので、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【 0 0 8 5 】

10

20

30

40

50

また、好ましくは、蓄積容量線 16 などを形成し、蓄積容量形成領域 52 を設けてもよい。このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

なお、本実施形態の蓄積容量形成領域 52 は、画素電極 22 と蓄積容量線 16 とがゲート絶縁層 30 を介して平面的に重なることによって蓄積容量を構成しているが、これに限定されるものではない。たとえば、画素電極 22 (または画素電極 22 に接続された蓄積電極) と前段の走査線 11 とがゲート絶縁層 30 を介して重なることによって蓄積容量を構成してもよい。

【0086】

以上説明したように、本実施形態の表示装置用基板 2A は、4 枚マスク・プロセスで製造することができる。

10

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 90 への開口部形成工程 (最終の写真食刻工程) が BM 形成工程を兼ねているので、表示装置用基板 2A の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

【0087】

20

また、本実施形態は、様々な応用例を有している。

第一実施形態の応用例にかかる表示装置用基板 2A' は、上述した表示装置用基板の製造方法の第一実施形態の応用例により製造された表示装置用基板である (図 12, 13 参照)。

すなわち、スペーサ領域の保護絶縁層 90 の膜厚を、他の領域に比べて厚くし、感光性黒色顔料分散樹脂パターン 85A をフォトスペーサとするとよい。

このようにすると、保護絶縁層 90 が、ソース配線 12S やドレイン配線 21 などを保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板 2A' の付加価値を向上させることができる。また、この表示装置用基板 2A' が液晶表示装置に用いられる場合には、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

30

【0088】

[表示装置用基板及びその製造方法の第二実施形態]

図 14 は、本発明の第二実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

また、図 15、17、19、21、23 は、本発明の第二実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略平面図である。

さらに、図 16、18、20、22、24 は、本発明の第二実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略断面図である。これら概略断面図の (a) は A - A' 線上 (絶縁ゲート型トランジスタ (薄膜トランジスタ) 領域) の断面図を示しており、(b) は B - B' 線上 (走査線用電極端子領域) の断面図を示しており、(c) は C - C' 線上 (信号線用電極端子領域) の断面図を示している (図 23 参照)。

40

本実施形態の表示装置用基板は、チャンネルエッチ型の絶縁ゲート型トランジスタ (薄膜トランジスタ) を有している。

なお、上記実施形態や応用例と同一の部位については、同一の符号を付して、詳細な説明を省略する。

【0089】

まず、図 14, 15, 16 に示すように、ガラス基板 2 上に、第 1 の金属層 92 よりな

50

るゲート電極 11A、走査線 11 及び走査線用擬似電極端子 P5 を形成する（ステップ S11）。

すなわち、透明かつ絶縁性を有するガラス基板 2、例えばコーニング社製の商品名 1737 の一主面上に、SPT 等の真空製膜装置を用いて、膜厚 0.1 ~ 0.3 μm 程度の第 1 の金属層（ゲート導電層）92 を被着する。

続いて、微細加工技術により、ゲート電極 11A、ゲート電極 11A と接続された走査線 11、走査線用擬似電極端子 P5、蓄積容量線 16 及び蓄積容量線用擬似電極端子 P7 を形成する。なお、走査線 11 と接続された走査線用擬似電極端子 P5 や、蓄積容量線 16 と接続された蓄積容量線用擬似電極端子 P7 は、画像表示部外の領域に形成される。

【0090】

次に、図 14、17、18 に示すように、ガラス基板 2 上に、ゲート絶縁層 30、第 1 の非晶質シリコン層 31、第 2 の非晶質シリコン層 33 及び第 2 の金属層 34 を順次被着する（ステップ S12）。

なお、このステップ S12 は、上記第一実施形態のステップ S2 とほぼ同様としてある。

【0091】

次に、図 14、17、18 に示すように、ゲート絶縁層 30、第 1 の非晶質シリコン層 31、第 2 の非晶質シリコン層 33 及び第 2 の金属層 34 を含む積層体を、ゲート電極 11A 及び走査線 11 上に幅広く形成する（ステップ S13）。

すなわち、ゲート電極 11A、走査線 11 及び蓄積容量線 16 上に、ゲート絶縁層 30、第 1 の非晶質シリコン層 31、第 2 の非晶質シリコン層 33 及び第 2 の金属層 34 を含む積層体を、ゲート電極 11A、走査線 11 及び蓄積容量線 16 より幅広く形成し、走査線用擬似電極端子 P5、蓄積容量線用擬似電極端子 P7 及びガラス基板 2 を露出させる。

これにより、ゲート電極 11A、走査線 11 及び蓄積容量線 16 は、上面及び側面がゲート絶縁層 30 で覆われる。また、ゲート電極 11A、走査線 11 及び蓄積容量線 16 上に、ゲート絶縁層 30A と、第 1 の非晶質シリコン層 31A 及び第 2 の非晶質シリコン層 33A を含む積層体からなる半導体層領域と、第 2 の金属層 34A を形成する。

【0092】

上記第 2 の金属層 34A、半導体層領域及びゲート絶縁層 30A を形成する際、レジスト（図示せず）で覆われていない第 2 の金属層 34、第 2 の非晶質シリコン層 33、第 1 の非晶質シリコン層 31 及びゲート絶縁層 30 は、エッチャント（エッチング液又はエッチングガス）によって除去される。

この除去にあたり、第 2 の金属層（耐熱金属層）34 が Mo（又は、Ti）の場合、第 2 の金属層 34 は、弗素系（Ti の場合は塩素系）ガスを用いたドライエッチングによって除去され、続いて、第 2 の非晶質シリコン層 33、第 1 の非晶質シリコン層 31 及びゲート絶縁層 30 は、弗素系ガスを用いたドライエッチングによって除去される。また、第 1 の金属層 92 が Mo、Ti、Ta の場合、第 1 の金属層 92 は、引き続き弗素系ガス又は塩素系ガスを用いたドライエッチによって除去される。また、第 1 の金属層 92 が Cr の場合、第 1 の金属層 92 は、専用のエッチング液を用いて除去される。さらに、第 1 の金属層 92 が Mo/Al/Mo または Al(Nd)/Mo 等の積層体の場合、第 1 の金属層 92 は、燐酸に数重量%の硝酸を添加した混酸を用いて、ウェットエッチングによって除去される。

【0093】

この際、第 2 の金属層 34、第 2 の非晶質シリコン層 33、第 1 の非晶質シリコン層 31、ゲート絶縁層 30 及び第 1 の金属層 92 からなる多層膜のエッチングであるので、製造工程数が増加しないように、第 2 の金属層 34、第 1 の金属層 92 の材質選定及びエッチング方法の採用には相当の配慮が必要である。また、後述する透明絶縁層を介して信号線との多層配線の短絡を回避するため、多層膜の断面形状が逆テーパとならないように留意する必要がある（図 18 参照）。

【0094】

10

20

30

40

50

次に、図14, 19, 20に示すように、透明導電層91と第3の金属層35を被着し、チャンネル31A、ソース電極34S、ドレイン電極34D、ソース配線12S、信号線12、ドレイン配線21、擬似画素電極P22、走査線用擬似電極端子P5'及び信号線用擬似電極端子P6を形成する(ステップS14)。

すなわち、ソース・ドレイン配線の形成工程では、ガラス基板2の全面にSPT等の真空製膜装置を用いて、膜厚0.1 μ m程度の透明導電層91と、信号線用導電層(ソース・ドレイン配線用金属層)としての第3の金属層35を順次被着する。続いて、微細加工技術により、第3の金属層35と透明導電層91を食刻し、第2の金属層34Aと第2の非晶質シリコン33Aを食刻し、さらに第1の非晶質シリコン31Aを0.05~0.1 μ m程度残して食刻する。これにより、ゲート電極11Aの上方に、チャンネル31A、ソース電極34S及びドレイン電極34Dが形成される。また、上述したように第3の金属層35と透明導電層91を食刻することによって、透明導電層91と第3の金属層35を含む積層体からなるソース配線12S、信号線12、ドレイン配線21、擬似画素電極P22、走査線用擬似電極端子P5'、信号線用擬似電極端子P6及び蓄積容量線用擬似電極端子P7'が形成される。

なお、走査線用擬似電極端子P5'及び蓄積容量線用擬似電極端子P7'は、それぞれ上記走査線用擬似電極端子P5及び蓄積容量線用擬似電極端子P7上に形成される。また、透明導電層91と第3の金属層35の詳細な内容については、上記第一実施形態にて記載した通りである。

【0095】

次に、図14, 21, 22に示すように、ガラス基板2上に透明絶縁性のパシベーション絶縁層37を被着する(ステップS15)。

すなわち、ガラス基板2上の全面に、PCVD装置を用いて、透明絶縁性のパシベーション絶縁層37として膜厚0.3 μ m程度の第2のSiNx層を被着する。これにより、第2のSiNx層はパシベーション絶縁層37として機能し、絶縁ゲート型トランジスタのチャンネルである第1の非晶質シリコン31Aを外気より保護する。

【0096】

次に、図14, 21, 22に示すように、開口部を有する保護絶縁層90を形成する(ステップS16)。

すなわち、まず、図21と図22に示すように、ガラス基板2の全面上に、保護絶縁層90として1 μ m以上の膜厚の感光性黒色顔料分散樹脂を塗布し、続いて、露光及び現像を行う。これにより、擬似画素電極P22、走査線用擬似電極端子P5'、信号線用擬似電極端子P6、蓄積容量線用擬似電極端子P7'及び走査線11上に、それぞれ画素電極用開口部38、走査線11の電極端子用開口部63、信号線12の電極端子用開口部64、蓄積容量線16の電極端子用開口部65及び寄生トランジスタ防止用開口部67を有する保護絶縁層90を形成する。

なお、保護絶縁層90は、透明導電層パターン40を露出させるための開口部をも有している。

【0097】

次に、図14, 21, 22に示すように、走査線用擬似電極端子P5'、信号線用擬似電極端子P6、擬似画素電極P22及び第1の非晶質シリコン層31Aを露出させる(ステップS17)。

すなわち、保護絶縁層90である感光性黒色顔料分散樹脂をマスクとして、各開口部38、63、64、65、67内のパシベーション絶縁層37を選択的に除去し、各開口部内にそれぞれ擬似画素電極P22、走査線用擬似電極端子P5'、信号線用擬似電極端子P6、蓄積容量線用擬似電極端子P7'及び第1の非晶質シリコン層31Aを露出させる。

【0098】

次に、図14, 21, 22に示すように、透明導電層91よりなる走査線用電極端子5A、信号線用電極端子6A及び画素電極22を露出させる(ステップS18)。

すなわち、保護絶縁層 90 である感光性黒色顔料分散樹脂をマスクとして、開口部 38、63、64、65 内の第 3 の金属層 35 (Mo 薄膜層と Al 薄膜層) を選択的に除去し、透明導電層 91 からなる画素電極 22、走査線用電極端子 5A、信号線用電極端子 6A 及び蓄積容量線用電極端子 7A を露出させる。ここで、透明導電層 91 である、ITZO 組成比 (wt%) が 85 : 10 : 5 の ITZO 膜は、パシベーション絶縁層 37 の製膜時に受ける加熱処理より結晶性を与えられるので、混酸を用いて第 3 の金属層 35 (Mo 薄膜層と Al 薄膜層) を除去しても、画素電極 22、走査線用電極端子 5A、信号線用電極端子 6A 及び蓄積容量線用電極端子 7A が膜減りするとか消失するといった恐れは無い。

【0099】

次に、図 14、23、24 に示すように、寄生トランジスタ防止用開口部 67 内の第 1 の非晶質シリコン層 31A を選択的に除去し、ゲート絶縁層 30 を露出させる (ステップ S19)。

すなわち、感光性黒色顔料分散樹脂 90 をマスクとして、寄生トランジスタ防止用開口部 67 内の第 1 の非晶質シリコン層 31A を選択的に除去し、開口部 67 内にゲート絶縁層 30A を露出させる。このようにすると、開口部 67 内の不要な第 1 の非晶質シリコン 31A が除去され、寄生トランジスタの発生を阻止することができる。

なお、蓄積容量 15 の構成に関しては、図 23 に示すように、画素電極 22 及び擬似画素電極 P22 と蓄積容量線 16 とが、ゲート絶縁層 30 を介して平面的に重なることで構成している (蓄積容量形成領域 52 は、点線による右下がりの斜線部である。)。

また、静電気対策については、走査線用擬似電極端子 P5'、信号線用擬似電極端子 P6 及び蓄積容量線用電極端子 P7' と接続され、第 3 の金属層 35 及び透明導電層 91 とからなる静電気対策パターンを形成し、続いて、第 3 の金属層 35 を除去して得られる透明導電層パターン 40 を形成してある。これにより、従来例とほぼ同等の静電気対策を施すことができる。

【0100】

以上説明したように、本実施形態の表示装置用基板 2B の製造方法によれば、走査線 11 などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層 90 への開口部形成工程において、合計 4 枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 90 への開口部形成工程 (最終の写真食刻工程) が BM 形成工程を兼ねているので、表示装置用基板 2B の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

【0101】

また、本実施形態は、様々な応用例を有している。

次に、この第二実施形態の応用例について、図面を参照して説明する。

たとえば、上記実施形態では、保護絶縁層 90 として、ネガ型の感光性黒色顔料分散樹脂 (この樹脂は、通常、CF 基板の BM に用いられる。) が用いられるが、この樹脂の代わりに、最近開発されたポジ型の感光性黒色顔料分散樹脂を用いてハーフトーン露光技術を併用してもよい。このようにすると、図 25 と図 26 に示すように、画素電極 22、走査線用電極端子 5A、信号線用電極端子 6A、蓄積容量線用電極端子 7A 及び走査線 11 上に、それぞれ画素電極用開口部 38、電極端子用開口部 63、64、65 及び寄生トランジスタ防止用開口部 67 を有するとともに、スペーサ配置領域 85A の膜厚が例えば 3 μm で、その他の領域 85B の膜厚が例えば 1 μm となるような感光性黒色顔料分散樹脂パターン 85A、85B を形成することができる。この感光性黒色顔料分散樹脂パターン 85A、85B をマスクとして、上記のように各開口部内のパシベーション絶縁層 37、

第3の金属層35や第1の非晶質シリコン層31を選択的に除去して、透明導電性の画素電極22と、透明導電性の走査線用電極端子5A、信号線用電極端子6A及び蓄積容量線用電極端子7Aを露出させる。また、スペーサ配置領域85Aは、画素内で画像表示に支障のない領域(画素電極以外の領域)に形成される。

【0102】

このようにして得られた表示装置用基板2B'とBMを内蔵していないカラーフィルタ9とを貼り合わせて液晶パネル化すると、表示装置用基板2B'にフォトスペーサ(突出した感光性黒色顔料分散樹脂パターン85A)が形成されているので、パネル組立工程におけるスペーサ分散工程を不要とする、あるいはCF基板上にスペーサを形成する必要が無いので、従来の液晶表示装置と比較して製造工程数の削減がさらに推進され、より液晶表示装置の製造コストを下げることが容易となる。

10

また、表示装置用基板2B'上にBMを形成するため、従来のような表示装置用基板とCF基板との貼り合せにおける相対的な位置ずれは、自動的に吸収されて開口率も自動的に向上する副次的な効果も得られる。

【0103】

また、本発明は、表示装置用基板の発明としても有効である。

第二実施形態の表示装置用基板2Bは、上述した表示装置用基板の製造方法の第二実施形態により製造された表示装置用基板である(図23, 24参照)。

表示装置用基板2Bは、チャンネルエッチ型の絶縁ゲート型トランジスタを有する表示装置用基板であって、ゲート電極11A、走査線11、ゲート絶縁体30A、チャンネル31A、ソース電極34S、ソース配線12S、信号線12、ドレイン電極34D、ドレイン配線21、画素電極22、パシベーション絶縁層37及び保護絶縁層90などを備えている。

20

【0104】

ゲート電極11A、走査線11及び走査線用電極端子5Aは、ガラス基板2の一主面上に被着されたゲート導電層(第1の金属層92)から形成されている。

また、ゲート絶縁層30Aは、ゲート電極11A及び走査線11上に、ゲート電極11A及び走査線11より幅広く形成されている。これにより、ゲート電極11A及び走査線11の上面及び側面は、ゲート絶縁層30Aによって覆われている。

さらに、チャンネル31A、ソース電極34S及びドレイン電極34Dは、ゲート絶縁層30に続いて順次被着され、ゲート電極11A上にゲート電極11Aより幅広く形成された不純物を含まない第1の非晶質シリコン層31、不純物を含む第2の非晶質シリコン層33及びソース・ドレイン電極用導電層(第2の金属層34)を含む多層体から、形成されている。すなわち、チャンネル31A、ソース電極34S及びドレイン電極34Dは、前記多層体から、通常の露光技術を用いて(ハーフトーン露光技術を用いることなく)、第2の金属層34、第2の非晶質シリコン層33及び第1の非晶質シリコン層31の一部を除去することによって、形成されている。

30

【0105】

ソース配線12S、信号線12、信号線用擬似電極端子P6、走査線用擬似電極端子P5'、ドレイン配線21及び擬似画素電極P22は、ソース・ドレイン電極用導電層(第2の金属層34)とガラス基板2上に順次被着された透明導電層91及び信号線用導電層(第3の金属層35)を含む多層体から、通常の露光技術を用いて(ハーフトーン露光技術を用いることなく)、第3の金属層35及び透明導電層91を除去することによって、形成されている。なお、このとき使用されるレジストは、チャンネル31A、ソース電極34S及びドレイン電極34Dを形成する際に使用されるレジストである。

40

【0106】

パシベーション絶縁層37及び保護絶縁層90は、チャンネル31A、ソース電極34S、ソース配線12S、信号線12、信号線用擬似電極端子P6、走査線用擬似電極端子P5'、ドレイン電極34D、ドレイン配線21及び擬似画素電極P22などの形成されたガラス基板2上に、順次被着されている。

50

また、パシベーション絶縁層 37 及び保護絶縁層 90 は、擬似画素電極 P 22 上の画素電極用開口部 38、走査線 11 上の寄生トランジスタ防止用開口部 67、走査線用擬似電極端子 P 5' 上の電極端子用開口部 63 及び信号線用擬似電極端子 P 6 上の電極端子用開口部 64 が形成されている。

さらに、画素電極 22、走査線用電極端子 5A 及び信号線用電極端子 6A は、透明導電層 91 からなり、擬似画素電極 P 22、走査線用擬似電極端子 P 5' 及び信号線用擬似電極端子 P 6 から、第 3 の金属層 35 が除去されることによって、露出している。

【0107】

また、保護絶縁層 90 は、遮光性を有する絶縁層（感光性黒色顔料分散樹脂からなる層）である。

10

このようにすると、保護絶縁層 90 が、ソース配線 12S やドレイン配線 21 を保護・絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板 2B が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【0108】

また、擬似画素電極 P 22 などを、透明導電層 91 と第 3 の金属層 35 との積層体より形成し、さらに、保護絶縁層 90 を形成した後、開口部内の第 3 の金属層 35 を選択的に除去し、透明導電層 91 よりなる画素電極 22 などを露出させている。

20

このようにすると、導電性及び透光性を向上させることができ、表示装置用基板としての性能を高めることができる。

さらに、寄生トランジスタ防止用開口部 67 内の第 1 の非晶質シリコン層 31A を選択的に除去し、開口部 67 内にゲート絶縁層 30A を露出させている。このようにすると、開口部 67 内の不要な第 1 の非晶質シリコン 31A が除去され、寄生トランジスタの発生を阻止することができる。

また、ガラス基板 2 が、透明であり、かつ、絶縁性を有し、さらに、パシベーション絶縁層 37 が透明であるので、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【0109】

30

また、好ましくは、蓄積容量線 16 などを形成し、蓄積容量形成領域 52 を設けてもよい。このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

なお、本実施形態の蓄積容量形成領域 52 は、画素電極 22 と蓄積容量線 16 とがゲート絶縁層 30 を介して平面的に重なることによって蓄積容量を構成しているが、これに限定されるものではない。たとえば、画素電極 22（または画素電極 22 に接続された蓄積電極）と前段の走査線 11 とがゲート絶縁層 30 を介して重なることによって蓄積容量を構成してもよい。

【0110】

以上説明したように、本実施形態の表示装置用基板 2B は、4 枚マスク・プロセスで製造することができる。

40

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 90 への開口部形成工程（最終の写真食刻工程）が BM 形成工程を兼ねているので、表示装置用基板 2B の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

【0111】

50

また、本実施形態は、様々な応用例を有している。

第二実施形態の応用例にかかる表示装置用基板 2 B' は、上述した表示装置用基板の製造方法の第二実施形態の応用例により製造された表示装置用基板である（図 25, 26 参照）。

すなわち、スペーサ領域の保護絶縁層 90 の膜厚を、他の領域に比べて厚くし、感光性黒色顔料分散樹脂パターン 85 A をフォトスペーサとするとよい。

このようにすると、保護絶縁層 90 が、ソース配線 12 S やドレイン配線 21 などを保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板 2 B' の付加価値を向上させることができる。また、この表示装置用基板 2 B' が液晶表示装置に用いられる場合には、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【0112】

[表示装置用基板及びその製造方法の第三実施形態]

図 27 は、本発明の第三実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

また、図 28、30、32、34、36、38 は、本発明の第三実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略平面図である。

さらに、図 29、31、33、35、37、39 は、本発明の第三実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略断面図である。これら概略断面図の (a) は A - A' 線上（絶縁ゲート型トランジスタ（薄膜トランジスタ）領域）の断面図を示しており、(b) は B - B' 線上（走査線用電極端子領域）の断面図を示しており、(c) は C - C' 線上（信号線用電極端子領域）の断面図を示している（図 38 参照）。

本実施形態の表示装置用基板は、チャンネルエッチ型の絶縁ゲート型トランジスタ（薄膜トランジスタ）を有している。

なお、上記実施形態や応用例と同一の部位については、同一の符号を付して、詳細な説明を省略する。

【0113】

まず、図 27, 28, 29 に示すように、ガラス基板 2 上に、透明導電層 91 と第 1 の金属層 92 を含む積層体よりなるゲート電極 11 A、走査線 11、走査線用擬似電極端子 94、擬似画素電極 93 及び信号線用擬似電極端子 95 を形成する（ステップ S21）。

すなわち、透明かつ絶縁性を有するガラス基板 2、例えばコーニング社製の商品名 1737 の一主面上に、SPT 等の真空製膜装置を用いて、膜厚 0.1 μm 程度の透明導電層 91 と、膜厚 0.1 ~ 0.3 μm 程度のゲート導電層としての第 1 の金属層 92 を被着する。

第 1 の金属層 92 については、第一実施形態にて記述した通りであるが、走査線 11 の低抵抗化と透明導電層 91 との電池反応防止のためには、Mo / Al / Mo または Mo / Al (Nd) 等の積層構成が最適である。

透明導電層 91 については、上述したように、スパッタターゲットの ITZO 組成比 (wt%) が 85 : 10 : 5 の ITZO 膜を用いるとよい。このようにすると、混酸を用いて第 1 の金属層 92 をエッチングすると、透明導電層 91 も同時にエッチングされるので製造工程数を削減することができる。また、積層断面の形状制御も容易となる。

【0114】

続いて、微細加工技術により、ゲート電極 11 A、ゲート電極 11 A と接続された走査線 11、走査線用擬似電極端子 94、擬似画素電極 93、信号線用擬似電極端子 95、蓄積容量線 16 及び蓄積容量線用擬似電極端子 96 を形成する。

なお、走査線 11 と接続された走査線用擬似電極端子 94、蓄積容量線 16 と接続された蓄積容量線用擬似電極端子 96 及び信号線用擬似電極端子 95 は、画像表示部外の領域

に形成される。

また、本実施形態の擬似画素電極 9 3 は、蓄積容量線 1 6 の両側の二箇所に対向して形成される。

【 0 1 1 5 】

次に、図 2 7 , 3 0 , 3 1 に示すように、ガラス基板 2 上に、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を順次被着する (ステップ S 2 2)。

すなわち、ガラス基板 2 の全面に P C V D 装置を用いて、ゲート絶縁層 3 0 としての第 1 の S i N x 層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャネルとなる第 1 の非晶質シリコン層 3 1、及び、不純物を含み絶縁ゲート型トランジスタのソース及びドレインとなる第 2 の非晶質シリコン層 3 3 の 3 種類の薄膜層を、例えば 0 . 3 - 0 . 2 - 0 . 0 5 μ m 程度の膜厚で順次被着する。

【 0 1 1 6 】

次に、図 2 7 , 3 0 , 3 1 に示すように、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を含む積層体を、ゲート電極 1 1 A 及び走査線 1 1 上に幅広く形成する (ステップ S 2 3)。

すなわち、ゲート電極 1 1 A 及び走査線 1 1 上に、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を含む積層体を、ゲート電極 1 1 A、及び走査線 1 1 より幅広く形成する。また、蓄積容量線 1 6 上に、ゲート絶縁層 3 0 B、第 1 の非晶質シリコン層 3 1 B 及び第 2 の非晶質シリコン層 3 3 B を含む積層体を、蓄積容量線 1 6 より幅広く形成する。これにより、走査線用擬似電極端子 9 4、擬似画素電極 9 3、信号線用擬似電極端子 9 5、蓄積容量線用擬似電極端子 9 6 及びガラス基板 2 を露出させる。また、ゲート電極 1 1 A、走査線 1 1 及び蓄積容量線 1 6 は、上面及び側面がゲート絶縁層 3 0 で覆われる。

【 0 1 1 7 】

次に、図 2 7 , 3 2 , 3 3 に示すように、透明導電層 9 1 よりなる走査線用電極端子 5 A、画素電極 2 2 及び信号線用電極端子 6 A を露出させる (ステップ S 2 4)。

すなわち、ガラス基板 2 上に露出している第 1 の金属層 9 2 A ~ 9 2 C を選択的に除去し、走査線用電極端子 5 A、画素電極 2 2 及び信号線用電極端子 6 A を露出させる。また、このとき、蓄積容量線用電極端子 7 A も露出される。

ここで、透明導電層 9 1 である、I T Z O 組成比 (w t %) が 8 5 : 1 0 : 5 の I T Z O 膜は、ゲート絶縁層 3 0 の製膜時に受ける加熱処理より結晶性を与えられるので、混酸を用いて第 1 の金属層 9 2 A ~ 9 2 C を除去しても、走査線用電極端子 5 A、画素電極 2 2 及び信号線用電極端子 6 A が膜減りするとか消失するといった恐れは無い。

【 0 1 1 8 】

次に、図 2 7 , 3 4 , 3 5 に示すように、耐熱金属層 3 4 ' を含む 1 層以上の第 2 の金属層 3 5 ' を被着し、チャネル 3 1 A、ソース電極 3 3 S、ドレイン電極 3 3 D、ソース配線 1 2 S、信号線 1 2 及びドレイン配線 2 1 を形成する (ステップ S 2 5)。

ここで、上記第 2 の金属層 3 5 ' が単層の場合、第 2 の金属層 3 5 ' として、第 1 の金属層 9 2 と同様に T i , C r , M o 等の耐熱金属が用いられる。また、第 2 の金属層 3 5 ' が信号線 1 2 の低抵抗化のために A L 薄膜層を併用する場合、第 2 の金属層 3 5 ' は、透明導電層とのアルカリ反応を回避するために、上述したように耐熱金属層 3 4 として M o 薄膜層などを介在させる必要がある。なお、本実施形態の第 2 の金属層 3 5 ' は、耐熱金属層 3 4 ' としての M o 薄膜層と A L 薄膜層とからなる。また、図 3 5 において、理解しやすいように、金属層 3 5 ' に含まれる耐熱金属層 3 4 ' を図示してある。

すなわち、ソース・ドレイン配線の形成工程では、ガラス基板 2 の全面に S P T 等の真空製膜装置を用いて、第 2 の金属層 (ソース・ドレイン配線用金属層) 3 5 ' (A L 薄膜層及び膜厚 0 . 1 μ m 程度の耐熱金属層 (緩衝金属層) 3 4 ') を順次被着する。続いて、微細加工技術により、第 2 の金属層 3 5 ' を食刻し、さらに第 2 の非晶質シリコン 3 3 A を選択的に食刻して、第 1 の非晶質シリコン 3 1 A は 0 . 0 5 ~ 0 . 1 μ m 程度残して

10

20

30

40

50

食刻する。これにより、ゲート電極 1 1 A の上方に、チャンネル 3 1 A、ソース電極 3 3 S 及びドレイン電極 3 3 D が形成される。また、上述したように第 2 の金属層 3 5 ' を食刻することによって、第 2 の金属層 3 5 ' (A L 薄膜層及び耐熱金属層 (緩衝金属層) 3 4 ' を含む積層体) からなるソース配線 1 2 S、信号線 1 2 及びドレイン配線 2 1 が形成される。このとき、画素内の蓄積容量線 1 6 上に、対向する画素電極 2 2 どうしを接続する蓄積電極 7 2 も形成される。

【 0 1 1 9 】

次に、図 2 7 , 3 6 , 3 7 に示すように、ガラス基板 2 上に透明絶縁性のパシベーション絶縁層 3 7 を被着する (ステップ S 2 6) 。

すなわち、ガラス基板 2 上の全面に、P C V D 装置を用いて、透明絶縁性のパシベーション絶縁層 3 7 として膜厚 0 . 3 μ m 程度の第 2 の S i N x 層を被着する。これにより、第 2 の S i N x 層はパシベーション絶縁層 3 7 として機能し、絶縁ゲート型トランジスタのチャンネルである第 1 の非晶質シリコン 3 1 A を外気より保護する。

【 0 1 2 0 】

次に、図 2 7 , 3 6 , 3 7 に示すように、開口部を有する保護絶縁層 9 0 を形成する (ステップ S 2 7) 。

すなわち、まず、図 3 6 と図 3 7 に示すように、ガラス基板 2 の全面上に、保護絶縁層 9 0 として 1 μ m 以上の膜厚の感光性黒色顔料分散樹脂を塗布し、続いて、露光及び現像を行う。これにより、画素電極 2 2、走査線用電極端子 5 A、信号線用電極端子 6 A、蓄積容量線用電極端子 7 A 及び走査線 1 1 上に、それぞれ画素電極用開口部 3 8、走査線 1 1 の電極端子用開口部 6 3、信号線 1 2 の電極端子用開口部 6 4、蓄積容量線 1 6 の電極端子用開口部 6 5 及び寄生トランジスタ防止用開口部 6 7 を有する保護絶縁層 9 0 を形成する。

【 0 1 2 1 】

次に、図 2 7 , 3 6 , 3 7 に示すように、走査線用電極端子 5 A、信号線用電極端子 6 A、画素電極 2 2 及び第 1 の非晶質シリコン層 3 1 A を露出させる (ステップ S 2 8) 。

すなわち、保護絶縁層 9 0 である感光性黒色顔料分散樹脂をマスクとして、各開口部 3 8、6 3、6 4、6 5、6 7 内のパシベーション絶縁層 3 7 を選択的に除去し、各開口部内にそれぞれ画素電極 2 2、走査線用電極端子 5 A、信号線用電極端子 6 A、蓄積容量線用電極端子 7 A 及び第 1 の非晶質シリコン層 3 1 A を露出させる。

【 0 1 2 2 】

次に、図 2 7 , 3 8 , 3 9 に示すように、寄生トランジスタ防止用開口部 6 7 内の第 1 の非晶質シリコン層 3 1 A を選択的に除去し、ゲート絶縁層 3 0 A を露出させる (ステップ S 2 9) 。

すなわち、感光性黒色顔料分散樹脂 9 0 をマスクとして、寄生トランジスタ防止用開口部 6 7 内の第 1 の非晶質シリコン層 3 1 A を選択的に除去し、開口部 6 7 内にゲート絶縁層 3 0 A を露出させる。このようにすると、開口部 6 7 内の不要な第 1 の非晶質シリコン 3 1 A が除去され、寄生トランジスタの発生を阻止することができる。

なお、蓄積容量 1 5 の構成に関しては、図 3 4 に示すように、蓄積電極 7 2 と蓄積容量線 1 6 とが、第 2 の非晶質シリコン層 3 3 B、第 1 の非晶質シリコン層 3 1 B 及びゲート絶縁層 3 0 B を介して平面的に重なることで構成している (蓄積容量形成領域 5 2 は、点線による右下がりの斜線部である。) 。

また、静電気対策については、走査線用擬似電極端子 9 4、信号線用擬似電極端子 9 5 及び蓄積容量線用擬似電極端子 9 6 と接続され、第 1 の金属層 9 2 と透明導電層 9 1 とからなる静電気対策パターンを形成し、続いて、第 1 の金属層 9 2 を除去して得られる透明導電層パターン 4 0 を形成してある。これにより、従来例とほぼ同等の静電気対策を施すことができる。

【 0 1 2 3 】

以上説明したように、本実施形態の表示装置用基板 2 C の製造方法によれば、走査線 1 1 などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、

10

20

30

40

50

保護絶縁層 90 への開口部形成工程において、合計 4 枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 90 への開口部形成工程（最終の写真食刻工程）が BM 形成工程を兼ねているので、表示装置用基板 2C の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

10

【0124】

また、本実施形態は、様々な応用例を有している。

次に、この第三実施形態の応用例について、図面を参照して説明する。

たとえば、上記実施形態では、保護絶縁層 90 として、ネガ型の感光性黒色顔料分散樹脂（この樹脂は、通常、CF 基板の BM に用いられる。）が用いられるが、この樹脂の代わりに、最近開発されたポジ型の感光性黒色顔料分散樹脂を用いてハーフトーン露光技術を併用してもよい。このようにすると、図 40 と図 41 に示すように、画素電極 22、走査線用電極端子 5A、信号線用電極端子 6A、蓄積容量線用電極端子 7A 及び走査線 11 上に、それぞれ画素電極用開口部 38、電極端子用開口部 63、64、65 及び寄生トランジスタ防止用開口部 67 を有するとともに、スペーサ配置領域 85A の膜厚が例えば 3 μm で、その他の領域 85B の膜厚が例えば 1 μm となるような感光性黒色顔料分散樹脂パターン 85A、85B を形成することができる。この感光性黒色顔料分散樹脂パターン 85A、85B をマスクとして、上記のように各開口部内のパシベーション絶縁層 37 や第 1 の非晶質シリコン層 31 を選択的に除去して、透明導電性の画素電極 22 と、透明導電性の走査線用電極端子 5A、信号線用電極端子 6A 及び蓄積容量線用電極端子 7A を露出させる。また、スペーサ配置領域 85A は、画素内で画像表示に支障のない領域（画素電極以外の領域）に形成される。

20

【0125】

このようにして得られた表示装置用基板 2C' と BM を内蔵していないカラーフィルタ 9 とを貼り合わせて液晶パネル化すると、表示装置用基板 2C' にフォトスペーサ（突出した感光性黒色顔料分散樹脂パターン 85A）が形成されているので、パネル組立工程におけるスペーサ分散工程を不要とする、あるいは CF 基板上にスペーサを形成する必要が無いので、従来の液晶表示装置と比較して製造工程数の削減がさらに推進され、より液晶表示装置の製造コストを下げることが容易となる。

30

また、表示装置用基板 2C' 上に BM を形成するため、従来のような表示装置用基板と CF 基板との貼り合せにおける相対的な位置ずれは、自動的に吸収されて開口率も自動的に向上する副次的な効果も得られる。

【0126】

また、本発明は、表示装置用基板の発明としても有効である。

第三実施形態の表示装置用基板 2C は、上述した表示装置用基板の製造方法の第三実施形態により製造された表示装置用基板である（図 38、39 参照）。

40

表示装置用基板 2C は、チャンネルエッチ型の絶縁ゲート型トランジスタを有する表示装置用基板であって、ゲート電極 11A、走査線 11、ゲート絶縁体 30A、チャンネル 31A、ソース電極 33S、ソース配線 12S、信号線 12、ドレイン電極 33D、ドレイン配線 21、画素電極 22、パシベーション絶縁層 37 及び保護絶縁層 90 などを備えている。

【0127】

ゲート電極 11A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95 及び擬似画素電極 93 は、ガラス基板 2 の一主面上に被着された透明導電層 91 とゲート導電層（第 1 の金属層 92）を含む積層体から形成されている。

50

また、ゲート絶縁層 30 A、不純物を含まない第 1 の非晶質シリコン層 31 A 及び不純物を含む第 2 の非晶質シリコン層 33 A は、ガラス基板 2、ゲート電極 11 A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95 及び擬似画素電極 93 上に順次被着され、ゲート電極 11 A 及び走査線 11 上にゲート電極 11 A 及び走査線 11 上より幅広く形成されている。これにより、ゲート電極 11 A 及び走査線 11 の上面及び側面は、ゲート絶縁層 30 A によって覆われている。

さらに、透明導電層 91 からなる画素電極 22、走査線用電極端子 5 A 及び信号線用電極端子 6 A は、擬似画素電極 93、走査線用擬似電極端子 94 及び信号線用擬似電極端子 95 から、第 1 の金属層（ゲート導電層）92 が除去されることにより露出される。

【0128】

ソース配線 12 S、信号線用電極端子 6 A と接続する信号線 12、及び、画素電極 22 と接続するドレイン配線 21 は、第 2 の非晶質シリコン層 33、透明導電層 91 及びガラス基板 2 上に被着された信号線用導電層（第 2 の金属層 35'）から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、形成されている。なお、このとき使用されるレジストは、チャンネル 31 A、ソース電極 33 S 及びドレイン電極 33 D を形成する際に使用されるレジストである。なお、本実施形態では、ソース電極及びドレイン電極を、第 2 の非晶質シリコン層 33 からなるソース電極 33 S 及びドレイン電極 33 D としてあるが、ソース電極 33 S 及びドレイン電極 33 D の上方の信号線用導電層（第 2 の金属層 35'）を、ソース電極及びドレイン電極としてもよい。

【0129】

さらに、チャンネル 31 A、ソース電極 33 S 及びドレイン電極 33 D は、ゲート絶縁層 30 に続いて順次被着され、ゲート電極 11 A 上にゲート電極 11 A より幅広く形成された不純物を含まない第 1 の非晶質シリコン層 31 及び不純物を含む第 2 の非晶質シリコン層 33 を含む多層体から、形成されている。すなわち、チャンネル 31 A、ソース電極 33 S 及びドレイン電極 33 D は、前記多層体から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、第 2 の非晶質シリコン層 33 及び第 1 の非晶質シリコン層 31 の一部を除去することによって、形成されている。

【0130】

パシベーション絶縁層 37 及び保護絶縁層 90 は、チャンネル 31 A、ソース電極 33 S、ソース配線 12 S、信号線 12、信号線用電極端子 6 A、走査線用電極端子 5 A、ドレイン電極 33 D、ドレイン配線 21 及び画素電極 22 などの形成されたガラス基板 2 上に、順次被着されている。

また、パシベーション絶縁層 37 及び保護絶縁層 90 は、画素電極 22 上の画素電極用開口部 38、走査線 11 上の寄生トランジスタ防止用開口部 67、走査線用電極端子 5 A 上の電極端子用開口部 63 及び信号線用電極端子 6 A 上の電極端子用開口部 64 が形成されている。

さらに、寄生トランジスタ防止用開口部 67 内のゲート絶縁層 30 は、第 1 の非晶質シリコン層 31 が除去されることにより、寄生トランジスタ防止用開口部 67 内に露出している。

【0131】

また、保護絶縁層 90 は、遮光性を有する絶縁層（感光性黒色顔料分散樹脂からなる層）である。

このようにすると、保護絶縁層 90 が、ソース配線 12 S やドレイン配線 21 を保護・絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板 2 C が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【0132】

また、擬似画素電極 P22 などを、透明導電層 91 と第 1 の金属層 92 との積層体より

10

20

30

40

50

形成し、さらに、半導体層(31A及び33A)を形成した後、露出した第1の金属層92を選択的に除去し、透明導電層91よりなる画素電極22などを露出させている。

このようにすると、導電性及び透光性を向上させることができ、表示装置用基板としての性能を高めることができる。

さらに、寄生トランジスタ防止用開口部67内の第1の非晶質シリコン層31Aを選択的に除去し、開口部67内にゲート絶縁層30Aを露出させている。このようにすると、開口部67内の不要な第1の非晶質シリコン31Aが除去され、寄生トランジスタの発生を阻止することができる。

また、ガラス基板2が、透明であり、かつ、絶縁性を有し、さらに、パシベーション絶縁層37が透明であるので、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【0133】

また、好ましくは、蓄積容量線16などを形成し、蓄積容量形成領域52を設けてもよい。このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

なお、本実施形態の蓄積容量形成領域52は、一対の画素電極22を接続させる蓄積電極72と蓄積容量線16とがゲート絶縁層30を介して平面的に重なることによって蓄積容量を構成している。

【0134】

以上説明したように、本実施形態の表示装置用基板2Cは、4枚マスク・プロセスで製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層90への開口部形成工程(最終の写真食刻工程)がBM形成工程を兼ねているので、表示装置用基板2Cの作製は、実質的には3枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

【0135】

また、本実施形態は、様々な応用例を有している。

第三実施形態の応用例にかかる表示装置用基板2C'は、上述した表示装置用基板の製造方法の第三実施形態の応用例により製造された表示装置用基板である(図40, 41参照)。

すなわち、スペーサ領域の保護絶縁層90の膜厚を、他の領域に比べて厚くし、感光性黒色顔料分散樹脂パターン85Aをフォトスペーサとするとよい。

このようにすると、保護絶縁層90が、ソース配線12Sやドレイン配線21などを保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板2C'の付加価値を向上させることができる。また、この表示装置用基板2C'が液晶表示装置に用いられる場合には、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【0136】

[表示装置用基板及びその製造方法の第四実施形態]

図42は、本発明の第四実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

また、図43、45、47、49、51は、本発明の第四実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略平面図である。

さらに、図44、46、48、50、52は、本発明の第四実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略断面図である。

10

20

30

40

50

これら概略断面図の (a) は A - A ' 線上 (絶縁ゲート型トランジスタ (薄膜トランジスタ) 領域) の断面図を示しており、 (b) は B - B ' 線上 (走査線用電極端子領域) の断面図を示しており、 (c) は C - C ' 線上 (信号線用電極端子領域) の断面図を示している (図 5 1 参照)。

本実施形態の表示装置用基板は、チャンネルエッチ型の絶縁ゲート型トランジスタ (薄膜トランジスタ) を有している。

なお、上記実施形態や応用例と同一の部位については、同一の符号を付して、詳細な説明を省略する。

【 0 1 3 7 】

まず、図 4 2 , 4 3 , 4 4 に示すように、ガラス基板 2 上に、透明導電層 9 1 と第 1 の金属層 9 2 を含む積層体よりなるゲート電極 1 1 A、走査線 1 1、走査線用擬似電極端子 9 4、擬似画素電極 9 3 及び信号線用擬似電極端子 9 5 を形成する (ステップ S 3 1)。

すなわち、透明かつ絶縁性を有するガラス基板 2、例えばコーニング社製の商品名 1 7 3 7 の一主面上に、SPT等の真空製膜装置を用いて、膜厚 0 . 1 μ m 程度の透明導電層 9 1 と、膜厚 0 . 1 ~ 0 . 3 μ m 程度のゲート導電層としての第 1 の金属層 9 2 を被着する。

第 1 の金属層 9 2 については、第一実施形態にて記述した通りであるが、走査線 1 1 の低抵抗化と透明導電層 9 1 との電池反応防止のためには、Mo / Al / Mo または Mo / Al (Nd) 等の積層構成が最適である。

透明導電層 9 1 については、スパッターゲットの ITZO 組成比 (wt %) が 7 0 : 1 5 : 1 5 の ITZO 膜を用いるとよい。ITZO 組成比 (wt %) が 7 0 : 1 5 : 1 5 の ITZO 膜は、加熱の有無によらず酸性溶液に対して耐性を有している。すなわち、燐酸に数 % の硝酸を添加した混酸を用いて第 1 の金属層 9 2 を除去しても、画素電極 2 2、走査線用電極端子 5 A 及び信号線用電極端子 6 A などが膜減りするとか消失するといった不具合は発生しない。

【 0 1 3 8 】

続いて、微細加工技術により、ゲート電極 1 1 A、ゲート電極 1 1 A と接続された走査線 1 1、走査線用擬似電極端子 9 4、擬似画素電極 9 3、信号線用擬似電極端子 9 5、蓄積容量線 1 6 及び蓄積容量線用擬似電極端子 9 6 を形成する。

なお、走査線 1 1 と接続された走査線用擬似電極端子 9 4、蓄積容量線 1 6 と接続された蓄積容量線用擬似電極端子 9 6 及び信号線用擬似電極端子 9 5 は、画像表示部外の領域に形成される。

また、本実施形態の擬似画素電極 9 3 は、蓄積容量線 1 6 の両側の二箇所に対向して形成される。

【 0 1 3 9 】

次に、図 4 2 , 4 5 , 4 6 に示すように、ガラス基板 2 上に、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を順次被着する (ステップ S 3 2)。

すなわち、ガラス基板 2 の全面に PCVD 装置を用いて、ゲート絶縁層 3 0 としての第 1 の SiNx 層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第 1 の非晶質シリコン層 3 1、及び、不純物を含み絶縁ゲート型トランジスタのソース及びドレインとなる第 2 の非晶質シリコン層 3 3 の 3 種類の薄膜層を、例えば 0 . 3 - 0 . 2 - 0 . 0 5 μ m 程度の膜厚で順次被着する。

【 0 1 4 0 】

次に、図 4 2 , 4 5 , 4 6 に示すように、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を含む積層体を、ゲート電極 1 1 A 及び走査線 1 1 上に幅広く形成する (ステップ S 3 3)。

すなわち、ゲート電極 1 1 A 及び走査線 1 1 上に、ゲート絶縁層 3 0 A、第 1 の非晶質シリコン層 3 1 A 及び第 2 の非晶質シリコン層 3 3 A を含む積層体を、ゲート電極 1 1 A、及び走査線 1 1 より幅広く形成する。また、蓄積容量線 1 6 上に、ゲート絶縁層 3 0 B

10

20

30

40

50

、第1の非晶質シリコン層31B及び第2の非晶質シリコン層33Bを含む積層体を、蓄積容量線16より幅広く形成する。これにより、走査線用擬似電極端子94、擬似画素電極93、信号線用擬似電極端子95、蓄積容量線用擬似電極端子96及びガラス基板2を露出させる。また、ゲート電極11A、走査線11及び蓄積容量線16は、上面及び側面がゲート絶縁層30で覆われる。

【0141】

次に、図42、47、48に示すように、耐熱金属層34'を含む1層以上の第2の金属層35'を被着し、チャンネル31A、ソース電極33S、ドレイン電極33D、ソース配線12S、信号線12及びドレイン配線21を形成し、透明導電層91よりなる走査線用電極端子5A、画素電極22及び信号線用電極端子6Aを露出させる(ステップS34)

10

ここで、本実施形態の耐熱金属層34'を含む1層以上の第2の金属層35'の詳細な内容については、上記第三実施形態にて記載した通りである。

【0142】

すなわち、ソース・ドレイン配線の形成工程では、ガラス基板2の全面にSPT等の真空製膜装置を用いて、第2の金属層(ソース・ドレイン配線用金属層)35'(AL薄膜層及び膜厚0.1 μ m程度の耐熱金属層(緩衝金属層)34')を順次被着する。続いて、微細加工技術により、第2の金属層35'及び第1の金属層92A~92Cを食刻し、さらに第2の非晶質シリコン33Aを選択的に食刻して、第1の非晶質シリコン31Aは0.05~0.1 μ m程度残して食刻する。これにより、ゲート電極11Aの上方に、チャンネル31A、ソース電極33S及びドレイン電極33Dが形成される。また、上述したように第2の金属層35'及び第1の金属層92A~92Cを食刻することによって、第2の金属層35'(AL薄膜層及び耐熱金属層(緩衝金属層)34'を含む積層体)からなるソース配線12S、信号線12及びドレイン配線21が形成される。このとき、画素内の蓄積容量線16上に、対向する画素電極22どうしを接続する蓄積電極72も形成される。さらに、ガラス基板2上に露出している第1の金属層92A~92Cを選択的に除去することによって、走査線用電極端子5A、画素電極22及び信号線用電極端子6Aを露出させる。また、このとき、蓄積容量線用電極端子7Aも露出される。このようにすると、第三実施形態と比べて、第2の金属層35'を除去する際、第1の金属層92A~92Cをも選択的に除去することができるので、製造工程数の削減が可能となる。

20

30

【0143】

なお、上述したように、第2の金属層35'としては、信号線12の低抵抗化のためにもAL薄膜層が望ましく、耐熱金属層34'にはMo薄膜層を選択する。本実施形態では、第2の金属層35'の食刻時に第1の金属層92も食刻されるように、第1の金属層92として、例えばMo/AL/MoあるいはMo/AL(Nd)等の積層構成を採用するとよい。この結果、上記のようにソース配線12S及びドレイン配線21の形成時、第2の金属層35'のオーバーエッチングにより、ガラス基板2上に、透明導電層91よりなる画素電極22、走査線用電極端子5A、信号線用電極端子6A及び蓄積容量線用電極端子7Aが露出する。また、ITZO組成比(wt%)が70:15:15のITZO膜(透明導電層91)は、加熱の有無によらず酸性溶液に対して耐性を有している。すなわち、燐酸に数%の硝酸を添加した混酸を用いて第1の金属層92を除去しても、画素電極22、走査線用電極端子5A及び信号線用電極端子6Aなどが膜減りするとか消失するといった不具合は発生しない。

40

【0144】

次に、図42、49、50に示すように、ガラス基板2上に透明絶縁性のパシベーション絶縁層37を被着する(ステップS35)。

すなわち、ガラス基板2上の全面に、PCVD装置を用いて、透明絶縁性のパシベーション絶縁層37として膜厚0.3 μ m程度の第2のSiNx層を被着する。これにより、第2のSiNx層はパシベーション絶縁層37として機能し、絶縁ゲート型トランジスタのチャンネルである第1の非晶質シリコン31Aを外気より保護する。

50

【 0 1 4 5 】

次に、図 4 2 , 4 9 , 5 0 に示すように、開口部を有する保護絶縁層 9 0 を形成する（ステップ S 3 6 ）。

すなわち、まず、図 4 9 と図 5 0 に示すように、ガラス基板 2 の全面上に、保護絶縁層 9 0 として 1 μ m 以上の膜厚の感光性黒色顔料分散樹脂を塗布し、続いて、露光及び現像を行う。これにより、画素電極 2 2、走査線用電極端子 5 A、信号線用電極端子 6 A、蓄積容量線用電極端子 7 A 及び走査線 1 1 上に、それぞれ画素電極用開口部 3 8、走査線 1 1 の電極端子用開口部 6 3、信号線 1 2 の電極端子用開口部 6 4、蓄積容量線 1 6 の電極端子用開口部 6 5 及び寄生トランジスタ防止用開口部 6 7 を有する保護絶縁層 9 0 を形成する。

10

【 0 1 4 6 】

次に、図 4 2 , 4 9 , 5 0 に示すように、走査線用電極端子 5 A、信号線用電極端子 6 A、画素電極 2 2 及び第 1 の非晶質シリコン層 3 1 A を露出させる（ステップ S 3 7 ）。

すなわち、保護絶縁層 9 0 である感光性黒色顔料分散樹脂をマスクとして、各開口部 3 8、6 3、6 4、6 5、6 7 内のパシベーション絶縁層 3 7 を選択的に除去し、各開口部内にそれぞれ画素電極 2 2、走査線用電極端子 5 A、信号線用電極端子 6 A、蓄積容量線用電極端子 7 A 及び第 1 の非晶質シリコン層 3 1 A を露出させる。

【 0 1 4 7 】

次に、図 4 2 , 5 1 , 5 2 に示すように、寄生トランジスタ防止用開口部 6 7 内の第 1 の非晶質シリコン層 3 1 A を選択的に除去し、ゲート絶縁層 3 0 A を露出させる（ステップ S 3 8 ）。

20

すなわち、感光性黒色顔料分散樹脂 9 0 をマスクとして、寄生トランジスタ防止用開口部 6 7 内の第 1 の非晶質シリコン層 3 1 A を選択的に除去し、開口部 6 7 内にゲート絶縁層 3 0 A を露出させる。このようにすると、開口部 6 7 内の不要な第 1 の非晶質シリコン 3 1 A が除去され、寄生トランジスタの発生を阻止することができる。

なお、蓄積容量 1 5 の構成に関しては、図 4 7 に示すように、蓄積電極 7 2 と蓄積容量線 1 6 とが、第 2 の非晶質シリコン層 3 3 B、第 1 の非晶質シリコン層 3 1 B 及びゲート絶縁層 3 0 B を介して平面的に重なることで構成している（蓄積容量形成領域 5 2 は、点線による右下がりの斜線部である。）。

また、静電気対策については、走査線用擬似電極端子 9 4、信号線用擬似電極端子 9 5 及び蓄積容量線用擬似電極端子 9 6 と接続され、第 1 の金属層 9 2 と透明導電層 9 1 とからなる静電気対策パターンを形成し、続いて、第 1 の金属層 9 2 を除去して得られる透明導電層パターン 4 0 を形成してある。これにより、従来例とほぼ同等の静電気対策を施すことができる。

30

【 0 1 4 8 】

以上説明したように、本実施形態の表示装置用基板 2 D の製造方法によれば、走査線 1 1 などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層 9 0 への開口部形成工程において、合計 4 枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

40

さらに、保護絶縁層 9 0 への開口部形成工程（最終の写真食刻工程）が B M 形成工程を兼ねているので、表示装置用基板 2 D の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

また、第三実施形態と比べて、第 2 の金属層 3 5 ' を除去する際、第 1 の金属層 9 2 A ~ 9 2 C をも選択的に除去することができるので、製造工程数の削減が可能となる。

【 0 1 4 9 】

50

また、本実施形態は、様々な応用例を有している。

次に、この第四実施形態の応用例について、図面を参照して説明する。

たとえば、上記実施形態では、保護絶縁層 90 として、ネガ型の感光性黒色顔料分散樹脂（この樹脂は、通常、CF 基板の BM に用いられる。）が用いられるが、この樹脂の代わりに、最近開発されたポジ型の感光性黒色顔料分散樹脂を用いてハーフトーン露光技術を併用してもよい。このようにすると、図 53 と図 54 に示すように、画素電極 22、走査線用電極端子 5A、信号線用電極端子 6A、蓄積容量線用電極端子 7A 及び走査線 11 上に、それぞれ画素電極用開口部 38、電極端子用開口部 63、64、65 及び寄生トランジスタ防止用開口部 67 を有するとともに、スペーサ配置領域 85A の膜厚が例えば 3 μm で、その他の領域 85B の膜厚が例えば 1 μm となるような感光性黒色顔料分散樹脂パターン 85A、85B を形成することができる。この感光性黒色顔料分散樹脂パターン 85A、85B をマスクとして、上記のように各開口部内のパシベーション絶縁層 37 や第 1 の非晶質シリコン層 31 を選択的に除去して、透明導電性の画素電極 22 と、透明導電性の走査線用電極端子 5A、信号線用電極端子 6A 及び蓄積容量線用電極端子 7A を露出させる。また、スペーサ配置領域 85A は、画素内で画像表示に支障のない領域（画素電極以外の領域）に形成される。

【0150】

このようにして得られた表示装置用基板 2D' と BM を内蔵していないカラーフィルタ 9 とを貼り合わせて液晶パネル化すると、表示装置用基板 2D' にフォトスペーサ（突出した感光性黒色顔料分散樹脂パターン 85A）が形成されているので、パネル組立工程におけるスペーサ分散工程を不要とする、あるいは CF 基板上にスペーサを形成する必要が無いので、従来の液晶表示装置と比較して製造工程数の削減がさらに推進され、より液晶表示装置の製造コストを下げるのが容易となる。

また、表示装置用基板 2D' 上に BM を形成するため、従来のような表示装置用基板と CF 基板との貼り合せにおける相対的な位置ずれは、自動的に吸収されて開口率も自動的に向上する副次的な効果も得られる。

【0151】

また、本発明は、表示装置用基板の発明としても有効である。

第四実施形態の表示装置用基板 2D は、上述した表示装置用基板の製造方法の第四実施形態により製造された表示装置用基板である（図 51、52 参照）。

表示装置用基板 2D は、チャンネルエッチ型の絶縁ゲート型トランジスタを有する表示装置用基板であって、ゲート電極 11A、走査線 11、ゲート絶縁体 30A、チャンネル 31A、ソース電極 33S、ソース配線 12S、信号線 12、ドレイン電極 33D、ドレイン配線 21、画素電極 22、パシベーション絶縁層 37 及び保護絶縁層 90 などを備えている。

【0152】

ゲート電極 11A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95 及び擬似画素電極 93 は、ガラス基板 2 の一主面上に被着された透明導電層 91 とゲート導電層（第 1 の金属層 92）を含む積層体から形成されている。

また、ゲート絶縁層 30A、不純物を含まない第 1 の非晶質シリコン層 31A 及び不純物を含む第 2 の非晶質シリコン層 33A は、ガラス基板 2、ゲート電極 11A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95 及び擬似画素電極 93 上に順次被着され、ゲート電極 11A 及び走査線 11 上にゲート電極 11A 及び走査線 11 上より幅広く形成されている。これにより、ゲート電極 11A 及び走査線 11 の上面及び側面は、ゲート絶縁層 30A によって覆われている。

【0153】

ソース配線 12S、信号線用電極端子 6A と接続する信号線 12、及び、画素電極 22 と接続するドレイン配線 21 は、第 2 の非晶質シリコン層 33、第 1 の金属層（ゲート導電層）92 及びガラス基板 2 上に被着された信号線用導電層（第 2 の金属層 35'）から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、形成されている

。なお、この際、透明導電層 9 1 からなる画素電極 2 2、走査線用電極端子 5 A 及び信号線用電極端子 6 A は、擬似画素電極 9 3、走査線用擬似電極端子 9 4 及び信号線用擬似電極端子 9 5 から、第 1 の金属層 9 2 が除去されることにより露出される。

このとき使用されるレジストは、チャンネル 3 1 A、ソース電極 3 3 S 及びドレイン電極 3 3 D を形成する際に使用されるレジストである。なお、本実施形態では、ソース電極及びドレイン電極を、第 2 の非晶質シリコン層 3 3 からなるソース電極 3 3 S 及びドレイン電極 3 3 D としてあるが、ソース電極 3 3 S 及びドレイン電極 3 3 D の上方の信号線用導電層（第 2 の金属層 3 5'）を、ソース電極及びドレイン電極としてもよい。

【 0 1 5 4 】

さらに、チャンネル 3 1 A、ソース電極 3 3 S 及びドレイン電極 3 3 D は、ゲート絶縁層 3 0 に続いて順次被着され、ゲート電極 1 1 A 上にゲート電極 1 1 A より幅広く形成された不純物を含まない第 1 の非晶質シリコン層 3 1 及び不純物を含む第 2 の非晶質シリコン層 3 3 を含む多層体から、形成されている。すなわち、チャンネル 3 1 A、ソース電極 3 3 S 及びドレイン電極 3 3 D は、前記多層体から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、第 2 の非晶質シリコン層 3 3 及び第 1 の非晶質シリコン層 3 1 の一部を除去することによって、形成されている。

【 0 1 5 5 】

パシベーション絶縁層 3 7 及び保護絶縁層 9 0 は、チャンネル 3 1 A、ソース電極 3 3 S、ソース配線 1 2 S、信号線 1 2、信号線用電極端子 6 A、走査線用電極端子 5 A、ドレイン電極 3 3 D、ドレイン配線 2 1 及び画素電極 2 2 などの形成されたガラス基板 2 上に、順次被着されている。

また、パシベーション絶縁層 3 7 及び保護絶縁層 9 0 は、画素電極 2 2 上の画素電極用開口部 3 8、走査線 1 1 上の寄生トランジスタ防止用開口部 6 7、走査線用電極端子 5 A 上の電極端子用開口部 6 3 及び信号線用電極端子 6 A 上の電極端子用開口部 6 4 が形成されている。

さらに、寄生トランジスタ防止用開口部 6 7 内のゲート絶縁層 3 0 は、第 1 の非晶質シリコン層 3 1 が除去されることにより、寄生トランジスタ防止用開口部 6 7 内に露出している。

【 0 1 5 6 】

また、保護絶縁層 9 0 は、遮光性を有する絶縁層（感光性黒色顔料分散樹脂からなる層）である。

このようにすると、保護絶縁層 9 0 が、ソース配線 1 2 S やドレイン配線 2 1 を保護・絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板 2 D が液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【 0 1 5 7 】

また、擬似画素電極 P 2 2 などを、透明導電層 9 1 と第 1 の金属層 9 2 との積層体より形成し、さらに、ソース配線 1 2 やドレイン配線 2 1 などを形成する際に、露出した第 1 の金属層 9 2 を選択的に除去し、透明導電層 9 1 よりなる画素電極 2 2 などを露出させている。

このようにすると、導電性及び透光性を向上させることができ、表示装置用基板としての性能を高めることができる。また、第三実施形態と比べて、第 2 の金属層 3 5' を除去する際、第 1 の金属層 9 2 A ~ 9 2 C をも選択的に除去することができるので、製造工程数の削減が可能となる。

さらに、寄生トランジスタ防止用開口部 6 7 内の第 1 の非晶質シリコン層 3 1 A を選択的に除去し、開口部 6 7 内にゲート絶縁層 3 0 A を露出させている。このようにすると、開口部 6 7 内の不要な第 1 の非晶質シリコン 3 1 A が除去され、寄生トランジスタの発生を阻止することができる。

10

20

30

40

50

また、ガラス基板 2 が、透明であり、かつ、絶縁性を有し、さらに、パシベーション絶縁層 3 7 が透明であるので、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

【 0 1 5 8 】

また、好ましくは、蓄積容量線 1 6 などを形成し、蓄積容量形成領域 5 2 を設けてもよい。このようにすると、表示画像の階調性を向上させることができ、表示装置用基板としての付加価値を向上させることができる。

なお、本実施形態の蓄積容量形成領域 5 2 は、一对の画素電極 2 2 を接続させる蓄積電極 7 2 と蓄積容量線 1 6 とがゲート絶縁層 3 0 を介して平面的に重なることによって蓄積容量を構成している。

【 0 1 5 9 】

以上説明したように、本実施形態の表示装置用基板 2 D は、4 枚マスク・プロセスで製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 9 0 への開口部形成工程（最終の写真食刻工程）が B M 形成工程を兼ねているので、表示装置用基板 2 D の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

また、第三実施形態と比べて、第 2 の金属層 3 5 ' を除去する際、第 1 の金属層 9 2 A ~ 9 2 C をも選択的に除去することができるので、製造工程数の削減が可能となる。

【 0 1 6 0 】

また、本実施形態は、様々な応用例を有している。

第四実施形態の応用例にかかる表示装置用基板 2 D ' は、上述した表示装置用基板の製造方法の第四実施形態の応用例により製造された表示装置用基板である（図 5 3 , 5 4 参照）。

すなわち、スペーサ領域の保護絶縁層 9 0 の膜厚を、他の領域に比べて厚くし、感光性黒色顔料分散樹脂パターン 8 5 A をフォトスペーサとするとよい。

このようにすると、保護絶縁層 9 0 が、ソース配線 1 2 S やドレイン配線 2 1 などを保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板 2 D ' の付加価値を向上させることができる。また、この表示装置用基板 2 D ' が液晶表示装置に用いられる場合には、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【 0 1 6 1 】

[表示装置用基板及びその製造方法の第五実施形態]

図 5 5 は、本発明の第五実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

また、図 5 6 、 5 8 、 6 0 、 6 2 、 6 4 は、本発明の第五実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略平面図である。

さらに、図 5 7 、 5 9 、 6 1 、 6 3 、 6 5 は、本発明の第五実施形態に係る表示装置用基板の製造方法を説明するための、各製造工程に対応した単位画素の概略断面図である。これら概略断面図の (a) は A - A ' 線上（絶縁ゲート型トランジスタ（薄膜トランジスタ）領域）の断面図を示しており、(b) は B - B ' 線上（走査線用電極端子領域）の断面図を示しており、(c) は C - C ' 線上（信号線用電極端子領域）の断面図を示している（図 6 4 参照）。

本実施形態の表示装置用基板は、チャンネルエッチ型の絶縁ゲート型トランジスタ（薄膜トランジスタ）を有している。

10

20

30

40

50

なお、上記実施形態や応用例と同一の部位については、同一の符号を付して、詳細な説明を省略する。

【0162】

まず、図55、56、57に示すように、ガラス基板2上に、透明導電層91と第1の金属層92を含む積層体よりなるゲート電極11A、走査線11、走査線用擬似電極端子94、擬似画素電極93及び信号線用擬似電極端子95を形成する(ステップS41)。

すなわち、透明かつ絶縁性を有するガラス基板2、例えばコーニング社製の商品名1737の一主面上に、SPT等の真空製膜装置を用いて、膜厚0.1 μ m程度の透明導電層91と、膜厚0.1~0.3 μ m程度のゲート導電層としての第1の金属層92を被着する。

10

第1の金属層92については、後述する第2の金属層35'の食刻時に第1の金属層92が食刻されないように、第1の金属層92として、例えばTi、Cr等の耐熱金属が選択されている。

透明導電層91については、スパッターゲットのITZO組成比(wt%)が85:10:5のITZO膜を用いるとよい。このようにすると、混酸を用いて第1の金属層92をエッチングすると、透明導電層91も同時にエッチングされるので製造工程数を削減することができる。また、積層断面の形状制御も容易となる。

【0163】

続いて、微細加工技術により、ゲート電極11A、ゲート電極11Aと接続された走査線11、走査線用擬似電極端子94、擬似画素電極93、信号線用擬似電極端子95、蓄積容量線16及び蓄積容量線用擬似電極端子96を形成する。

20

なお、走査線11と接続された走査線用擬似電極端子94、蓄積容量線16と接続された蓄積容量線用擬似電極端子96及び信号線用擬似電極端子95は、画像表示部外の領域に形成される。

また、本実施形態の擬似画素電極93は、蓄積容量線16の両側の二箇所に対向して形成される。

【0164】

次に、図55、58、59に示すように、ガラス基板2上に、ゲート絶縁層30A、第1の非晶質シリコン層31A及び第2の非晶質シリコン層33Aを順次被着する(ステップS42)。

30

すなわち、ガラス基板2の全面にPCVD装置を用いて、ゲート絶縁層30としての第1のSiNx層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャネルとなる第1の非晶質シリコン層31、及び、不純物を含み絶縁ゲート型トランジスタのソース及びドレインとなる第2の非晶質シリコン層33の3種類の薄膜層を、例えば0.3-0.2-0.05 μ m程度の膜厚で順次被着する。

【0165】

次に、図55、58、59に示すように、ゲート絶縁層30A、第1の非晶質シリコン層31A及び第2の非晶質シリコン層33Aを含む積層体を、ゲート電極11A及び走査線11上に幅広く形成する(ステップS43)。

すなわち、ゲート電極11A及び走査線11上に、ゲート絶縁層30A、第1の非晶質シリコン層31A及び第2の非晶質シリコン層33Aを含む積層体を、ゲート電極11A、及び走査線11より幅広く形成する。また、蓄積容量線16上に、ゲート絶縁層30B、第1の非晶質シリコン層31B及び第2の非晶質シリコン層33Bを含む積層体を、蓄積容量線16より幅広く形成する。これにより、走査線用擬似電極端子94、擬似画素電極93、信号線用擬似電極端子95、蓄積容量線用擬似電極端子96及びガラス基板2を露出させる。また、ゲート電極11A、走査線11及び蓄積容量線16は、上面及び側面がゲート絶縁層30で覆われる。

40

【0166】

次に、図55、60、61に示すように、耐熱金属層34'を含む1層以上の第2の金属層35'を被着し、チャネル31A、ソース電極33S、ドレイン電極33D、ソース

50

配線 1 2 S、信号線 1 2 及びドレイン配線 2 1 を形成し、走査線用擬似電極端子 9 4、擬似画素電極 9 3 及び信号線用擬似電極端子 9 5 を露出させる（ステップ S 4 4）。

ここで、本実施形態の耐熱金属層 3 4' を含む 1 層以上の第 2 の金属層 3 5' についての詳細な内容については、上記第三実施形態にて記載した通りである。

【0167】

すなわち、ソース・ドレイン配線の形成工程では、ガラス基板 2 の全面に S P T 等の真空製膜装置を用いて、第 2 の金属層（ソース・ドレイン配線用金属層）3 5'（AL 薄膜層及び膜厚 0.1 μm 程度の耐熱金属層（緩衝金属層）3 4'）を順次被着する。続いて、微細加工技術により、第 2 の金属層 3 5'（AL 薄膜層及び耐熱金属層（緩衝金属層）3 4'）を食刻し、さらに第 2 の非晶質シリコン 3 3 A を選択的に食刻して、第 1 の非晶質シリコン 3 1 A は 0.05 ~ 0.1 μm 程度残して食刻する。これにより、ゲート電極 1 1 A の上方に、チャンネル 3 1 A、ソース電極 3 3 S 及びドレイン電極 3 3 D が形成される。また、上述したように第 2 の金属層 3 5'（AL 薄膜層及び耐熱金属層（緩衝金属層）3 4'）を食刻することによって、第 2 の金属層 3 5'（AL 薄膜層及び耐熱金属層（緩衝金属層）3 4' を含む積層体）からなるソース配線 1 2 S、信号線 1 2 及びドレイン配線 2 1 が形成される。このとき、画素内の蓄積容量線 1 6 上に、対向する画素電極 2 2 どうしを接続する蓄積電極 7 2 も形成される。また、このとき、蓄積容量線用電極端子 7 A も露出される。

【0168】

なお、上述したように、第 2 の金属層 3 5' としては、信号線 1 2 の低抵抗化のためにも AL 薄膜層が望ましく、耐熱金属層 3 4' には Mo 薄膜層を選択する。本実施形態では、第 2 の金属層 3 5' の食刻時に第 1 の金属層 9 2 が食刻されないように、第 1 の金属層 9 2 として、例えば Ti, Cr 等の耐熱金属が選択されている。

【0169】

次に、図 5 5, 6 2, 6 3 に示すように、ガラス基板 2 上に透明絶縁性のパシベーション絶縁層 3 7 を被着する（ステップ S 4 5）。

すなわち、ガラス基板 2 上の全面に、P C V D 装置を用いて、透明絶縁性のパシベーション絶縁層 3 7 として膜厚 0.3 μm 程度の第 2 の Si N x 層を被着する。これにより、第 2 の Si N x 層はパシベーション絶縁層 3 7 として機能し、絶縁ゲート型トランジスタのチャンネルである第 1 の非晶質シリコン 3 1 A を外気より保護する。

【0170】

次に、図 5 5, 6 2, 6 3 に示すように、開口部を有する保護絶縁層 9 0 を形成する（ステップ S 4 6）。

すなわち、まず、図 6 2 と図 6 3 に示すように、ガラス基板 2 の全面上に、保護絶縁層 9 0 として 1 μm 以上の膜厚の感光性黒色顔料分散樹脂を塗布し、続いて、露光及び現像を行う。これにより、擬似画素電極 9 3、走査線用擬似電極端子 9 4、信号線用擬似電極端子 9 5、蓄積容量線用擬似電極端子 9 6 及び走査線 1 1 上に、それぞれ画素電極用開口部 3 8、走査線 1 1 の電極端子用開口部 6 3、信号線 1 2 の電極端子用開口部 6 4、蓄積容量線 1 6 の電極端子用開口部 6 5 及び寄生トランジスタ防止用開口部 6 7 を有する保護絶縁層 9 0 を形成する。

【0171】

次に、図 5 5, 6 2, 6 3 に示すように、走査線用擬似電極端子 9 4、信号線用擬似電極端子 9 5、擬似画素電極 9 3 及び第 1 の非晶質シリコン層 3 1 A を露出させる（ステップ S 4 7）。

すなわち、保護絶縁層 9 0 である感光性黒色顔料分散樹脂をマスクとして、各開口部 3 8、6 3、6 4、6 5、6 7 内のパシベーション絶縁層 3 7 を選択的に除去し、各開口部内にそれぞれ擬似画素電極 9 3、走査線用擬似電極端子 9 4、信号線用擬似電極端子 9 5、蓄積容量線用擬似電極端子 9 6 及び第 1 の非晶質シリコン層 3 1 A を露出させる。

【0172】

次に、図 5 5, 6 2, 6 3 に示すように、透明導電層 9 1 よりなる走査線用電極端子 5

10

20

30

40

50

A、信号線用電極端子6A及び画素電極22を露出させる(ステップS48)。

すなわち、保護絶縁層90である感光性黒色顔料分散樹脂をマスクとして、各開口部38、63、64、65内の第1の金属層92を選択的に除去し、各開口部内にそれぞれ画素電極22、走査線用電極端子5A、信号線用電極端子6A及び蓄積容量線用電極端子7Aを露出させる。

【0173】

次に、図55、64、65に示すように、寄生トランジスタ防止用開口部67内の第1の非晶質シリコン層31Aを選択的に除去し、ゲート絶縁層30Aを露出させる(ステップS49)。

すなわち、感光性黒色顔料分散樹脂90をマスクとして、寄生トランジスタ防止用開口部67内の第1の非晶質シリコン層31Aを選択的に除去し、開口部67内にゲート絶縁層30Aを露出させる。このようにすると、開口部67内の不要な第1の非晶質シリコン31Aが除去され、寄生トランジスタの発生を阻止することができる。

なお、蓄積容量15の構成に関しては、図60に示すように、蓄積電極72と蓄積容量線16とが、第2の非晶質シリコン層33B、第1の非晶質シリコン層31B及びゲート絶縁層30Bを介して平面的に重なることで構成している(蓄積容量形成領域52は、点線による右下がりの斜線部である。)

また、静電気対策については、走査線用擬似電極端子94、信号線用擬似電極端子95及び蓄積容量線用擬似電極端子96と接続され、第1の金属層92と透明導電層91とからなる静電気対策パターンを形成し、続いて、第1の金属層92を除去して得られる透明導電層パターン40を形成してある。これにより、従来例とほぼ同等の静電気対策を施すことができる。

【0174】

以上説明したように、本実施形態の表示装置用基板2Eの製造方法によれば、走査線11などの形成工程、半導体層の形成工程、ソース・ドレイン配線などの形成工程、及び、保護絶縁層90への開口部形成工程において、合計4枚のフォトマスクを用いて表示装置用基板を製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層90への開口部形成工程(最終の写真食刻工程)がBM形成工程を兼ねているので、表示装置用基板2Dの作製は、実質的には3枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

また、保護絶縁層90の形成後に、第1の金属層92A~92Cを選択的に除去しており、工程設計の自由度を拡大することができる。

【0175】

また、本実施形態は、様々な応用例を有している。

次に、この第五実施形態の応用例について、図面を参照して説明する。

たとえば、上記実施形態では、保護絶縁層90として、ネガ型の感光性黒色顔料分散樹脂(この樹脂は、通常、CF基板のBMに用いられる。)が用いられるが、この樹脂の代わりに、最近開発されたポジ型の感光性黒色顔料分散樹脂を用いてハーフトーン露光技術を併用してもよい。このようにすると、図66と図67に示すように、擬似画素電極93、走査線用擬似電極端子94、信号線用擬似電極端子95、蓄積容量線用擬似電極端子96及び走査線11上に、それぞれ画素電極用開口部38、電極端子用開口部63、64、65及び寄生トランジスタ防止用開口部67を有するとともに、スペーサ配置領域85Aの膜厚が例えば3 μ mで、その他の領域85Bの膜厚が例えば1 μ mとなるような感光性黒色顔料分散樹脂パターン85A、85Bを形成することができる。この感光性黒色顔料分散樹脂パターン85A、85Bをマスクとして、上記のように各開口部内のパシベーシ

10

20

30

40

50

オン絶縁層 37、第1の金属層 92や第1の非晶質シリコン層 31を選択的に除去して、透明導電性の画素電極 22と、透明導電性の走査線用電極端子 5A、信号線用電極端子 6A及び蓄積容量線用電極端子 7Aを露出させる。また、スペーサ配置領域 85Aは、画素内で画像表示に支障のない領域（画素電極以外の領域）に形成される。

【0176】

このようにして得られた表示装置用基板 2E'とBMを内蔵していないカラーフィルタ 9とを貼り合わせて液晶パネル化すると、表示装置用基板 2E'にフォトスペーサ（突出した感光性黒色顔料分散樹脂パターン 85A）が形成されているので、パネル組立工程におけるスペーサ分散工程を不要とする、あるいはCF基板上にスペーサを形成する必要が無いので、従来の液晶表示装置と比較して製造工程数の削減がさらに推進され、より液晶表示装置の製造コストを下げるのが容易となる。

10

また、表示装置用基板 2E'上にBMを形成するため、従来のような表示装置用基板とCF基板との貼り合せにおける相対的な位置ずれは、自動的に吸収されて開口率も自動的に向上する副次的な効果も得られる。

【0177】

また、本発明は、表示装置用基板の発明としても有効である。

第五実施形態の表示装置用基板 2Eは、上述した表示装置用基板の製造方法の第五実施形態により製造された表示装置用基板である（図64、65参照）。

表示装置用基板 2Eは、チャンネルエッチ型の絶縁ゲート型トランジスタを有する表示装置用基板であって、ゲート電極 11A、走査線 11、ゲート絶縁体 30A、チャンネル 31A、ソース電極 33S、ソース配線 12S、信号線 12、ドレイン電極 33D、ドレイン配線 21、画素電極 22、パシベーション絶縁層 37及び保護絶縁層 90などを備えている。

20

【0178】

ゲート電極 11A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95及び擬似画素電極 93は、ガラス基板 2の一主面上に被着された透明導電層 91とゲート導電層（第1の金属層 92）を含む積層体から形成されている。

また、ゲート絶縁層 30A、不純物を含まない第1の非晶質シリコン層 31A及び不純物を含む第2の非晶質シリコン層 33Aは、ガラス基板 2、ゲート電極 11A、走査線 11、走査線用擬似電極端子 94、信号線用擬似電極端子 95及び擬似画素電極 93上に順次被着され、ゲート電極 11A及び走査線 11上にゲート電極 11A及び走査線 11上より幅広く形成されている。これにより、ゲート電極 11A及び走査線 11の上面及び側面は、ゲート絶縁層 30Aによって覆われている。

30

【0179】

ソース配線 12S、信号線用擬似電極端子 95と接続する信号線 12、及び、擬似画素電極 93と接続するドレイン配線 21は、第2の非晶質シリコン層 33、第1の金属層（ゲート導電層）92及びガラス基板 2上に被着された信号線用導電層（第2の金属層 35'）から、通常の露光技術を用いて（ハーフトーン露光技術を用いることなく）、形成されている。

このとき使用されるレジストは、チャンネル 31A、ソース電極 33S及びドレイン電極 33Dを形成する際に使用されるレジストである。なお、本実施形態では、ソース電極及びドレイン電極を、第2の非晶質シリコン層 33からなるソース電極 33S及びドレイン電極 33Dとしてあるが、ソース電極 33S及びドレイン電極 33Dの上方の信号線用導電層（第2の金属層 35'）を、ソース電極及びドレイン電極としてもよい。

40

【0180】

さらに、チャンネル 31A、ソース電極 33S及びドレイン電極 33Dは、ゲート絶縁層 30に続いて順次被着され、ゲート電極 11A上にゲート電極 11Aより幅広く形成された不純物を含まない第1の非晶質シリコン層 31及び不純物を含む第2の非晶質シリコン層 33を含む多層体から、形成されている。すなわち、チャンネル 31A、ソース電極 33S及びドレイン電極 33Dは、前記多層体から、通常の露光技術を用いて（ハーフトーン

50

露光技術を用いることなく)、第2の非晶質シリコン層33及び第1の非晶質シリコン層31の一部を除去することによって、形成されている。

【0181】

パシベーション絶縁層37及び保護絶縁層90は、チャンネル31A、ソース電極33S、ソース配線12S、信号線12、信号線用擬似電極端子95、走査線用擬似電極端子94、ドレイン電極33D、ドレイン配線21及び擬似画素電極93などの形成されたガラス基板2上に、順次被着されている。

また、パシベーション絶縁層37及び保護絶縁層90は、擬似画素電極93上の画素電極用開口部38、走査線11上の寄生トランジスタ防止用開口部67、走査線用擬似電極端子94上の電極端子用開口部63及び信号線用擬似電極端子95上の電極端子用開口部64が形成されている。

10

また、透明導電層91からなる画素電極22、走査線用電極端子5A及び信号線用電極端子6Aは、擬似画素電極93、走査線用擬似電極端子94及び信号線用擬似電極端子95から、第1の金属層92が除去されることにより露出される。

さらに、寄生トランジスタ防止用開口部67内のゲート絶縁層30は、第1の非晶質シリコン層31が除去されることにより、寄生トランジスタ防止用開口部67内に露出している。

【0182】

また、保護絶縁層90は、遮光性を有する絶縁層(感光性黒色顔料分散樹脂からなる層)である。

20

このようにすると、保護絶縁層90が、ソース配線12Sやドレイン配線21を保護・絶縁するとともに、ブラックマトリクスとしても機能するので、表示装置用基板の付加価値を向上させることができる。また、この表示装置用基板2Eが液晶表示装置に用いられる場合には、カラーフィルタにブラックマトリクスを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

【0183】

また、擬似画素電極P22などを、透明導電層91と第1の金属層92との積層体より形成し、さらに、パシベーション絶縁層37及び保護絶縁層90の形成後に、露出した第1の金属層92を選択的に除去し、透明導電層91よりなる画素電極22などを露出させている。

30

このようにすると、導電性及び透光性を向上させることができ、表示装置用基板としての性能を高めることができる。また、第三実施形態や第四実施形態と比べて、第1の金属層92A~92Cを選択的に除去する工程を変更することができ、工程設計の自由度を広げることができる。

さらに、寄生トランジスタ防止用開口部67内の第1の非晶質シリコン層31Aを選択的に除去し、開口部67内にゲート絶縁層30Aを露出させている。このようにすると、開口部67内の不要な第1の非晶質シリコン31Aが除去され、寄生トランジスタの発生を阻止することができる。

また、ガラス基板2が、透明であり、かつ、絶縁性を有し、さらに、パシベーション絶縁層37が透明であるので、透光性を向上させることができ、液晶表示装置に用いられた場合、画像品質を向上させることができる。

40

【0184】

また、好ましくは、蓄積容量線16などを形成し、蓄積容量形成領域52を設けてもよい。このようにすると、表示画像の階調性などを向上させることができ、表示装置用基板としての付加価値を向上させることができる。

なお、本実施形態の蓄積容量形成領域52は、一対の画素電極22を接続させる蓄積電極72と蓄積容量線16とがゲート絶縁層30を介して平面的に重なることによって蓄積容量を構成している。

【0185】

50

以上説明したように、本実施形態の表示装置用基板 2 E は、4 枚マスク・プロセスで製造することができる。

また、ソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、保護絶縁層 9 0 への開口部形成工程（最終の写真食刻工程）が B M 形成工程を兼ねているので、表示装置用基板 2 D の作製は、実質的には 3 枚のフォトマスクを用いてなされている。したがって、従来の液晶表示装置と比較して製造工程数の削減は明白である。

10

【 0 1 8 6 】

また、本実施形態は、様々な応用例を有している。

第五実施形態の応用例にかかる表示装置用基板 2 E ' は、上述した表示装置用基板の製造方法の第五実施形態の応用例により製造された表示装置用基板である（図 6 6 , 6 7 参照）。

すなわち、スペーサ領域の保護絶縁層 9 0 の膜厚を、他の領域に比べて厚くし、感光性黒色顔料分散樹脂パターン 8 5 A をフォトスペーサとするとよい。

このようにすると、保護絶縁層 9 0 が、ソース配線 1 2 S やドレイン配線 2 1 などを保護し絶縁するとともに、フォトスペーサとしても機能するので、表示装置用基板 2 E ' の付加価値を向上させることができる。また、この表示装置用基板 2 E ' が液晶表示装置に用いられる場合には、カラーフィルタにフォトスペーサを形成しなくてもすむので、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造原価のコストダウンを図ることができる。

20

【 0 1 8 7 】

[液晶表示装置及びその製造方法の一実施形態]

また、本発明は、液晶表示装置及びその製造方法の発明としても有効である。

本実施形態の液晶表示装置は、チャンネルエッチ型の絶縁ゲート型トランジスタの形成された表示装置用基板 2 A ' と、カラーフィルタと、表示装置用基板 2 A ' とカラーフィルタとの間に充填される液晶を有する液晶表示装置である。表示装置用基板 2 A ' は、上記表示装置用基板の第一実施形態の応用例にかかる表示装置用基板である。すなわち、この液晶表示装置は、表示装置用基板 2 A ' と、B M 及びフォトスペーサの形成されていないカラーフィルタ 9 とを貼り合わせて液晶パネル化してある。

30

【 0 1 8 8 】

このように、本発明は、液晶表示装置の発明としても有効であり、保護絶縁層 9 0 が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスやフォトスペーサとしても機能するので、カラーフィルタにブラックマトリクスやフォトスペーサを形成しなくてもすみ、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、製造工程数、とりわけ写真食刻工程の削減は明確である。この結果、液晶表示装置の製造原価の大幅なコストダウンを図ることができる。

また、表示装置用基板 2 A ' のソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

40

さらに、本実施形態は、表示装置用基板 2 A ' を用いる構成としてあるが、これに限定されるものではない。たとえば、上述した表示装置用基板 2 A , 2 B , 2 B ' , 2 C , 2 C ' , 2 E , 2 E ' を用いる構成としてもよい。

【 0 1 8 9 】

また、本実施形態の液晶表示装置の製造方法は、チャンネルエッチ型の絶縁ゲート型トランジスタの形成された表示装置用基板 2 A ' と、カラーフィルタとの間に液晶を充填する工程を有する液晶表示装置の製造方法において、表示装置用基板が、上記第一実施形態の

50

応用例にかかる表示装置用基板 2 A ' の製造方法を用いて製造される方法としてある。すなわち、この液晶表示装置の製造方法は、表示装置用基板 2 A ' と、BM 及びフォトスペーサの形成されていないカラーフィルタ 9 とを貼り合わせて液晶パネル化してある。

【0190】

このように、本発明は、液晶表示装置の製造方法の発明としても有効であり、保護絶縁層が、ソース配線やドレイン配線を保護し絶縁するとともに、ブラックマトリクスやフォトスペーサとしても機能するので、カラーフィルタにブラックマトリクスやフォトスペーサを形成しなくてもすみ、液晶表示装置におけるトータルのマスク数を削減することができる。したがって、液晶表示装置の製造原価の大幅なコストダウンを図ることができる。

また、表示装置用基板 2 A ' のソース・ドレイン配線などの形成工程で、チャンネルが形成されるが、本発明ではハーフトーン露光技術を用いていないので、従来例のようにチャンネル長が変動するといった不具合を回避することができる。すなわち、厳しい製造管理を行う必要がなく、歩留りや画像品質を向上させることができる。

さらに、本実施形態は、上述した表示装置用基板 2 A ' の製造方法を用いる方法としてあるが、これに限定されるものではない。たとえば、上述した表示装置用基板 2 A , 2 B , 2 B ' , 2 C , 2 C ' , 2 E , 2 E ' の製造方法を用いる方法としてもよい。

【0191】

以上、本発明の表示装置用基板及びその製造方法、並びに、液晶表示装置及びその製造方法について、好ましい実施形態を示して説明したが、本発明に係る表示装置用基板及びその製造方法、並びに、液晶表示装置及びその製造方法は、上述した実施形態にのみ限定

。例えば、液晶表示装置は透過型に限定されるものではなく、反射型や半透過型の液晶表示装置においても適用は可能である。

また、絶縁ゲート型トランジスタの半導体層も非晶質シリコン層に限定されないことも明らかである。

さらに、図示していないが、画素電極にスリット（切れ目）を入れたり、あるいは、画素電極上に保護絶縁層とパシベーション絶縁層を突起状に残すことによって配向規制手段を付与し、垂直配向型の液晶モードに対応することも可能である。したがって、工程削減とともに視野角の改善を図ることができる。

【産業上の利用可能性】

【0192】

本発明に係る表示装置用基板は、液晶表示装置に設けられる場合に限定されるものではなく、たとえば、有機 EL ディスプレイなどの表示装置にも適用することができる。

【図面の簡単な説明】

【0193】

【図1】図1は、本発明の第一実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

【図2】図2は、走査線などの形成された第一実施形態の表示装置用基板の概略平面図である。

【図3】図3は、走査線などの形成された第一実施形態の表示装置用基板の概略断面図である。

【図4】図4は、ゲート絶縁層や半導体層などの形成された第一実施形態の表示装置用基板の概略平面図である。

【図5】図5は、ゲート絶縁層や半導体層などの形成された第一実施形態の表示装置用基板の概略断面図である。

【図6】図6は、信号線、擬似画素電極、チャンネルなどの形成された第一実施形態の表示装置用基板の概略平面図である。

【図7】図7は、信号線、擬似画素電極、チャンネルなどの形成された第一実施形態の表示装置用基板の概略断面図である。

【図 8】図 8 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極や信号線用電極端子が露出した第一実施形態の表示装置用基板の概略平面図である。

【図 9】図 9 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極や信号線用電極端子が露出した第一実施形態の表示装置用基板の概略断面図である。

【図 10】図 10 は、走査線用電極端子などが露出した第一実施形態の表示装置用基板の概略平面図である。

【図 11】図 11 は、走査線用電極端子などが露出した第一実施形態の表示装置用基板の概略断面図である。

【図 12】図 12 は、第一実施形態の応用例にかかる表示装置用基板の概略平面図である。

10

【図 13】図 13 は、第一実施形態の応用例にかかる表示装置用基板の概略断面図である。

【図 14】図 14 は、本発明の第二実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

【図 15】図 15 は、走査線などの形成された第二実施形態の表示装置用基板の概略平面図である。

【図 16】図 16 は、走査線などの形成された第二実施形態の表示装置用基板の概略断面図である。

【図 17】図 17 は、ゲート絶縁層や半導体層などの形成された第二実施形態の表示装置用基板の概略平面図である。

20

【図 18】図 18 は、ゲート絶縁層や半導体層などの形成された第二実施形態の表示装置用基板の概略断面図である。

【図 19】図 19 は、信号線、擬似画素電極、チャンネルなどの形成された第二実施形態の表示装置用基板の概略平面図である。

【図 20】図 20 は、信号線、擬似画素電極、チャンネルなどの形成された第二実施形態の表示装置用基板の概略断面図である。

【図 21】図 21 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極や信号線用電極端子などが露出した第二実施形態の表示装置用基板の概略平面図である。

【図 22】図 22 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極や信号線用電極端子などが露出した第二実施形態の表示装置用基板の概略断面図である。

30

【図 23】図 23 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第二実施形態の表示装置用基板の概略平面図である。

【図 24】図 24 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第二実施形態の表示装置用基板の概略断面図である。

【図 25】図 25 は、第二実施形態の応用例にかかる表示装置用基板の概略平面図である。

【図 26】図 26 は、第二実施形態の応用例にかかる表示装置用基板の概略断面図である。

【図 27】図 27 は、本発明の第三実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

40

【図 28】図 28 は、走査線などの形成された第三実施形態の表示装置用基板の概略平面図である。

【図 29】図 29 は、走査線などの形成された第三実施形態の表示装置用基板の概略断面図である。

【図 30】図 30 は、ゲート絶縁層や半導体層などの形成された第三実施形態の表示装置用基板の概略平面図である。

【図 31】図 31 は、ゲート絶縁層や半導体層などの形成された第三実施形態の表示装置用基板の概略断面図である。

【図 32】図 32 は、画素電極などの露出した第三実施形態の表示装置用基板の概略平面図である。

50

【図 3 3】図 3 3 は、画素電極などの露出した第三実施形態の表示装置用基板の概略断面図である。

【図 3 4】図 3 4 は、信号線、チャネルなどの形成された第三実施形態の表示装置用基板の概略平面図である。

【図 3 5】図 3 5 は、信号線、チャネルなどの形成された第三実施形態の表示装置用基板の概略断面図である。

【図 3 6】図 3 6 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第三実施形態の表示装置用基板の概略平面図である。

【図 3 7】図 3 7 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第三実施形態の表示装置用基板の概略断面図である。

【図 3 8】図 3 8 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第三実施形態の表示装置用基板の概略平面図である。

【図 3 9】図 3 9 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第三実施形態の表示装置用基板の概略断面図である。

【図 4 0】図 4 0 は、第三実施形態の応用例にかかる表示装置用基板の概略平面図である。

【図 4 1】図 4 1 は、第三実施形態の応用例にかかる表示装置用基板の概略断面図である。

【図 4 2】図 4 2 は、本発明の第四実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

【図 4 3】図 4 3 は、走査線などの形成された第四実施形態の表示装置用基板の概略平面図である。

【図 4 4】図 4 4 は、走査線などの形成された第四実施形態の表示装置用基板の概略断面図である。

【図 4 5】図 4 5 は、ゲート絶縁層や半導体層などの形成された第四実施形態の表示装置用基板の概略平面図である。

【図 4 6】図 4 6 は、ゲート絶縁層や半導体層などの形成された第四実施形態の表示装置用基板の概略断面図である。

【図 4 7】図 4 7 は、信号線、チャネルなどの形成され、画素電極などの露出した第四実施形態の表示装置用基板の概略平面図である。

【図 4 8】図 4 8 は、信号線、チャネルなどの形成され、画素電極などの露出した第四実施形態の表示装置用基板の概略断面図である。

【図 4 9】図 4 9 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第四実施形態の表示装置用基板の概略平面図である。

【図 5 0】図 5 0 は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第四実施形態の表示装置用基板の概略断面図である。

【図 5 1】図 5 1 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第四実施形態の表示装置用基板の概略平面図である。

【図 5 2】図 5 2 は、寄生トランジスタ防止用開口部内の第 1 の非晶質シリコン層が除去された第四実施形態の表示装置用基板の概略断面図である。

【図 5 3】図 5 3 は、第四実施形態の応用例にかかる表示装置用基板の概略平面図である。

【図 5 4】図 5 4 は、第四実施形態の応用例にかかる表示装置用基板の概略断面図である。

【図 5 5】図 5 5 は、本発明の第五実施形態に係る表示装置用基板の製造方法を説明するための概略フローチャート図を示している。

【図 5 6】図 5 6 は、走査線などの形成された第五実施形態の表示装置用基板の概略平面図である。

【図 5 7】図 5 7 は、走査線などの形成された第五実施形態の表示装置用基板の概略断面図である。

10

20

30

40

50

【図58】図58は、ゲート絶縁層や半導体層などの形成された第五実施形態の表示装置用基板の概略平面図である。

【図59】図59は、ゲート絶縁層や半導体層などの形成された第五実施形態の表示装置用基板の概略断面図である。

【図60】図60は、信号線、チャネルなどの形成された第五実施形態の表示装置用基板の概略平面図である。

【図61】図61は、信号線、チャネルなどの形成された第五実施形態の表示装置用基板の概略断面図である。

【図62】図62は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第五実施形態の表示装置用基板の概略平面図である。

10

【図63】図63は、パシベーション絶縁層や保護絶縁層が形成され、画素電極などが露出した第五実施形態の表示装置用基板の概略断面図である。

【図64】図64は、寄生トランジスタ防止用開口部内の第1の非晶質シリコン層が除去された第五実施形態の表示装置用基板の概略平面図である。

【図65】図65は、寄生トランジスタ防止用開口部内の第1の非晶質シリコン層が除去された第五実施形態の表示装置用基板の概略断面図である。

【図66】図66は、第五実施形態の応用例にかかる表示装置用基板の概略平面図である。

【図67】図67は、第五実施形態の応用例にかかる表示装置用基板の概略断面図である。

20

【図68】図68は、液晶パネルの実装状態を示す斜視図である。

【図69】図69は、液晶表示装置の等価回路図である。

【図70】図70は、従来の液晶表示装置の画像表示部における要部の断面図である。

【図71】図71は、走査線などの形成された従来例のアクティブ基板の概略平面図である。

【図72】図72は、走査線などの形成された従来例のアクティブ基板の概略断面図である。

【図73】図73は、ゲート絶縁層、チャネル層及び金属層の積層された従来例のアクティブ基板の概略平面図である。

【図74】図74は、ゲート絶縁層、チャネル層及び金属層の積層された従来例のアクティブ基板の概略断面図である。

30

【図75】図75は、信号線などの形成された従来例のアクティブ基板の概略平面図である。

【図76】図76は、信号線などの形成された従来例のアクティブ基板の概略断面図である。

【図77】図77は、ソース電極やドレイン電極の形成された従来例のアクティブ基板の概略平面図である。

【図78】図78は、ソース電極やドレイン電極の形成された従来例のアクティブ基板の概略断面図である。

【図79】図79は、パシベーション絶縁層の形成された従来例のアクティブ基板の概略平面図である。

40

【図80】図80は、パシベーション絶縁層の形成された従来例のアクティブ基板の概略断面図である。

【図81】図81は、画素電極などの形成された従来例のアクティブ基板の概略平面図である。

【図82】図82は、画素電極などの形成された従来例のアクティブ基板の概略断面図である。

【符号の説明】

【0194】

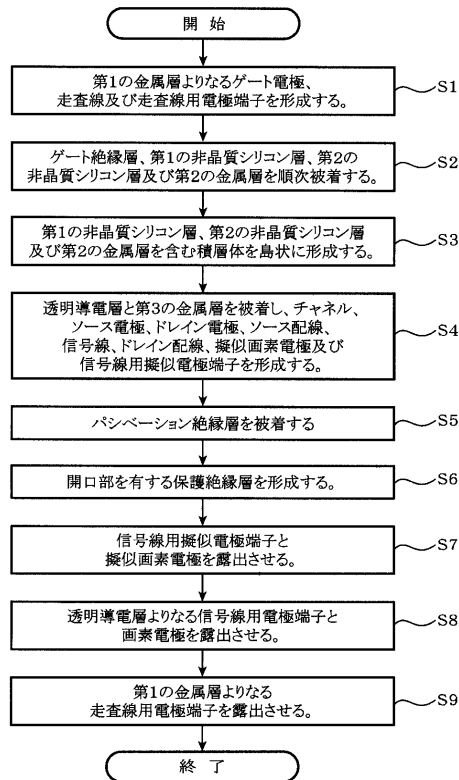
1：液晶パネル

50

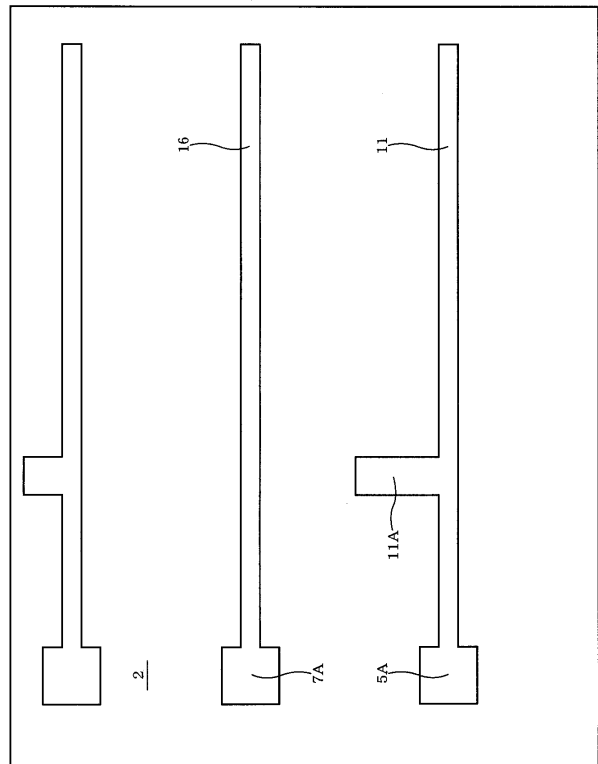
2	: ガラス基板	
2 A , 2 A ´ , 2 B , 2 B ´ , 2 C , 2 C ´	: 表示装置用基板 (アクティブ基板)	
2 D , 2 D ´ , 2 E , 2 E ´	: 表示装置用基板 (アクティブ基板)	
2 F	: 表示装置用基板 (アクティブ基板)	
3	: 半導体集積回路チップ	
4	: T C P フィルム	
5	: 走査線の一部または電極端子	
5 A	: 走査線用電極端子 (電極端子)	
P 5 , P 5 ´	: 走査線用擬似電極端子	
6	: 信号線の一部または電極端子	10
6 A	: 信号線用電極端子 (電極端子)	
P 6	: 信号線用擬似電極端子	
7	: 配線路	
7 A	: 蓄積容量線用電極端子 (電極端子)	
P 7 , P 7 ´	: 蓄積容量線用擬似電極端子	
8	: 配線路	
9	: カラーフィルタ (対向ガラス基板)	
1 0	: 絶縁ゲート型トランジスタ	
1 1	: 走査線	
1 1 A	: ゲート配線、ゲート電極	20
1 1 P	: 保護配線	
1 2	: 信号線 (ソース配線、ソース電極)	
1 2 S	: ソース配線	
1 3	: 液晶セル	
1 4	: 対向電極	
1 5	: 蓄積容量部 (蓄積容量)	
1 6	: 蓄積容量線	
1 7	: 液晶	
1 8	: 着色層	
1 9	: 偏光板	30
2 0	: ポリイミド系樹脂薄膜	
2 1	: ドレイン電極 (ドレイン配線)	
2 1 P	: 画素接続電極	
2 2	: 画素電極	
P 2 2	: 擬似画素電極	
2 3	: 半導体層	
2 4	: C r 薄膜層	
3 0	: ゲート絶縁層	
3 1	: 第 1 の非晶質シリコン層	
3 3	: 第 2 の非晶質シリコン層	40
3 4	: 第 2 の金属層 (耐熱金属層)	
3 4 ´	: 耐熱金属層 (緩衝金属層)	
3 4 C 2	: 蓄積電極	
3 5	: 第 3 の金属層 (低抵抗金属層)	
3 5 ´	: 第 2 の金属層 (ソース・ドレイン配線用金属層)	
3 6	: 緩衝導電層	
3 7	: パシベーション絶縁層	
3 8	: 画素電極用開口部	
4 0	: 透明導電層パターン	
5 0 , 5 2	: 蓄積容量形成領域	50

- 6 1 A : ソース電極用開口部
- 6 2 , 6 2 A : ドレイン電極用開口部 (開口部)
- 6 3 , 6 3 A : 電極端子用開口部 (開口部)
- 6 4 : 電極端子用開口部 (開口部)
- 6 5 , 6 5 A : 電極端子用開口部 (開口部)
- 6 6 , 6 6 A : 蓄積電極用開口部 (開口部)
- 6 7 : 寄生トランジスタ防止用開口部
- 7 2 : 蓄積電極
- 8 0 A , 8 0 B : 感光性樹脂パターン
- 8 4 , 8 4 A , 8 4 B : 感光性樹脂パターン
- 8 5 A , 8 5 B : 感光性黒色顔料分散樹脂パターン
- 9 0 : 保護絶縁層
- 9 1 : 透明導電層
- 9 2 : 第 1 の金属層 (ゲート導電層)
- 9 3 : 擬似画素電極
- 9 4 : 走査線用擬似電極端子
- 9 5 : 信号線用擬似電極端子
- 9 6 : 蓄積容量線用擬似電極端子

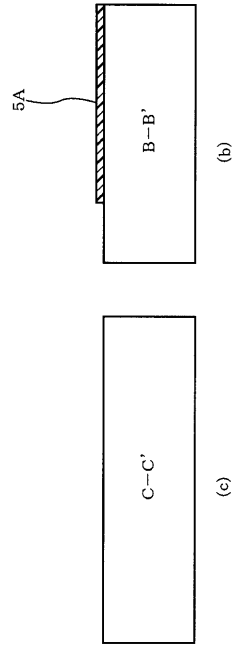
【 図 1 】



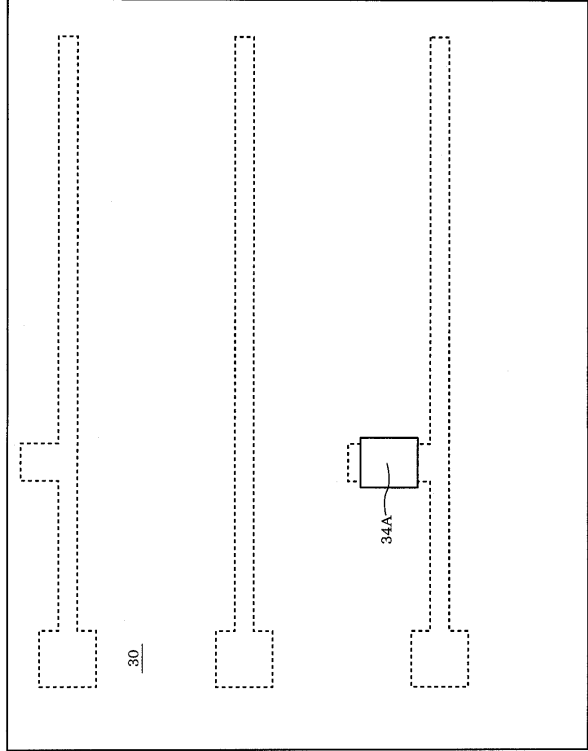
【 図 2 】



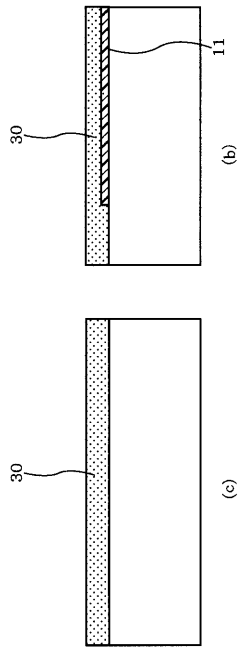
【 図 3 】



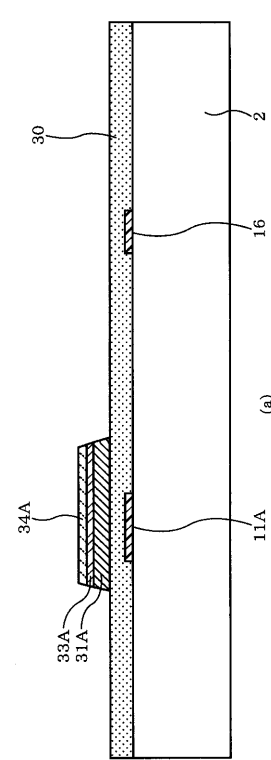
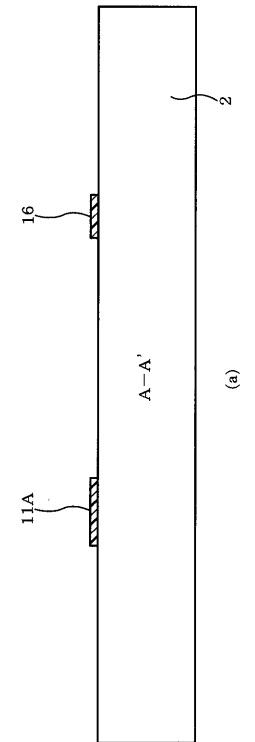
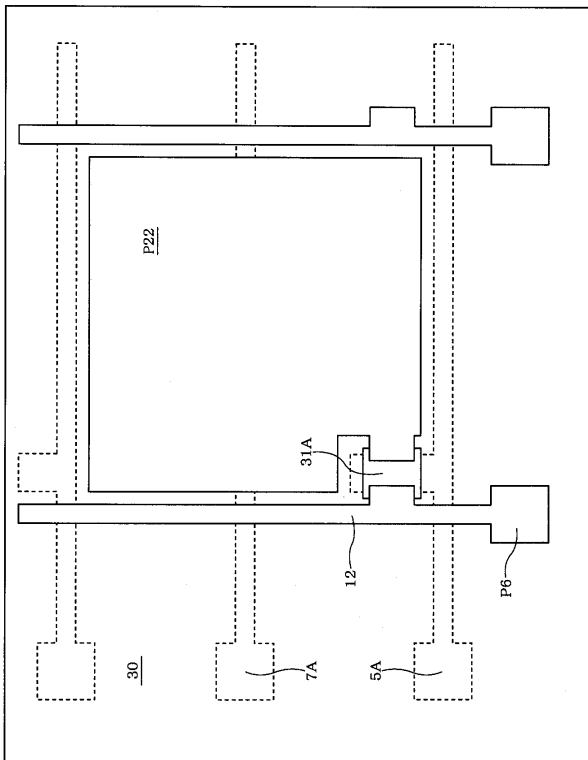
【 図 4 】



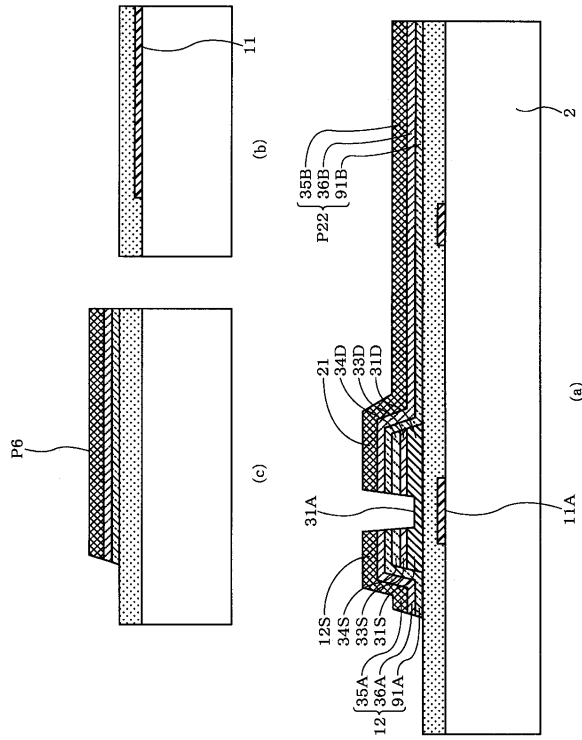
【 図 5 】



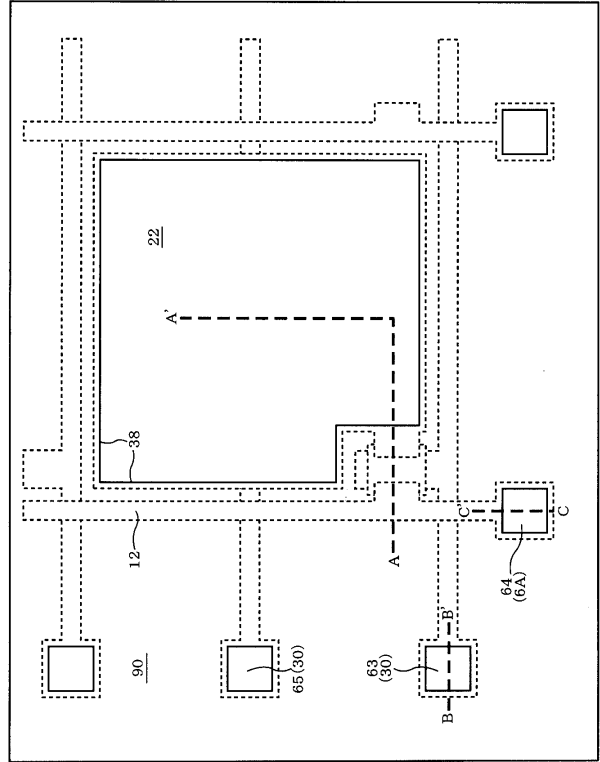
【 図 6 】



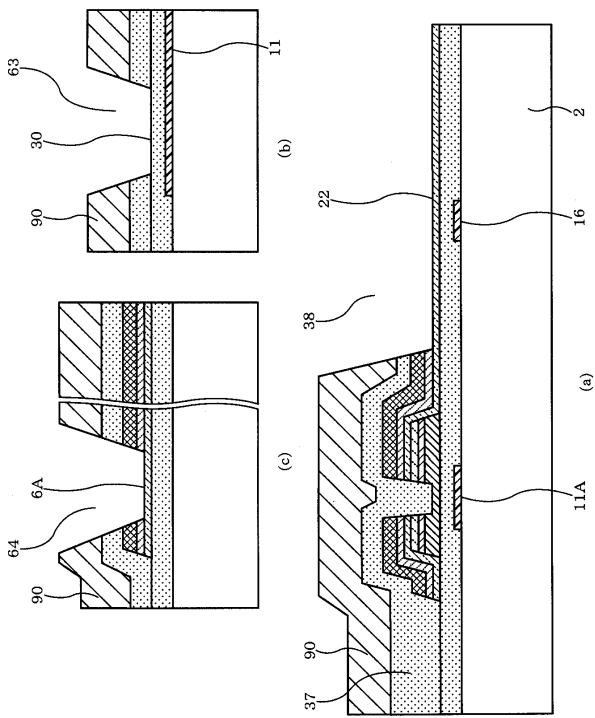
【 図 7 】



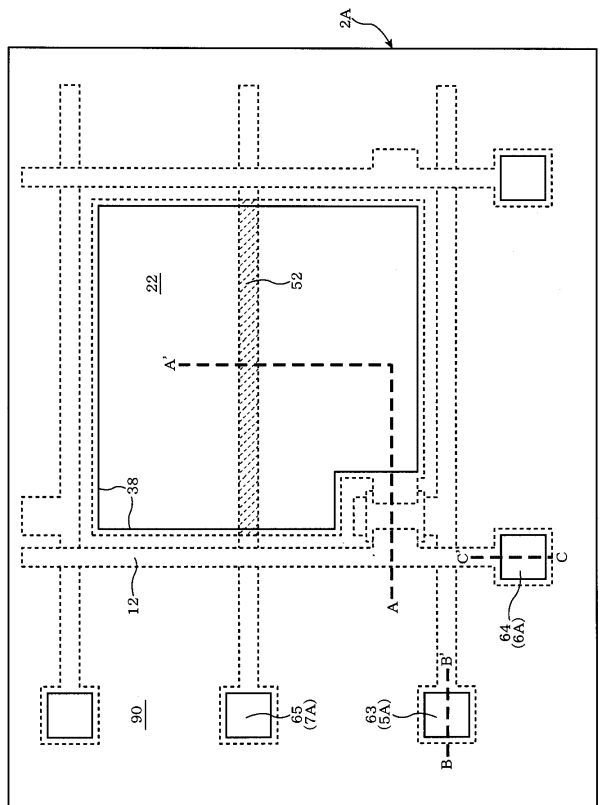
【 図 8 】



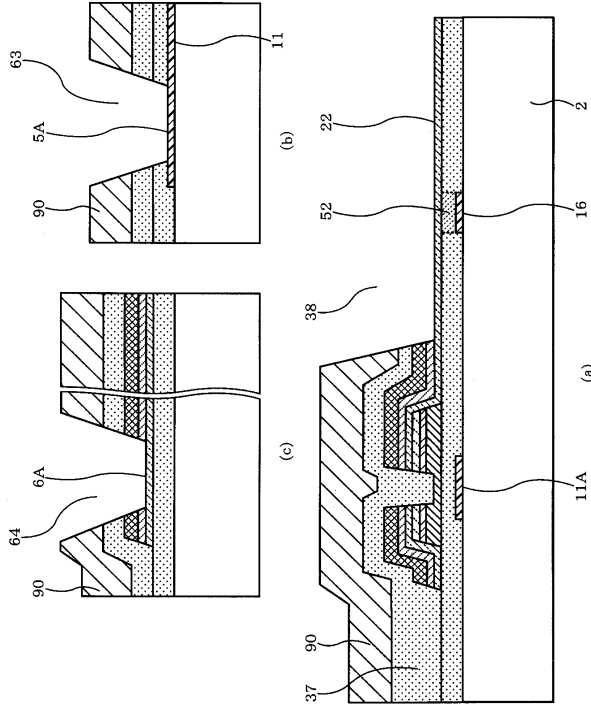
【 図 9 】



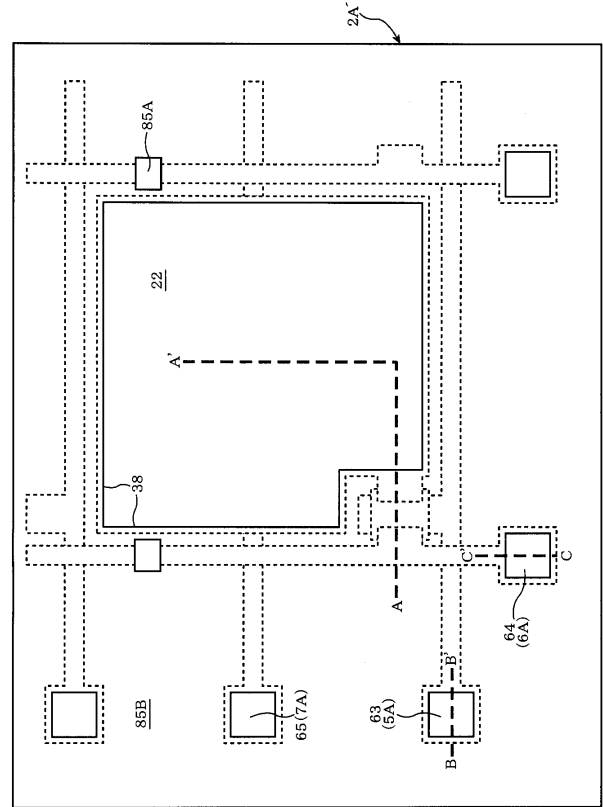
【 図 10 】



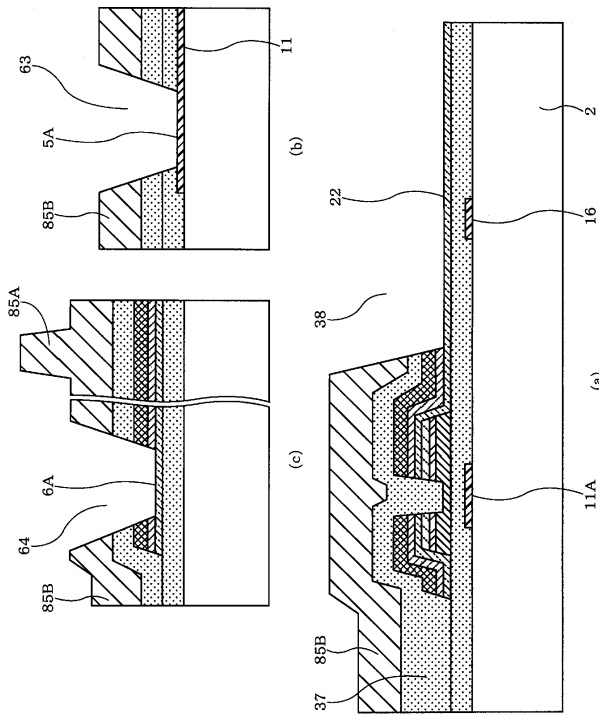
【図11】



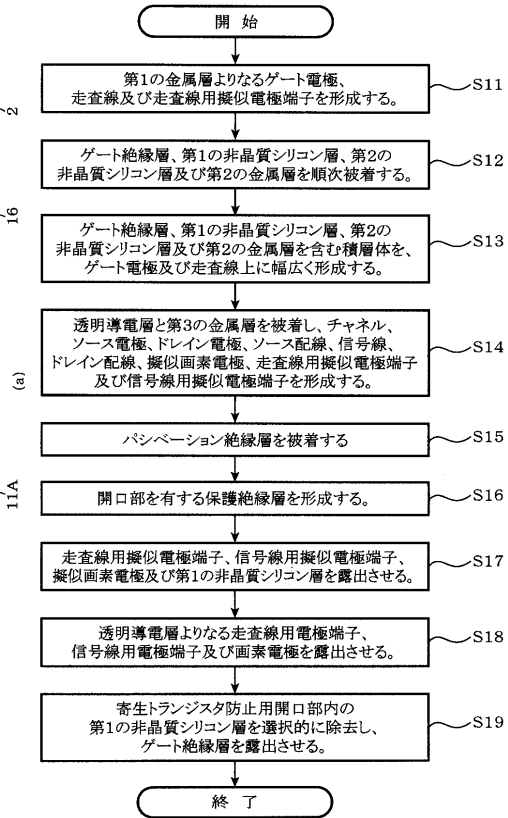
【図12】



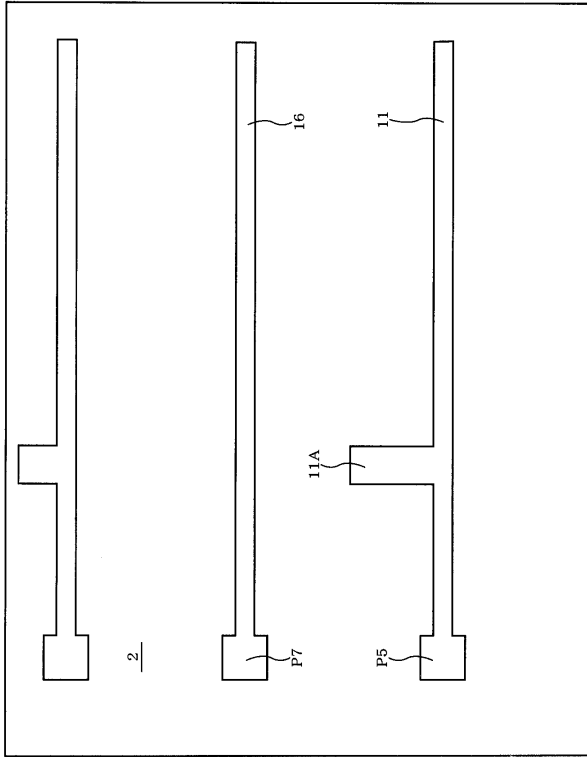
【図13】



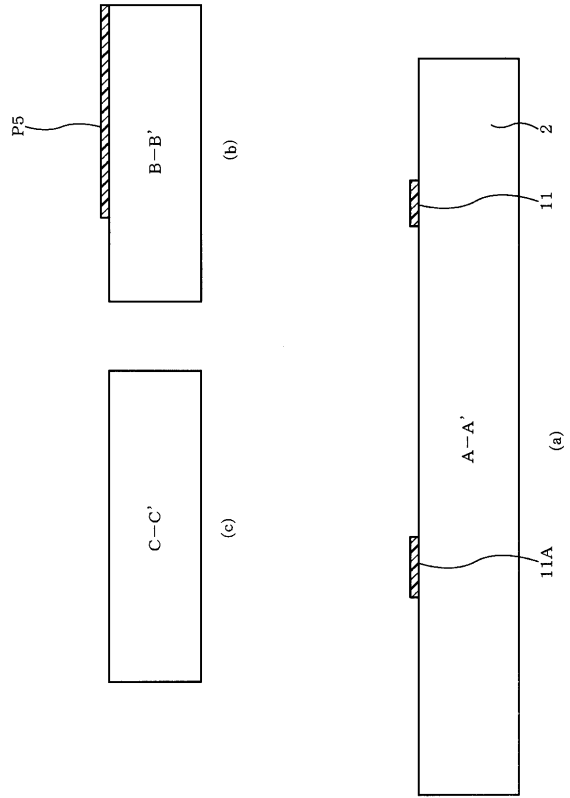
【図14】



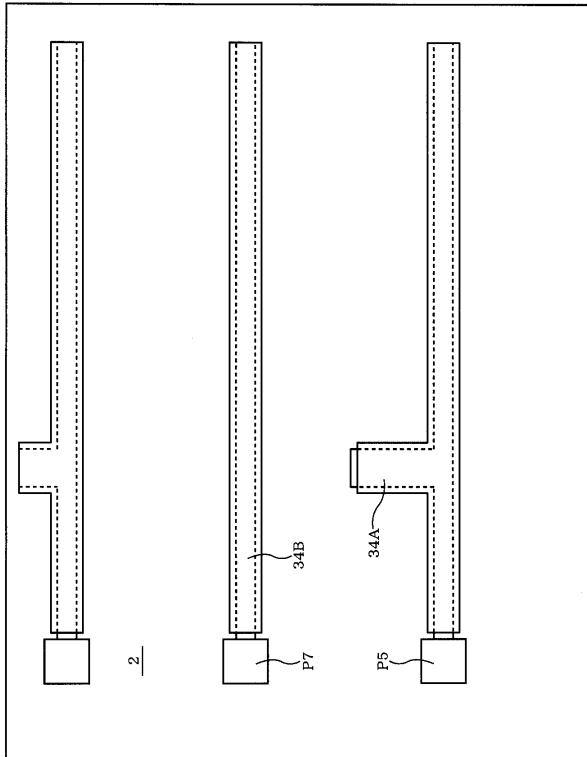
【 15 】



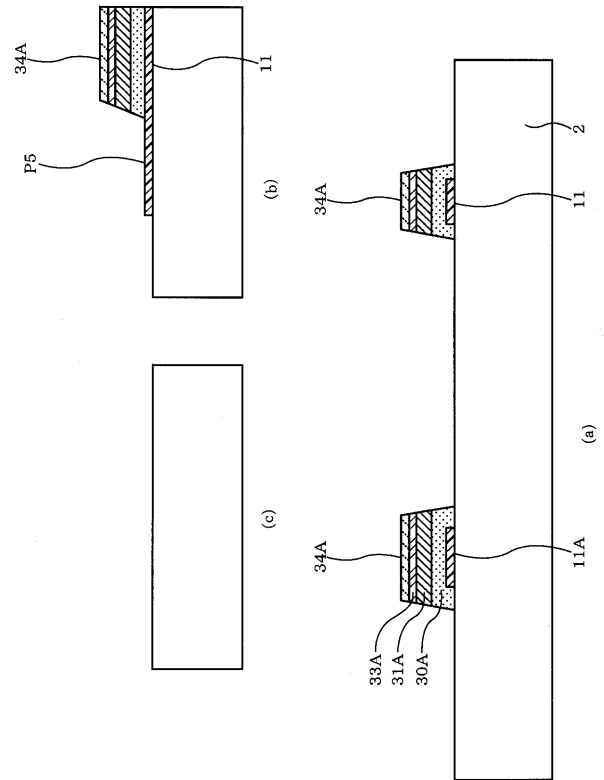
【 16 】



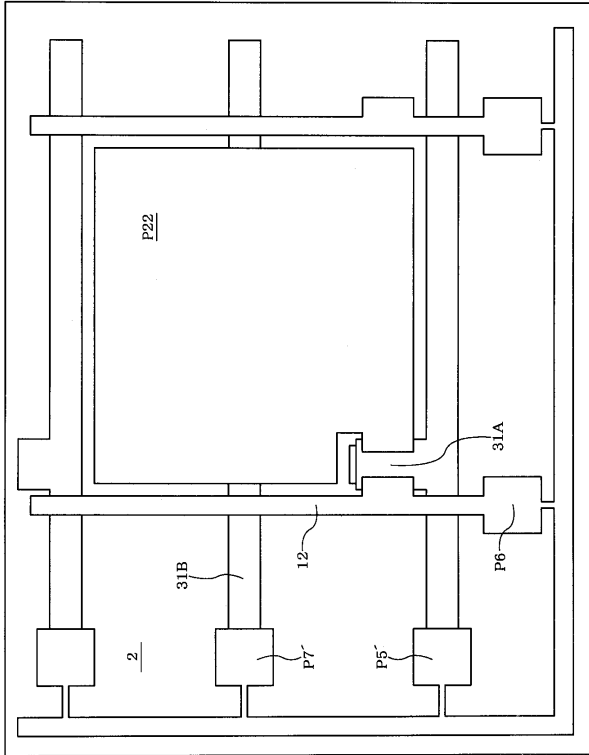
【 17 】



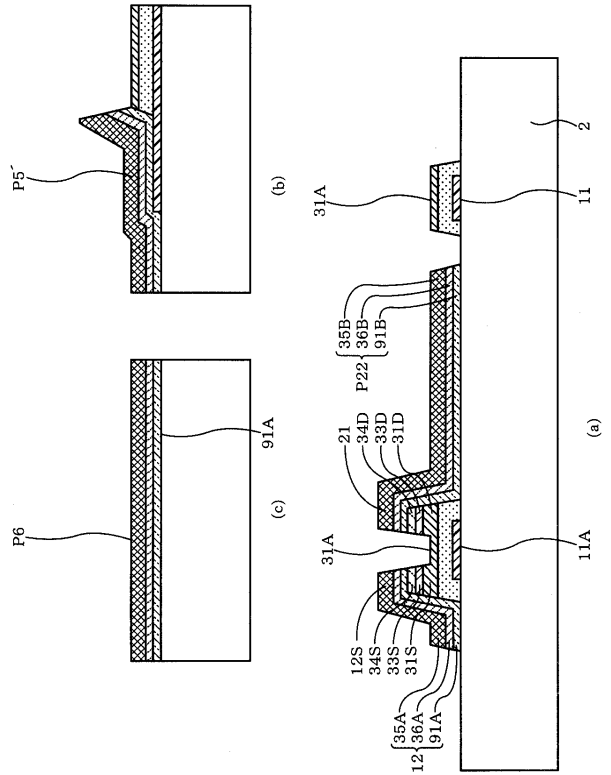
【 18 】



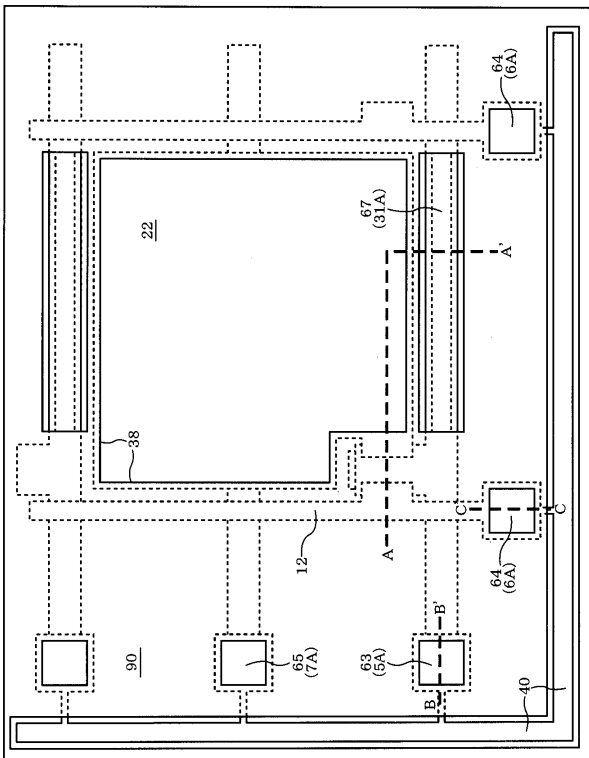
【図 19】



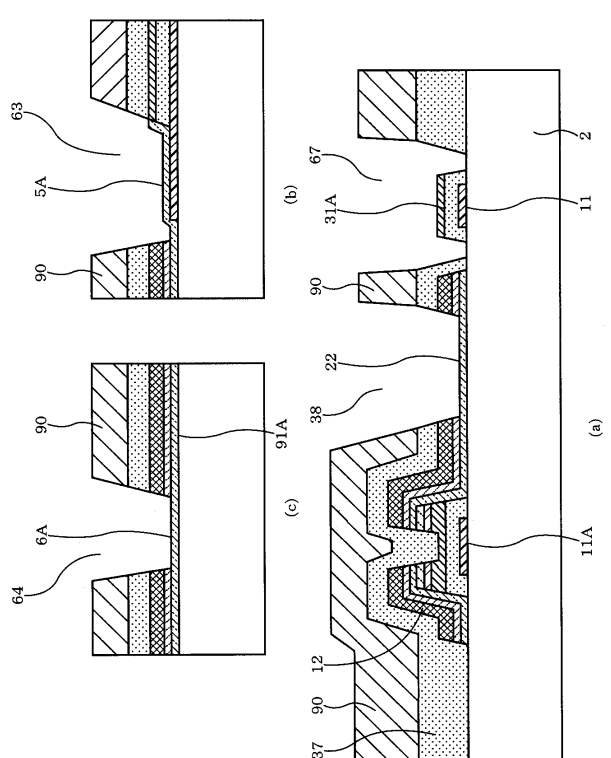
【図 20】



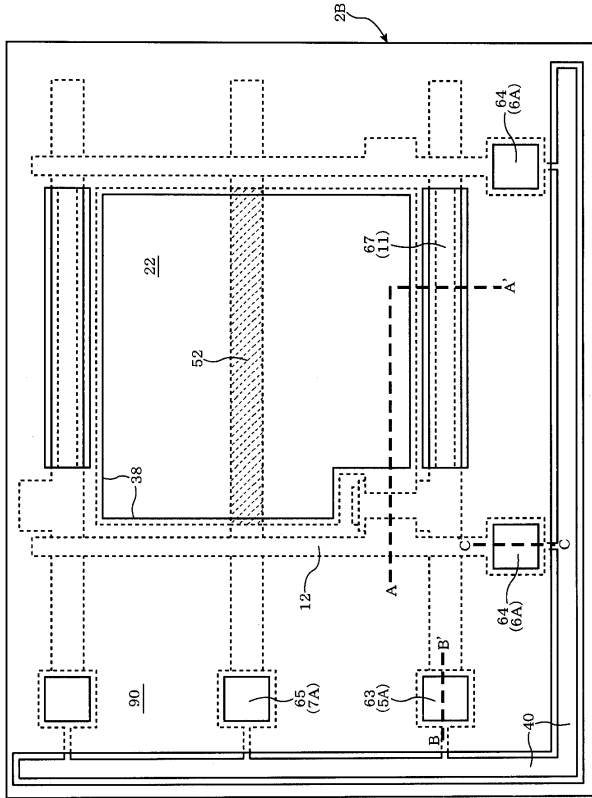
【図 21】



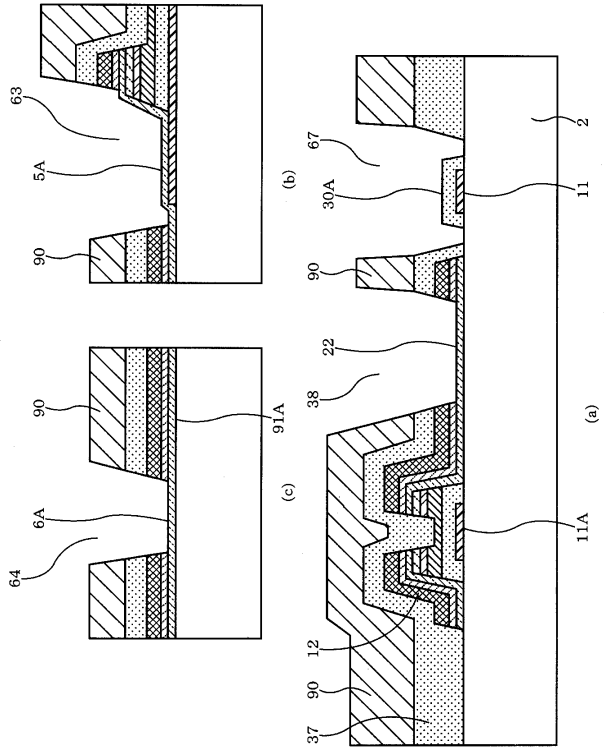
【図 22】



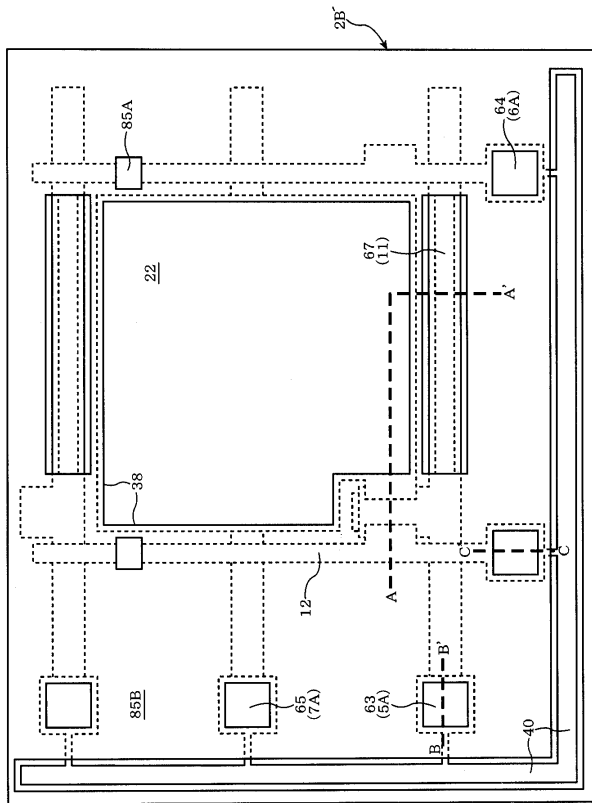
【 2 3 】



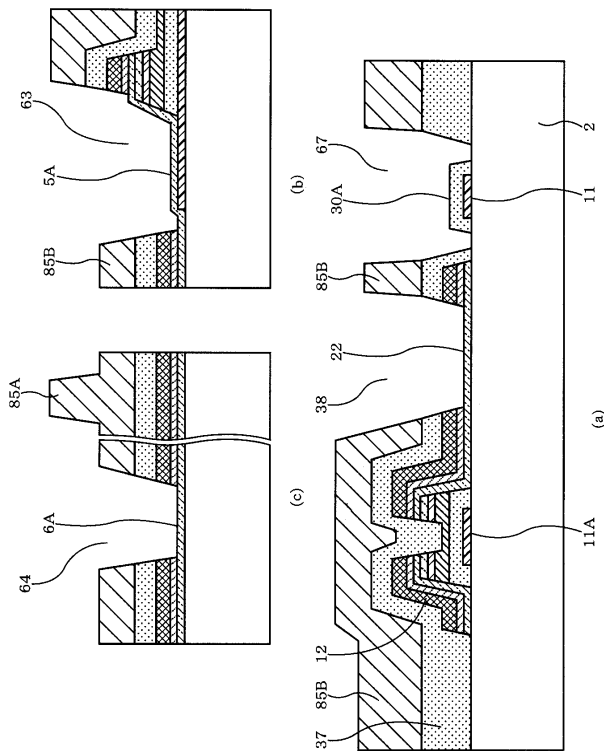
【 2 4 】



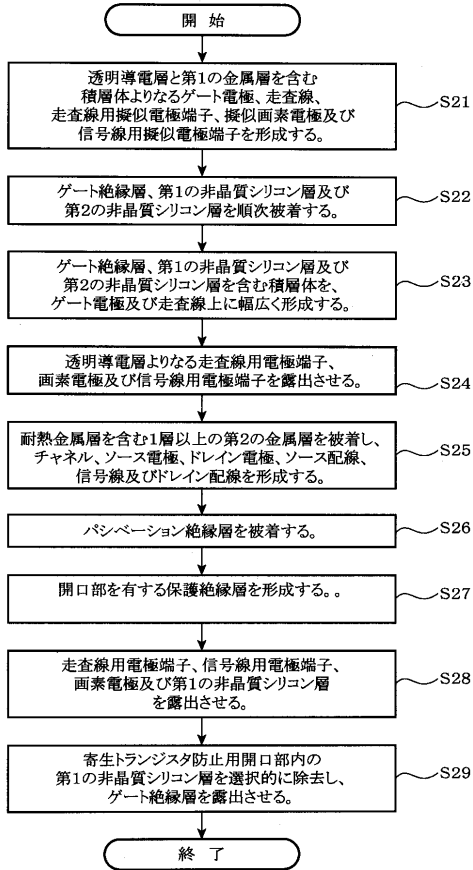
【 2 5 】



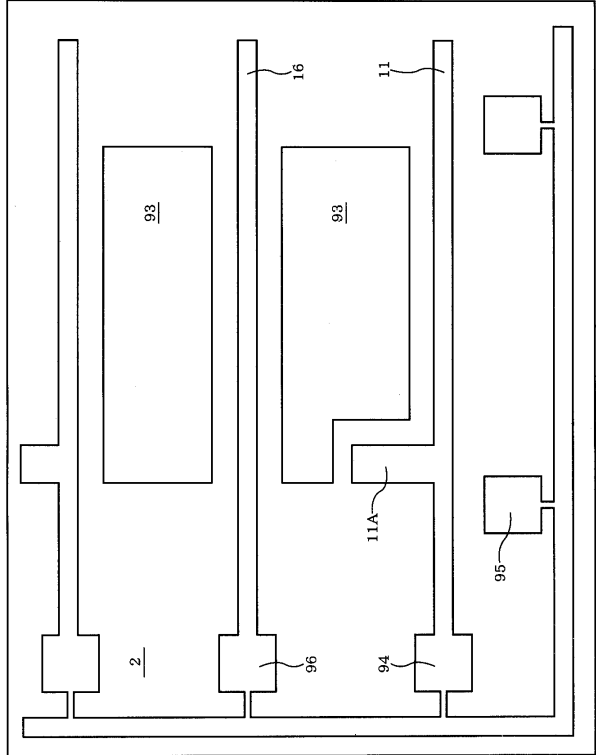
【 2 6 】



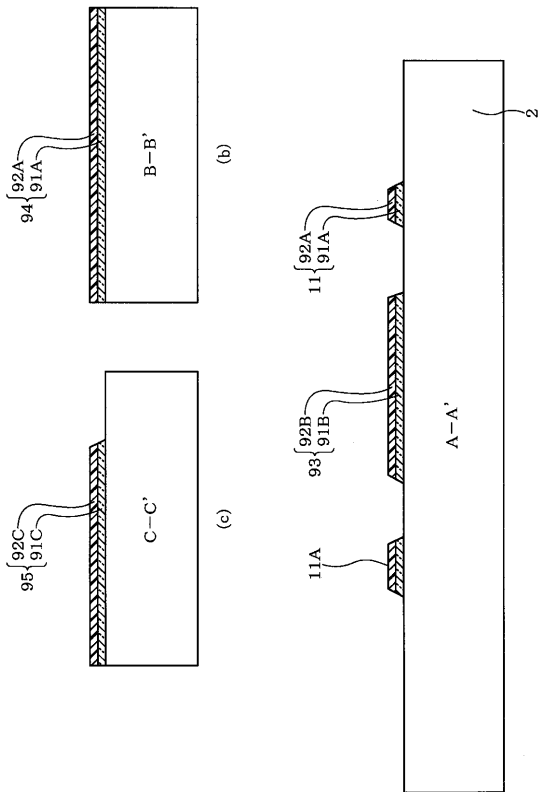
【図27】



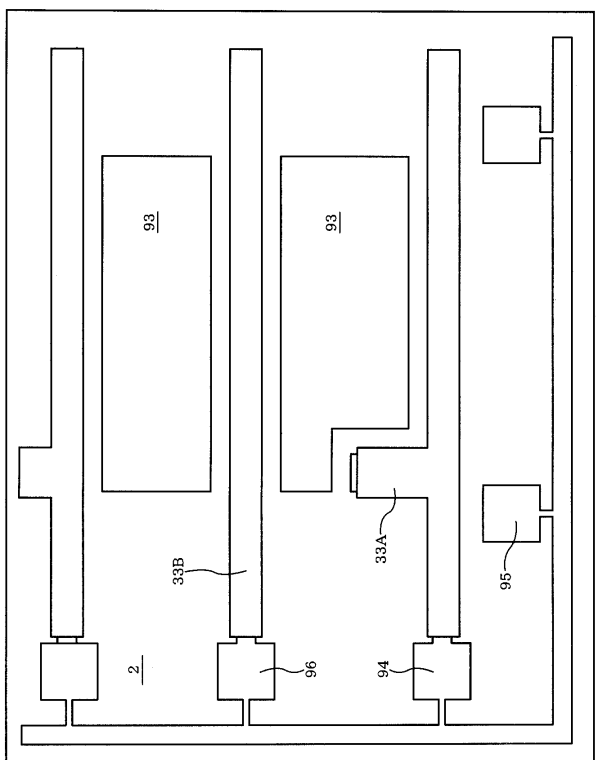
【図28】



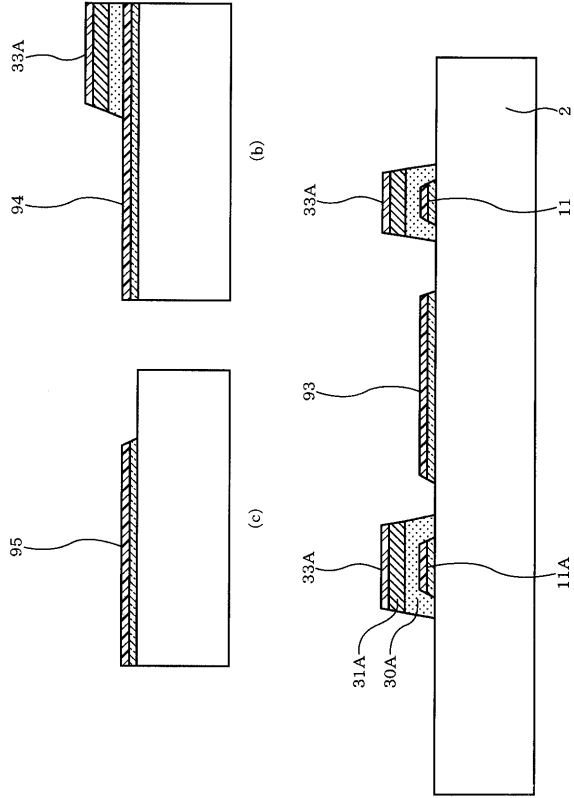
【図29】



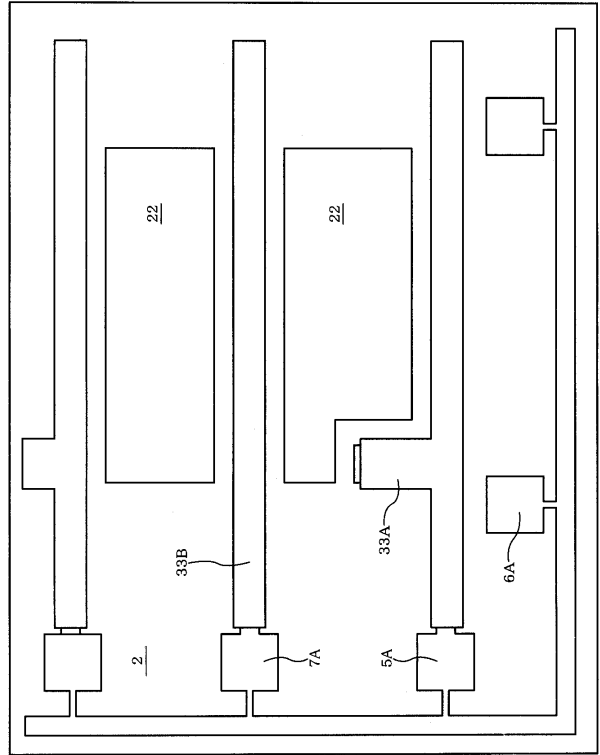
【図30】



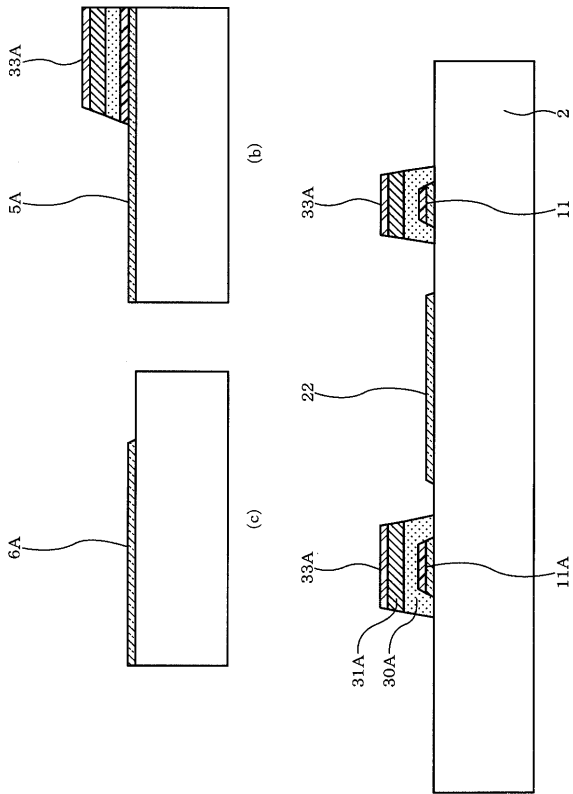
【 3 1 】



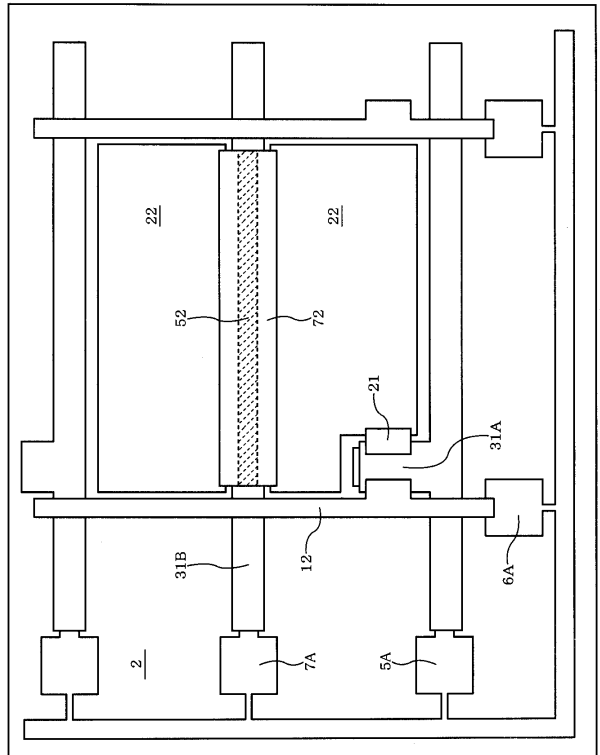
【 3 2 】



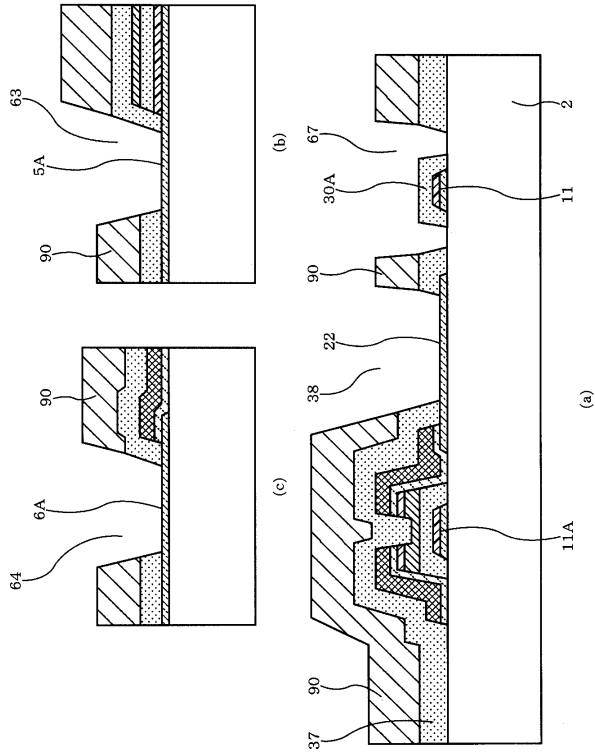
【 3 3 】



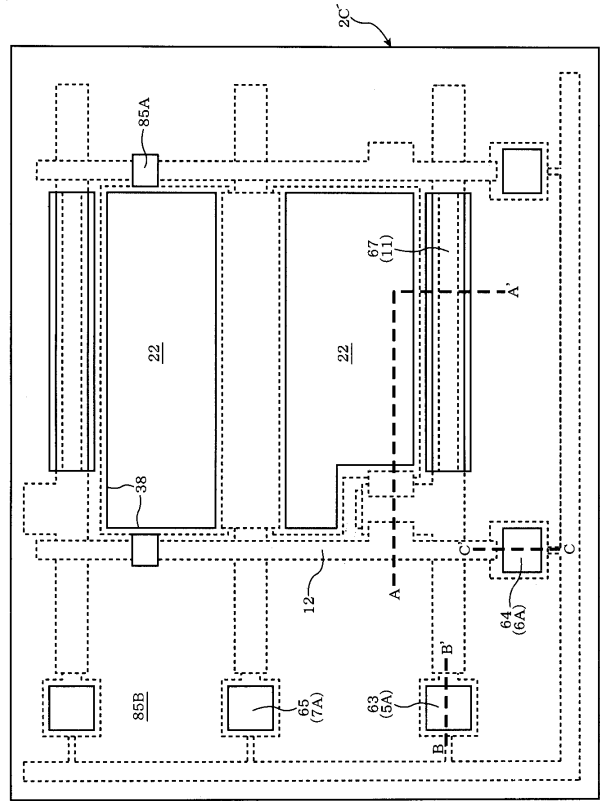
【 3 4 】



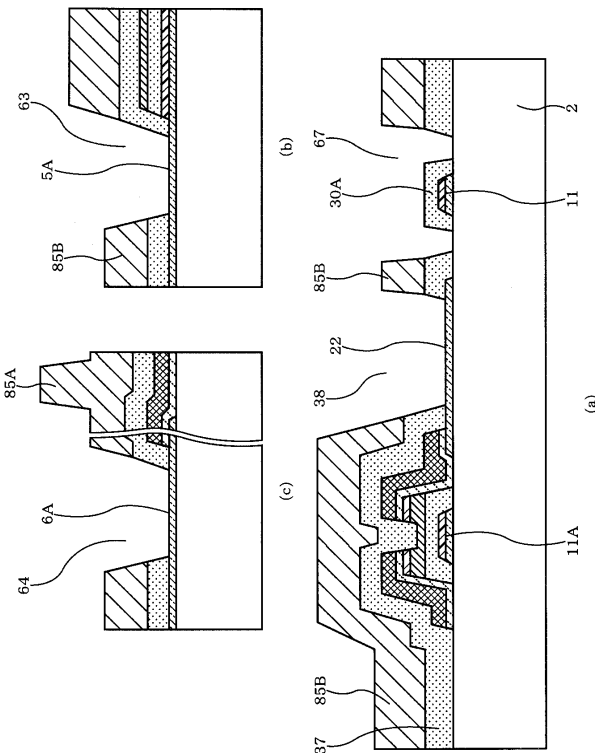
【図39】



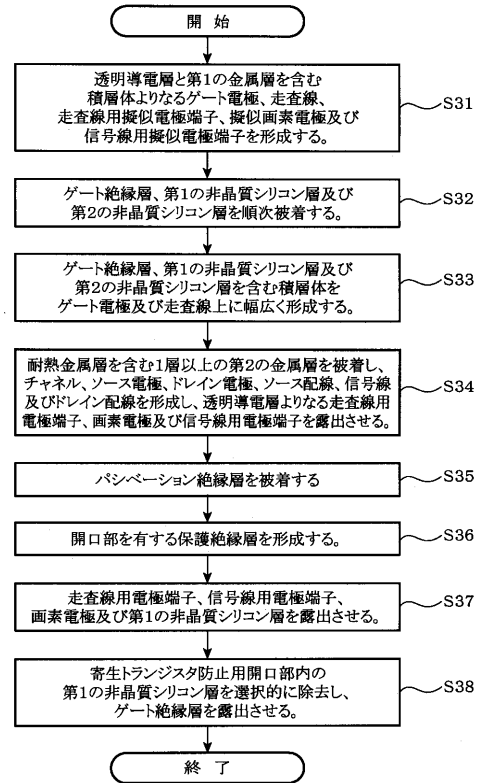
【図40】



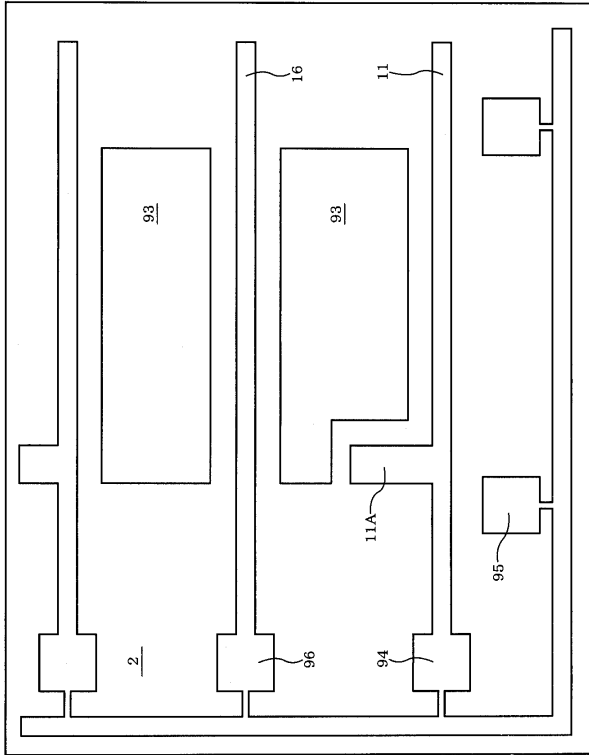
【図41】



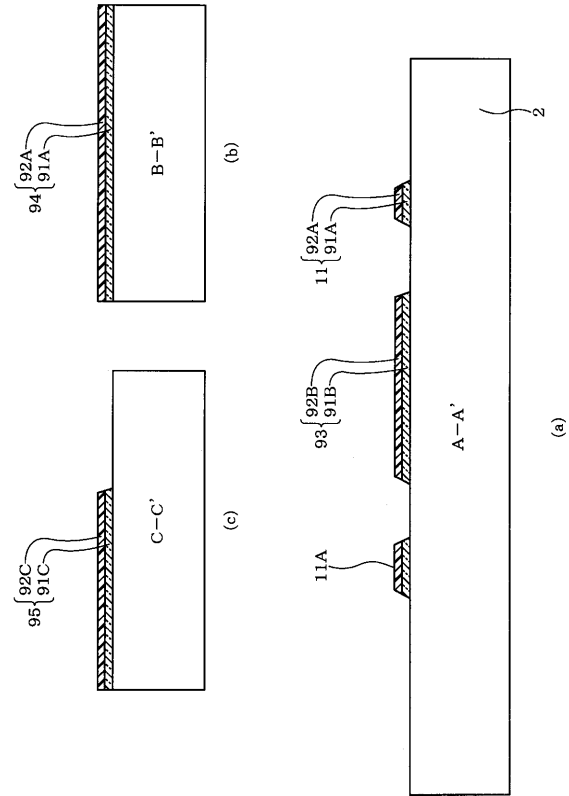
【図42】



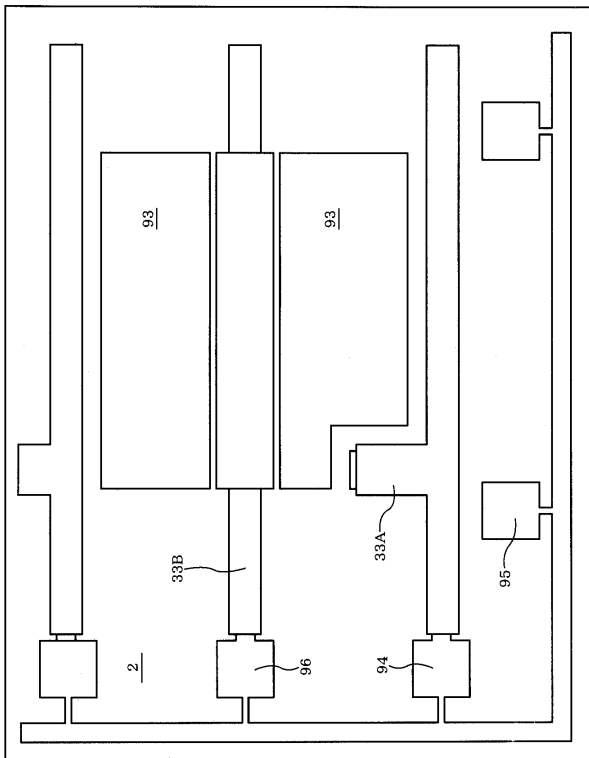
【 4 3 】



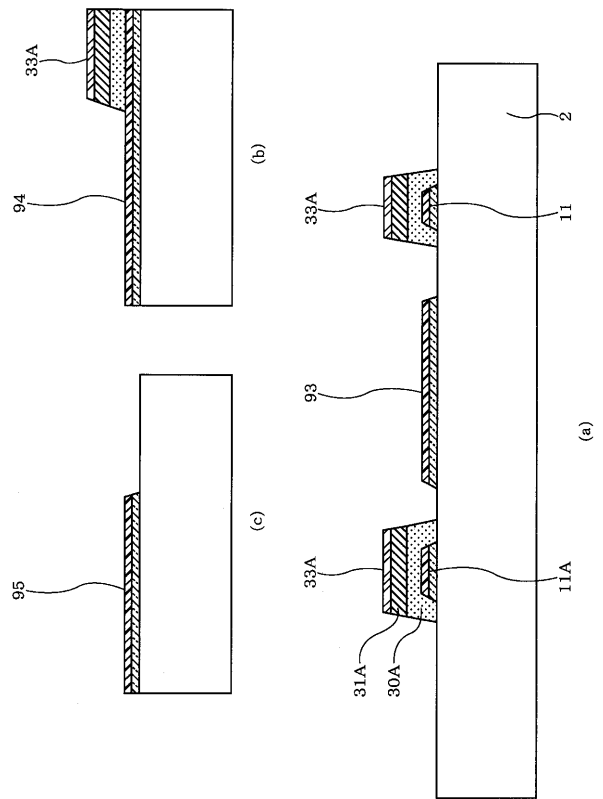
【 4 4 】



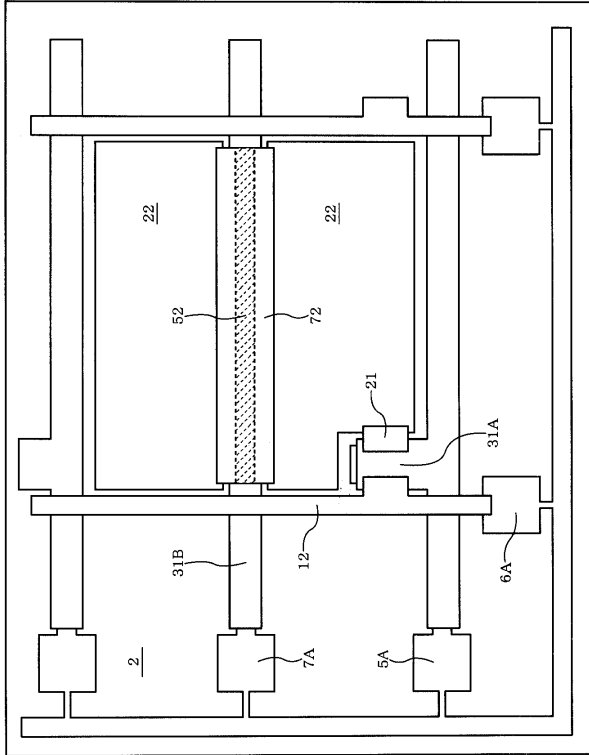
【 4 5 】



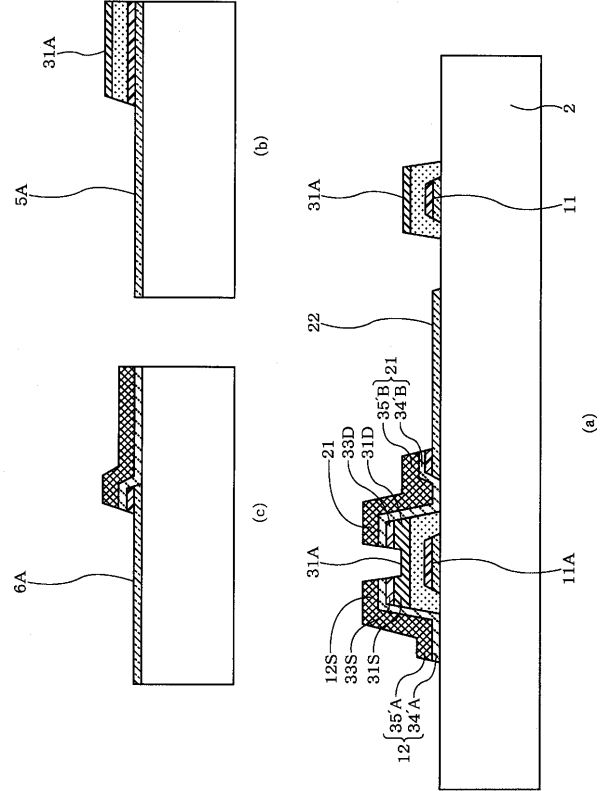
【 4 6 】



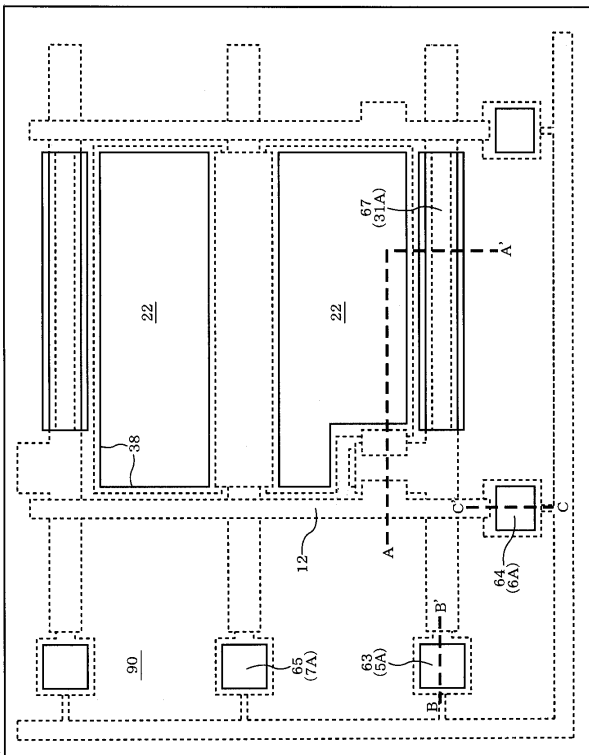
【 47 】



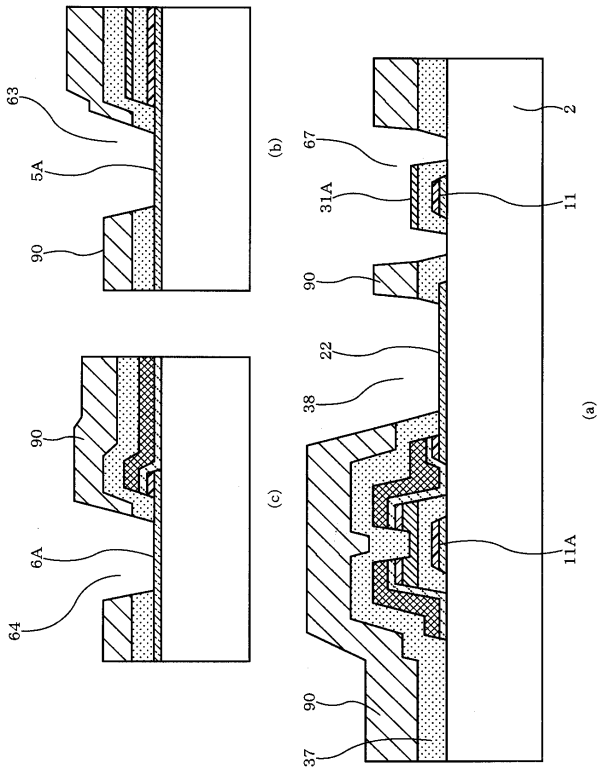
【 48 】



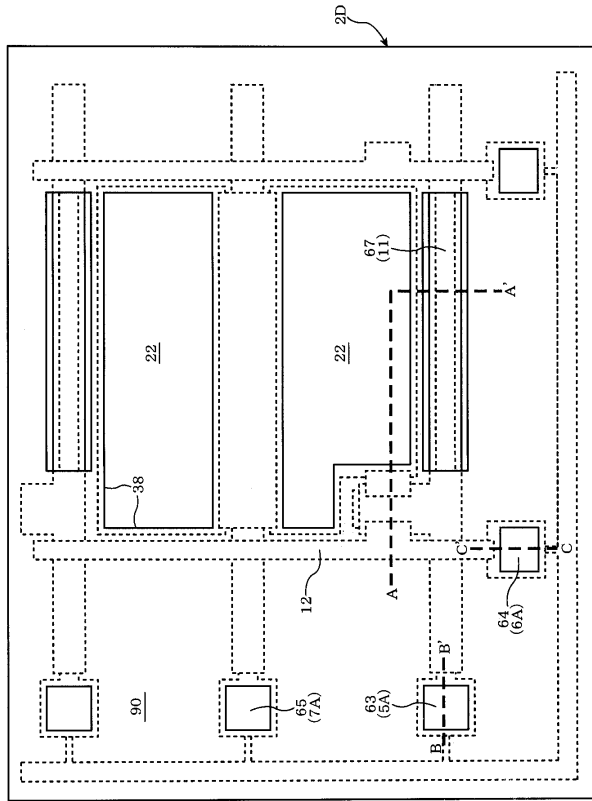
【 49 】



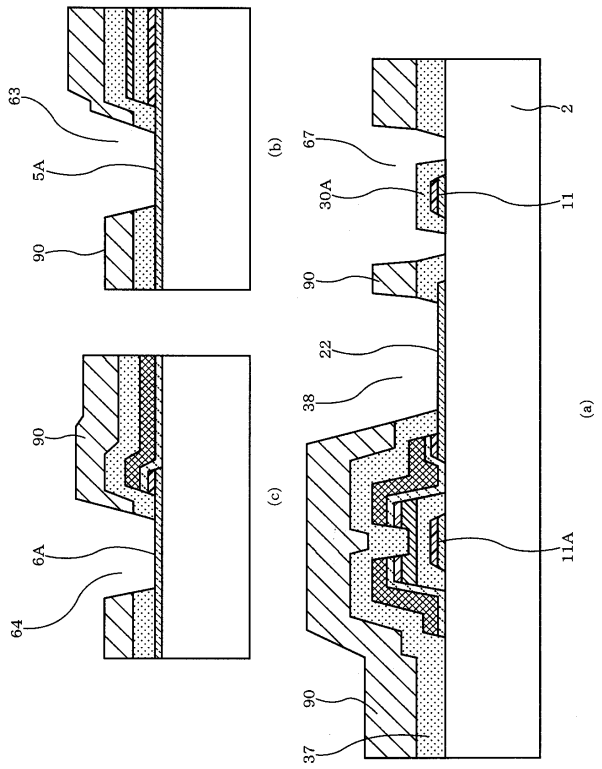
【 50 】



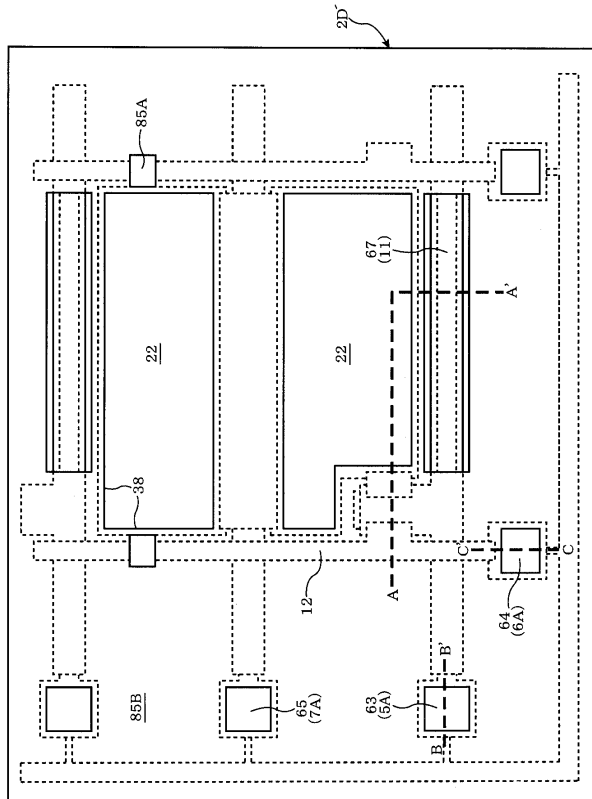
【 5 1 】



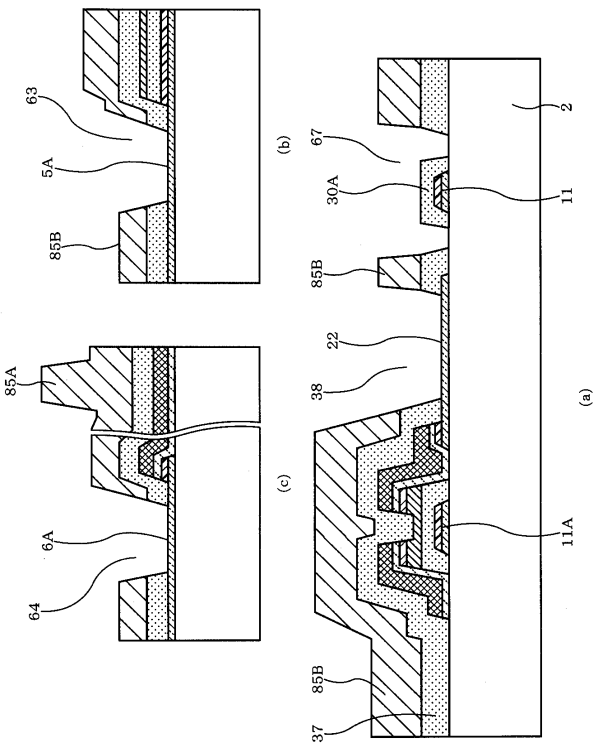
【 5 2 】



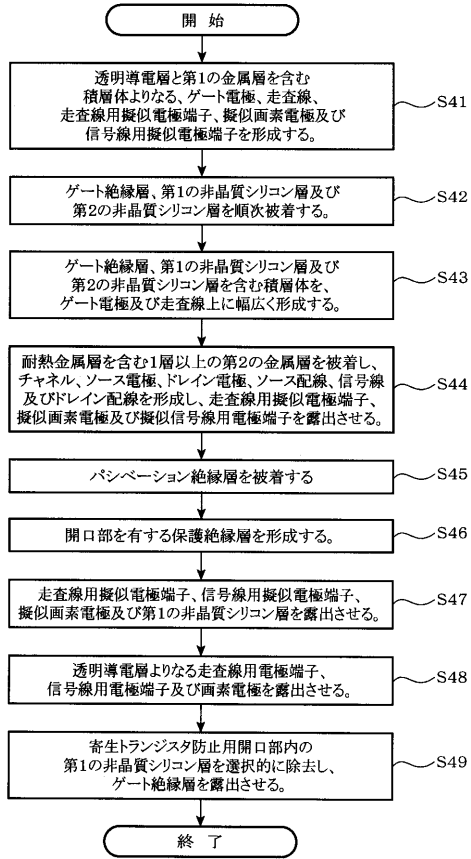
【 5 3 】



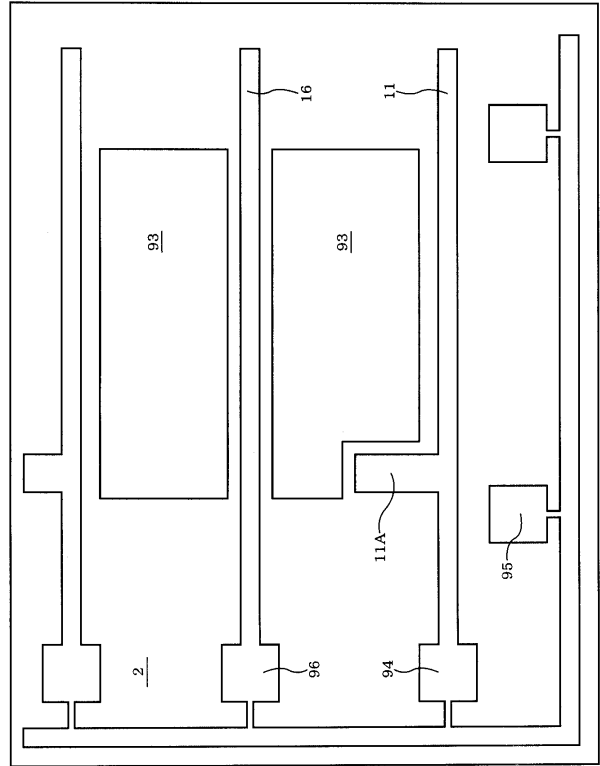
【 5 4 】



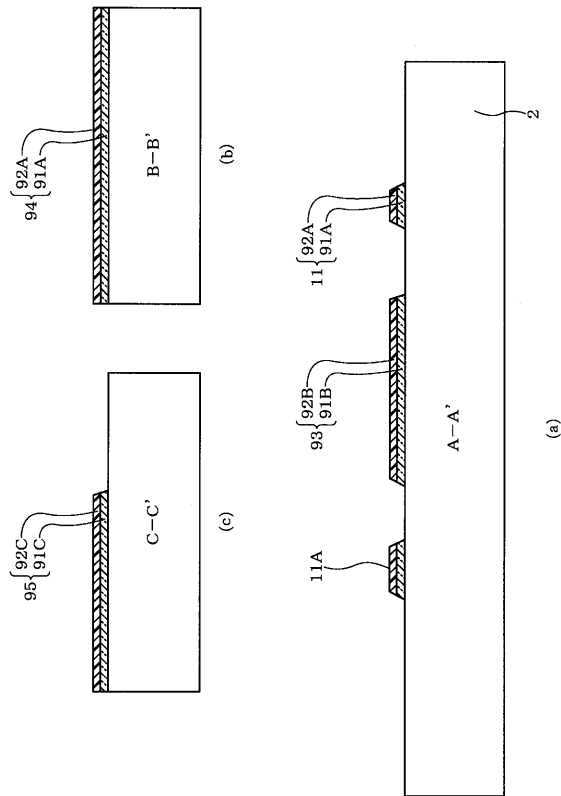
【図55】



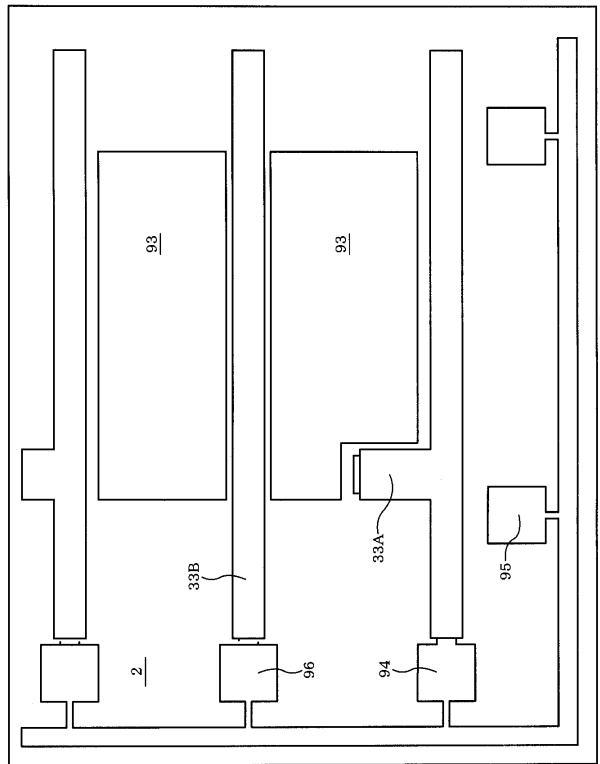
【図56】



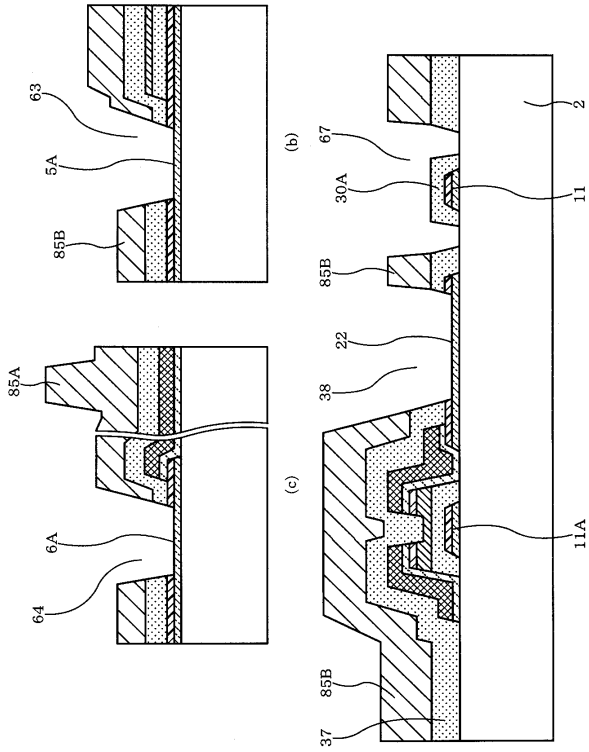
【図57】



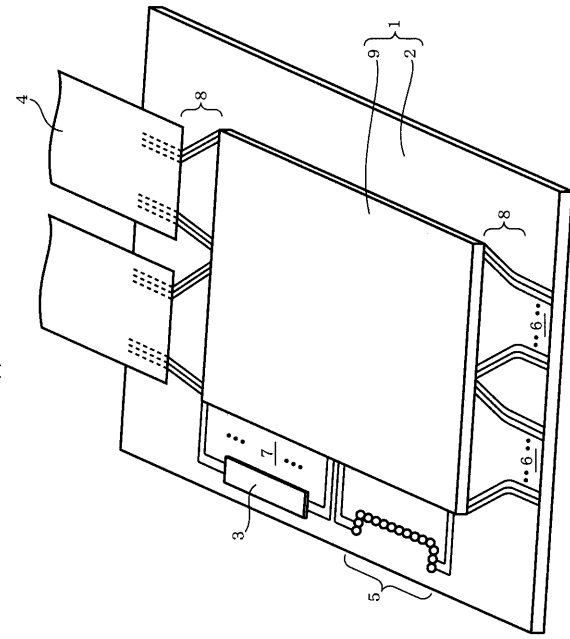
【図58】



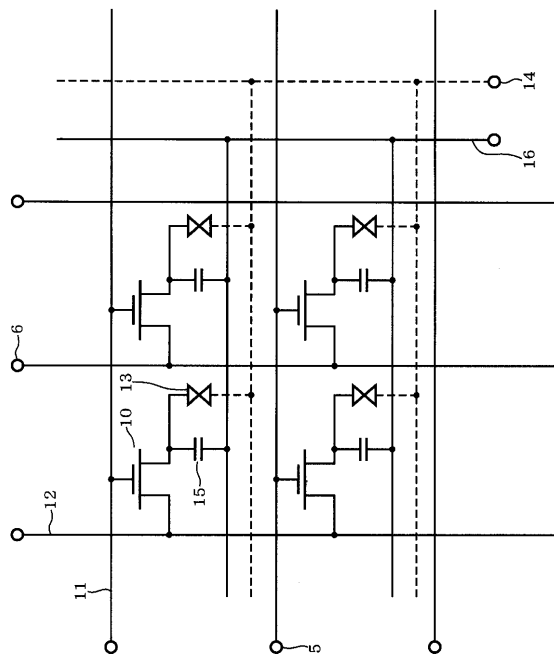
【 67 】



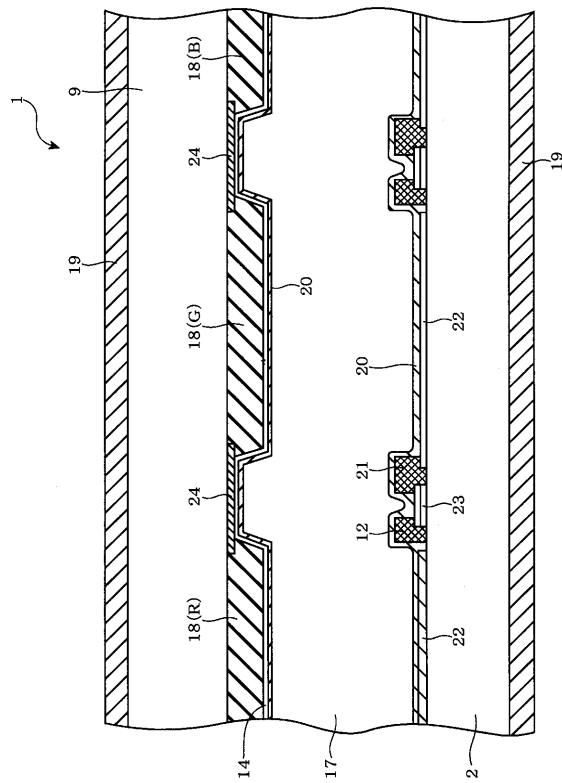
【 68 】



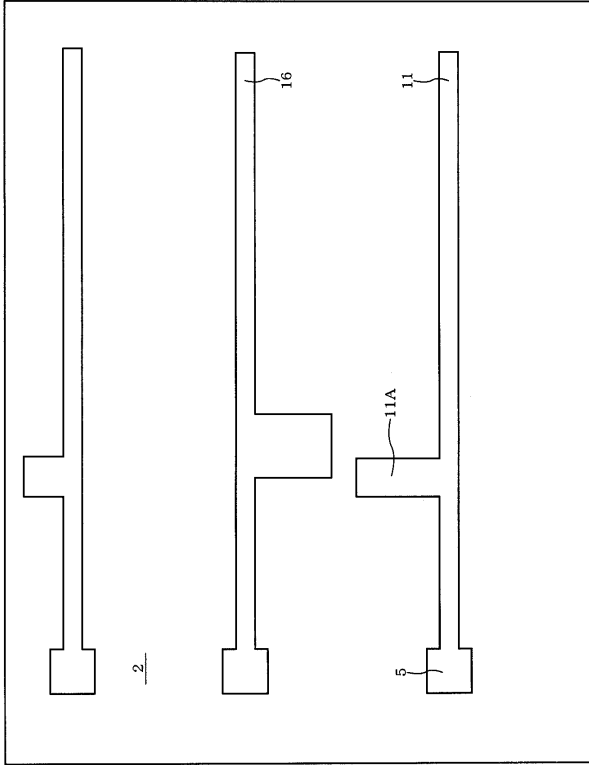
【 69 】



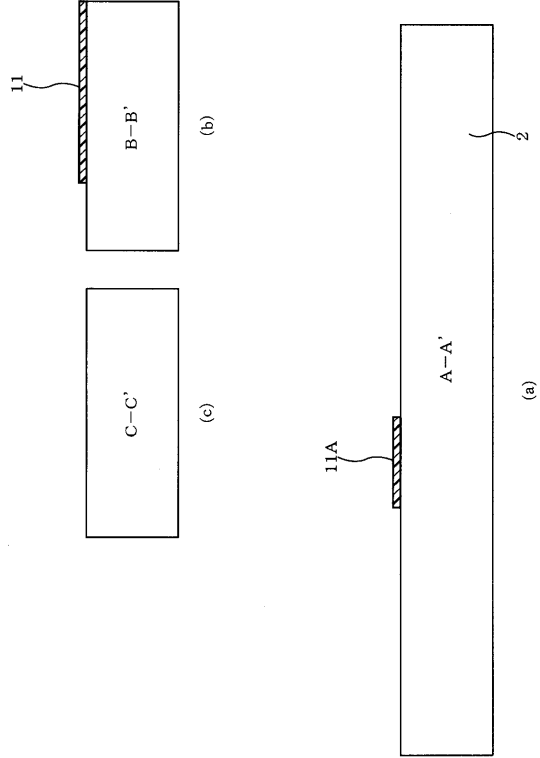
【 70 】



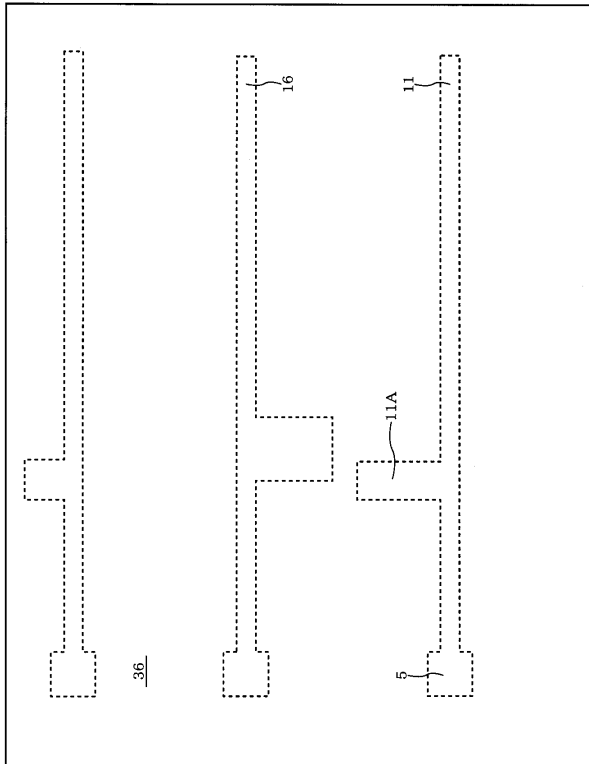
【図 7 1】



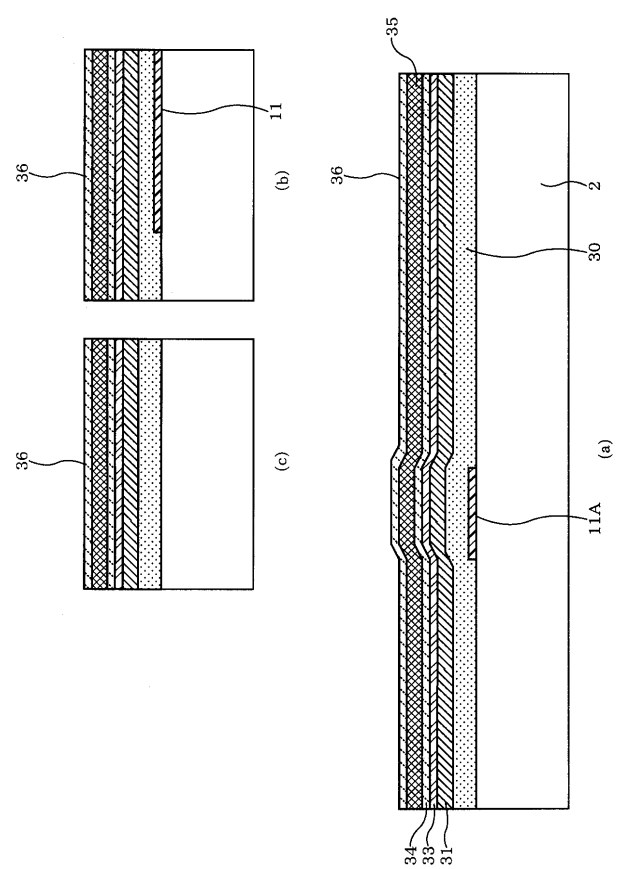
【図 7 2】



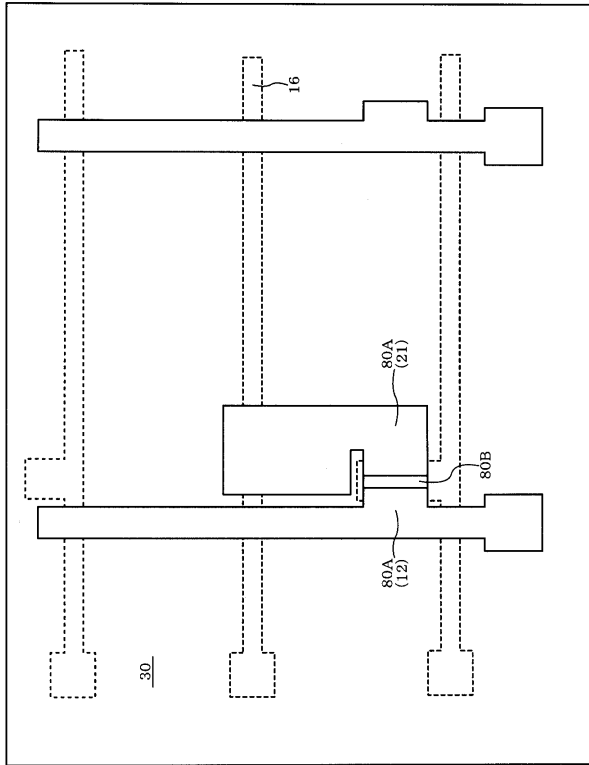
【図 7 3】



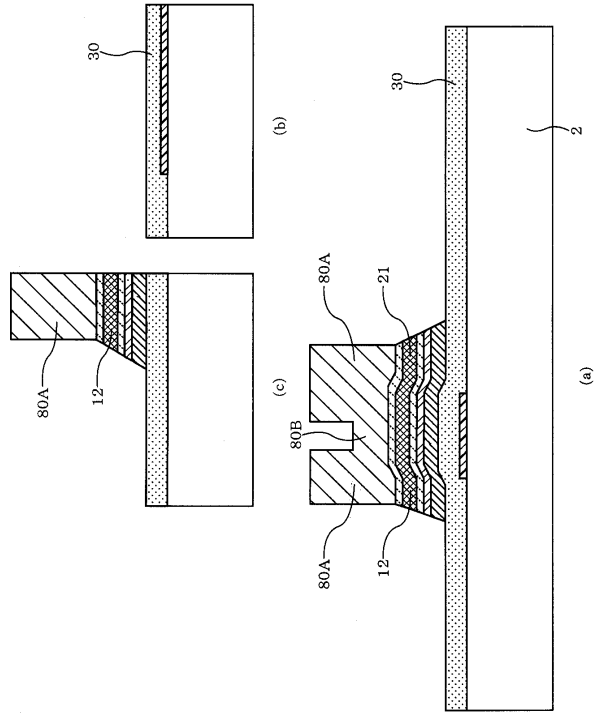
【図 7 4】



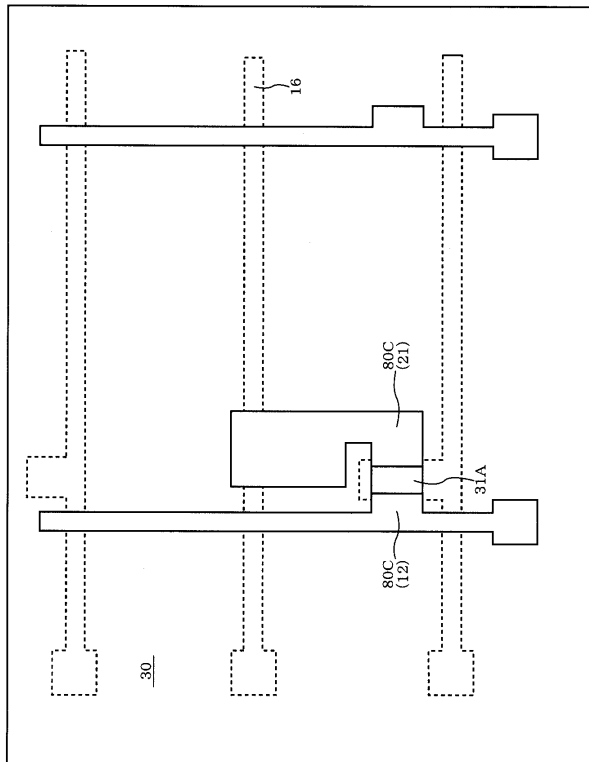
【 75 】



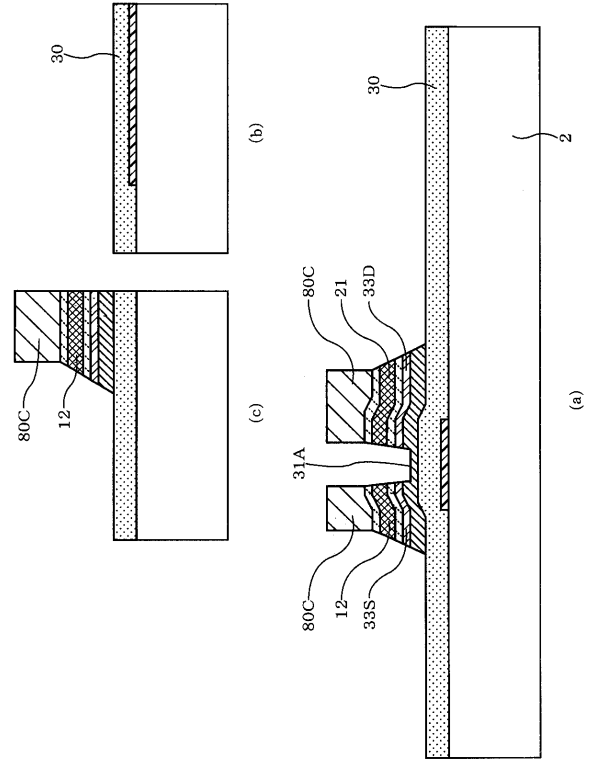
【 76 】



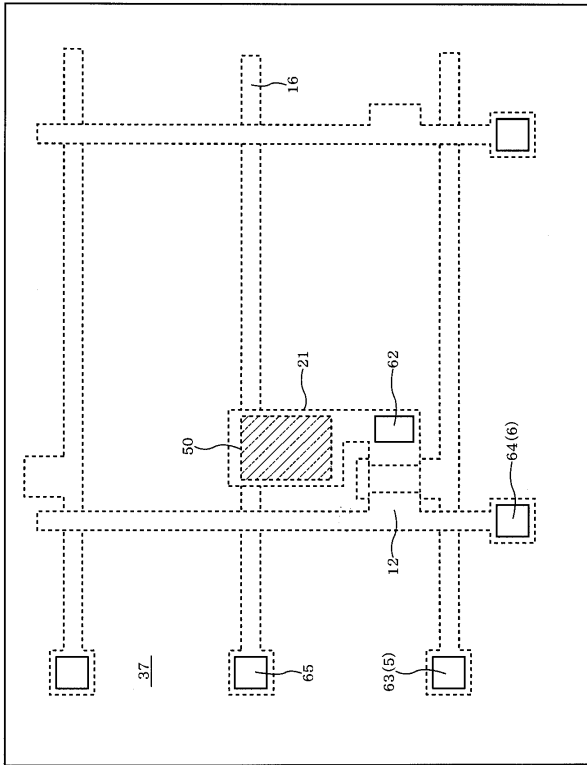
【 77 】



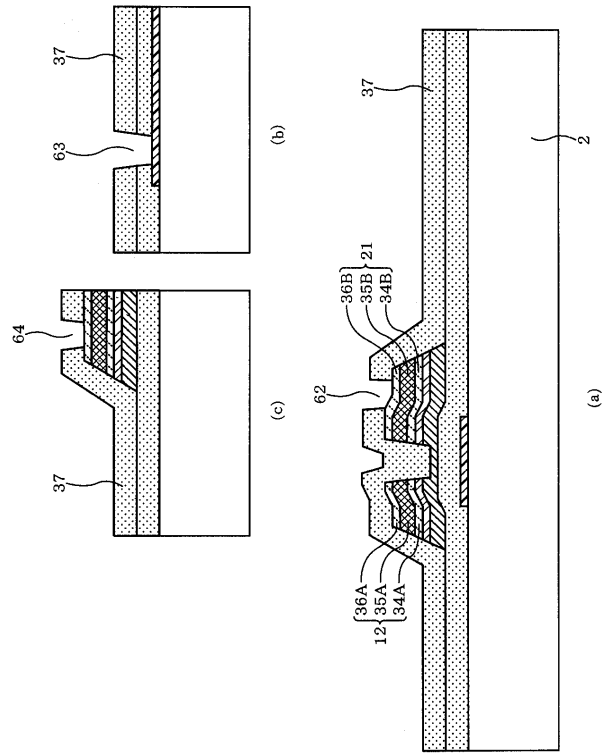
【 78 】



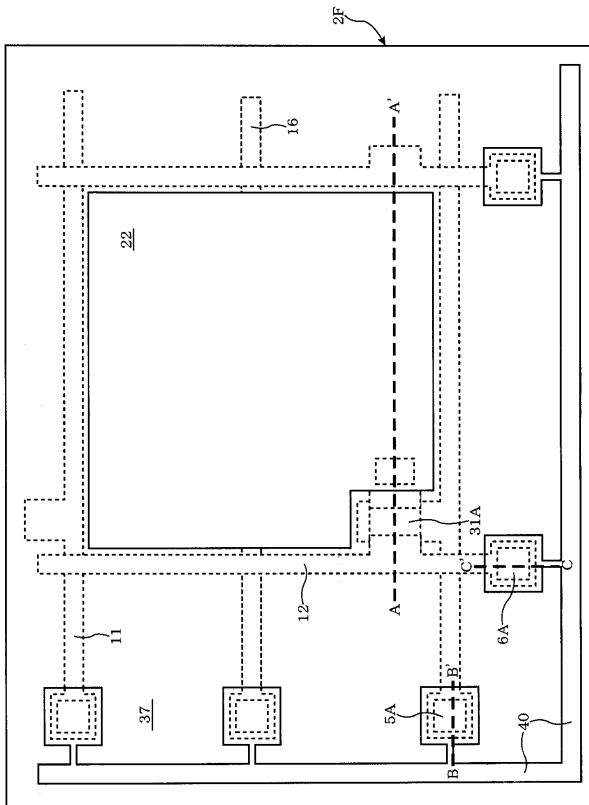
【 79 】



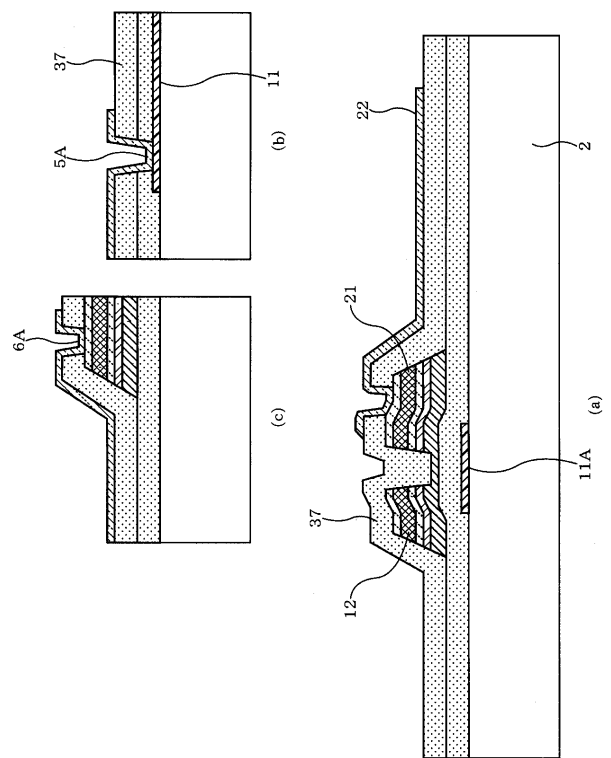
【 80 】



【 81 】



【 82 】



フロントページの続き

- (56)参考文献 特開平08 - 184853 (JP, A)
特開平04 - 253031 (JP, A)
特開2005 - 302808 (JP, A)
特開2000 - 258799 (JP, A)
特開2006 - 184862 (JP, A)
特開2002 - 090779 (JP, A)
特開2000 - 111958 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F	1 / 1368
G02F	1 / 1343
G02F	1 / 1345
G02F	1 / 1335
G02F	1 / 1339

专利名称(译)	显示装置用基板及其制造方法，液晶显示装置及其制造方法		
公开(公告)号	JP5064127B2	公开(公告)日	2012-10-31
申请号	JP2007170248	申请日	2007-06-28
申请(专利权)人(译)	出光兴产株式会社		
当前申请(专利权)人(译)	出光兴产株式会社		
[标]发明人	川崎清弘 井上一吉 海上暁		
发明人	川崎 清弘 井上 一吉 海上 暁		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/1335 G02F1/1339		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/1335.500 G02F1/1339.500		
F-TERM分类号	2H092/GA11 2H092/GA32 2H092/GA40 2H092/GA43 2H092/JA24 2H092/JA26 2H092/JA29 2H092/JA34 2H092/JA37 2H092/JA40 2H092/JA41 2H092/JA44 2H092/JB22 2H092/JB24 2H092/JB31 2H092/JB33 2H092/JB51 2H092/JB52 2H092/JB57 2H092/JB69 2H092/MA05 2H092/MA14 2H092/MA15 2H092/MA17 2H092/PA01 2H092/PA03 2H092/PA08 2H189/DA07 2H189/DA23 2H189/DA25 2H189/FA16 2H189/HA10 2H189/HA12 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA14Y 2H191/FC10 2H191/FD22 2H191/FD25 2H191/GA04 2H191/GA10 2H191/GA13 2H191/GA19 2H191/LA13 2H192/AA24 2H192/BC13 2H192/BC31 2H192/CB05 2H192/CC32 2H192/CC72 2H192/CC75 2H192/DA12 2H192/DA23 2H192/DA42 2H192/EA06 2H192/EA13 2H192/EA32 2H192/EA43 2H192/EA74 2H192/FA76 2H192/GA31 2H192/GD23 2H192/HA13 2H192/HA33 2H192/HA36 2H192/HA44 2H192/HA47 2H192/HA64 2H192/HA66 2H192/HA82 2H192/JA06 2H291/FA14Y 2H291/FC10 2H291/FD22 2H291/FD25 2H291/GA04 2H291/GA10 2H291/GA13 2H291/GA19 2H291/LA13		
代理人(译)	渡边喜平		
其他公开文献	JP2009008895A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为显示装置提供基板，通过在不使用半色调曝光技术的情况下形成通道来减少液晶显示器中的总制造步骤，保护和绝缘源极布线和漏极布线并形成保护性绝缘层也起作用作为黑矩阵和光间隔物，并提供其制造方法，液晶显示器及其制造方法。Z SOLUTION：显示装置用基板的制造方法具有：形成扫描线等的步骤；形成半导体层的步骤；形成源极漏极布线等的步骤；以及在保护绝缘层中形成开口部分的步骤。由于不使用半色调曝光技术，该制造方法实现了四掩模工艺。光敏黑色颜料分散树脂用于保护绝缘层，并且BM功能和PS功能被赋予用于显示装置的基板。Z

【图 1】

