

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4733045号
(P4733045)

(45) 発行日 平成23年7月27日 (2011.7.27)

(24) 登録日 平成23年4月28日 (2011.4.28)

(51) Int. Cl.

F I

GO2F 1/1333 (2006.01)
 GO2F 1/133 (2006.01)
 GO2F 1/1368 (2006.01)
 GO9F 9/30 (2006.01)

GO2F 1/1333
 GO2F 1/133 530
 GO2F 1/1368
 GO9F 9/30 338
 GO9F 9/30 349Z

請求項の数 8 (全 18 頁)

(21) 出願番号 特願2006-537869 (P2006-537869)
 (86) (22) 出願日 平成16年2月2日 (2004.2.2)
 (65) 公表番号 特表2007-510949 (P2007-510949A)
 (43) 公表日 平成19年4月26日 (2007.4.26)
 (86) 国際出願番号 PCT/KR2004/000184
 (87) 国際公開番号 W02005/043229
 (87) 国際公開日 平成17年5月12日 (2005.5.12)
 審査請求日 平成19年1月16日 (2007.1.16)
 (31) 優先権主張番号 10-2003-0077574
 (32) 優先日 平成15年11月4日 (2003.11.4)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 503447036
 サムスン エレクトロニクス カンパニー
 リミテッド
 大韓民国キョンギード, スウォン-シ, ヨ
 ントン-ク, マエタン-ドン 416
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子
 (72) 発明者 チェ, ジュン-フ
 大韓民国, 120-768 ソウル, ソデ
 ムン-グ, ヨンチョン-ドン, サムホアパ
 ート 108-303

最終頁に続く

(54) 【発明の名称】 タッチスクリーン機能を有する液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

走査信号を伝達する複数のゲート線と、
 前記ゲート線に交差する複数のデータ線と、
 前記データ線と平行に形成された複数の信号線と、
 前記ゲート線と前記データ線とにより囲まれて形成されたマトリックス状の複数の画素
 領域それぞれに形成された3つのスイッチング素子と、
 前記3つのスイッチング素子の動作に応じて前記信号線に印加された信号を受ける信号
増幅部とを含むタッチスクリーン機能を有する液晶表示装置であって、

3つの前記スイッチング素子のうち、
第3スイッチング素子は2段前のゲート線にゲートオン信号が印加される時オンして2
段前のデータ電圧を充電させ、

第2スイッチング素子は前段のゲート線にゲートオン信号が印加される時オンして前記
充電された電圧を前記信号線に印加し、前記信号増幅部に入力され、

第1スイッチング素子は該ゲート線にゲートオン信号が印加される時オンしてデータ電
圧を充電させることを特徴とするタッチスクリーン機能を有する液晶表示装置。

【請求項 2】

走査信号を伝達する複数のゲート線と、
 前記ゲート線に交差する複数のデータ線と、
 前記データ線と平行に形成された複数の信号線と、

10

20

前記ゲート線と前記データ線とにより囲まれて形成されたマトリックス状の複数の画素領域それぞれに形成された2つのスイッチング素子と、

前記2つのスイッチング素子の動作に応じて前記信号線に印加された信号を受ける信号増幅部とを含むタッチスクリーン機能を有する液晶表示装置であって、

第1スイッチング素子は該ゲート線にゲートオン信号が印加される時オンしてデータ電圧を充電させ、

第2スイッチング素子は前段のゲート線にゲートオン信号が印加される時オンして前のフレーム時間に充電されたデータ電圧を前記信号線に印加することを特徴とするタッチスクリーン機能を有する液晶表示装置。

【請求項3】

絶縁基板と、

前記絶縁基板上に形成されるゲート線と、

前記ゲート線を覆うゲート絶縁膜と、

前記ゲート絶縁膜上に前記ゲート線と交差して画素領域を定義するデータ線と、

前記データ線と平行に形成される信号線と、

前記ゲート線及び前記データ線に電氣的に接続された第1薄膜トランジスタと、

前段ゲート線及び前記信号線に電氣的に接続された第2薄膜トランジスタと、

2段前のゲート線及び前記データ線に電氣的に接続された第3薄膜トランジスタと、

前記第1ないし第3薄膜トランジスタ、前記データ線及び前記信号線を覆っており、前記第1ないし第3薄膜トランジスタそれぞれのドレイン電極を露出する第1ないし第3接触穴を有する保護膜と、

前記第1ないし第3接触穴を介して前記第1ないし第3ドレイン電極に接続された画素電極と、

を含むことを特徴とするタッチスクリーン機能を有する液晶表示装置。

【請求項4】

前記第3薄膜トランジスタは前段画素領域に形成され、

前記第3ドレイン電極は該画素領域にまで延長され前記第3接触穴を介して該画素電極に接続されている請求項3に記載のタッチスクリーン機能を有する液晶表示装置。

【請求項5】

絶縁基板上に第1ないし第3ゲート電極をそれぞれ含む複数のゲート線を備えるゲート配線を形成する段階と、

前記ゲート配線を覆うゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜上に前記第1ないし第3ゲート電極のそれぞれに対応する位置に第1ないし第3半導体パターンを形成する段階と、

前記ゲート絶縁膜上に、前記第1ないし第3半導体パターンに電氣的にそれぞれ接続され、互いに離間した第1ないし第3ソース電極及び第1ないし第3ドレイン電極と、前記ゲート線と交差し、前記第1及び第3ソース電極に接続されたデータ線と、前記第2ソース電極に接続された信号線と、を含むデータ配線を形成する段階と、

前記半導体パターン及び前記データ配線を覆う保護膜を形成する段階と、

前記保護膜に前記第1ないし第3ドレイン電極をそれぞれ露出する第1ないし第3接触穴を形成する段階と、

前記第1ないし第3接触穴を介して前記第1ないし第3ドレイン電極にそれぞれ接続された画素電極を形成する段階と、

を含むことを特徴とするタッチスクリーン機能を有する液晶表示装置の製造方法。

【請求項6】

前記第3ドレイン電極は前段画素領域から該画素領域にまで延長されるように形成され、該画素電極に前記第3接触穴を介して接続されるように形成される請求項5に記載のタッチスクリーン機能を有する液晶表示装置の製造方法。

【請求項7】

絶縁基板と、

10

20

30

40

50

前記絶縁基板上に形成されるゲート線と、
前記ゲート線を覆っているゲート絶縁膜と、
前記ゲート絶縁膜上に前記ゲート線と交差して画素領域を定義するデータ線と、
前記データ線と平行に形成された信号線と、
前記ゲート線及び前記データ線に電氣的に接続された第1薄膜トランジスタと、
前記ゲート線及び前記信号線に電氣的に接続された第2薄膜トランジスタと、
前記第1及び第2薄膜トランジスタ、前記データ線及び前記信号線を覆っており、前記第1及び第2薄膜トランジスタそれぞれのドレイン電極を露出する第1及び第2接触穴を有する保護膜と、

前記第1及び第2接触穴を介して前記第1及び第2ドレイン電極に接続された画素電極と、
を含むことを特徴とするタッチスクリーン機能を有する液晶表示装置。 10

【請求項8】

絶縁基板上にゲート線と第1及び第2ゲート電極とを含むゲート配線を形成する段階と、

前記ゲート配線を覆うゲート絶縁膜を形成する段階と、
前記ゲート絶縁膜上に、前記第1及び第2ゲート電極のそれぞれに対応する位置に第1及び第2半導体パターンを形成する段階と、

前記ゲート絶縁膜上に、前記第1及び第2半導体パターンに電氣的にそれぞれ接続され、互いに離間した第1及び第2ソース電極と第1及び第2ドレイン電極と、前記第2ソース電極に接続された信号線と、前記ゲート線と交差し、前記第1ソース電極に接続されたデータ線とを含むデータ配線を形成する段階と、 20

前記半導体パターン及び前記データ配線を覆う保護膜を形成する段階と、
前記保護膜に前記第1及び第2ドレイン電極をそれぞれ露出する第1及び第2接触穴を形成する段階と、

前記第1及び第2接触穴を介して前記第1及び第2ドレイン電極にそれぞれ接続された画素電極を形成する段階と、
を含むことを特徴とするタッチスクリーン機能を有する液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明はタッチスクリーン機能を有する液晶表示装置に係り、さらに詳細には液晶セルギャップ変化による液晶セル容量変化を利用してタッチスクリーン機能を有するように構成された液晶表示装置に関する。

【背景技術】

【0002】

一般的に、液晶表示装置は、両基板間に注入されている異方性誘電率を有する液晶物質に電界を印加し、この電界の強度を調節して基板に透過される光量を調節することによって、所望する画像信号を得る表示装置である。

最近、入力手段としてタッチスクリーンパネル(Touch Screen Panel: TSP)が多く利用されているが、これはユーザーの入力操作を座標値で読み、座標値に対応する情報を受け付ける装置である。 40

【0003】

従来には液晶表示装置にタッチスクリーン機能を付加するために、液晶パネルの表面に別途のタッチパネルを積層接合して用いることが一般的であった。

しかし、液晶パネルに前記のようにタッチパネルを接合した構造の液晶表示装置は、液晶パネル上に再現された画像の表示光がタッチパネルを透過する過程で発生する光の視差により表示の浮遊感が甚だしくなって良好な画像を提供することができなかった。

【0004】

また、両パネルの接合工程を必要とするため工程数が増え、製作に多くの時間が必要と 50

なり製造費用が上昇するようになる問題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の目的は、上述した問題点に鑑みたものであって、タッチパネルを別途に接合しなくても、液晶セルギャップの変化を読み出すことができる回路を構成してタッチスクリーン機能を具現することができる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

前記の目的を達成するための本発明のタッチスクリーン機能を有する液晶表示装置は、走査信号を伝達する複数のゲート線と、前記ゲート線に交差された複数のデータ線と、前記データ線と平行に形成された複数の信号線と、前記ゲート線とデータ線とにより囲まれて形成されたマトリックス状の複数の画素領域にそれぞれ形成された2以上のスイッチング素子と、前記2以上のスイッチング素子の動作によって前記信号線に印加された信号を受ける信号増幅部と、を含んで構成される。

10

【0007】

この時、前記スイッチング素子はそれぞれの画素領域に3つずつ形成され、3つのうちの第1スイッチング素子は該ゲート線にゲートオン信号が印加される時オンして該データ電圧を充電させ、第2スイッチング素子は前段のゲート線にゲートオン信号が印加される時オンして前段のデータ電圧を充電させ、第3スイッチング素子は2段前のゲート線にゲートオン信号が印加される時オンして前段のデータ電圧を前記信号線に印加することができる。

20

【0008】

また、前記スイッチング素子はそれぞれの画素領域に2つずつ形成され、第1スイッチング素子は該ゲート線にゲートオン信号が印加される時オンして該データ電圧を充電させ、第2スイッチング素子は前段のゲート線にゲートオン信号が印加される時オンして前のフレーム時間に充電されたデータ電圧を前記信号線に印加することができる。

一方、本発明の一つの実施形態によるタッチスクリーン機能を有する液晶表示装置用薄膜トランジスタ基板は、絶縁基板と、前記絶縁基板上に形成されるゲート線と、前記ゲート線を覆うゲート絶縁膜と、前記ゲート絶縁膜上に前記ゲート線と交差して画素領域を定義するデータ線と、前記データ線と平行に形成される信号線と、前記ゲート線及び前記データ線に電氣的に接続された第1薄膜トランジスタと、前段ゲート線及び前記信号線に電氣的に接続された第2薄膜トランジスタと、2段前のゲート線及び前記データ線に電氣的に接続された第3薄膜トランジスタと、前記第1ないし第3薄膜トランジスタ、前記データ線、及び前記信号線を覆っており、前記第1ないし第3薄膜トランジスタそれぞれのドレイン電極を露出する第1ないし第3接触穴を有する保護膜と、前記第1ないし第3接触穴を介して前記第1ないし第3ドレイン電極に接続される画素電極と、を含んで構成される。

30

【0009】

ここで、前記第3薄膜トランジスタは前段画素領域に形成されて、第3ドレイン電極は該画素領域にまで延長されて前記第3接触穴を介して該画素電極に接続されることが望ましい。

40

本発明の一つの実施形態によるタッチスクリーン機能を有する液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板上にゲート線及び第1ないし第3ゲート電極を含むゲート配線を形成する段階と、前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜上に第1ないし第3半導体パターンを形成する段階と、前記ゲート絶縁膜上に前記ゲート線と交差するデータ線、前記第1ないし第3半導体パターンに電氣的に接続された第1ないし第3ソース電極と第1ないし第3ドレイン電極、及び前記第2ソース電極に連結された信号線を含むデータ配線を形成する段階と、前記半導体パターン及び前記データ配線を覆う保護膜を形成する段階と、前記保護膜に前記第1ないし第3ドレイン

50

電極を露出する第 1 ないし第 3 接触穴を形成する段階と、前記第 1 ないし第 3 接触穴を介して前記第 1 ないし第 3 ドレイン電極に接続される画素電極を形成する段階と、を含んで構成される。

【 0 0 1 0 】

この時、前記第 3 ドレイン電極は前段画素領域から該画素領域にまで延長されるように形成して、該画素電極に前記第 3 接触穴を介して接続されるように形成することが望ましい。

本発明の他の実施形態によるタッチスクリーン機能を有する液晶表示装置用薄膜トランジスタ基板は、絶縁基板と、前記絶縁基板上に形成されるゲート線と、前記ゲート線を覆うゲート絶縁膜と、前記ゲート絶縁膜上に前記ゲート線と交差して画素領域を定義するデータ線と、前記データ線と平行に形成される信号線と、前記ゲート線及び前記データ線に電氣的に接続された第 1 薄膜トランジスタと、前段ゲート線及び前記信号線に電氣的に接続された第 2 薄膜トランジスタと、前記第 1 及び第 2 薄膜トランジスタ、前記データ線、及び前記信号線を覆っており、前記第 1 及び第 2 薄膜トランジスタそれぞれのドレイン電極を露出する第 1 及び第 2 接触穴を有する保護膜と、前記第 1 及び第 2 接触穴を介して前記第 1 及び第 2 ドレイン電極に接続される画素電極と、を含んで構成される。

【 0 0 1 1 】

本発明の他の実施形態によるタッチスクリーン機能を有する液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板上にゲート線及び第 1 及び第 2 ゲート電極を含むゲート配線を形成する段階と、前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜上に第 1 及び第 2 半導体パターンを形成する段階と、前記ゲート絶縁膜上に前記ゲート線と交差するデータ線と、前記第 1 及び第 2 半導体パターンに電氣的に接続された第 1 及び第 2 ソース電極と第 1 及び第 2 ドレイン電極と、前記第 2 ソース電極に接続された信号線とを含むデータ配線を形成する段階と、前記半導体パターン及び前記データ配線を覆う保護膜を形成する段階と、前記保護膜に前記第 1 及び第 2 ドレイン電極を露出する第 1 及び第 2 接触穴を形成する段階と、前記第 1 及び第 2 接触穴を介して前記第 1 及び第 2 ドレイン電極に接続された画素電極と、を形成する段階を含んで構成される。

【発明を実施するための最良の形態】

【 0 0 1 2 】

以下、添付した図面を参照して本発明の望ましい実施形態を説明する。

図 1 は、液晶パネルがタッチされていない初期状態の液晶配向構造を示す図面であって、図 2 は、液晶パネルがタッチされた時のセルギャップ変化による液晶の配向構造を示す図面である。

液晶パネルがタッチされた場合、図 2 に示すように液晶セルギャップ及び液晶配向が変化することが分かる。

【 0 0 1 3 】

液晶セル内の液晶配向変化とセルギャップ変化とはまもなく画素のキャパシタンス変化をもたらす。

一般的に、液晶パネルの各画素が占めるキャパシタンスは液晶容量 C_{lc} と蓄積容量 C_{st} との合計になる。

ここで、蓄積容量 C_{st} は常に一定であり、前記液晶容量 C_{lc} は次の数式 1 のように表示されることができる。

【 0 0 1 4 】

【数 1】

$$C_{lc} = \epsilon_0 \epsilon_r \frac{A}{d}$$

ここで、 $\epsilon_0 \epsilon_r$ は液晶の誘電定数であって、 A は画素の断面積であって、 d はセルギャップである。

したがって、液晶は、垂直及び水平方向によって誘電率が相異なる誘電異方性を有するため、液晶パネルがタッチされた場合、前記誘電定数及びセルギャップの変化によって、液晶容量 C_{lc} の値は変わるようになる。

【0015】

それゆえ、本発明はこのような液晶容量 C_{lc} の変化を電氣的信号で読み出してタッチスクリーン機能を具現することができるようにする。

図3は本発明の第1実施形態によるタッチスクリーン機能を有する液晶表示装置を説明するための回路図である。

図3に示したように、本発明の第1実施形態による液晶表示装置は、走査信号を伝達する複数のゲート線 G_n 、 G_{n-1} 、 G_{n-2} 、・・・と前記ゲート線 G_n 、 G_{n-1} 、 G_{n-2} 、・・・に交差しており画像データを伝達する複数のデータ線 $Data$ が形成されている。

10

【0016】

また、前記データ線 $Data$ と絶縁されて形成された複数の信号線 10 は前記データ線 $Data$ と平行に形成されている。

前記ゲート線 G_n 、 G_{n-1} 、 G_{n-2} 、・・・とデータ線 $Data$ とにより囲まれて形成されたマトリックス状の複数の画素領域には、それぞれ第1ないし第3スイッチング素子 TFT_1 、 TFT_2 、 TFT_3 が形成されている。この時、前記第1ないし第3スイッチング素子は薄膜トランジスタであることが望ましい。

【0017】

20

ここで、前記第1スイッチング素子 TFT_1 のゲート電極は前記ゲート線 G_n に接続され、ソース電極は前記データ線 $Data$ に接続され、ドレイン電極は液晶パネルの下部基板に形成された画素電極 P に接続されている。また、前記下部基板に対向して形成された上部基板には共通電極 Com が形成されている。

画素電極 P と共通電極 Com との間には液晶物質が満たされており、これを等価的に液晶容量 C_{lc} で示した。そして、前記液晶容量 C_{lc} に印加される電圧を維持するための蓄積容量 C_{st} が形成され、前記液晶容量 C_{lc} 及び蓄積容量 C_{st} は液晶表示装置が駆動しなければならない負荷として作用する。

【0018】

ここで、前記液晶容量 C_{lc} は液晶セルギャップの変化によってその値が変わるようになるが、前記第2及び第3スイッチング素子 TFT_2 、 TFT_3 はこの液晶容量 C_{lc} の変化を読み出すために形成されたものであって、その構造は次のようである。

30

前記第2スイッチング素子 TFT_2 のソース電極は前記画素電極 P に接続され、ドレイン電極は前記信号線 10 に接続され、ゲート電極は前段ゲート線 G_{n-1} に接続されている。

【0019】

また、前記第3スイッチング素子 TFT_3 のソース電極は前記データ線 $Data$ に接続され、ドレイン電極は前記画素電極 P に接続され、ゲート電極は二番目前段ゲート線 G_{n-2} に接続されている。

信号線 10 はそれぞれ信号増幅部 20 に接続され、信号増幅部 20 はオンしている前記第2または第3スイッチング素子 TFT_2 、 TFT_3 の動作により信号線 10 に印加された信号を基準電圧 REF と比較して増幅することによって、液晶パネルの該位置でセルギャップ変化があるか否かを検知することができるようになる。

40

【0020】

以下より、本発明の第1実施形態による液晶表示装置の動作を説明する。

液晶表示装置は、ゲート駆動信号であるゲートパルスにより前記複数のゲート線に順次的にゲートオン信号が印加されることによって、クロック信号に同期してデータ信号がすべてのデータ線に印加されて、画像を表示する。

まず、二番目前段ゲート線 G_{n-2} にゲートオン信号が印加されると、前記第3スイッチング素子 TFT_3 がオンされて二番目前段画素領域に印加されるデータ電圧 V_{data}

50

が画素電圧に充電される。

【 0 0 2 1 】

この時、前記画素に充電される電荷量 Q は次の数式 2 のように表示される。

(数 2)

$$Q = \text{セル容量} \times V_{data}$$

すなわち、電荷量は一定であるので、液晶セルの容量（具体的に、液晶容量）の変化に応じて、印加されるデータ電圧 V_{data} が変わるようになる。

【 0 0 2 2 】

次に、第 1 前段ゲート線 G_{n-1} にゲートオン信号が印加されることによって前記第 2 スイッチング素子 TFT_2 がオンすると、セルに充電された電圧が信号線 10 に印加されて前記信号増幅部 20 に入力される。

10

この時、前記信号増幅部 20 は信号線 10 に印加された信号を基準電圧 REF と比較して増幅することによって、充電された電圧の変化を検知して液晶パネルの該位置でセルギャップ変化があるか否かを判断することができる。

【 0 0 2 3 】

次に、該ゲート線 G_n にゲートオン信号が印加されることによって前記第 1 スイッチング素子 TFT_1 がオンすると、該データ電圧 V_{data} は画素電圧に充電される。

もし、該画素領域でセルギャップ変化が起こったと仮定するならば、該画素のセルギャップ変化を読み出すための動作で、二番目前段ゲート線にオン信号が印加されて二番目前段画素領域に充電されるデータ電圧が該画素領域に一時的に充電されるが、これはフレーム時間に比べて非常に短い時間であるので肉眼で識別することはできない。

20

【 0 0 2 4 】

したがって、本発明の第 1 実施形態によれば、別途のタッチパネルを液晶表示装置に接合しなくても、スイッチング素子の動作だけで液晶セルギャップ変化による画素電圧の変化を検知することができ、タッチスクリーン機能を実現することができる。

次に図 4 を参照して本発明の第 2 実施形態によるタッチスクリーン機能を有する液晶表示装置を説明する。

【 0 0 2 5 】

図 4 は本発明の第 2 実施形態によるタッチスクリーン機能を有する液晶表示装置を説明するための回路図である。

30

図 4 に示したように、本発明の第 2 実施形態による液晶表示装置は、走査信号を伝達する複数のゲート線 G_n 、 G_{n-1} 、・・・と、前記ゲート線 G_n 、 G_{n-1} 、・・・に交差しており画像データを伝達する複数のデータ線 $Data$ とが形成されている。

【 0 0 2 6 】

また、前記データ線 $Data$ と絶縁されて形成された複数の信号線 10 が前記データ線 $Data$ と平行に形成されている。

前記ゲート線 G_n 、 G_{n-1} 、・・・とデータ線 $Data$ とにより囲まれて形成されたマトリクス状の複数の画素領域には、それぞれ第 1 及び第 2 スイッチング素子 TFT_1 、 TFT_2 が形成されている。この時、前記第 1 及び第 2 スイッチング素子は薄膜トランジスタであることが望ましい。

40

【 0 0 2 7 】

ここで、前記第 1 スイッチング素子 TFT_1 のゲート電極は前記ゲート線 G_n に接続され、ソース電極は前記データ線 $Data$ に接続され、ドレイン電極は液晶パネルの下部基板に形成された画素電極 P に接続されている。また、前記下部基板に対向して形成された上部基板には共通電極 Com が形成されている。

画素電極 P と共通電極 Com との間には液晶物質が満たされており、これを等価的に液晶容量 C_{lc} で示した。そして、前記液晶容量 C_{lc} に印加される電圧を維持するための蓄積容量 C_{st} が形成され、前記液晶容量 C_{lc} 及び蓄積容量 C_{st} は液晶表示装置が駆動しなければならない負荷として作用する。

【 0 0 2 8 】

50

ここで、前記液晶容量 C_{1c} は液晶セルギャップの変化によってその値が変わるようになるが、前記第2スイッチング素子 TFT_2 はこの前記液晶容量 C_{1c} の変化を読み出すために形成されたものであって、ソース電極は前記画素電極 P に接続され、ドレイン電極は前記信号線 10 に接続され、ゲート電極は前段ゲート線 G_{n-1} に接続されている。

信号線 10 はそれぞれ信号増幅部 20 に接続され、信号増幅部 20 は前記第2スイッチング素子 TFT_2 のオン動作により信号線 10 に印加された信号を基準電圧 REF と比較して増幅することによって、液晶パネルの該位置でセルギャップ変化があるか否かを検知することができるようになる。

【0029】

以下より、本発明の第2実施形態による液晶表示装置の動作を説明する。

10

まず、前段ゲート線 G_{n-1} にゲートオン信号が印加されることによって前記第2スイッチング素子 TFT_2 がオンすると、前のフレーム時間に充電された該画素電圧が信号線 10 に印加され、前記信号増幅部 20 に入力される。

ここで、前のフレーム時間に前記該画素領域に充電された電荷量 Q は前記数式2のように表示される。

【0030】

すなわち、電荷量は一定であるので、液晶セルの容量（具体的に、液晶容量）の変化に応じて、印加されるデータ電圧 V_{data} は変わるようになる。

この時、前記信号増幅部 20 は信号線 10 に印加された信号を基準電圧 REF と比較して増幅することによって、充電された電圧の変化を検知し、液晶パネルの該位置でセルギャップ変化があるか否かを判断することができる。

20

【0031】

次に、該ゲート線 G_n にゲートオン信号が印加されることによって前記第1スイッチング素子 TFT_1 がオンすると、該データ電圧は画素電圧に充電される。

したがって、本発明の第2実施形態は本発明の第1実施形態と同じ効果を有する。

次に、図5及び図6を参照して本発明の第1実施形態による液晶表示装置の薄膜トランジスタ基板の構造に対して詳細に説明する。

【0032】

図5は本発明の第1実施形態による液晶表示装置用薄膜トランジスタ基板の配置図であって、図6は図5に図示した薄膜トランジスタ基板を $VI-VI'$ 線に沿って切って示した断面図である。

30

図5及び図6に示したように、絶縁基板 10 上にアルミニウムまたはアルミニウム合金、クロムまたはクロム合金、モリブデンまたはモリブデン合金、窒化クロムまたは窒化モリブデン等の導電物質からなる $1000 \sim 3500$ 厚さのゲート配線 20 、 21 、 22 、 23 が形成されている。

【0033】

ゲート配線 20 、 21 、 22 、 23 は横方向にのびているゲート線 20 及びゲート線 20 から突出する第1ないし第3ゲート電極 21 、 22 、 23 を含む。

ここで、ゲート線 20 は説明の便宜のために前段ゲート線 $20'$ 及び二番目前段ゲート線 $20''$ を区分して表示した。

40

一つの画素領域で動作する3個の薄膜トランジスタを形成する第1ないし第3ゲート電極 21 、 22 、 23 は、ゲート線 20 、前段ゲート線 $20'$ 及び二番目前段ゲート線 $20''$ からそれぞれ突出して形成されている。

【0034】

一方、ゲート配線 20 、 21 、 22 、 23 は二層以上で形成されることができる。この場合、少なくとも一層は抵抗値の低い金属物質で形成されることが望ましい。

絶縁基板 10 上には、窒化ケイ素または酸化ケイ素のような絶縁物質からなる $3500 \sim 4500$ 厚さのゲート絶縁膜 30 がゲート配線 20 、 21 、 22 、 23 を覆っている。

【0035】

50

ゲート絶縁膜 30 上には、第 1 ないし第 3 ゲート電極 21、22、23 とそれぞれ重なっており、非晶質ケイ素などで構成された 800 ~ 1500 厚さの第 1 ないし第 3 半導体パターン 41、42、43 が形成されている。半導体パターン上には導電性を有する不純物がドーピングされている非晶質ケイ素で構成された 500 ~ 800 厚さの抵抗性接触層 51、52、53、54、55、56 がそれぞれ形成されている。

【0036】

抵抗性接触層 51、52、53、54、55、56 及びゲート絶縁膜 30 上には、アルミニウムまたはアルミニウム合金、クロムまたはクロム合金、モリブデンまたはモリブデン合金、窒化クロムまたは窒化モリブデンのような導電物質からなる 1500 ~ 3500 厚さのデータ配線 60、61、62、63、64、65、66、67 が形成されている

10

【0037】

データ配線 60 ~ 67 は、縦方向にのびていてゲート線 20 と交差して画素領域を定義するデータ線 60、前記データ線 60 に平行に形成された信号線 65、前記データ線 60 から突出して形成された第 1 ソース電極 61、第 1 ソース電極 61 に対向して形成された第 1 ドレイン電極 62、前記信号線 65 から突出して形成された第 2 ソース電極 66、第 2 ソース電極 66 に対向して形成された第 2 ドレイン電極 67、二番目前段ゲート線 20 に形成された前記第 3 ゲート電極 23 上部に位置しデータ線 60 から突出して形成された第 3 ソース電極 63、及び第 3 ソース電極 63 に対向しており前段画素領域から該画素領域にまで延長されて形成された第 3 ドレイン電極 64 を含む。

20

【0038】

ここで、前記第 1 ソース電極 61 は第 1 半導体パターン 41 上部に位置する一つの抵抗性接触層 51 上にまで延長されており、第 1 ドレイン電極 62 は他の一つの抵抗性接触層 52 上から画素領域内部のゲート絶縁膜 30 上にまで延長されている。また、前記第 2 ソース電極 66 は第 2 半導体パターン 42 上部に位置する一つの抵抗性接触層 53 上にまで延長されており、第 2 ドレイン電極 67 は他の一つの抵抗性接触層 54 上から画素領域内部のゲート絶縁膜 30 上にまで延長されている。また、前記第 3 ソース電極 63 は第 3 半導体パターン 43 上部に位置する一つの抵抗性接触層 55 上にまで延長されており、第 3 ドレイン電極 64 は他の一つの抵抗性接触層 56 上から前段画素領域内部及び該画素領域内部のゲート絶縁膜 30 上にまで延長されている。

30

【0039】

この時、データ配線 60 ~ 67 は二層以上で形成されることができる。この場合、少なくとも 1 層は抵抗値の低い金属物質で形成されることが望ましい。

このようなデータ配線 60 ~ 67 及び半導体パターン 41、42、43 を窒化ケイ素または酸化ケイ素のような絶縁物質からなる保護膜 70 が覆っている。

保護膜 70 には、該画素領域で第 1 ないし第 3 ドレイン電極 62、64、67 を露出する第 1 ないし第 3 接触穴 71、72、73 が形成されている。そして、保護膜 70 上には、第 1 ないし第 3 接触穴 71、72、73 を介して第 1 ないし第 3 ドレイン電極 62、64、67 に接続される画素電極 80 が形成されている。ここで、画素電極 80 は ITO または IZO のような透明導電物質で形成されている。

40

【0040】

以下に、本発明の第 1 実施形態による薄膜トランジスタ基板の製造方法を、図 7 ないし図 14 及び図 5、図 6 を参照しながら説明する。

まず、図 7 及び図 8 に示したように、絶縁基板 10 上にゲート配線用金属層を蒸着した後、この金属層をフォトリソグラフィ工程でパターニングしてゲート配線 20、21、22、23 を絶縁基板 10 上に形成する。この時、ゲート配線 20、21、22、23 はゲート線 20 及び第 1 ないし第 3 ゲート電極 21、22、23 を含む。

【0041】

次に、図 9 及び図 10 に示したように、絶縁基板 10 上に窒化ケイ素のような絶縁物質からなるゲート絶縁膜 30 を蒸着してゲート配線 20、21、22、23 を覆う。

50

続いて、ゲート絶縁膜 30 上に非晶質ケイ素層及び導電性不純物がドーピングされた非晶質ケイ素層を順次形成した後、この両ケイ素層をフォトリソング工程でパターニングして第 1 ないし第 3 半導体パターン 41、42、43 と抵抗性接触層パターン 50 とを形成する。

【0042】

次に、図 11 及び図 12 に示したように、基板の露出した全表面上にデータ配線用金属層を蒸着した後、この金属層をフォトリソング工程でパターニングしてデータ配線 60 ~ 67 を形成する。データ配線 60 ~ 67 はデータ線 60、信号線 65、第 1 ないし第 3 ソース電極 61、63、66、及び第 1 ないし第 3 ドレイン電極 62、64、67 を含む。

10

【0043】

続いて、第 1 ないし第 3 ソース電極 61、63、66 と第 1 ないし第 3 ドレイン電極 62、64、67 とをマスクとして用いて抵抗性接触層パターン 50 をエッチングする。この時、抵抗性接触層パターン 50 を第 1 ソース電極 61 と接触する抵抗性接触層 51 及び第 1 ドレイン電極 62 と接触する抵抗性接触層 52 に分離する。同様に、抵抗性接触層パターン 50 を第 2 ソース電極 66 と接触する抵抗性接触層 53 及び第 2 ドレイン電極 67 と接触する抵抗性接触層 54 にそれぞれ分離する。また、抵抗性接触層パターン 50 を第 3 ソース電極 63 と接触する抵抗性接触層 55 及び第 3 ドレイン電極 64 と接触する抵抗性接触層 56 に分離する。

【0044】

20

次に、図 13 及び図 14 に示したように、データ配線 60 ~ 67 及び半導体パターン 41、42、43 を含む基板全面に窒化ケイ素または酸化ケイ素などで保護膜 70 を形成する。

続いて、保護膜 70 をフォトリソング工程でパターニングして該画素領域で第 1 ないし第 3 ドレイン電極 62、64、67 をそれぞれ露出する第 1 ないし第 3 接触穴 71、72、73 を形成する。

【0045】

次に、図 5 及び図 6 に示したように、基板の露出した全表面に ITO または IZO で構成された透明導電層を蒸着した後、この透明導電層をフォトリソング工程でパターニングして第 1 ないし第 3 接触穴 71、72、73 を介して第 1 ないし第 3 ドレイン電極 62、64、67 に接続される画素電極 80 を各画素領域に形成する。

30

以下に、図 15 及び図 16 を参照して本発明の第 2 実施形態による液晶表示装置の薄膜トランジスタ基板の構造について詳細に説明する。

【0046】

図 15 は本発明の第 2 実施形態による液晶表示装置用薄膜トランジスタ基板の配置図であって、図 16 は図 15 に図示した薄膜トランジスタ基板を X I I - X I I ' 線に沿って切った断面図である。

これらの図によると、絶縁基板 10 上には、アルミニウムまたはアルミニウム合金、クロムまたはクロム合金、モリブデンまたはモリブデン合金、窒化クロムまたは窒化モリブデン等の導電物質からなる 1000 ~ 3500 厚さのゲート配線 20、21、22 が形成されている。

40

【0047】

ゲート配線 20、21、22 は横方向にのびているゲート線 20 及びゲート線 20 から突出する第 1 及び第 2 ゲート電極 21、22 を含む。

この時、一つの画素領域に 2 個の薄膜トランジスタを形成するための第 1 及び第 2 ゲート電極 21、22 が、ゲート線及び前段ゲート線からそれぞれ突出するように形成されている。

【0048】

ここで、ゲート配線 20、21、22 は二層以上で形成されることができる。この場合、少なくとも一層は抵抗値の低い金属物質で形成されることが望ましい。

50

絶縁基板 10 上には、窒化ケイ素または酸化ケイ素のような絶縁物質からなる 3500 ~ 4500 厚さのゲート絶縁膜 30 がゲート配線 20、21、22 を覆っている。

ゲート絶縁膜 30 上には、第 1 及び第 2 ゲート電極 21、22 とそれぞれ重なっており、非晶質ケイ素などで構成された 800 ~ 1500 厚さの第 1 及び第 2 半導体パターン 41、42 が形成されている。半導体パターン上には導電性不純物がドーピングされている非晶質ケイ素などで構成された 500 ~ 800 厚さの抵抗性接触層 51、52、53、54 が形成されている。

【0049】

抵抗性接触層 51、52、53、54 及びゲート絶縁膜 30 上にはアルミニウムまたはアルミニウム合金、クロムまたはクロム合金、モリブデンまたはモリブデン合金、窒化クロムまたは窒化モリブデンのような導電物質からなる 1500 ~ 3500 厚さのデータ配線 60、61、62、65、66、67 が形成されている。

10

データ配線 60、61、62、65、66、67 は縦方向にのびていてゲート線 20 と交差して画素領域を定義するデータ線 60、前記データ線 60 と平行に形成された信号線 65、前記データ線 60 から突出して形成された第 1 ソース電極 61、第 1 ソース電極 61 に対向して形成された第 1 ドレイン電極 62、前記信号線 65 から突出して形成された第 2 ソース電極 66、及び第 2 ソース電極 66 に対向して形成された第 2 ドレイン電極 67 を含む。

【0050】

ここで、前記第 1 ソース電極 61 は第 1 半導体パターン 41 上部に位置する一つの抵抗性接触層 51 上にまで延長されており、第 1 ドレイン電極 62 は他の一つの抵抗性接触層 52 上から画素領域内部のゲート絶縁膜 30 上にまで延長されている。また、前記第 2 ソース電極 66 は第 2 半導体パターン 42 上部に位置する一つの抵抗性接触層 53 上にまで延長されており、第 2 ドレイン電極 67 は他の一つの抵抗性接触層 54 上から画素領域内部のゲート絶縁膜 30 上にまで延長されている。

20

【0051】

この時、データ配線 60、61、62、65、66、67 は二層以上で形成されることができる。この場合、少なくとも 1 層は抵抗値の低い金属物質で形成されることが望ましい。

このようなデータ配線 60、61、62、65、66、67 及び半導体パターン 41、42 を窒化ケイ素または酸化ケイ素のような絶縁物質からなる保護膜 70 が覆っている。

30

【0052】

保護膜 70 には、該画素領域において第 1 及び第 2 ドレイン電極 62、67 を露出する第 1 及び第 2 接触穴 71、72 が形成されている。そして、保護膜 70 上には、第 1 及び第 2 接触穴 71、72 を介して第 1 及び第 2 ドレイン電極 62、67 に接続される画素電極 80 が形成されている。ここで、画素電極 80 は ITO または IZO のような透明導電物質で形成されている。

【0053】

以下に、本発明の第 2 実施形態による薄膜トランジスタ基板の製造方法について、図 17 ないし図 24 及び図 15、図 16 を参照しながら説明する。

40

まず、図 17 及び図 18 に示したように、絶縁基板 10 上にゲート配線用金属層を蒸着した後、この金属層をフォトリソグラフィ工程でパターニングしてゲート配線 20、21、22 を絶縁基板 10 上に形成する。この時、ゲート配線 20、21、22 はゲート線 20 と第 1 及び第 2 ゲート電極 21、22 とを含む。

【0054】

次に、図 19 及び図 20 に示したように、絶縁基板 10 上に窒化ケイ素のような絶縁物質からなるゲート絶縁膜 30 を蒸着してゲート配線 20、21、22 を覆う。

続いて、ゲート絶縁膜 30 上に非晶質ケイ素層及び導電性不純物がドーピングされた非晶質ケイ素層を順次形成した後、この両ケイ素層をフォトリソグラフィ工程でパターニングして第 1 及び第 2 半導体パターン 41、42 と抵抗性接触層パターン 50 とを形成する。

50

【 0 0 5 5 】

次に、図 2 1 及び図 2 2 に示したように、基板の露出した全表面上にデータ配線用金属層を蒸着した後、この金属層をフォトリソグラフィ工程でパターニングしてデータ配線 6 0、6 1、6 2、6 5、6 6、6 7 を形成する。データ配線 6 0、6 1、6 2、6 5、6 6、6 7 はデータ線 6 0、信号線 6 5、第 1 及び第 2 ソース電極 6 1、6 6 及び第 1 及び第 2 ドレイン電極 6 2、6 7 を含む。

【 0 0 5 6 】

続いて、第 1 及び第 2 ソース電極 6 1、6 6 と第 1 及び第 2 ドレイン電極 6 2、6 7 とをマスクとして用いて抵抗性接触層パターン 5 0 をエッチングする。この時、抵抗性接触層パターン 5 0 を第 1 ソース電極 6 1 と接触する抵抗性接触層 5 1 及び第 1 ドレイン電極 6 2 と接触する抵抗性接触層 5 2 とに分離する。同様に、抵抗性接触層パターン 5 0 を第 2 ソース電極 6 6 と接触する抵抗性接触層 5 3 及び第 2 ドレイン電極 6 7 と接触する抵抗性接触層 5 4 とにそれぞれ分離する。

【 0 0 5 7 】

次に、図 2 3 及び図 2 4 に示したように、データ配線 6 0、6 1、6 2、6 5、6 6、6 7 及び半導体パターン 4 1、4 2 を含む基板全面に、窒化ケイ素または酸化ケイ素などで保護膜 7 0 を形成する。

続いて、保護膜 7 0 をフォトリソグラフィ工程でパターニングし、該画素領域内で第 1 及び第 2 ドレイン電極 6 2、6 7 をそれぞれ露出する第 1 及び第 2 接触穴 7 1、7 2 を形成する。

【 0 0 5 8 】

次に、図 1 5 及び図 1 6 に示したように、基板の露出した全表面にITOまたはIZOからなる透明導電層を蒸着した後、この透明導電層をフォトリソグラフィ工程でパターニングして第 1 及び第 2 接触穴 7 1、7 2 を介して第 1 及び第 2 ドレイン電極 6 2、6 7 に接続される画素電極 8 0 を各画素領域に形成する。

以上添付した図面を参照して本発明の実施形態を説明したが、本発明は前記実施形態に限定されなくて本発明の技術的要旨を外れない範囲内で当業者により多様に変形実施されることができる。

【 産業上の利用可能性 】

【 0 0 5 9 】

本発明は、液晶セルギャップの変化を検出するために各画素領域に 2 以上のスイッチ手段を設ける。これにより、液晶表示装置にタッチパネルを別途に接合しなくても、タッチスクリーン機能を具現することができる。

【 図面の簡単な説明 】

【 0 0 6 0 】

【 図 1 】 液晶パネルがタッチされない初期状態の液晶配向構造を示す図面である。

【 図 2 】 液晶パネルがタッチされた時のセルギャップ変化による液晶の配向構造を示す図面である。

【 図 3 】 本発明の第 1 実施形態によるタッチスクリーン機能を有する液晶表示装置を説明するための回路図である。

【 図 4 】 本発明の第 2 実施形態によるタッチスクリーン機能を有する液晶表示装置を説明するための回路図である。

【 図 5 】 本発明の第 1 実施形態による液晶表示装置用薄膜トランジスタ基板の配置図である。

【 図 6 】 図 5 に図示した薄膜トランジスタ基板を V I - V I ' 線に沿って切って示した断面図である。

【 図 7 】 本発明の第 1 実施形態による液晶表示装置での薄膜トランジスタ基板を製造するための最初の段階での基板の配置図である。

【 図 8 】 図 7 に図示した V I I - V I I ' 線に沿って切って示した断面図である。

【 図 9 】 図 7 の次の製造段階での基板の配置図である。

10

20

30

40

50

【図 10】図 9 に図示した V I I I - V I I I ' 線に沿って切って示した断面図である。

【図 11】図 9 の次の製造段階での基板の配置図である。

【図 12】図 11 に図示した I X - I X ' 線に沿って切って示した断面図である。

【図 13】図 11 の次の製造段階での基板の配置図である。

【図 14】図 13 に図示した X - X ' 線に沿って切って示した断面図である。

【図 15】本発明の第 2 実施形態による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 16】図 15 に図示した薄膜トランジスタ基板を X I I - X I I ' 線に沿って切って示した断面図である。

【図 17】本発明の第 2 実施形態による液晶表示装置での薄膜トランジスタ基板を製造するための最初段階での基板の配置図である。

【図 18】図 17 に図示した X I I I - X I I I ' 線に沿って切って示した断面図である。

【図 19】図 17 の次の製造段階での基板の配置図である。

【図 20】図 19 に図示した X I V - X I V ' 線に沿って切って示した断面図である。

【図 21】図 19 の次の製造段階での基板の配置図である。

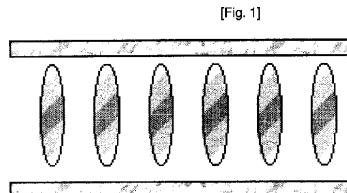
【図 22】図 21 に図示した X V - X V ' 線に沿って切って示した断面図である。

【図 23】図 21 の次の製造段階での基板の配置図である。

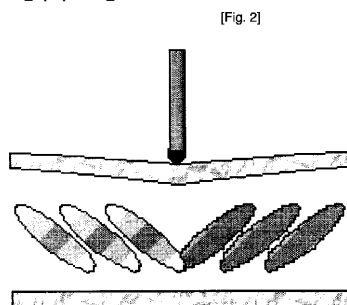
【図 24】図 23 に図示した X V I - X V I ' 線に沿って切って示した断面図である。

10

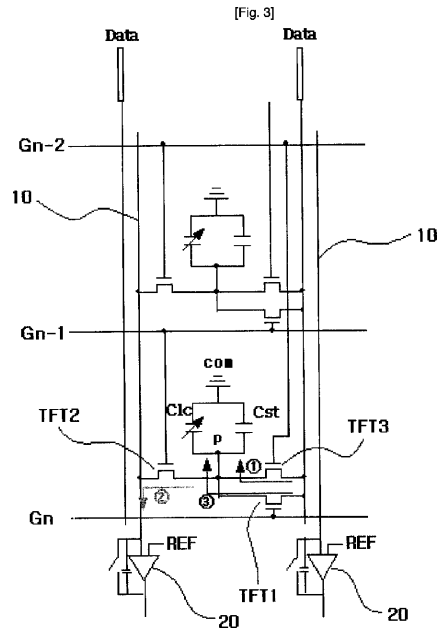
【図 1】



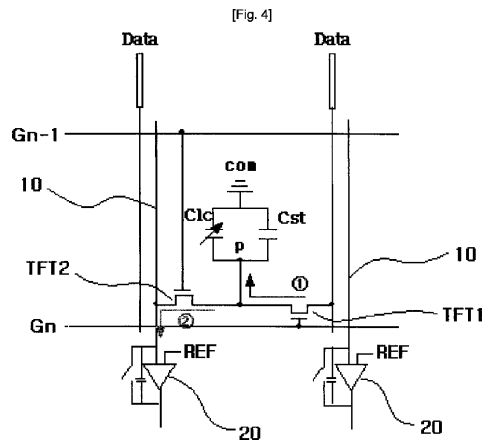
【図 2】



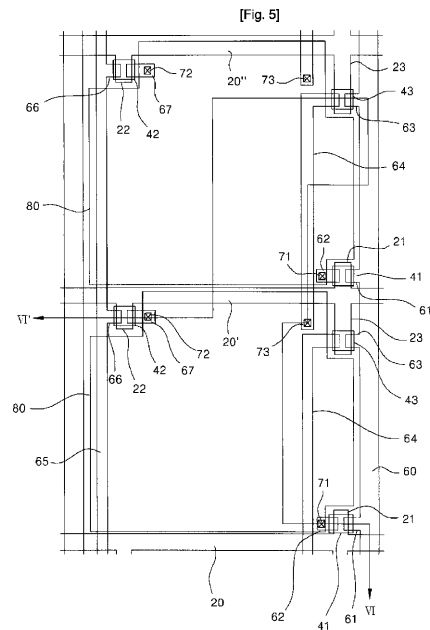
【図 3】



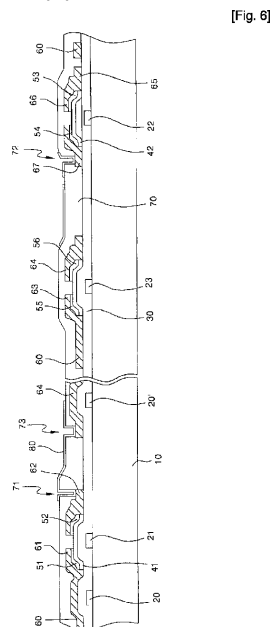
【図 4】



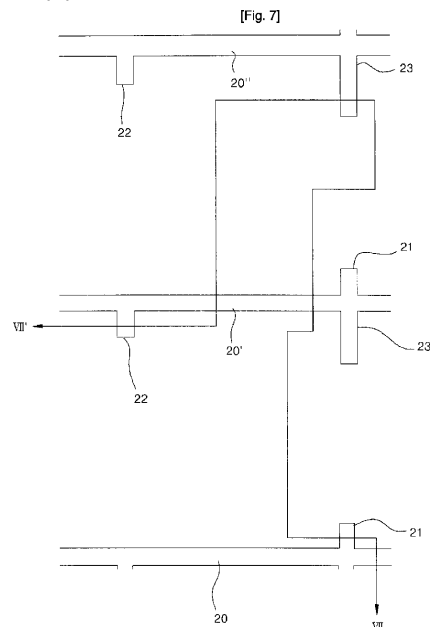
【図 5】



【図 6】

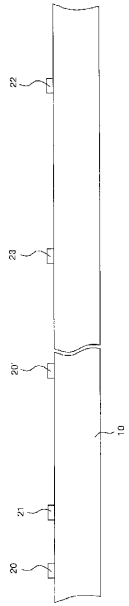


【図 7】



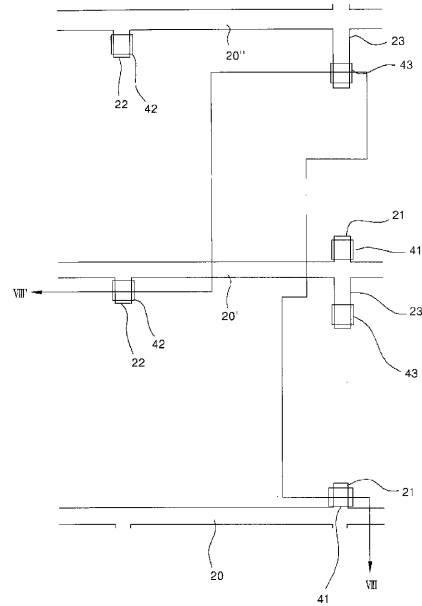
【図 8】

[Fig. 8]



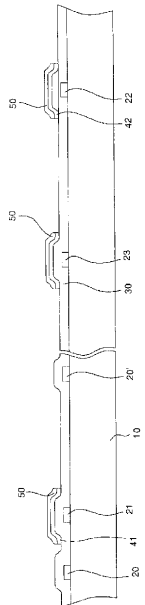
【図 9】

[Fig. 9]



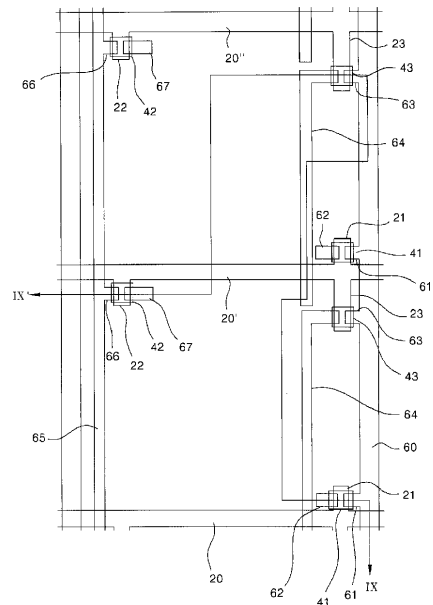
【図 10】

[Fig. 10]



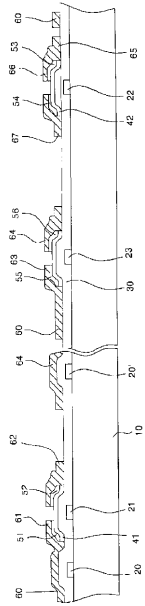
【図 11】

[Fig. 11]



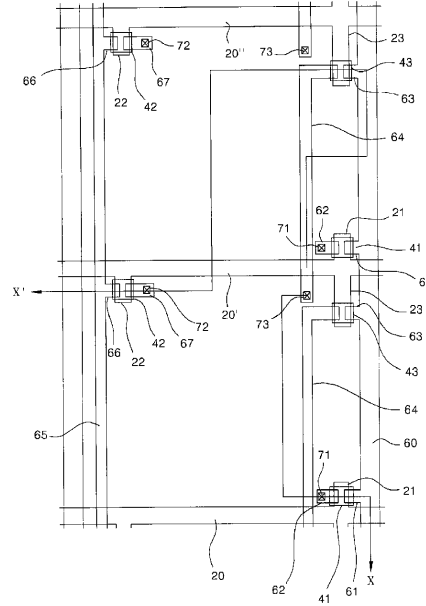
【図 12】

[Fig. 12]



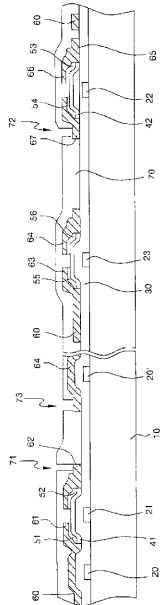
【図 13】

[Fig. 13]



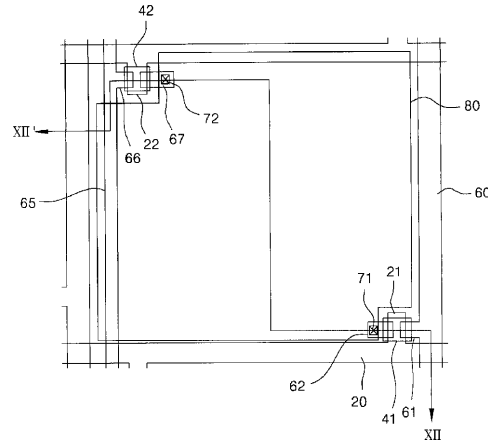
【図 14】

[Fig. 14]



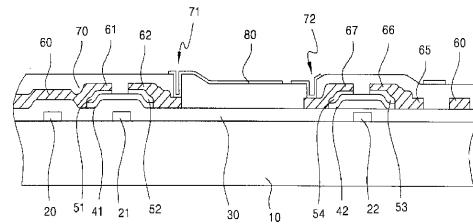
【図 15】

[Fig. 15]



【図 16】

[Fig. 16]



フロントページの続き

(72)発明者 ジュ, イン - ス

大韓民国, 4 6 3 - 7 8 1 ギョンギ - ド, ソンナム, プンダン - グ, スネ - ドン, プルン マウ
ル, サンヨンアパート 5 0 7 - 8 0 2

審査官 磯野 光司

(56)参考文献 特開平 0 6 - 0 3 4 9 4 0 (J P , A)

特開昭 6 2 - 2 1 8 9 4 1 (J P , A)

特開 2 0 0 0 - 1 7 2 4 3 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/133

G02F 1/1333

G02F 1/1343

G02F 1/1368

专利名称(译)	具有触摸屏功能的液晶显示装置及其制造方法		
公开(公告)号	JP4733045B2	公开(公告)日	2011-07-27
申请号	JP2006537869	申请日	2004-02-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	チェジュンフ ジュインス		
发明人	チェ,ジュン-フ ジュ,イン-ス		
IPC分类号	G02F1/1333 G02F1/133 G02F1/1368 G09F9/30 G02F1/1335 G02F1/1362 G06F3/041		
CPC分类号	G06F3/0412 G02F1/133371 G02F1/13338 G02F1/13624		
FI分类号	G02F1/1333 G02F1/133.530 G02F1/1368 G09F9/30.338 G09F9/30.349.Z		
优先权	1020030077574 2003-11-04 KR		
其他公开文献	JP2007510949A		
外部链接	Espacenet		

摘要(译)

LCD装置技术领域本发明涉及具有触摸屏功能的LCD装置。本发明的LCD装置包括多条栅极线，与栅极线交叉的多条数据线，以及与数据线绝缘和并置的多条信号线。第一至第三开关元件以矩阵形式形成在多个像素区域中的每一个中，其由栅极线和数据线围绕。这里，第一开关元件的栅极连接到栅极线Gn，其源极连接到数据线，并且其漏极连接到像素电极。此外，在它们之间形成液晶电容和存储电容像素电极和公共电极。此时，液晶电容由于液晶单元间隙的变化而改变。第二和第三开关元件设计用于读取液晶电容的变化。第二开关元件的源极连接到像素电极，其漏极连接到信号线，并且其栅极连接到前一栅极线Gn-1。此外，第三开关元件的源极连接到数据线，其漏极连接到像素电极，并且其栅极连接到第二前一栅极线Gn-2。每条信号线连接到每个信号放大器。

【 図 3 】

