

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4413361号
(P4413361)

(45) 発行日 平成22年2月10日(2010.2.10)

(24) 登録日 平成21年11月27日(2009.11.27)

(51) Int.Cl.		F I	
GO2F	1/1368	(2006.01)	GO2F 1/1368
GO2F	1/133	(2006.01)	GO2F 1/133 550
GO9F	9/30	(2006.01)	GO9F 9/30 338
HO1L	29/786	(2006.01)	HO1L 29/78 612B

請求項の数 4 (全 15 頁)

(21) 出願番号 特願2000-53914 (P2000-53914)
 (22) 出願日 平成12年2月29日(2000.2.29)
 (65) 公開番号 特開2001-242487 (P2001-242487A)
 (43) 公開日 平成13年9月7日(2001.9.7)
 審査請求日 平成19年1月25日(2007.1.25)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 東京都港区港南4-1-8
 (74) 代理人 100083806
 弁理士 三好 秀和
 (72) 発明者 宮武 正樹
 埼玉県深谷市幡羅町1丁目9番地2号 株式会社東芝 深谷工場内

審査官 福田 知喜

(56) 参考文献 特開平11-271811 (JP, A)
 特開平10-268350 (JP, A)
 特開平11-202294 (JP, A)
 特開平11-202293 (JP, A)
 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

互いに交差する複数本の信号線及び複数本の走査線、前記信号線と走査線の各交点近傍に配置されたスイッチ素子、前記スイッチ素子に接続された画素電極を含むアレイ基板、前記画素電極と対向する対向電極を含む対向基板、前記アレイ基板と前記対向基板との間に保持された液晶層を有する液晶表示パネルと、前記信号線に映像信号を供給する信号線駆動回路と、前記走査線に走査信号を供給する走査線駆動回路と、前記信号線駆動回路と前記走査線駆動回路を駆動するための外部駆動回路とを備えた液晶表示装置において、前記信号線駆動回路は、

正極性の映像信号を伝送する正極性ビデオバス群と、負極性の映像信号を伝送する負極性ビデオバス群と、各々が接続配線を介して前記正極性ビデオバス群の一つに接続される複数の正極性スイッチと、各々が接続配線を介して前記負極性ビデオバス群の一つに接続される複数の負極性スイッチと、隣接する前記正極性スイッチと前記負極性スイッチとからなるスイッチペアが共通の前記信号線に接続されるとともに、前記正極性スイッチはP型薄膜トランジスタ、前記負極性スイッチはN型薄膜トランジスタで構成され、

(2N-1)本目(N:自然数)の信号線に接続された正極性スイッチと(2N)本目の信号線に接続された正極性スイッチのソース電極は、共通のコンタクトホールを介して前記正極性ビデオバス群の中の1本に接続されることを特徴とする液晶表示装置。

【請求項2】

10

20

請求項 1 記載の液晶表示装置において、

(2N) 本目の信号線に接続された負極性スイッチと(2N+1) 本目の信号線に接続された負極性スイッチのソース電極は、共通のコンタクトホールを介して前記負極性ビデオバス群の中に 1 本に接続されることを特徴とする液晶表示装置。

【請求項 3】

互いに交差する複数本の信号線及び複数本の走査線、前記信号線と走査線の各交点近傍に配置されたスイッチ素子、前記スイッチ素子に接続された画素電極を含むアレイ基板、前記画素電極と対向する対向電極を含む対向基板、前記アレイ基板と前記対向基板との間に保持された液晶層を有する液晶表示パネルと、前記信号線に映像信号を供給する信号線駆動回路と、前記走査線に走査信号を供給する走査線駆動回路と、前記信号線駆動回路と前記走査線駆動回路を駆動するための外部駆動回路とを備えた液晶表示装置において、前記信号線駆動回路は、

正極性の映像信号を伝送する正極性ビデオバス群と、負極性の映像信号を伝送する負極性ビデオバス群と、各々が接続配線を介して前記正極性ビデオバス群の一つに接続される複数の正極性スイッチと、各々が接続配線を介して前記負極性ビデオバス群の一つに接続される複数の負極性スイッチと、隣接する前記正極性スイッチと前記負極性スイッチとからなるスイッチペアが共通の前記信号線に接続されるとともに、前記正極性スイッチは P 型薄膜トランジスタ、前記負極性スイッチは N 型薄膜トランジスタで構成され、

(2N-1) 本目(N: 自然数)の信号線に接続された負極性スイッチと(2N) 本目の信号線に接続された負極性スイッチのソース電極は、共通のコンタクトホールを介して前記負極性ビデオバス群の中の 1 本に接続されることを特徴とする液晶表示装置。

【請求項 4】

請求項 3 記載の液晶表示装置において、

(2N) 本目の信号線に接続された正極性スイッチと(2N+1) 本目の信号線に接続された正極性スイッチのソース電極は、共通のコンタクトホールを介して前記正極性ビデオバス群の中に 1 本に接続されることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、アクティブマトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】

近年、液晶表示装置に代表される平面表示装置は、薄型、軽量であることに加えて低消費電力であることから、各種機器の表示装置として用いられている。中でも、マトリクス状に配置された表示画素毎に薄膜トランジスタ(TFT) からなる画素スイッチング素子を設けたアクティブマトリクス型の液晶表示装置(以下、TFT-LCD)は、画質が鮮明で、かつCRTと同等かそれ以上の高密度の表示性能を備えていることから、高精細な表示画像が要求される分野で使用されている。

【0003】

特に近年では、同一面積の透明絶縁基板上での有効画面領域を広げるとともに、製造コストの低減を図るために、駆動回路を内蔵した薄膜トランジスタ方式の液晶表示装置が開発されている。これは、画素スイッチング素子に走査線を介して走査信号を供給する走査線駆動回路と、同じく画素スイッチング素子に信号線を介して映像信号を供給する信号線駆動回路を、表示画素が形成された透明絶縁基板上に一体に形成したものである。その中でも、シフトレジスタなどで構成されるタイミング制御回路によりサンプリングを制御し、信号線を介して供給される映像信号を信号線容量に保持した後に画素容量に書き込むサンプルホールド(S/H)型駆動回路内蔵のTFT-LCDの開発が進められている。

【0004】

図 11 は、一般的な S/H 型駆動回路内蔵の TFT-LCD の回路構成図である。この T

10

20

30

40

50

F T - L C D 1 0 0 は、光透過型の液晶パネルとして構成された表示部 1 1 0 と、走査線駆動回路 1 2 0 及び信号線駆動回路 1 3 0 とを備えており、図示しない透明絶縁基板（アレイ基板）上に一体に形成されている。

【 0 0 0 5 】

表示部 1 1 0 には、複数本の信号線 1 1 1、及びこれと交差する複数本の走査線 1 1 2 がマトリクス状に配置されており、両線の交点近傍には画素スイッチング素子となる薄膜トランジスタ 1 1 3 が配設されている。この薄膜トランジスタ 1 1 3 のソース電極は信号線 1 1 1 に接続され、ドレイン電極は画素電極 1 1 4 に接続されている。画素電極 1 1 4 と対向電極 1 1 5 の間には液晶層 1 1 6 が挟持され、液晶容量 C l c を形成している。また、液晶層 1 1 6 と並列に補助容量部 1 1 7 が接続され、補助容量 C s を形成している。信号線 1 1 1 を通じて書き込まれる映像信号は、所定期間、液晶容量 C l c と補助容量 C s により保持される。対向電極 1 1 5 は、図示しない対向電極駆動回路に接続され、所定の

10

【 0 0 0 6 】

走査線駆動回路 1 2 0 は、複数組のシフトレジスタ（S/R）1 2 1 及び走査線駆動バッファ 1 2 2 により構成され、図示しない外部駆動回路から供給される垂直同期信号（I N 2）及び垂直クロック信号（C L K 2）に基づいて、各走査線 1 1 2 に順次走査信号を出力する。

【 0 0 0 7 】

信号線駆動回路 1 3 0 は、複数のシフトレジスタ（S/R）1 3 1、サンプリングスイッチ駆動バッファ 1 3 2、ビデオバス 1 3 3 及びサンプリングスイッチ 1 3 4 により構成されている。各サンプリングスイッチ 1 3 4 はそれぞれ信号線 1 1 1 に接続されており、シフトレジスタ 1 3 1 は、前記外部駆動回路から供給される水平同期信号（I N 1）及び水平クロック信号（C L K 1）に基づいて、サンプリングスイッチ駆動バッファ 1 3 2 及びサンプリングスイッチ制御線 1 3 5 を介してサンプリングスイッチ 1 3 4 を制御し、前記外部駆動回路から供給される映像信号（V i d e o 1、2・・・N）を、所定のタイミングで信号線 1 1 1 にサンプリングする。

20

【 0 0 0 8 】

符号 1 4 0 は、前記透明絶縁基板の表面エリアから表示部 1 1 0 を除いたエリア（走査線駆動回路 1 2 0 や信号線駆動回路 1 3 0 などの配置されるエリア）である額縁部を示している。

30

【 0 0 0 9 】

上記のように構成された F T - L C D 1 0 0 では、駆動回路（1 2 0、1 3 0）を表示部 1 1 0 と同様の製造工程で作製することができ、また安価なガラス基板等の透明絶縁基板上に一体形成できることから、駆動回路を T A B 方式で実装した F T - L C D と比較して、低コストで作製することが可能となる。

【 0 0 1 0 】

【発明が解決しようとする課題】

ところで、図 1 1 に示すような F T - L C D 1 0 0 では、駆動回路（1 2 0、1 3 0）を表示部 1 1 0 と同じ透明絶縁基板上に形成するため、駆動回路を T A B 方式で実装したものと比べると、額縁部 1 4 0 の面積が大きくなる傾向にある。一方、市場においては、同じ表示画面サイズであれば、全体のサイズがよりコンパクトなものが求められており、額縁部 1 4 0 の面積を小さくするために、駆動回路を構成する薄膜トランジスタの回路規模を小さくする必要に迫られている。しかし、近年は液晶表示装置の大型化が進み、透明絶縁基板も大型化しつつあり、また一枚の透明絶縁基板から多くのパネルを作製することから、透明絶縁基板の大型化が進んでいる。このような大型の透明絶縁基板では、基板のシュリンク（伸び縮み）、透明絶縁基板内での加工バラツキが大きくなるうえ、透明絶縁基板の大型化に伴う露光機の位置合わせ精度が 1 μ m 以上と大きくなることから、駆動回路を今以上に小さくすることは極めて困難と考えられている。

40

【 0 0 1 1 】

50

この発明は、製造工程の追加や変更などを行うことなしに、回路規模を小さくすることができる液晶表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】

上記目的を達成するため、請求項1の発明は、互いに交差する複数本の信号線及び複数本の走査線、前記信号線と走査線の各交点近傍に配置されたスイッチ素子、前記スイッチ素子に接続された画素電極を含むアレイ基板、前記画素電極と対向する対向電極を含む対向基板、前記アレイ基板と前記対向基板との間に保持された液晶層を有する液晶表示パネルと、前記信号線に映像信号を供給する信号線駆動回路と、前記走査線に走査信号を供給する走査線駆動回路と、前記信号線駆動回路と前記走査線駆動回路を駆動するための外部駆動回路とを備えた液晶表示装置において、前記信号線駆動回路は、正極性の映像信号を伝送する正極性ビデオバス群と、負極性の映像信号を伝送する負極性ビデオバス群と、各々が接続配線を介して前記正極性ビデオバス群の一つに接続される複数の正極性スイッチと、各々が接続配線を介して前記負極性ビデオバス群の一つに接続される複数の負極性スイッチと、隣接する前記正極性スイッチと前記負極性スイッチとからなるスイッチペアが共通の前記信号線に接続されるとともに、前記正極性スイッチはP型薄膜トランジスタ、前記負極性スイッチはN型薄膜トランジスタで構成され、 $(2N - 1)$ 本目の信号線に接続された正極性スイッチと $(2N)$ 本目の信号線に接続された正極性スイッチのソース電極は、共通のコンタクトホールを介して前記正極性ビデオバス群の中の1本に接続されることを特徴とする。

10

20

【0013】

請求項2の発明は、前記請求項1の発明において、前記信号線駆動回路は、 $(2N)$ 本目の信号線に接続された負極性スイッチと $(2N + 1)$ 本目の信号線に接続された負極性スイッチのソース電極は、共通のコンタクトホールを介して前記負極性ビデオバス群の中に1本に接続されることを特徴とする。

【0014】

請求項3の発明は、互いに交差する複数本の信号線及び複数本の走査線、前記信号線と走査線の各交点近傍に配置されたスイッチ素子、前記スイッチ素子に接続された画素電極を含むアレイ基板、前記画素電極と対向する対向電極を含む対向基板、前記アレイ基板と前記対向基板との間に保持された液晶層を有する液晶表示パネルと、前記信号線に映像信号を供給する信号線駆動回路と、前記走査線に走査信号を供給する走査線駆動回路と、前記信号線駆動回路と前記走査線駆動回路を駆動するための外部駆動回路とを備えた液晶表示装置において、前記信号線駆動回路は、正極性の映像信号を伝送する正極性ビデオバス群と、負極性の映像信号を伝送する負極性ビデオバス群と、各々が接続配線を介して前記正極性ビデオバス群の一つに接続される複数の正極性スイッチと、各々が接続配線を介して前記負極性ビデオバス群の一つに接続される複数の負極性スイッチと、隣接する前記正極性スイッチと前記負極性スイッチとからなるスイッチペアが共通の前記信号線に接続されるとともに、前記正極性スイッチはP型薄膜トランジスタ、前記負極性スイッチはN型薄膜トランジスタで構成され、前記信号線駆動回路は、 $(2N - 1)$ 本目の信号線に接続された負極性スイッチと $(2N)$ 本目の信号線に接続された負極性スイッチのソース電極は、共通のコンタクトホールを介して前記負極性ビデオバス群の中の1本に接続されることを特徴とする。

30

40

【0015】

請求項4の発明は、前記請求項3の発明において、 $(2N)$ 本目の信号線に接続された正極性スイッチと $(2N + 1)$ 本目の信号線に接続された正極性スイッチのソース電極は、共通のコンタクトホールを介して前記正極性ビデオバス群の中に1本に接続されることを特徴とする。

【0016】

上記請求項1乃至請求項4の発明においては、N型薄膜トランジスタのソース領域)とP型薄膜トランジスタのソース領域のコンタクトホールを個別に形成した従来構造に比べて

50

、より狭い画素ピッチでも並列に配置することができる。このため、従来構造ではP型薄膜トランジスタとN型薄膜トランジスタを交互に配置しなければならないような場合でも、画素ピッチがP型薄膜トランジスタとN型薄膜トランジスタとを並列に配置可能な範囲であれば、前記従来構造に比べて回路規模を小さくすることができる。

【0017】

【発明の実施の形態】

以下、この発明に係わる液晶表示装置の実施形態について説明する。

【0018】

[実施形態1]

図1は、実施形態1に係わるTFT-LCDの回路構成図であり、とくに信号線駆動回路230の回路構成図である。ただし、この実施形態では8相4分割駆動の液晶パネルを例に説明するため、図11の信号線駆動回路130とは回路構成が異なる。他の部分の構成は図11と同じであり、同等部分には同一符号を付している。

10

【0019】

図1において、図示しない透明絶縁基板には、24本の信号線S1～S24を1ブロックとして、並列に32ブロックが配置されている（図1では1ブロックのみを示す）。これら信号線は、同一基板上に集積化された信号線駆動回路230により駆動される。

【0020】

信号線駆動回路230は、図示しない外部駆動回路から供給される水平同期信号IN1、水平クロック信号XCLK1及びXCLK2により駆動されるクロックドインバータ型のシフトレジスタ150（図1では32段のうちの一部を示す）と、正極性の映像信号が供給されるビデオバスP1～P12と、負極性の映像信号が供給されるビデオバスN1～N12と、シフトレジスタ150の出力により制御され、ビデオバスP1～P12、N1～N12それぞれに供給される映像信号を信号線S1～S24に伝達するPchのサンプリングスイッチSWpa、SWpb、SWpc、SWpxd・・・SWpx、NchのサンプリングスイッチSWna、SWnb、SWnc、SWnd・・・SWnxとから構成されている。

20

【0021】

この実施形態の液晶パネルは、表示画面が縦に4分割されている。そして、1分割のエリアには、前述した24本の信号線S1～S24（1ブロック）が並列に32ブロック配置されている。

30

【0022】

シフトレジスタ150の出力は、信号切り替え回路160を介して24本の信号線S1～S24に対応したタイミング信号線TS1～TS4に分配される。このタイミング信号線TS1～TS4は、それぞれサンプリングスイッチSWna～SWnx、SWpa～SWpxを構成するMOSトランジスタのゲート電極に接続されている。

【0023】

信号切り替え回路160には、図示しない外部駆動回路から極性反転信号Vpolが供給されており、各信号線に出力される映像信号の極性は、極性反転駆動のために1フレーム毎に切り替えられる。これにより、隣接する信号線には正極性の映像信号と負極性の映像信号が1フレーム毎に交互に出力される。

40

【0024】

図2は、図1の信号線S1、S2、S23、S24に接続されるサンプリングスイッチの拡大構成図である。

【0025】

サンプリングスイッチSWpa、SWpbは正極性のビデオバスP1に接続され、サンプリングスイッチSWpw、SWpxは正極性のビデオバスP12に接続されている。これらのサンプリングスイッチは、PchTFTからなるアナログスイッチである。またサンプリングスイッチSWna、SWnbは負極性のビデオバスN1に接続され、サンプリングスイッチSWnw、SWnxは負極性のビデオバスN12に接続されている。これらの

50

サンプリングスイッチは、N c h T F T からなるアナログスイッチである。

【0026】

信号線 S 1 , S 2 . . . S 2 3 , S 2 4 には、P c h , N c h それぞれのアナログスイッチがペアになって並列に配置され、それぞれのドレイン電極 2 1 0 が共通に接続されることにより、極性反転駆動を可能としている。

【0027】

この実施形態ではVライン反転駆動を行っているとして説明すると、(2 N - 1) 本目 (N : 自然数) の信号線 S 1 , S 3 . . . S 2 3 が正極性の時、(2 N) 本目の信号線 S 2 , S 4 . . . S 2 4 は負極性であり、また信号線 S 1 , S 3 . . . S 2 3 が負極性の時、信号線 S 2 , S 4 . . . S 2 4 は正極性となる。この極性は1フレーム毎に反転し、フリッカのない映像を提供している。

10

【0028】

このペアのアナログスイッチは、1ドットピッチ内の幅で構成されなければならない。信号線 S 1 には P c h T F T である S W p a が、また信号線 S 2 には、P c h T F T である S W p b が接続されており、S W p a , S W p b のソース電極は、共通の正極性のビデオバス P 1 に接続されている。この時、P c h のソース電極 2 2 0 におけるコンタクトホール 2 2 1 は、S W p a , S W p b で共通化されている。

【0029】

これによれば、前記ペアのアナログスイッチの幅を短縮化することができるため、例えば、約 5 5 μ m ピッチのドットサイズまで額縁サイズを増大することなしに、アナログスイッチを配置することが可能となる。

20

【0030】

図3は、各ビデオバスに供給される映像信号の配列を示す説明図である。ビデオバス P 1 , P 2 . . . P 1 2 , N 1 , N 2 . . . N 1 2 に供給される映像信号は、極性反転信号 V p o l により1フレーム毎に極性反転されている。Vライン反転駆動を行った場合、正極性のビデオバス P 1 は、奇数フレームでは信号線 S 1 に映像信号を供給し、偶数フレームでは信号線 S 2 に映像信号を供給する。また、負極性のビデオバス N 1 は、奇数フレームでは信号線 S 2 に映像信号を供給し、偶数フレームでは信号線 S 1 に映像信号を供給する。ここで、奇数フレームと偶数フレームにおける信号線の対応関係を入れ替えても、同様にVライン反転駆動ができることはいうまでもない。

30

【0031】

[実施形態2]

この実施形態2では、実施形態1のT F T - L C D (図1) において、サンプリングスイッチの P c h , N c h の配置を入れ替えた例について説明する。すなわち実施形態2では、サンプリングスイッチを並列に配置し、かつ N c h のソース電極におけるコンタクトホールを共通化した T F T - L C D について説明する。ただし、T F T - L C D の回路構成については説明を省略する。

【0032】

図4は、実施形態2における信号線 S 1 , S 2 , S 2 3 , S 2 4 に接続されるサンプリングスイッチの拡大構成図であり、図2と同等部分には同一符号を付している。

40

【0033】

サンプリングスイッチ S W p a , S W p b は正極性のビデオバス P 1 に接続され、サンプリングスイッチ S W p w , S W p x は正極性のビデオバス P 1 2 に接続されている。これらのサンプリングスイッチは、P c h T F T からなるアナログスイッチである。また、サンプリングスイッチ S W n a , S W n b は負極性のビデオバス N 1 に接続され、サンプリングスイッチ S W n w , S W n x は負極性のビデオバス N 1 2 に接続されている。これらのサンプリングスイッチは、N c h T F T からなるアナログスイッチである。

【0034】

信号線 S 1 , S 2 . . . S 2 3 , S 2 4 には、P c h , N c h それぞれのアナログスイッチがペアになって並列に配置され、それぞれのドレイン電極 3 1 0 が共通に接続されるこ

50

とにより、極性反転駆動を可能としている。

【0035】

この実施形態ではVライン反転駆動を行っているとして説明すると、(2N-1)本目の信号線S1, S3・・・S23が正極性の時、(2N)本目の信号線S2, S4・・・S24は負極性であり、また信号線S1, S3・・・S23が負極性の時、信号線S2, S4・・・S24は正極性となる。この極性は1フレーム毎に反転し、フリッカのない映像を提供している。

【0036】

このペアのアナログスイッチは、1ドットピッチ内の幅で構成されなければならない。信号線S1にはNchTFTであるSWnaが、また信号線S2には、NchTFTであるSWnbが接続されており、SWna, SWnbのソース電極は、共通の負極性のビデオバスN1に接続されている。この時、ソース電極320におけるコンタクトホール321は、SWna, SWnbで共通化されている。

10

【0037】

これによれば、前記ペアのアナログスイッチの幅を短縮化することができるため、例えば、約55μmピッチのドットサイズまで額縁サイズを増大することなしに、アナログスイッチを配置することが可能となる。

【0038】

なお、ビデオバスP1, P2・・・P12、N1, N2・・・N12に供給される映像信号については、実施形態1の図3と同じであるため説明を省略する。

20

【0039】

[実施形態3]

この実施形態3では、実施形態1の構造によるサンプリングスイッチを並列に配置し、かつPch, Nchのソース電極におけるコンタクトホールを共通化したTFT-LCDについて説明する。

【0040】

図5は、実施形態3に係わるTFT-LCDの回路構成図であり、とくに信号線駆動回路330の回路構成図である。この実施形態においても、8相4分割駆動の液晶パネルを例に説明する。また、図1の信号線駆動回路230とはサンプリングスイッチの配置や、タイミング信号線及びビデオバスの接続が異なるが、他の部分の構成は図1と同じであり、同等部分には同一符号を付している。

30

【0041】

図5において、図示しない透明絶縁基板には、24本の信号線S1～S24を1ブロックとして、並列に32ブロックが配置されている(図5では1ブロックのみを示す)。これら信号線は、同一基板上に集積化された信号線駆動回路330により駆動される。

【0042】

信号線駆動回路330は、図示しない外部駆動回路から供給される水平同期信号IN1、水平クロック信号XCLK1及びXCLK2により駆動されるクロックインバータ型のシフトレジスタ150(図5では32段のうちの一部を示す)と、正極性の映像信号が供給されるビデオバスP1～P13と、負極性の映像信号が供給されるビデオバスN1～N12と、シフトレジスタ150の出力により制御され、ビデオバスP1～P13, N1～N12それぞれに供給される映像信号を信号線S1～S24に伝達するPchのサンプリングスイッチSWpa, SWpb, SWpc, SWpd・・・SWpw, SWpx、NchのサンプリングスイッチSWna, SWnb, SWnc, SWnd・・・SWnw, SWnxとから構成されている。

40

【0043】

この実施形態の構成では、サンプリングスイッチSWpaのソース電極は単独で正極性のビデオバスP1に接続されることになるため、正極性のビデオバスは負極性のビデオバスよりも1本多い構成となる。

【0044】

50

また、この実施形態の液晶パネルについても、表示画面は4分割されている。そして、1分割のエリアには、前述した24本の信号線S1～S24（1ブロック）が並列に32ブロック配置されている。

【0045】

シフトレジスタ150の出力は、信号切り替え回路260を介して24本の信号線S1～S24に対応したタイミング信号線TS1～TS4に分配される。このタイミング信号線TS1～TS4は、それぞれサンプリングスイッチSWna～SWnx，SWpa～SWpxを構成するMOSトランジスタのゲート電極に接続されている。

【0046】

信号切り替え回路260には、図示しない外部駆動回路から極性反転信号Vpolが供給されており、各信号線に出力される映像信号の極性は、極性反転駆動のために1フレーム毎に切り替えられる。これにより、隣接する信号線には正極性の映像信号と負極性の映像信号が1フレーム毎に交互に出力される。

10

【0047】

図6は、図5の信号線S1，S2，S3，S4に接続されるサンプリングスイッチの拡大構成図である。

【0048】

サンプリングスイッチSWpaは正極性のビデオバスP1に接続され、サンプリングスイッチSWpb，SWpcは正極性のビデオバスP2に接続されている。これらのサンプリングスイッチは、PchTFTからなるアナログスイッチである。またサンプリングスイッチSWna，SWnbは負極性のビデオバスN1に接続され、サンプリングスイッチSWnc，SWndは負極性のビデオバスN2に接続されている。これらのサンプリングスイッチは、NchTFTからなるアナログスイッチである。

20

【0049】

信号線S1，S2，S3，S4には、Pch，Nchそれぞれのアナログスイッチがペアになって並列に配置され、それぞれのドレイン電極410が共通に接続されることにより、極性反転駆動を可能としている。

【0050】

この実施形態ではVライン反転駆動を行っているとして説明すると、(2N-1)本目の信号線S1，S3(・・・S23)が正極性の時、(2N)本目の信号線S2，S4(・・・S24)は負極性であり、また信号線S1，S3(・・・S23)が負極性の時、信号線S2，S4(・・・S24)は正極性となる。この極性は1フレーム毎に反転し、フリッカのない映像を提供している。

30

【0051】

このペアのアナログスイッチは、1ドットピッチ内の幅で構成されなければならない。信号線S1にはPchTFTであるSWpaが、信号線S2にはPchTFTであるSWpbが、また信号線S3にはPchTFTであるSWpcがそれぞれ接続されている。そして、SWpb，SWpcのソース電極は、共通の正極性のビデオバスP2に接続されている。さらに、信号線S1にはNchTFTであるSWnaが、信号線S2にはNchTFTであるSWnbがそれぞれ接続されている。そして、SWna，SWnbのソース電極は、共通の負極性のビデオバスN1に接続されている。そして、Pchのソース電極420におけるコンタクトホール421は、SWpb，SWpcで共通化されている。またNchのソース電極430におけるコンタクトホール431は、SWna，SWnb及びSWnc，SWndでそれぞれ共通化されている。

40

【0052】

これによれば、前記ペアのアナログスイッチの幅を短縮化することができるため、例えば、約50μmピッチのドットサイズまで額縁サイズの増大することなしに、アナログスイッチを配置することが可能となる。

【0053】

図7は、各ビデオバスに供給される映像信号の配列を示す説明図である。ビデオバスP1

50

、P2・・・P13、N1、N2・・・N12に供給される映像信号は、極性反転信号Vp01により1フレーム毎に極性反転されている。Vライン反転駆動を行った場合、正極性のビデオバスP2は、奇数フレームでは信号線S3に映像信号を供給し、偶数フレームでは信号線S2に映像信号を供給する。また正極性のビデオバスP1は、奇数フレームのみ信号線S1に映像信号を供給し、同じく正極性のビデオバスP13は、奇数フレームのみ信号線S24に映像信号を供給する。一方、負極性のビデオバスN1は、奇数フレームでは信号線S2に映像信号を供給し、偶数フレームでは信号線S1に映像信号を供給する。ここで、奇数フレームと偶数フレームにおける信号線の対応関係を入れ替えても、同様にVライン反転駆動ができることはいうまでもない。

【0054】

10

[実施形態4]

この実施形態4では、実施形態3のTFT-LCD(図5)において、サンプリングスイッチのPch、Nchの配置を入れ替えた例について説明する。

【0055】

図8は、実施形態4に係わるTFT-LCDの回路構成図であり、とくに信号線駆動回路430の回路構成図である。この実施形態においても、8相4分割駆動の液晶パネルを例に説明する。また、図5の信号線駆動回路330とはサンプリングスイッチの配置や、タイミング信号線及びビデオバスの接続が異なるが、他の部分の構成は図5と同じであり、同等部分には同一符号を付している。

【0056】

20

図8において、図示しない透明絶縁基板には、24本の信号線S1～S24を1ブロックとして、並列に32ブロックが配置されている(図8では1ブロックのみを示す)。これら信号線は、同一基板上に集積化された信号線駆動回路430により駆動される。

【0057】

信号線駆動回路430は、図示しない外部駆動回路から供給される水平同期信号IN1、水平クロック信号XCLK1及びXCLK2により駆動されるクロックインバータ型のシフトレジスタ150(図8では32段のうちの一部を示す)と、正極性の映像信号が供給されるビデオバスP1～P12と、負極性の映像信号が供給されるビデオバスN1～N13と、シフトレジスタ150の出力により制御され、ビデオバスP1～P12、N1～N13それぞれに供給される映像信号を信号線S1～S24に伝達するPchのサンプリングスイッチSWpa、SWpb、SWpc、SWpd・・・SWpw、SWpx、NchのサンプリングスイッチSWna、SWnb、SWnc、SWnd・・・SWnw、SWnxとから構成されている。

30

【0058】

この実施形態の構成では、サンプリングスイッチSWnxのソース電極は単独で負極性のビデオバスN13に接続されることになるため、負極性のビデオバスは正極性のビデオバスよりも1本多い構成となる。

【0059】

また、この実施形態の液晶パネルについても、表示画面は4分割されている。そして、1分割のエリアには、前述した24本の信号線S1～S24(1ブロック)が並列に32ブロック配置されている。

40

【0060】

シフトレジスタ150の出力は、信号切り替え回路360を介して24本の信号線S1～S24に対応したタイミング信号線TS1～TS4に分配される。このタイミング信号線TS1～TS4は、それぞれサンプリングスイッチSWna～SWnx、SWpa～SWpxを構成するMOSトランジスタのゲート電極に接続されている。

【0061】

信号切り替え回路360には、図示しない外部駆動回路から極性反転信号Vp01が供給されており、各信号線に出力される映像信号の極性は、極性反転駆動のために1フレーム毎に切り替えられる。これにより、隣接する信号線には正極性の映像信号と負極性の映像

50

信号が1フレーム毎に交互に出力される。

【0062】

図9は、図8の信号線S1, S2, S3, S4に接続されるサンプリングスイッチの拡大構成図である。

【0063】

サンプリングスイッチSWnaは負極性のビデオバスN1に接続され、サンプリングスイッチSWnb, SWncは負極性のビデオバスN2に接続されている。これらのサンプリングスイッチは、NchTFTからなるアナログスイッチである。またサンプリングスイッチSWpa, SWpbは正極性のビデオバスP1に接続され、サンプリングスイッチSWpc, SWpdは正極性のビデオバスP2に接続されている。これらのサンプリングスイッチは、PchTFTからなるアナログスイッチである。

10

【0064】

信号線S1, S2, S3, S4には、Pch, Nchそれぞれのアナログスイッチがペアになって並列に配置され、それぞれのドレイン電極510が共通に接続されることにより、極性反転駆動を可能としている。

【0065】

この実施形態ではVライン反転駆動を行っているとして説明すると、(2N-1)本目の信号線S1, S3(・・・S23)が正極性の時、(2N)本目の信号線S2, S4(・・・S24)は負極性であり、また信号線S1, S3(・・・S23)が負極性の時、信号線S2, S4(・・・S24)は正極性となる。この極性は1フレーム毎に反転し、フリッカのない映像を提供している。

20

【0066】

このペアのアナログスイッチは、1ドットピッチ内の幅で構成されなければならない。信号線S1にはNchTFTであるSWnaが、信号線S2にはNchTFTであるSWnbが、また信号線S3にはNchTFTであるSWncがそれぞれ接続されている。そして、SWnb, SWncのソース電極は、共通の負極性のビデオバスN2に接続されている。また、信号線S1にはPchTFTであるSWpaが、信号線S2にはPchTFTであるSWpbが接続されている。そして、SWpa, SWpbのソース電極は、共通の正極性のビデオバスP1に接続されている。さらに、Nchのソース電極520におけるコンタクトホール521は、SWnb, SWncで共通化されている。またPchのソース電極530におけるコンタクトホール531は、SWpa, SWpb及びSWpc, SWpdでそれぞれ共通化されている。

30

【0067】

これによれば、前記ペアのアナログスイッチの幅を短縮化することができるため、例えば、約50μmピッチのドットサイズまで額縁サイズを増大することなしに、アナログスイッチを配置することが可能となる。

【0068】

図10は、各ビデオバスに供給される映像信号の配列を示す説明図である。ビデオバスP1, P2・・・P12, N1, N2・・・N13に供給される映像信号は、極性反転信号Vpolにより1フレーム毎に極性反転されている。Vライン反転駆動を行った場合、正極性のビデオバスP1は、奇数フレームでは信号線S1に映像信号を供給し、偶数フレームでは信号線S2に映像信号を供給する。一方、負極性のビデオバスN2は、奇数フレームでは信号線S3に映像信号を供給し、偶数フレームでは信号線S2に映像信号を供給する。同じく負極性のビデオバスN1は、偶数フレームのみ信号線S1に、また負極性のビデオバスN13は、奇数フレームのみS24に映像信号を供給する。ここで、奇数フレームと偶数フレームにおける信号線の対応関係を入れ替えても、同様にVライン反転駆動できることはいうまでもない。

40

【0069】

上述した実施形態1～4においては、トランスマッションゲートのドレイン側のコンタクトホールを共通化するようにしてもよい。

50

【 0 0 7 0 】

またトランSMissionゲートのドレイン側のコンタクトホールと、ソース側のコンタクトホールをともに共通化するようにしてもよい。この場合は、従来構造のトランSMissionゲートに比べてさらに横幅を小さくすることができる。

【 0 0 7 1 】

【 発明の効果 】

以上説明したように、この発明に係わる液晶表示装置においては、電氣的に同電位となるN型薄膜トランジスタのドレイン領域又はソース領域と、P型薄膜トランジスタのドレイン領域又はソース領域のコンタクトホールを共通化したので、従来構造の薄膜トランジスタからなるCMOS回路で前記素子を構成した場合に比べて、より狭い画素ピッチでも素子を並列に配置することができる。これによれば、画素ピッチが前記素子を並列に配置可能な範囲であれば回路規模を小さくすることができるため、とくにS/H型駆動回路内蔵の液晶表示装置とした場合には、簡単な構成で額縁部の面積を小さくすることができる。

10

【 0 0 7 2 】

また、従来と同一の製造プロセスで透明絶縁基板上に形成することができるため、薄膜トランジスタのL長を短くしたり、コンタクトサイズを小さくする手法のように製造工程の追加や変更などが不要となり、生産性の低下やコスト増を招くことがない。

【 図面の簡単な説明 】

【 図 1 】 実施形態 1 に係わる TFT - LCD の回路構成図。

【 図 2 】 図 1 に示すサンプリングスイッチの拡大構成図。

20

【 図 3 】 図 2 の各ビデオバスに供給される映像信号の配列を示す説明図。

【 図 4 】 実施形態 2 におけるサンプリングスイッチの拡大構成図。

【 図 5 】 実施形態 3 に係わる TFT - LCD の回路構成図。

【 図 6 】 図 5 に示すサンプリングスイッチの拡大構成図。

【 図 7 】 図 6 の各ビデオバスに供給される映像信号の配列を示す説明図。

【 図 8 】 実施形態 4 に係わる TFT - LCD の回路構成図。

【 図 9 】 図 8 に示すサンプリングスイッチの拡大構成図。

【 図 1 0 】 図 9 の各ビデオバスに供給される映像信号の配列を示す説明図。

【 図 1 1 】 一般的な S / H 型駆動回路内蔵の TFT - LCD の回路構成図。

30

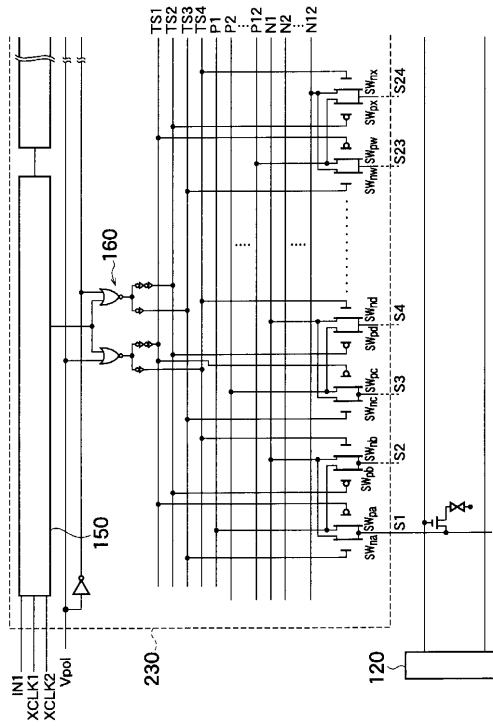
【 符号の説明 】

1 1 0 ... 表示部、 1 1 1 ... 信号線、 1 1 2 ... 走査線

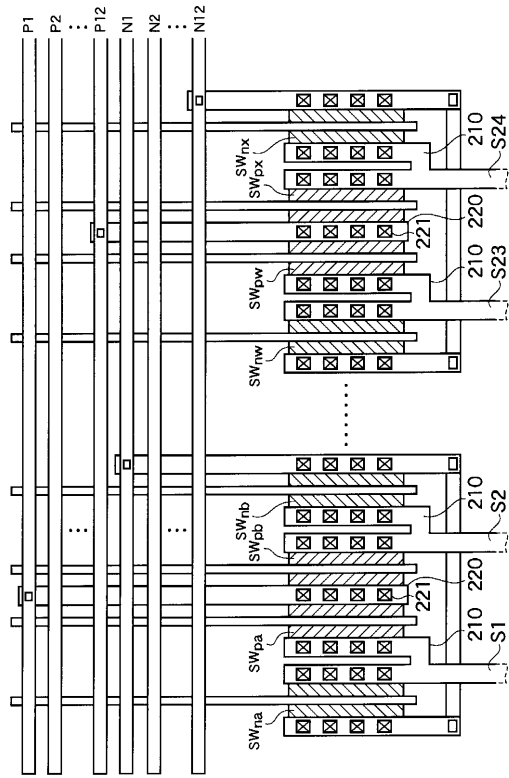
1 1 3 ... 薄膜トランジスタ、 1 1 4 ... 画素電極、 1 1 5 ... 対向電極

1 2 0 ... 走査線駆動回路、 1 3 0 ... 信号線駆動回路、 1 4 0 ... 額縁部

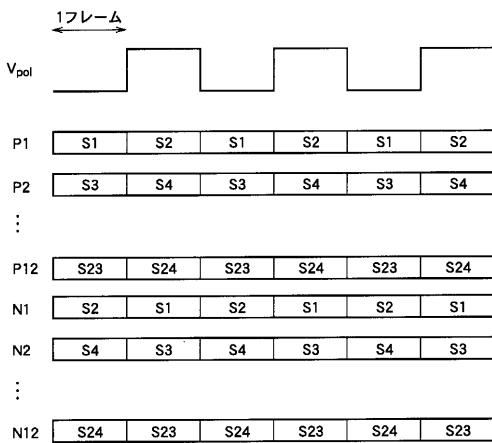
【図1】



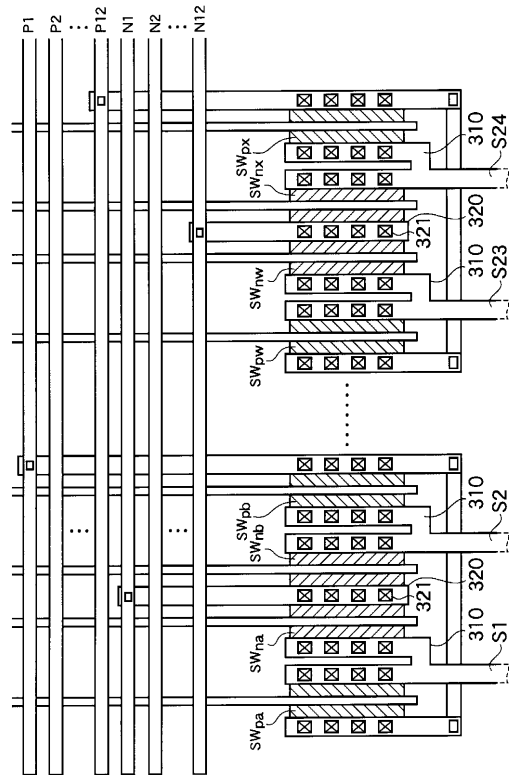
【図2】



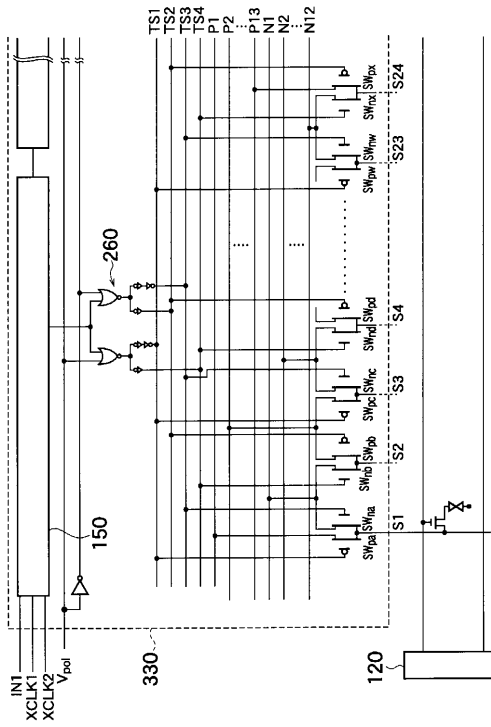
【図3】



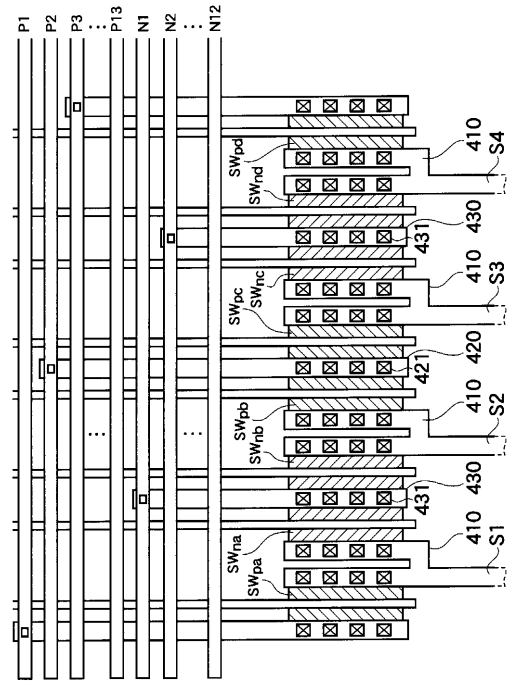
【図4】



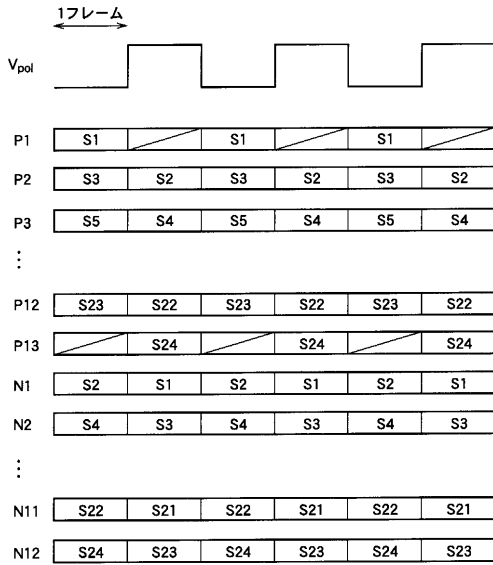
【 図 5 】



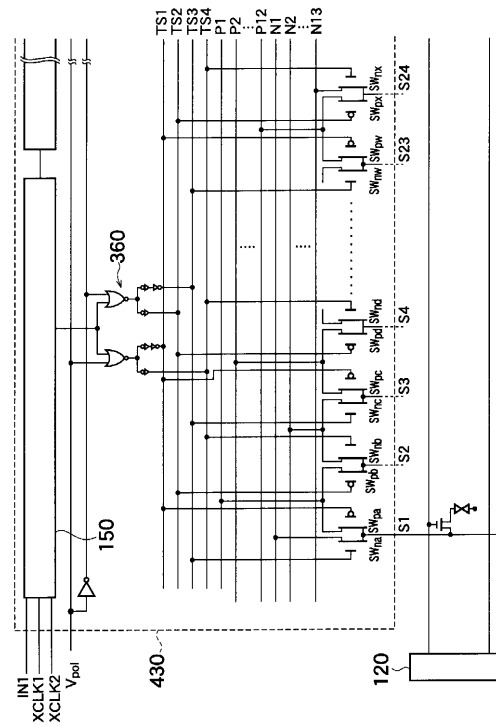
【 図 6 】



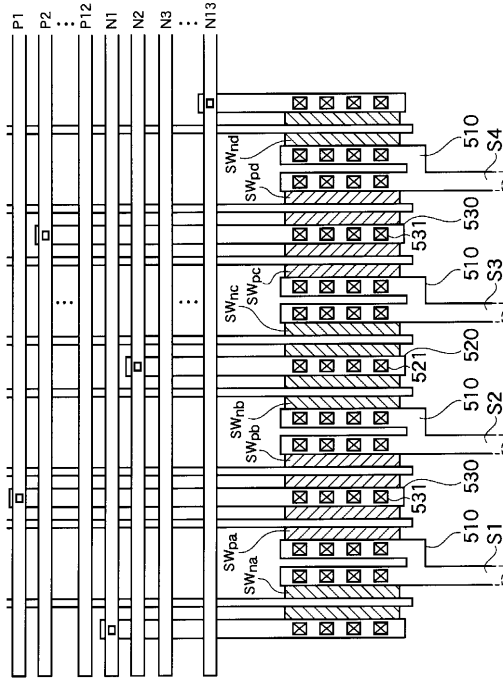
【 図 7 】



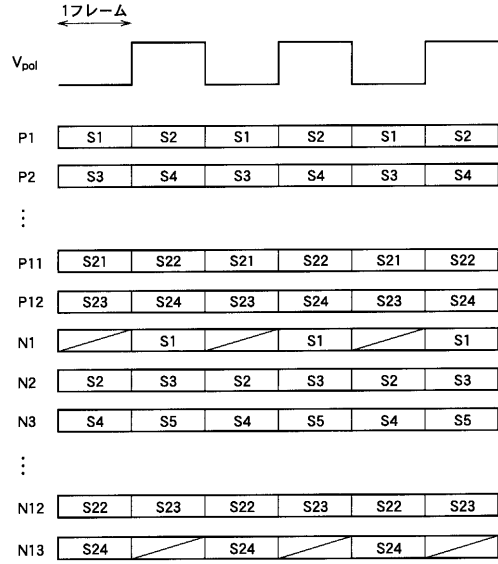
【 図 8 】



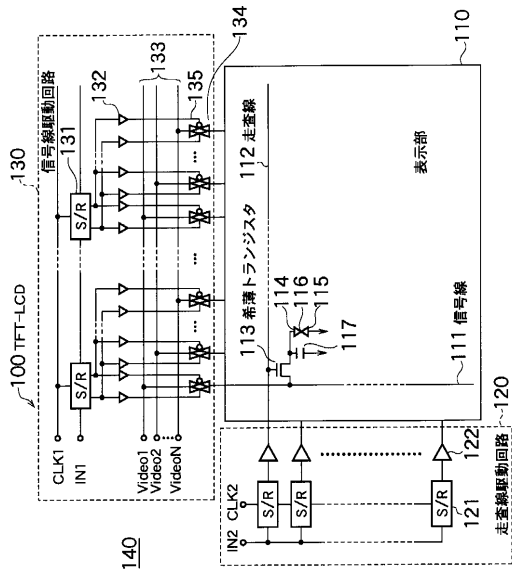
【図9】



【図10】



【図11】



フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

G02F 1/1368
G02F 1/133
H01L 29/786
G09F 9/30

专利名称(译)	液晶表示装置		
公开(公告)号	JP4413361B2	公开(公告)日	2010-02-10
申请号	JP2000053914	申请日	2000-02-29
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	宫武正樹		
发明人	宫武 正樹		
IPC分类号	G02F1/1368 G02F1/133 G09F9/30 H01L29/786 G02F1/136		
FI分类号	G02F1/1368 G02F1/133.550 G09F9/30.338 H01L29/78.612.B G02F1/136.500		
F-TERM分类号	2H092/GA29 2H092/GA59 2H092/JA24 2H092/JB22 2H092/JB31 2H092/JB61 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NA31 2H093/NC09 2H093/NC11 2H093/NC16 2H093/NC27 2H093/NC34 2H093/ND42 2H093/ND52 2H093/NE07 2H192/AA24 2H192/AA32 2H192/DA01 2H192/FA39 2H192/FB06 2H192/GD61 2H193/ZA04 5C094/AA43 5C094/AA44 5C094/AA45 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/EA05 5C094/EB02 5C094/HA08 5F110/AA04 5F110/AA30 5F110/BB02 5F110/DD01 5F110/HL14 5F110/HM19 5F110/NN72 5F110/NN78		
代理人(译)	三好秀		
审查员(译)	福田 知喜		
其他公开文献	JP2001242487A		
外部链接	Espacenet		

摘要(译)

要解决的问题：在不增加或改变制造工艺的情况下，减小液晶显示装置的外围驱动电路中的电路规模。信号线S1连接到作为Pch TFT的SWpa，信号线S2连接到作为Pch TFT的SWpb。SWpa和SWpb的源极连接到公共正视频总线P1已经完成了。此时，Pch源电极220中的接触孔221被配置为与SWpa和SWpb共用。

