

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-25988
(P2010-25988A)

(43) 公開日 平成22年2月4日(2010.2.4)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1337 (2006.01)	GO2F 1/1337 520	2H090
GO2F 1/1368 (2006.01)	GO2F 1/1337 525	2H092
GO2F 1/1333 (2006.01)	GO2F 1/1368	2H189
	GO2F 1/1333	

審査請求 未請求 請求項の数 16 O L (全 19 頁)

(21) 出願番号	特願2008-183825 (P2008-183825)	(71) 出願人	000005049
(22) 出願日	平成20年7月15日 (2008.7.15)		シャープ株式会社
			大阪府大阪市阿倍野区長池町2番2号
		(74) 代理人	100101683
			弁理士 奥田 誠司
		(74) 代理人	100155000
			弁理士 喜多 修市
		(74) 代理人	100139930
			弁理士 山下 亮司
		(74) 代理人	100125922
			弁理士 三宅 章子
		(74) 代理人	100151817
			弁理士 川口 寿志

最終頁に続く

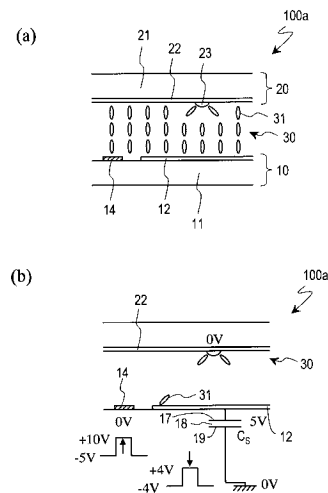
(54) 【発明の名称】 液晶表示装置の製造方法および液晶表示装置

(57) 【要約】

【課題】 P S A 方式の液晶表示装置における表示のざらつきが発生を防止し得る製造方法を提供する。

【解決手段】 本発明による液晶表示装置の製造方法は、液晶分子 3 1 および重合性組成物を含む液晶層 3 0 を用意する工程と、液晶層 3 0 に所定の電圧が印加された状態で重合性組成物を重合することによって配向制御層 3 2 を形成する工程とを含み、配向制御層 3 2 を形成する工程において、走査信号によって薄膜トランジスタ 1 3 のオンとオフとを切り替え、薄膜トランジスタ 1 3 がオン状態の時に、信号配線 1 5 から画素電極 1 2 に印加電圧を供給し、薄膜トランジスタ 1 3 がオフ状態の時には、画素電極 1 2 に印加電圧を保持するとともに、信号配線 1 5 に対向電極 2 2 と実質的に同じ基準電位を与える。

【選択図】 図 6



【特許請求の範囲】

【請求項 1】

複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電氣的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第 1 基板と、

前記画素電極に対向する対向電極を有する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、

前記第 1 基板および前記第 2 基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、

前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成された液晶表示装置の製造方法であって、

液晶材料および重合性組成物を含む前記液晶層を用意する工程と、

前記液晶層に所定の電圧が印加された状態で前記液晶層中の重合性組成物を重合することによって前記配向制御層を形成する工程と、を含み、

前記配向制御層を形成する工程において、前記走査信号によって前記薄膜トランジスタのオンとオフとを切り替え、前記薄膜トランジスタがオン状態の時に、前記信号配線から前記画素電極に印加電圧を供給し、前記薄膜トランジスタがオフ状態の時には、前記画素電極に前記印加電圧を保持するとともに、前記信号配線に前記対向電極と実質的に同じ基準電位を与える、液晶表示装置の製造方法。

【請求項 2】

前記配向制御層を形成する工程において、前記走査信号に同期させて前記信号配線に正の電位と負の電位を交互に与えることにより、前記画素電極に正の電圧と負の電圧を交互に保持させる、請求項 1 に記載の製造方法。

【請求項 3】

前記配向制御層を形成する工程において、前記走査配線に前記薄膜トランジスタをオン状態にする第 1 の電位とオフ状態にする第 2 の電位とを交互に与え、

前記走査配線の電位が前記第 2 の電位である時、前記信号配線の電位と前記対向電極の電位とを実質的に等しくする、請求項 1 または 2 に記載の製造方法。

【請求項 4】

前記配向制御層を形成する工程を実施する間、前記対向電極の電位が前記基準電位に実質的に一定に保たれる、請求項 1 から 3 のいずれかに記載の製造方法。

【請求項 5】

前記基準電位が略 0V (ボルト) またはアース電位である、請求項 1 から 4 のいずれかに記載の製造方法。

【請求項 6】

前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第 1 基板の面に垂直な方向から傾いた状態に維持し、前記信号配線の上の液晶分子を前記第 1 基板の面にほぼ垂直に維持する機能を有するように形成される、請求項 1 から 5 のいずれかに記載の製造方法。

【請求項 7】

前記複数の画素のそれぞれは、

前記画素電極、前記液晶層、および前記対向電極によって形成される液晶容量と、

前記画素電極に電氣的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量とを有し、

前記補助容量対向電極は補助容量配線に電氣的に接続されており、

前記配向制御層を形成する工程を実施する間、前記補助容量配線の電位が前記対向電極の電位と実質的に同じ電位に保たれる、請求項 1 から 6 のいずれかに記載の製造方法。

【請求項 8】

前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第 1 基板の面に垂直な方向から傾いた状態

10

20

30

40

50

に維持し、前記補助容量配線の上の液晶分子を前記第 1 基板の面にほぼ垂直に維持する機能を有するように形成される、請求項 7 に記載の製造方法。

【請求項 9】

前記重合性組成物が光重合性を有し、
前記配向制御層を形成する工程が前記液晶層に光を照射することによって実行される、
請求項 1 から 8 のいずれかに記載の製造方法。

【請求項 10】

複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電気的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、前記薄膜トランジスタに表示信号を供給する信号配線、および補助容量配線を有する第 1 基板と、

10

前記画素電極に対向する対向電極を有する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、

前記複数の画素のそれぞれは、前記画素電極に電気的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量を有し、

前記第 1 基板は、前記補助容量対向電極に電気的に接続された補助容量配線を有し、

前記第 1 基板および前記第 2 基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、

前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成された液晶表示装置の製造方法であって、

20

液晶材料および重合性組成物を含む前記液晶層を用意する工程と、

前記液晶層に所定の電圧が印加された状態で前記液晶層中の重合性組成物を重合することによって前記配向制御層を形成する工程と、を含み、

前記配向制御層を形成する工程において、前記走査信号によって前記薄膜トランジスタのオンとオフとを切り替え、前記薄膜トランジスタがオン状態の時に、前記信号配線から前記画素電極に印加電圧を供給し、

前記配向制御層を形成する工程を実施する間、前記補助容量配線の電位が前記対向電極の電位と実質的に同じ電位に保たれる、製造方法。

【請求項 11】

複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電気的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第 1 基板と、

30

前記画素電極に対向する対向電極を有する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、

前記第 1 基板および前記第 2 基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、

前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成されており、

前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子は前記配向制御層によって前記第 1 基板の面に垂直な方向から傾いた状態に維持され、前記信号配線の上の液晶分子は前記第 1 基板の面にほぼ垂直に維持されている、液晶表示装置。

40

【請求項 12】

前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第 1 基板の面に垂直な方向から傾いた状態に維持し、前記信号配線の上の液晶分子を前記第 1 基板の面にほぼ垂直に維持する機能を有する、請求項 11 に記載の液晶表示装置。

【請求項 13】

前記複数の画素のそれぞれは、前記画素電極に電気的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形

50

成される補助容量を有し、

前記第 1 基板は、前記補助容量対向電極に電氣的に接続された補助容量配線を有し、

前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記補助容量配線の上の液晶分子は前記第 1 基板の面にほぼ垂直に維持されている、請求項 1 1 または 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第 1 基板の面に垂直な方向から傾いた状態に維持し、前記補助容量配線の上の液晶分子を前記第 1 基板の面にほぼ垂直に維持する機能を有する、請求項 1 3 に記載の液晶表示装置。

10

【請求項 1 5】

複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電氣的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第 1 基板と、

前記画素電極に対向する対向電極を有する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、

前記複数の画素のそれぞれは、前記画素電極に電氣的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量を有し、

前記第 1 基板は、前記補助容量対向電極に電氣的に接続された補助容量配線を有し、

20

前記第 1 基板および前記第 2 基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、

前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成されており、

前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子は前記配向制御層によって前記第 1 基板の面に垂直な方向から傾いた状態に維持され、前記補助容量配線の上の液晶分子は前記第 1 基板の面にほぼ垂直に維持されている、液晶表示装置。

【請求項 1 6】

前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第 1 基板の面に垂直な方向から傾いた状態に維持し、前記補助容量配線の上の液晶分子を前記第 1 基板の面にほぼ垂直に維持する機能を有する、請求項 1 5 に記載の液晶表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の製造方法に関し、特に、P S A 方式の液晶表示装置の製造方法に関する。

【背景技術】

【0002】

近年、パーソナルコンピュータのディスプレイや携帯情報端末機器の表示部に用いられる表示装置として、薄型軽量の液晶表示装置が利用されている。しかしながら、従来のツイストネマチック型(TN型)やスーパーツイストネマチック型(STN型)の液晶表示装置は、視野角が狭いという欠点を有しており、それを解決するために様々な技術開発が行われている。

40

【0003】

視野角特性が改善された液晶表示装置として、垂直配向型の液晶層を備えた配向分割型液晶表示装置が知られている。このような液晶表示装置は、V A (Vertical Alignment) モードの液晶表示装置と呼ばれる。V A モードの 1 つとして、特許文献 1 には、M V A (Multi-domain Vertical Alignment) モードが開示されている。M V A モードでは、液晶

50

層を介して対向する一対の基板のそれぞれに、液晶分子の配向を規制する配向規制構造が設けられる。配向規制構造は、具体的には、凸部や、電極に形成されたスリットである。凸部やスリットのような配向規制構造が設けられていることにより、液晶層に電圧が印加されたときに、液晶分子の傾斜する方位が互いに異なる複数の領域が形成されるので、視野角特性が向上する。

【0004】

また、特許文献2には、他のVAモードとして、CPA (Continuous Pinwheel Alignment) モードが提案されている。CPAモードでは、液晶層を介して対向する一対の電極の一方に開口部や切欠き部を形成し、開口部や切欠き部上に生成される斜め電界を用いて液晶分子を放射状に傾斜配向させることによって、広視野角を実現する。

10

【0005】

さらに、特許文献3には、CPAモードにおける液晶分子の放射状傾斜配向を安定化させる技術が開示されている。この技術によれば、一方の基板に設けた配向規制構造(斜め電界を生成する電極の開口部や切欠き部)によって形成される放射状傾斜配向が、他方の基板に設けた配向規制構造(例えば凸部)によって安定化される。

【0006】

一方、液晶分子のプレチルト角およびプレチルト方向を規定するための配向制御層(配向維持層)として、ポリマー構造物を形成する方式が特許文献4、特許文献5、特許文献6、特許文献7などに提案されている。この方式はPSA (Polymer-Sustained Alignment) 方式と呼ばれる。ポリマー構造物は、予め液晶層に混入しておいた重合性組成物を光重合や熱重合することによって形成される。このようなポリマー構造物をVAモードの液晶表示装置に設けることにより、配向の安定性や応答特性を向上させることができる。

20

【特許文献1】特開平11-242225号公報

【特許文献2】特開2003-43525号公報

【特許文献3】特開2002-202511号公報

【特許文献4】特開2002-23199号公報

【特許文献5】特開2003-149647号公報

【特許文献6】特開2003-177408号公報

【特許文献7】特開2003-307720号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0007】

ポリマー構造物を形成する工程(以下では「PSA化工程」と呼ぶ。)は、液晶分子が垂直配向した状態ではなく、液晶層に所定の電圧を印加して液晶分子を傾斜配向させた状態で行われる。また、PSA化工程における液晶層への電圧の印加は、液晶が分極しないように、印加電圧の極性が周期的に反転するように行われる(つまり交流駆動が行われる)。

【0008】

PSA化工程における電圧印加(交流駆動)の方法としては、(1)各画素に設けられた薄膜トランジスタ(TFT)をオン状態にして画素電極の電位を固定しつつ、対向電極の電位を振動させる方法や、(2)TFTをオフ状態にして画素電極をフロート状態(電氣的に浮遊した状態)にしつつ、対向電極の電位を振動させる方法がある。

40

【0009】

まず、上記方法(1)の具体例を図9を参照しながら説明する。図9に示すCPAモードの液晶表示装置500は、各画素にTFT(不図示)が設けられたTFT基板510と、TFT基板510に対向する対向基板520と、これらの間に設けられた垂直配向型の液晶層530とを備えている。対向基板520上には、液晶分子531に対する配向規制力を有し、液晶ドメインの配向中心を固定するための凸部523が設けられている。

【0010】

図9(a)、(b)、および(c)に示すように、走査配線514からTFTのゲート

50

電極に+10Vのゲートオン電圧が印加されることによってTFTはオン状態とされており、画素電極512には、信号配線(不図示)を介して0Vの電位が与えられている。このような状態で対向電極522の電位を+4V(図9(a))と-4V(図9(b))に振動させると、液晶層530に印加される電圧の極性が、対向電極522の電位の振動に同期して反転するので、交流駆動を行うことができる。

【0011】

次に、上記方法(2)の具体例を図10を参照しながら説明する。図10(a)、(b)、および(c)に示すように、走査配線514からTFTのゲート電極に-5Vのゲートオフ電圧が印加されることによってTFTはオフ状態とされており、画素電極512はフロート状態(電氣的に浮遊した状態)となっている。このような状態で対向電極522の電位を+8V(図10(a))と-8V(図10(b))に振動させると、画素電極512の電位も振動する。例えば液晶容量と補助容量 C_s (図中に模式的に回路記号で示している。)とが同じ容量値である場合には、画素電極512の電位は+4V(図10(a))と-4V(図10(b))に振動する。そのため、液晶層530に印加される電圧の極性が周期的に反転するので、交流駆動を行うことができる。

10

【0012】

しかしながら、本願発明者の検討によれば、上記の方法(1)および(2)で液晶層530への電圧印加を行いながらPSA化工程を実行すると、次の理由により表示にざらつきが発生して表示品位が低下してしまうことがわかった。

【0013】

図11は、PSA化工程において傾斜配向した1画素内の液晶分子531を、液晶表示装置の上面側から見た図である。図11の(a)は液晶分子531の理想的な傾斜配向状態を表しており、(b)および(c)は上記方法(1)および(2)による、表示にざらつきを発生させ得る傾斜配向状態を模式的に表している。これらの図では、液晶分子531の傾斜配向を表すため、各液晶分子531を、対向電極522に近い部分がより大きく見えるように図示している(対向電極522に近い側の液晶分子531の端部を円で示している)。

20

【0014】

PSA化工程では、1画素内の液晶分子531が、図11(a)に示すように、凸部523を中心に様に放射状に傾斜する状態(放射状傾斜配向)が理想的であり、これによって表示ムラの少ない広視野角の表示が実現される。しかし、上記方法(1)および(2)によって交流駆動を行う場合、図9および図10に示したように、対向電極522には常に0Vではない電位が与えられるのに対し、信号配線516および補助容量配線518の電位は0Vに保たれるため、これら配線の上に位置する液晶分子531も傾斜配向する。ここで、信号配線516および補助容量配線518は隣り合う2つの画素の境界に沿って延びているので、これら配線の上の液晶分子531には、両画素からの相反する方向への配向規制力がほぼ均等に作用する(つまり、両画素からの配向規制力が相殺される)。したがって、これらの配線の上の液晶分子531は、図11(b)および図11(c)に示すように(補助容量配線518上の液晶分子531の図示は省略している)、信号配線516および補助容量配線518の延びる方向に沿った向きに配向することになる。

30

40

【0015】

図11(b)は一对の信号配線516の上の液晶分子531がすべて信号配線516に沿って図の下向きに傾斜した状態を、また図11(c)は一对の信号配線516の一方の上の液晶分子531が下向きに傾斜し、他方の信号配線516の上の液晶分子531が図の上向きに配向した状態を、それぞれ表している。いずれも場合でも、信号配線516上の液晶分子531の傾斜配向に引きずられて、信号配線516の近傍(図中aおよびbで示す領域)の液晶分子531の配向方向が乱され、図11(a)に示す理想的な傾斜配向状態は得られない。また、図示してはいないが、一つの信号配線516の上の液晶分子531が、信号配線516上の一点を境界として逆向きの傾斜配向(例えば図の上向きの傾斜配向と下向きの傾斜配向)をとる状態も起こり得、またその境界が移動することもあり

50

得る。そのような場合も画素内の液晶分子 5 3 1 の配向が乱れ、理想的な傾斜配向状態は得られない。

【0016】

このように乱れた傾斜配向がなされた状態で P S A 化工程が行われると、形成されたポリマー構造物によって表示時に配向される液晶分子にも乱れが生じ、その結果、画素ごとに配向状態がばらついて、表示におけるざらつき（輝度の不均一）を発生させる。

【0017】

さらに、上記方法（2）においては、P S A 化工程は、T F T をオフとし、画素電極 5 1 2 をフロート状態とした上で行われる。このため、例えば製造の初期段階で画素電極 5 1 2 に何らかの D C 電圧が印加された場合、P S A 化工程ではその D C 電圧を重畳した状態
10
で A C 電圧が印加され、所望の電圧とは異なる電圧でのポリマー化が行われてしまうとう問題がある。また、画素電極 5 1 2 に負の D C 電圧が重畳された状態で A C 駆動がなされた場合、走査配線 5 1 4 のオフ電位よりも画素電極 5 1 2 の電位が下がってしまうことも起こり得、その場合、T F T が導通されて所望の電圧とは全く異なる印加電圧によってポリマー化が行われる恐れがある。このような印加電圧によって P S A 化が行われた液晶表示装置においては、表示時における液晶分子の配向異常が発生し、表示品質が低下する。

【0018】

本発明は、上記問題に鑑みてなされたものであり、その目的は、P S A 方式の液晶表示装置に対して、表示のざらつきを低減させ、高品質の表示を提供し得る製造方法を提供することにある。
20

【課題を解決するための手段】

【0019】

本発明による液晶表示装置の製造方法は、複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電氣的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第 1 基板と、前記画素電極に対向する対向電極を有する第 2 基板と、前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、前記第 1 基板および前記第 2 基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成された液晶表示装置の製造方法であって、液晶材料および重合性組成物を含む前記液晶層を用意する工程と、前記液晶層に所定の電圧が印加された状態で前記液晶層中の重合性組成物を重合することによって前記配向制御層を形成する工程と、を含み、前記配向制御層を形成する工程において、前記走査信号によって前記薄膜トランジスタのオンとオフとを切り替え、前記薄膜トランジスタがオン状態の時に、前記信号配線から前記画素電極に印加電圧を供給し、前記薄膜トランジスタがオフ状態の時には、前記画素電極に前記印加電圧を保持するとともに、前記信号配線に前記対向電極と実質的に同じ基準電位を与える。
30

【0020】

ある実施形態では、前記配向制御層を形成する工程において、前記走査信号に同期させて前記信号配線に正の電位と負の電位を交互に与えることにより、前記画素電極に正の電圧と負の電圧を交互に保持させる。
40

【0021】

ある実施形態では、前記配向制御層を形成する工程において、前記走査配線に前記薄膜トランジスタをオン状態にする第 1 の電位とオフ状態にする第 2 の電位とを交互に与え、前記走査配線の電位が前記第 2 の電位である時、前記信号配線の電位と前記対向電極の電位とを実質的に等しくする。

【0022】

ある実施形態では、前記配向制御層を形成する工程を実施する間、前記対向電極の電位が前記基準電位に実質的に一定に保たれる。
50

【0023】

ある実施形態では、前記基準電位が略0V(ボルト)またはアース電位である。

【0024】

ある実施形態では、前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第1基板の面に垂直な方向から傾いた状態に維持し、前記信号配線の上の液晶分子を前記第1基板の面にほぼ垂直に維持する機能を有するように形成される。

【0025】

ある実施形態において、前記複数の画素のそれぞれは、前記画素電極、前記液晶層、および前記対向電極によって形成される液晶容量と、前記画素電極に電氣的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量とを有し、前記補助容量対向電極は補助容量配線に電氣的に接続されており、前記配向制御層を形成する工程を実施する間、前記補助容量配線の電位が前記対向電極の電位と実質的に同じ電位に保たれる。

10

【0026】

ある実施形態では、前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第1基板の面に垂直な方向から傾いた状態に維持し、前記補助容量配線の上の液晶分子を前記第1基板の面にほぼ垂直に維持する機能を有するように形成される。

【0027】

ある実施形態では、前記重合性組成物が光重合性を有し、前記配向制御層を形成する工程が前記液晶層に光を照射することによって実行される。

20

【0028】

本発明による液晶表示装置の他の製造方法は、複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電氣的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、前記薄膜トランジスタに表示信号を供給する信号配線、および補助容量配線を有する第1基板と、前記画素電極に対向する対向電極を有する第2基板と、前記第1基板と前記第2基板との間に設けられた液晶層と、を備え、前記複数の画素のそれぞれは、前記画素電極に電氣的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量を有し、前記第1基板は、前記補助容量対向電極に電氣的に接続された補助容量配線を有し、前記第1基板および前記第2基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成された液晶表示装置の製造方法であって、液晶材料および重合性組成物を含む前記液晶層を用意する工程と、前記液晶層に所定の電圧が印加された状態で前記液晶層中の重合性組成物を重合することによって前記配向制御層を形成する工程と、を含み、前記配向制御層を形成する工程において、前記走査信号によって前記薄膜トランジスタのオンとオフとを切り替え、前記薄膜トランジスタがオン状態の時に、前記信号配線から前記画素電極に印加電圧を供給し、前記配向制御層を形成する工程を実施する間、前記補助容量配線の電位が前記対向電極の電位と実質的に同じ電位に保たれる。

30

40

【0029】

本発明による液晶表示装置は、複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電氣的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第1基板と、前記画素電極に対向する対向電極を有する第2基板と、前記第1基板と前記第2基板との間に設けられた液晶層と、を備え、前記第1基板および前記第2基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成されており、前記画素電極と前記対向電極との間に電圧が印加されていない状態におい

50

て、前記画素電極の上の液晶分子は前記配向制御層によって前記第1基板の面に垂直な方向から傾いた状態に維持され、前記信号配線の上の液晶分子は前記第1基板の面にほぼ垂直に維持されている。

【0030】

ある実施形態では、前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第1基板の面に垂直な方向から傾いた状態に維持し、前記信号配線の上の液晶分子を前記第1基板の面にほぼ垂直に維持する機能を有する。

【0031】

ある実施形態において、前記複数の画素のそれぞれは、前記画素電極に電気的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量を有し、前記第1基板は、前記補助容量対向電極に電気的に接続された補助容量配線を有し、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記補助容量配線の上の液晶分子は前記第1基板の面にほぼ垂直に維持されている。

10

【0032】

ある実施形態では、前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第1基板の面に垂直な方向から傾いた状態に維持し、前記補助容量配線の上の液晶分子を前記第1基板の面にほぼ垂直に維持する機能を有する。

20

【0033】

本発明による他の液晶表示装置は、複数の画素のそれぞれの中に配置された画素電極、前記画素電極に電気的に接続された薄膜トランジスタ、前記薄膜トランジスタに走査信号を供給する走査配線、および前記薄膜トランジスタに表示信号を供給する信号配線を有する第1基板と、前記画素電極に対向する対向電極を有する第2基板と、前記第1基板と前記第2基板との間に設けられた液晶層と、を備え、前記複数の画素のそれぞれは、前記画素電極に電気的に接続された補助容量電極、絶縁層、および前記絶縁層を介して前記補助容量電極に対向する補助容量対向電極によって形成される補助容量を有し、前記第1基板は、前記補助容量対向電極に電気的に接続された補助容量配線を有し、前記第1基板および前記第2基板の少なくとも一方と前記液晶層との間に垂直配向膜が形成されており、前記垂直配向膜と前記液晶層との間に、前記液晶層に含まれる液晶分子の配向方向を規定するための配向制御層が形成されており、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子は前記配向制御層によって前記第1基板の面に垂直な方向から傾いた状態に維持され、前記補助容量配線の上の液晶分子は前記第1基板の面にほぼ垂直に維持されている。

30

【0034】

ある実施形態では、前記配向制御層が、前記画素電極と前記対向電極との間に電圧が印加されていない状態において、前記画素電極の上の液晶分子を前記第1基板の面に垂直な方向から傾いた状態に維持し、前記補助容量配線の上の液晶分子を前記第1基板の面にほぼ垂直に維持する機能を有する。

40

【発明の効果】

【0035】

本発明によれば、PSA方式の液晶表示装置の配向制御層の形成工程において、画素電極の電位が信号配線から与えられた電位に保持されるため、液晶層に所望の電圧が印加された状態で配向制御層が形成される。このとき信号配線または補助容量配線に対向電極と実質的に同じ基準電位が与えられるので、信号配線または補助容量配線の上の液晶分子が基板面にほぼ垂直に配向する。したがって、配向制御層の形成時における画素電極上の液晶分子の配向の乱れが減少するので、配向制御層に理想的な配向制御機能を与えることができる。これにより、表示時の各画素における液晶分子の配向乱れが低減され、画素ごとの輝度特性のばらつきが減少するので、表示のざらつきが低減する。

50

【0036】

また、本発明によれば、電圧無印加時に信号配線または補助容量配線の上の液晶分子が基板面にほぼ垂直に配向するので、画素電極上の液晶分子に乱れの少ないプレチルトを与えることが可能となる。これにより、表示時における液晶分子の配向乱れが低減され、各画素に一様な輝度特性を与えることが可能となるので、表示のざらつきが低減する。

【発明を実施するための最良の形態】

【0037】

以下、図面を参照しながら本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

【0038】

図1、図2および図3に、本実施形態におけるCPAモードの液晶表示装置100を示す。図1は、液晶表示装置100の1つの画素に対応した領域を模式的に示す平面図である。図2は、図1中の2A-2A'線に沿った断面図であり、液晶層に電圧が印加されていない状態（しきい値電圧未満の電圧が印加されている状態）を示している。また、図3は、液晶表示装置100の1つの画素の等価回路を示している。

10

【0039】

液晶表示装置100は、液晶表示パネル100aを備え、マトリクス状に配列された複数の画素を有している。液晶表示パネル100aは、アクティブマトリクス基板（第1基板）10と、アクティブマトリクス基板10に対向する対向基板（第2基板）20と、アクティブマトリクス基板10と対向基板20との間に設けられた垂直配向型の液晶層30

20

【0040】

アクティブマトリクス基板10は、各画素に配置された画素電極12、画素電極12に電氣的に接続された薄膜トランジスタ（TFT）13、スイッチング素子であるTFT13に走査信号を供給する走査配線（ゲートバスライン）14、TFT13に表示信号を供給する信号配線（ソースバスライン）15を有する。画素電極12、TFT13、走査配線14および信号配線15は、透明基板（例えばガラス基板やプラスチック基板）11上に設けられている。また、透明基板11上には、補助容量配線16も設けられている。

【0041】

画素電極12は、複数のサブ画素電極12aを有している。なお、本実施形態では、2つのサブ画素電極12aを有する画素電極12を例示しているが、1つの画素電極12に含まれるサブ画素電極12aの個数はこれに限定されるものではない。また、各サブ画素電極12aの形状も、例示しているような略長方形に限定されるものではなく、高い回転対称性を有する形状（略正方形や略円形、円弧状の角部を有する略矩形等）が好適に用いられる。

30

【0042】

対向基板20は、画素電極12に対向する対向電極22を有する。対向電極22は、透明基板21（例えばガラス基板やプラスチック基板）上に設けられている。画素電極12が複数の画素のそれぞれに配置されているのに対し、対向電極22は、典型的には、すべての画素電極12に対向する1つの透明導電膜として形成される。また、ここでは図示していないが、典型的には、透明基板21と対向電極22との間にカラーフィルタが設けられている。そのため、対向基板20はカラーフィルタ基板とも呼ばれる。

40

【0043】

各画素は、図3に示すように、画素電極12および対向電極22と、これらの間に位置する液晶層30とによって形成される液晶容量 C_{LC} を有している。また、各画素は、液晶容量 C_{LC} に電氣的に並列に接続された補助容量 C_S を有している。補助容量 C_S は、画素電極12に電氣的に接続された補助容量電極17、絶縁層18および絶縁層18を介して補助容量電極17に対向する補助容量対向電極19によって形成される。補助容量電極17および補助容量対向電極19を含む補助容量 C_S の具体的な構成には、公知の種々の構成を用いることができる。例えば、補助容量電極17を信号配線15と同じ金属層をバター

50

ニングすることによって形成して補助容量配線 16 に重なるように配置し、補助容量配線 16 の補助容量電極 17 に重なる部分を補助容量対向電極 19 とすることができる。

【0044】

図 2 に示すように、アクティブマトリクス基板 10 の液晶層 30 側の表面には、垂直配向膜 33 が設けられており、垂直配向膜 33 の液晶層 30 側の表面には配向制御層（配向維持層）であるポリマー構造物 32 が設けられている。このような垂直配向膜 33 は対向基板 20 の液晶層 30 側の表面にも設けられており、その垂直配向膜 33 の液晶層 30 側の表面にも配向制御層であるポリマー構造物 32 が設けられているが、ここでは図示を省略している。また、典型的には、アクティブマトリクス基板 10 および対向基板 20 の外側に、それぞれ位相差板や偏光板が設けられる。

10

【0045】

垂直配向型の液晶層 30 は、負の誘電異方性を有する液晶分子 31 を含み、必要に応じてさらにカイラル剤を含んでいる。液晶層 30 内の液晶分子 31 は、液晶層 30 に電圧が印加されていないときに、垂直配向膜 33 の表面に対してほぼ垂直に配向する。ただし、本実施形態では、後述する方法によってポリマー構造物 32 が設けられているので、液晶分子 31 は垂直配向膜 33 の表面に対して厳密に垂直には配向していない。

【0046】

図 4 および図 5 に、画素電極 12 と対向電極 22 との間に所定の電圧（しきい値電圧以上の電圧）が印加されたときの液晶分子 31 の配向状態を示す。画素電極 12 と対向電極 22 との間に所定の電圧が印加されると、図 4 および図 5 に示すように、各サブ画素電極 12a 上に液晶ドメインが形成される。液晶ドメイン内で液晶分子 31 は放射状に傾斜した配向（放射状傾斜配向）をとる。

20

【0047】

サブ画素電極 12a ごとに、放射状傾斜配向をとる液晶ドメインが形成されるのは、サブ画素電極 12a が独立した島に近い外縁を有し、このサブ画素電極 12a のエッジ部に生成される斜め電界の配向規制力が液晶分子 31 に作用するからである。サブ画素電極 12a のエッジ部に生成される電界は、サブ画素電極 12a の中心に向かって傾斜し、液晶分子 31 を放射状に傾斜配向させるように作用する。

【0048】

また、本実施形態では、対向基板 20 に、放射状傾斜配向を安定化させるための凸部 23 が設けられている。凸部 23 は、液晶ドメインの中心に対応する領域（つまり各サブ画素電極 12a の中心に対応する領域）に配置されている。凸部 23 は、透明な誘電体材料（例えば樹脂）から形成されている。なお、必ずしも凸部 23 を設ける必要はなく、各画素内に設けられた複数の凸部 23 の一部あるいはすべてを省略してもよい。また、凸部 23 に代えて、他の配向規制構造（例えば対向電極 22 に形成した開口部など）を設けてもよい。

30

【0049】

さらに、液晶表示装置 100 の液晶層 30 は、図 2 中に模式的に示したように、液晶分子 31 の配向方向を規定するためのポリマー構造物 32 を含んでいる。ポリマー構造物 32 は、液晶層 30 を構成する液晶材料に重合性組成物（重合性を有するモノマーやオリゴマー）を予め混入しておき、この重合性組成物を光重合することによって垂直配向膜 33 上に形成される。ポリマー構造物 32 は液晶分子 31 を配向させる配向規制力を有しており、ポリマー構造物 32 周辺の液晶分子 31 は、電圧無印加状態においても、電圧印加時の傾斜方向と同じ方向に配向（プレチルト）している。つまり、ポリマー構造物 32 が形成されていることによって、液晶分子 31 は、電圧無印加状態においても、電圧印加時の放射状傾斜配向と整合するようにプレチルト方位を規定されている。そのため、配向の安定性や応答特性が向上する。

40

【0050】

本実施形態では、画素電極 12 と対向電極 22 との間に電圧が印加されていない状態において、画素電極 12 の上の液晶分子 31 は配向制御層であるポリマー構造物 32 によ

50

てアクティブマトリクス基板 10 (あるいは画素電極 12) の面に垂直な方向に対して傾いた状態に維持される。しかし、信号配線 15 および補助容量配線 16 の上の液晶分子は、これらの配線上のポリマー構造物 32 によってアクティブマトリクス基板 10 の面にはほぼ垂直に維持される。したがって、これらの配線上の液晶分子 31 により画素電極上の液晶分子 31 のプレチルトが乱されることが減る。よって、表示時における液晶分子の配向乱れも低減され、各画素に一様な輝度特性を与えることが可能となる。

【0051】

続いて、図 6 および図 7 を参照しながら、本実施形態における液晶表示装置 100 の製造方法を説明する。

【0052】

まず、図 6 (a) に示すように、液晶層 30 中に重合性組成物を含む液晶表示パネル 100a を用意する。アクティブマトリクス基板 10 および対向基板 20 のそれぞれは、公知の種々の方法を用いて形成することができる。重合性組成物としては、PSA 方式のポリマー構造物の形成に用いられる種々の材料 (例えば特許文献 7 に開示されている材料) を用いることができる。

【0053】

次に、図 6 (b) に示すように、液晶表示パネル 100a の液晶層 30 に所定の電圧が印加された状態で、液晶層 30 中の重合性組成物を重合することによって、ポリマー構造物 32 を形成する。典型的には、重合性組成物は、光重合性を有しており、重合は、液晶層 30 に光 (具体的には紫外光) を照射することによって行われる。光の照射強度および照射時間は、用いる重合性組成物に応じて適宜設定される。なお、重合性組成物が熱重合性を有している場合には、加熱によって重合を行ってもよい。本実施形態における製造方法では、この工程 (PSA 化工程) における液晶層 30 への電圧印加の方法が従来と異なっている。以下、具体的に説明する。

【0054】

まず、本実施形態の製造方法では、PSA 化工程において、信号配線 15 に図 7 (c) に示すような振動電圧が印加される。つまり、信号配線 15 には、0V (あるいはグラウンド電位 (GND)) を基準として周期的に正負 (例えば $\pm 4V$) の電位が交互に与えられる。また、走査配線 14 から TFT 13 のゲート電極には、図 7 (a) に示すような、信号配線 15 に印加される正負の電位に同期したゲートオン電圧 (第 1 の電位) と、ゲートオフ電圧 (第 2 の電位) とが交互に印加される。

【0055】

ゲートオン電圧は例えば 10V であり、ゲートオフ電圧は例えば -5V である。1つのゲートオン電圧の印加時間は、例えば 1msec であり、1つのゲートオフ電圧の印加時間は、ゲートオン電圧の印加時間よりも長い、例えば 10msec である。ゲートオフ電圧の印加時間はゲートオン電圧の印加時間の 3 倍以上であることが好ましい。

【0056】

これは後述するように、信号配線 15 上の液晶層を垂直に保つために、信号配線 15 と対向電極 22 との間に電圧が印加されている時間の割合を低くしておく必要があるためである。信号配線 15 への印加電圧が $\pm 4V$ である場合、電圧が印加されている時間と印加されていない時間の比が例えば 1対3であると、信号配線 15 上の液晶層への実効電圧はおおよそ $\pm 1V$ となり、これは液晶配向の閾値電圧よりも低いので、信号線上の液晶分子が傾斜するという、望まない状態を回避することができる。信号配線 15 の駆動電圧を大きくして処理時間の短縮化を図る場合などは、さらにオフの時間の比率を延ばすとともに、信号配線 15 上の液晶分子に電圧が印加されていない時間を同時に延ばすことが好ましい。

【0057】

このようなゲートオン電圧およびゲートオフ電圧からなる走査配線 14 の走査信号に応じて薄膜トランジスタ 13 のオンとオフとが切り替えられる。PSA 化工程において、補助容量配線 16 および対向電極 22 の電位は、図 7 (b) に示すように、0V (または G

10

20

30

40

50

ND)である。

【0058】

ゲート電極にゲートオン電圧が印加され薄膜トランジスタ13がオン状態となった時、信号配線15から画素電極12に正の印加電圧が供給され、画素電極12の電位は信号配線15と同電位(例えば+4V)となる。その後、ゲート電極にゲートオフ電圧が印加され薄膜トランジスタ13がオフ状態となっている間、画素電極12には正の印加電圧(例えば+4V)が保持される。このとき、信号配線15には対向電極22と実質的に同じ基準電位である0V(GND)が与えられる。

【0059】

薄膜トランジスタ13が次にオン状態になった時、信号配線15から画素電極12には負の印加電圧(例えば-4V)が与えられ、その後薄膜トランジスタ13がオフ状態となっている間、画素電極12は負の印加電圧を保持する。このとき、信号配線15には対向電極22と実質的に同じ基準電位である0V(GND)が与えられる。

10

【0060】

このように薄膜トランジスタ13のオン・オフが繰り返されることにより、図7(d)に示すように、画素電極12には正の電圧と負の電圧が交互に周期的に保持される。つまり、画素電極12には、周期的に変化する振動電圧が供給される。この間、対向電極22の電位は0Vに保たれているので、液晶層30には、図7(e)に示すように、画素電極12の電位に応じた周期的な振動電圧(例えば+4Vと-4Vの間で変化する振動電圧)が印加される。

20

【0061】

このようにして、図2に示したような、ポリマー構造物32を含む液晶表示装置100が得られる。本実施形態の製造方法によれば、ポリマー構造物32を形成する工程(PSA化工程)において、薄膜トランジスタ13がオフ状態の時、画素電極12と対向電極22との間には液晶分子31をアクティブマトリクス基板10の面垂直方向から傾いた方向に配向させるための電位差が与えられるが、信号配線15と対向電極22との間の電位差は実質的にゼロとなるため、信号配線15の上の液晶分子31はアクティブマトリクス基板10の面にほぼ垂直に配向する。また、ポリマー構造物32を形成する間、補助容量配線16の電位が対向電極22の電位と実質的に同じ電位に保たれるので、補助容量配線16の上の液晶分子31もアクティブマトリクス基板10の面にほぼ垂直に配向する。

30

【0062】

このようにして形成されたポリマー構造物32は、画素電極12と対向電極22との間に電圧が印加されていない状態において、画素電極12の上の液晶分子31をアクティブマトリクス基板10の面に垂直な方向から傾いた状態に維持するとともに、信号配線15および補助容量配線16の上の液晶分子31をアクティブマトリクス基板10の面にほぼ垂直に維持する機能を有する。

【0063】

ポリマー構造物32の形成工程において、上述したように、信号配線15および補助容量配線16の上の液晶分子31がほぼ垂直に配向しているので、ポリマー構造物32の形成時における、信号配線15近傍の液晶分子31の、図11(b)および(c)に示したような配向乱れが低減されるとともに、補助容量配線16近傍の液晶分子31の配向乱れも低減される。したがって、画素電極12上の液晶分子31の配向の乱れが低減された、図11(a)に示したような理想的な傾斜配向状態に近い配向状態が得られる。また、このようにして形成されたポリマー構造物32を有する液晶表示装置100によって表示を行う場合、ポリマー構造物32の配向規制力によって、液晶分子31により乱れの少ない配向が与えられるので、画素ごとの配向状態がより均一な、ざらつきの少ない表示を行うことが可能となる。

40

【0064】

なお、薄膜トランジスタ13のオン・オフの1サイクルにおいて、オフ状態の時間をより長く設定することにより、信号配線15の上の液晶分子31をより垂直に配向させ、よ

50

り乱れの少ない配向状態を得ることができる。したがって、薄膜トランジスタ 13 のオンの時間は、信号配線 15 から画素電極 12 に所望の電圧を印加するために十分な時間のなかで、より短い時間に設定することが好ましい。

【0065】

この電圧印加時間は、P S A 処理に必要な信号入力系統の配線の時定数によって決められ、例えばマザーガラス全体を処理するような場合には、大きな印加時間をとることが望ましく、例えば 1 m s e c などの長さが選択される。入力系統を多く取る事ができ、系統毎の時定数が低い場合には、例えば数十 μ s e c 程度でも構わない。また、薄膜トランジスタ 13 がオフの時間は、画素がその期間に渡って十分に電圧を維持できる長さを限界として設定され、P S A 処理時の照射光強度によって左右されるが、最長でも表示装置の使用時の電荷保持時間である 16 . 7 m s e c より短いことが好ましい。

10

【0066】

図 8 (a) および (b) に、図 9 および図 10 に示した電圧印加方法 (参考例) により P S A 化工程を行った場合と、本実施形態の電圧印加方法により P S A 化工程を行った場合とについて、液晶分子を傾斜配向させた状態の顕微鏡写真を示す。なお、2 枚の偏光板は、クロスニコル状態 (偏光軸が互いに直交する状態) に配置されている。この配置では、液晶分子が基板に対して垂直に配向している領域や、液晶分子が偏光板の偏光軸に平行または直交する方位に配向している領域は、黒く観察される。これに対し、液晶分子が偏光軸に対して傾斜した方位に配向している領域は、明るく観察され、液晶分子が偏光軸に対して 45° の角をなす方位に配向している領域は最も明るく観察される。

20

【0067】

図 9 および図 10 に示した電圧印加方法により P S A 化工程を行った場合には、図 8 (a) に示すように、一部の液晶ドメイン (図中の実線で囲まれた部分) と、他の液晶ドメインとで、明るい領域の分布が異なっている。これは、画素毎の液晶配向状態にばらつきが発生していることを示している。

【0068】

これに対し、本実施形態の電圧印加方法により P S A 化工程を行った場合には、図 8 (b) に示すように、複数の液晶ドメインにおいて明るい領域がほぼ同じように分布している。これは、画素毎の液晶配向状態がほぼ均一であることを示している。このように、本実施形態の製造方法によれば、P S A 方式の液晶表示装置において、表示のざらつきの発生が防止される。

30

【0069】

なお、P S A 化工程における走査配線 14 に与えられる電位 (つまり T F T 13 のゲート電極への印加電圧) は、液晶配向を大きく乱すような電界が生成されず、且つ、T F T 13 のオン・オフを切り替えるために十分な電位であればよく、例示した値に限定されることはない。また、信号配線 15、画素電極 12、対向電極 22、および補助容量配線 16 に与えられる電位も、所望の液晶配向状態を得るために適当な電位であればよく、上述の値に限定されるものではない。

【0070】

また、本実施形態においては、ポリマー構造物 32 は、信号配線 15 および補助容量配線 16 の上の液晶分子 31 をアクティブマトリクス基板 10 の面にほぼ垂直に維持する機能を有するように形成された。しかし、信号配線 15 と補助容量配線 16 のどちらか一方の上の液晶分子 31 を基板面にほぼ垂直に維持するようにポリマー構造物 32 を形成する製造方法、およびそのようなポリマー構造物 32 を備えた液晶表示装置も本願発明に含まれる。

40

【0071】

また、本実施形態には C P A モードの液晶表示装置 100 を用いたが、本発明はこれに限定されるものではない。本発明は、垂直配向型の液晶層を備え、液晶層に電圧が印加されたときに液晶分子の傾斜する方位が互いに異なる複数の領域が形成される (つまり配向分割型の) 液晶表示装置に広く用いることができ、例えば M V A モードの液晶表示装置に

50

も好適に用いられる。

【産業上の利用可能性】

【0072】

本発明によると、PSA方式の液晶表示装置における表示のざらつきの発生を防止し得る製造方法が提供される。本発明の製造方法により製造された液晶表示装置は、携帯電話、PDA、ノートPC、モニターおよびテレビジョン受像機などの小型から大型までの液晶表示装置として好適に用いられる。

【図面の簡単な説明】

【0073】

【図1】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、1つの画素に対応した領域を示す平面図である。

10

【図2】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、図1中の2A-2A'線に沿った断面図である。

【図3】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、1つの画素に対応した領域を示す等価回路図である。

【図4】液晶表示装置100において液晶層に電圧が印加されたときの液晶分子の配向状態を模式的に示す平面図である。

【図5】液晶表示装置100において液晶層に電圧が印加されたときの液晶分子の配向状態を模式的に示す断面図であり、図4中の5A-5A'線に沿った断面図である。

【図6】(a)および(b)は、液晶表示装置100の製造工程を模式的に示す工程断面図である。

20

【図7】液晶表示装置100の製造工程において走査配線14、補助容量配線16、対向電極22、信号配線15、画素電極12、および液晶層30に印加される電位を表した図である。

【図8】(a)は、参考例の電圧印加方法によりPSA化工程を行った場合の配向状態を示す顕微鏡写真であり、(b)は、本発明の好適な実施形態における電圧印加方法によりPSA化工程を行った場合の配向状態を示す顕微鏡写真である。

【図9】PSA化工程において液晶層に電圧を印加する方法の第1の例(方法(1))を説明するための図である。

【図10】PSA化工程において液晶層に電圧を印加する方法の第2の例(方法(2))を説明するための図である。

30

【図11】(a)は、液晶の理想的な配向状態を模式的に表した図であり、(b)および(c)は、配向乱れを含む配向状態を模式的に表した図である。

【符号の説明】

【0074】

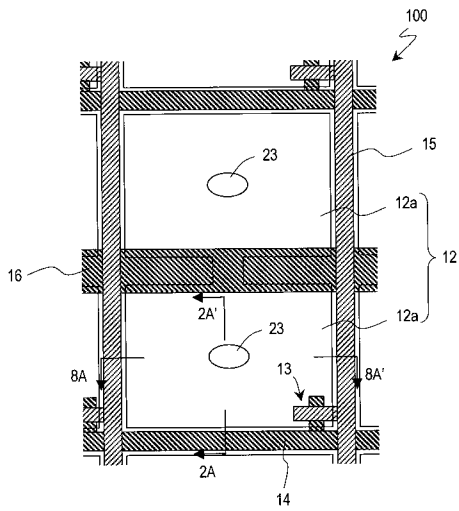
- 10 アクティブマトリクス基板(第1基板)
- 11 透明基板
- 12 画素電極
- 12 a サブ画素電極
- 13 薄膜トランジスタ(TFT)
- 14 走査配線
- 15 信号配線
- 16 補助容量配線
- 17 補助容量電極
- 18 絶縁層
- 19 補助容量対向電極
- 20 対向基板(第2基板)
- 21 透明基板
- 22 対向電極
- 23 凸部

40

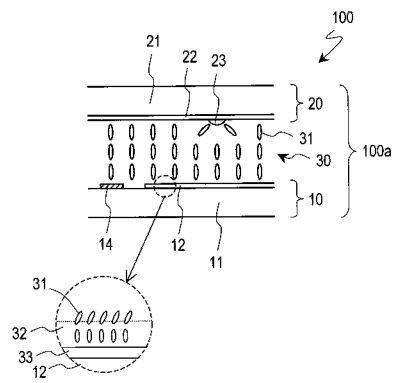
50

- 3 0 液晶層
- 3 1 液晶分子
- 3 2 ポリマー構造物 (配向制御層)
- 3 3 垂直配向膜
- 1 0 0 a 液晶表示パネル
- 1 0 0 液晶表示装置

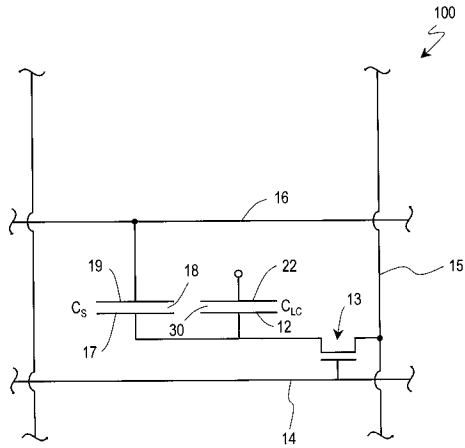
【 図 1 】



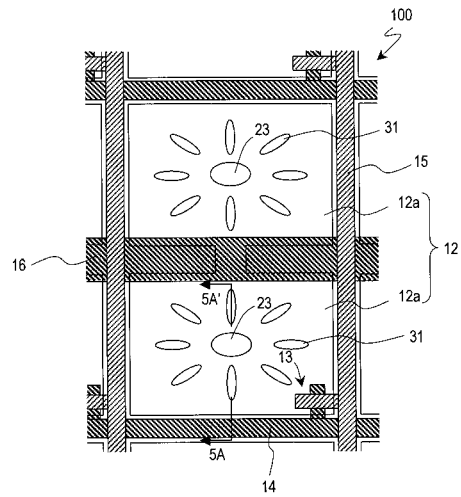
【 図 2 】



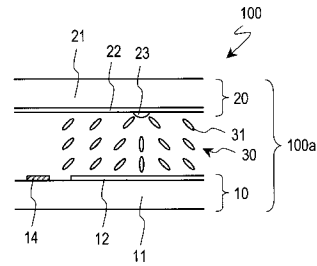
【 図 3 】



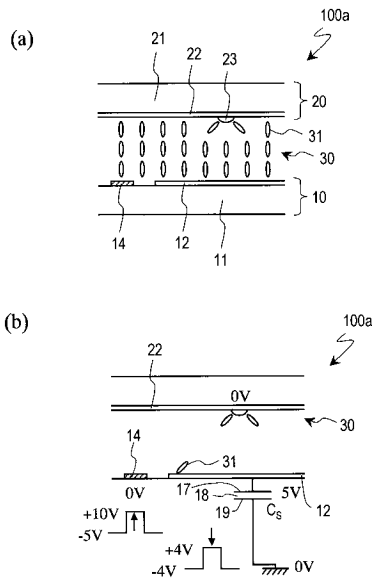
【 図 4 】



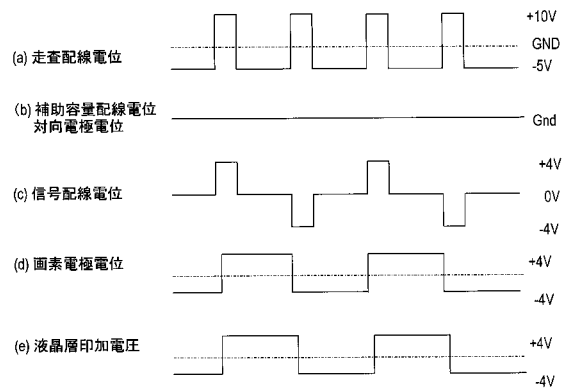
【 図 5 】



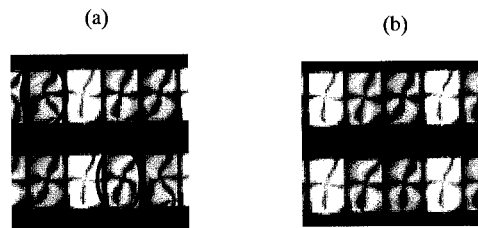
【 図 6 】



【 図 7 】



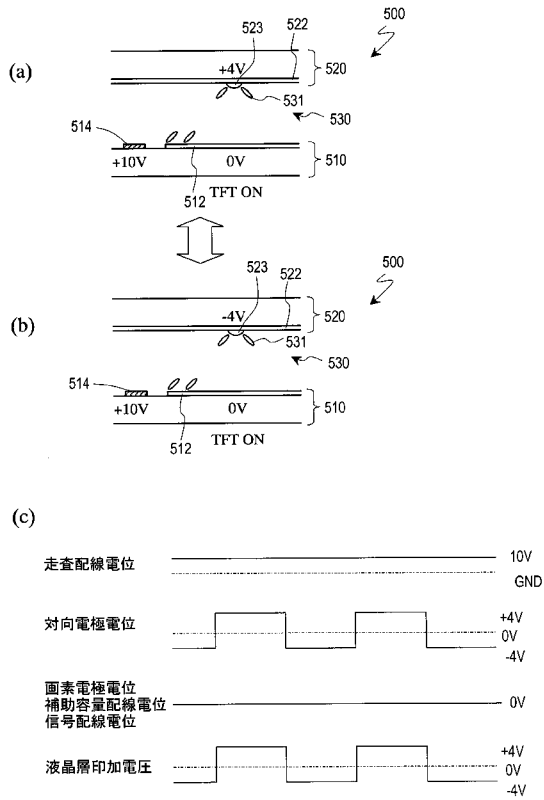
【 図 8 】



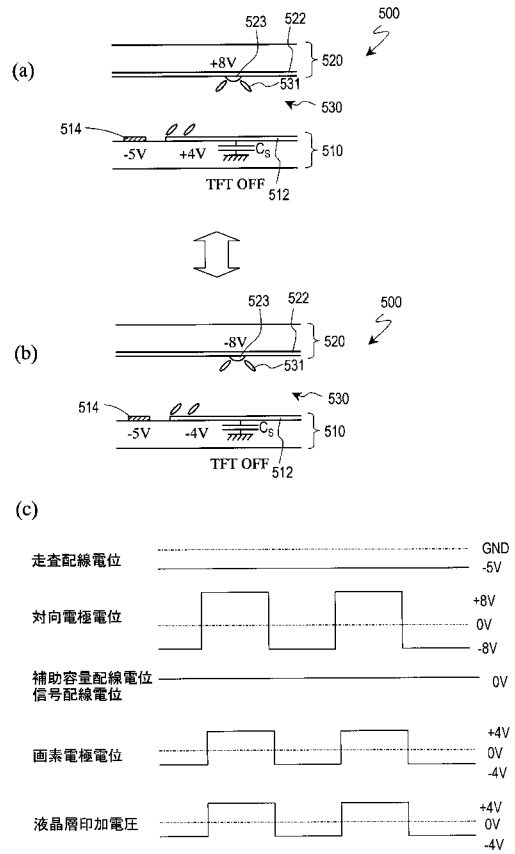
参考例

本発明

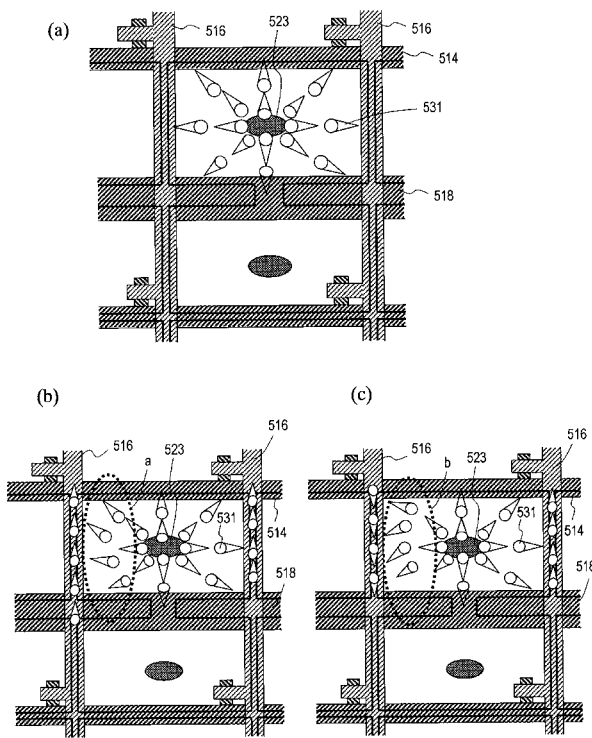
【 図 9 】



【 図 1 0 】



【 図 1 1 】



フロントページの続き

(72)発明者 永田 尚志
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 山田 淳一
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 菊池 克浩
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 越智 貴志
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 田坂 泰俊
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

Fターム(参考) 2H090 HA15 HA16 HB08Y HC13 HC14 HC19 HD14 MA01 MB14
2H092 GA18 HA04 JA24 JB09 JB68 NA04 NA27 PA02 PA08 QA09
2H189 AA03 AA08 AA14 CA07

