



(12)发明专利申请

(10)申请公布号 CN 107068089 A

(43)申请公布日 2017.08.18

(21)申请号 201710264824.3

(22)申请日 2017.04.21

(71)申请人 安徽森度科技有限公司

地址 230000 安徽省合肥市庐阳区庐阳工  
业园工投兴庐科技产业园2号楼4层

(72)发明人 周涛 方磊

(51)Int.Cl.

G09G 3/36(2006.01)

G09G 3/34(2006.01)

G09G 5/14(2006.01)

权利要求书1页 说明书3页

(54)发明名称

拼接屏同步显示方法

(57)摘要

拼接屏同步显示方法。配置模数转换芯片输出格式为interlace VGA;配置主MCU接收端输入格式为VGA;在VSYNC与主MCU VSYNC之间串入起合并奇场作用的芯片;主MCU接收到整帧视频数据后对其进行交换;主MCU将接收到的数据同步分配给各显示单元的显卡;采用三色LED灯对液晶屏之间的缝隙进行填充;对选定的显卡的每个输出端口写入相同的EDID数据;对显卡的每个输出端口按照显示单元和缝隙填充的三色LED灯进行编号;编码器为每帧数据打上时间戳。本发明方法对选定的显卡的每个输出端口写入相同的EDID数据,对显卡的每个输出端口按照拼接屏的显示单元进行编号,解决显卡之间出现显示不同步的技术问题,将每个解码器中的显示模块的内部时钟同步。

1. 拼接屏同步显示方法,其特征在于,包括:

配置模数转换芯片输出格式为interlace VGA,按奇偶场输出;

配置主MCU接收端输入格式为VGA;

在模数转换芯片VSYNC与主MCU VSYNC之间串入起合并奇场VSYNC、偶场VSYNC作用的芯片,所述芯片为单稳态触发器或D触发器加一个与门;

主MCU接收到整帧视频数据后对其进行交换;

主MCU将接收到的数据同步分配给各显示单元的显卡;

采用三色LED灯对液晶屏之间的缝隙进行填充;对选定的显卡的每个输出端口写入相同的EDID数据;

对显卡的每个输出端口按照拼接屏的显示单元和缝隙填充的三色LED灯进行编号;编码器为每帧数据打上时间戳;

将编号后的显卡输出的显示信号和三色LED灯通过纯硬件工作站进行单一逻辑屏的显示;

多个解码器之间通过同步线依次连接,将其中一个解码器作为主设备,其余的解码器作为从设备,主设备向从设备发送时钟信号和同步数据,从设备通过时钟信号同步自己的内部时钟;

多个解码器之间通过以太网消息交互同步当前处理帧的时间戳;解码器向编码器发送数据接收报告,所述编码器根据接收的报告调整发送速率;

编码器将每帧数据拆分成固定长度的分片,每帧分片由按递增序号进行标识;

解码器接收模块,收到分片报文以后,检查序号是否连续,统计丢包、乱序的报文数,以及帧超时个数;

解码器定时向编码器发送接收报告,报告中携带该路信号在该解码器接收过程中的接收包总数、丢包数、乱序报文数,以及帧超时个数;以及发送速率调整步骤:编码器根据接收到的解码器的报告调整向该解码器发送数据的速率。

## 拼接屏同步显示方法

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种拼接屏同步显示方法。

### 背景技术

[0002] 拼接屏是一个完整的液晶拼接显示单元,既能单独作为显示器使用,又可以以液晶拼接成超大屏幕使用。根据不同使用需求,实现可变大也可变小的百变大屏功能:单屏分割显示、单屏单独显示、任意组合显示、全屏液晶拼接、竖屏显示,图像边框可选补偿或遮盖。

[0003] 在现在的大屏拼接显示市场应用中,工作站中常配备一张或多张显卡,由于LED的墙体块分辨率是一定的,这样便有可能会造成每张显卡输出头的分辨率不尽相同,从而无法配置成为单一逻辑屏,这样就会造成显卡之间显示不同步的问题。

### 发明内容

[0004] 本发明实施例提供的一种拼接屏同步显示方法,为了解决背景技术中存在的问题,本发明技术方案如下:

一种拼接屏同步显示方法,包括:

配置模数转换芯片输出格式为interlace VGA,按奇偶场输出;

配置主MCU接收端输入格式为VGA;

在模数转换芯片VSYNC与主MCU VSYNC之间串入起合并奇场VSYNC、偶场VSYNC作用的芯片,所述芯片为单稳态触发器或D触发器加一个与门;

主MCU接收到整帧视频数据后对其进行交换;

主MCU将接收到的数据同步分配给各显示单元的显卡;

采用三色LED灯对液晶屏之间的缝隙进行填充;对选定的显卡的每个输出端口写入相同的EDID数据;

对显卡的每个输出端口按照拼接屏的显示单元和缝隙填充的三色LED灯进行编号;编码器为每帧数据打上时间戳;

将编号后的显卡输出的显示信号和三色LED灯通过纯硬件工作站进行单一逻辑屏的显示;

多个解码器之间通过同步线依次连接,将其中一个解码器作为主设备,其余的解码器作为从设备,主设备向从设备发送时钟信号和同步数据,从设备通过时钟信号同步自己的内部时钟;

多个解码器之间通过以太网消息交互同步当前处理帧的时间戳;解码器向编码器发送数据接收报告,所述编码器根据接收的报告调整发送速率;

编码器将每帧数据拆分成固定长度的分片,每帧分片由按递增序号进行标识;

解码器接收模块,收到分片报文以后,检查序号是否连续,统计丢包、乱序的报文数,以及帧超时个数;

解码器定时向编码器发送接收报告,报告中携带该路信号在该解码器接收过程中的接收包总数、丢包数、乱序报文数,以及帧超时个数;以及发送速率调整步骤:编码器根据接收到的解码器的报告调整向该解码器发送数据的速率。

[0005] 本发明方法对选定的显卡的每个输出端口写入相同的EDID数据,对显卡的每个输出端口按照拼接屏的显示单元进行编号,解决显卡之间出现显示不同步的技术问题,将每个解码器中的显示模块的内部时钟同步,将每个解码器内部处理的帧进行同步,最终真正实现图像同步显示在屏幕上。

### 具体实施方式

[0006] 一种拼接屏同步显示方法,包括:

配置模数转换芯片输出格式为interlace VGA,按奇偶场输出;

配置主MCU接收端输入格式为VGA;

在模数转换芯片VSYNC与主MCU VSYNC之间串入起合并奇场VSYNC、偶场VSYNC作用的芯片,所述芯片为单稳态触发器或D触发器加一个与门;

主MCU接收到整帧视频数据后对其进行交换;

主MCU将接收到的数据同步分配给各显示单元的显卡;

采用三色LED灯对液晶屏之间的缝隙进行填充;对选定的显卡的每个输出端口写入相同的EDID数据;

对显卡的每个输出端口按照拼接屏的显示单元和缝隙填充的三色LED灯进行编号;编码器为每帧数据打上时间戳;

将编号后的显卡输出的显示信号和三色LED灯通过纯硬件工作站进行单一逻辑屏的显示;

多个解码器之间通过同步线依次连接,将其中一个解码器作为主设备,其余的解码器作为从设备,主设备向从设备发送时钟信号和同步数据,从设备通过时钟信号同步自己的内部时钟;

多个解码器之间通过以太网消息交互同步当前处理帧的时间戳;解码器向编码器发送数据接收报告,所述编码器根据接收的报告调整发送速率;

编码器将每帧数据拆分成固定长度的分片,每帧分片由按递增序号进行标识;

解码器接收模块,收到分片报文以后,检查序号是否连续,统计丢包、乱序的报文数,以及帧超时个数;

解码器定时向编码器发送接收报告,报告中携带该路信号在该解码器接收过程中的接收包总数、丢包数、乱序报文数,以及帧超时个数;以及发送速率调整步骤:编码器根据接收到的解码器的报告调整向该解码器发送数据的速率。

[0007] 本发明方法对选定的显卡的每个输出端口写入相同的EDID数据,对显卡的每个输出端口按照拼接屏的显示单元进行编号,解决显卡之间出现显示不同步的技术问题,将多个解码器的系统时钟同步,将每个解码器中的显示模块的内部时钟同步,将每个解码器内部处理的帧进行同步,最终真正实现图像同步显示在屏幕上。

[0008] 最后应说明的是:以上所述仅为本发明的优选实施例而已,并不用于限制本发明,尽管参照前述实施例对本发明进行了详细的说明,对于本领域的技术人员来说,其依然可

以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

专利名称(译)	拼接屏同步显示方法		
公开(公告)号	<a href="#">CN107068089A</a>	公开(公告)日	2017-08-18
申请号	CN201710264824.3	申请日	2017-04-21
[标]申请(专利权)人(译)	安徽森度科技有限公司		
申请(专利权)人(译)	安徽森度科技有限公司		
当前申请(专利权)人(译)	安徽森度科技有限公司		
[标]发明人	周涛 方磊		
发明人	周涛 方磊		
IPC分类号	G09G3/36 G09G3/34 G09G5/14		
CPC分类号	G09G3/36 G09G3/3406 G09G5/14		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

拼接屏同步显示方法。配置模数转换芯片输出格式为interlace VGA；配置主MCU接收端输入格式为VGA；在VSYNC与主MCU VSYNC之间串入起合并奇场作用的芯片；主MCU接收到整帧视频数据后对其进行交换；主MCU将接收到的数据同步分配给各显示单元的显卡；采用三色LED灯对液晶屏之间的缝隙进行填充；对选定的显卡的每个输出端口写入相同的EDID数据；对显卡的每个输出端口按照显示单元和缝隙填充的三色LED灯进行编号；编码器为每帧数据打上时间戳。本发明方法对选定的显卡的每个输出端口写入相同的EDID数据，对显卡的每个输出端口按照拼接屏的显示单元进行编号，解决显卡之间出现显示不同步的技术问题，将每个解码器中的显示模块的内部时钟同步。