



(12) 实用新型专利

(10) 授权公告号 CN 204117573 U

(45) 授权公告日 2015. 01. 21

(21) 申请号 201420687259. 3

(22) 申请日 2014. 11. 17

(73) 专利权人 刘兴宾

地址 511430 广东省广州市番禺区大石富丽
家园渝达厦 711

(72) 发明人 刘兴宾

(74) 专利代理机构 北京挺立专利事务所(普通
合伙) 11265

代理人 王震秀

(51) Int. Cl.

G09G 3/36(2006. 01)

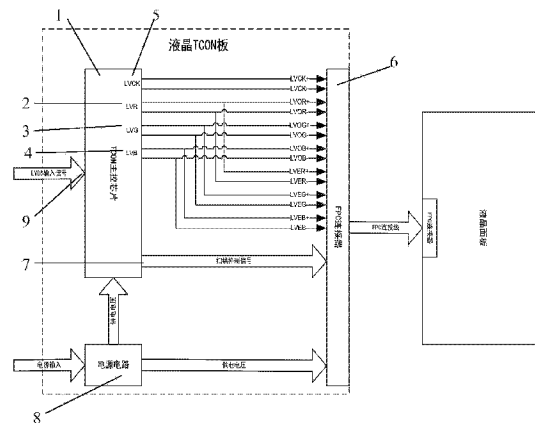
权利要求书1页 说明书3页 附图1页

(54) 实用新型名称

一种液晶面板像素合并驱动电路

(57) 摘要

本实用新型涉及一种驱动电路,特别是一种用于驱动液晶面板使像素合并的一种液晶面板像素合并驱动电路;TCON 主控芯片、LVR 差分数据 IO 端口、LVG 差分数据 IO 端口、LVB 差分数据 IO 端口、LVCK 差分时钟信号端口、FPC 连接器、扫描控制信号端口和电源电路组成;通过硬件电路将液晶面板奇数位置和偶数位置相邻的两个像素点合并成一个像素来驱动,使 TCON 主控芯片通过 3 对差分数据 IO 即可驱动一个 Mini-LVDS 通道。



1. 一种液晶面板像素合并驱动电路,其特征在于:其由 TCON 主控芯片 (1)、LVR 差分数据 IO 端口 (2)、LVG 差分数据 IO 端口 (3)、LVB 差分数据 IO 端口 (4)、LVCK 差分时钟信号端口 (5)、FPC 连接器 (6)、扫描控制信号端口 (7) 和电源电路 (8) 组成;TCON 主控芯片 (1) 通过 LVR 差分数据 IO 端口 (2) 与 FPC 连接器 (6) 构成数据电连接,传输差分数据信号 LVOR+LVOR- 与差分数据信号 LVER+LVER- 相连后的信号到 FPC 连接器 (6);TCON 主控芯片 (1) 通过 LVG 差分数据 IO 端口 (3) 与 FPC 连接器 (6) 构成数据电连接,传输差分数据信号 LVOG+LVOG- 与差分数据信号 LVEG+LVEG- 相连后的信号到 FPC 连接器 (6);TCON 主控芯片 (1) 通过 LVB 差分数据 IO 端口 (4) 与 FPC 连接器 (6) 构成数据电连接,传输 LVOB+LVOB- 差分数据信号与差分数据信号 LVEB+LVEB- 相连后的信号到 FPC 连接器 (6);TCON 主控芯片 (1) 通过 LVCK 差分时钟信号端口 (5) 与 FPC 连接器 (6) 构成数据电连接,传输差分时钟信号 LVCK+LVCK- 到 FPC 连接器 (6);TCON 主控芯片 (1) 通过扫描控制信号端口 (7) 输出扫描控制信号与 FPC 连接器 (6) 构成数据电连接;TCON 主控芯片 (1) 与 LVDS 输入信号端口 (9) 构成数据电连接;电源电路 (8) 分别与 TCON 主控芯片 (1) 和 FPC 连接器 (6) 构成电连接。

一种液晶面板像素合并驱动电路

技术领域

[0001] 本实用新型涉及一种驱动电路,特别是一种用于驱动液晶面板使像素合并的一种液晶面板像素合并驱动电路。

背景技术

[0002] 目前,TCON 主控芯片与液晶面板之间通过 Mini-LVDS 接口传输视频数据,为了实现较高的刷新率和分辨率 TCON 主控芯片与液晶面板之间通常会有多个 Mini-LVDS 通道,一个 Mini-LVDS 通道由 LVOR+LVOR-、LVOG+LVOG-、LVOB+LVOB-、LVER+LVER-、LVEG+LVEG-、LVEB+LVEB- 6 对差分数据信号和一对差分时钟信号 LVCK+LVCK- 组成。LVOR+LVOR-、LVOG+LVOG-、LVOB+LVOB- 用于传输液晶面板奇数位置像素点的 RGB 数据,LVER+LVER-、LVEG+LVEG-、LVEB+LVEB- 用于传输液晶面板偶数位置像素点的 RGB 数据;假设 TCON 主控芯片通过 8 个 Mini-LVDS 通道向液晶面板输出视频数据,则要求 TCON 主控芯片能够输出 48 对差分数据信号,因此 TCON 主控芯片的规模较大,成本较高。

实用新型内容

[0003] 本实用新型所要解决的技术问题是提供一种使用方便、成本低的一种液晶面板像素合并驱动电路。

[0004] 为解决上述技术问题,本实用新型是按如下的方式来实现的:本实用新型所述的一种液晶面板像素合并驱动电路由 TCON 主控芯片、LVR 差分数据 IO 端口、LVG 差分数据 IO 端口、LVB 差分数据 IO 端口、LVCK 差分时钟信号端口、FPC 连接器、扫描控制信号端口和电源电路组成;TCON 主控芯片通过 LVR 差分数据 IO 端口与 FPC 连接器构成数据电连接,传输差分数据信号 LVOR+LVOR- 与差分数据信号 LVER+LVER- 相连后的信号到 FPC 连接器;TCON 主控芯片通过 LVG 差分数据 IO 端口与 FPC 连接器构成数据电连接,传输差分数据信号 LVOG+LVOG- 与差分数据信号 LVEG+LVEG- 相连后的信号到 FPC 连接器;TCON 主控芯片通过 LVB 差分数据 IO 端口与 FPC 连接器构成数据电连接,传输 LVOB+LVOB- 差分数据信号与差分数据信号 LVEB+LVEB- 相连后的信号到 FPC 连接器;TCON 主控芯片通过 LVCK 差分时钟信号端口与 FPC 连接器构成数据电连接,传输差分时钟信号 LVCK+LVCK- 到 FPC 连接器;TCON 主控芯片通过扫描控制信号端口输出扫描控制信号与 FPC 连接器构成数据电连接;TCON 主控芯片与 LVDS 输入信号端口构成数据电连接;电源电路分别与 TCON 主控芯片和 FPC 连接器构成电连接。

[0005] 本实用新型的积极效果在于:本实用新型通过硬件电路将液晶面板奇数位置和偶数位置相邻的两个像素点合并成一个像素来驱动,使 TCON 主控芯片通过 3 对差分数据 IO 即可驱动一个 Mini-LVDS 通道,使用本方案,假设 TCON 主控芯片通过 8 个 Mini-LVDS 通道向液晶面板输出视频数据,则要求 TCON 主控芯片只需要输出 24 对差分数据信号即可,降低了 TCON 主控芯片的规模,节省了成本。

附图说明

[0006] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本实用新型的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0007] 图 1 是本实用新型结构示意图

[0008] 图中 1TCON 主控芯片 2LVR 差分数据 IO 端口

[0009] 3LVG 差分数据 IO 端口 4LVB 差分数据 IO 端口

[0010] 5LVCK 差分时钟信号端口 6FPC 连接器

[0011] 7 扫描控制信号端口 8 电源电路

[0012] 9LVDS 输入信号端口

具体实施方式

[0013] 为了使本实用新型的目的、技术方案和优点更加清楚明白,下面结合具体实施方式和附图,对本实用新型做进一步详细说明。在此,本实用新型的示意性实施方式及其说明用于解释本实用新型,但并不作为对本实用新型的限定。

[0014] 本实用新型所述的一种液晶面板像素合并驱动电路由 TCON 主控芯片 1、LVR 差分数据 IO 端口 2、LVG 差分数据 IO 端口 3、LVB 差分数据 IO 端口 4、LVCK 差分时钟信号端口 5、FPC 连接器 6、扫描控制信号端口 7 和电源电路 8 组成;TCON 主控芯片 1 通过 LVR 差分数据 IO 端口 2 与 FPC 连接器 6 构成数据电连接,传输差分数据信号 LVOR+LVOR- 与差分数据信号 LVER+LVER- 相连后的信号到 FPC 连接器 6;TCON 主控芯片 1 通过 LVG 差分数据 IO 端口 3 与 FPC 连接器 6 构成数据电连接,传输差分数据信号 LVOG+LVOG- 与差分数据信号 LVEG+LVEG- 相连后的信号到 FPC 连接器 6;TCON 主控芯片 1 通过 LVB 差分数据 IO 端口 4 与 FPC 连接器 6 构成数据电连接,传输 LVOB+LVOB- 差分数据信号与差分数据信号 LVEB+LVEB- 相连后的信号到 FPC 连接器 6;TCON 主控芯片 1 通过 LVCK 差分时钟信号端口 5 与 FPC 连接器 6 构成数据电连接,传输差分时钟信号 LVCK+LVCK- 到 FPC 连接器 6;TCON 主控芯片 1 通过扫描控制信号端口 7 输出扫描控制信号与 FPC 连接器 6 构成数据电连接;TCON 主控芯片 1 与 LVDS 输入信号端口 9 构成数据电连接;电源电路 8 分别与 TCON 主控芯片 1 和 FPC 连接器 6 构成电连接。

[0015] Mini-LVDS 通道中用于传输液晶面板奇数位置像素点 RGB 数据的差分数据信号与用于传输液晶面板偶数位置像素点 RGB 数据的差分数据信号相连,即 LVOR+LVOR- 信号与 LVER+LVER- 信号相连,LVOG+LVOG- 信号与 LVEG+LVEG- 信号相连,LVOB+LVOB- 信号与 LVEB+LVEB- 信号相连。从而将组成 Mini-LVDS 通道的 6 对差分数据信号,合并成由 TCON 主控芯片的三对差分数据信号 LVR、LVG、LVB 来驱动。TCON 主控芯片通过 LVR 差分数据 IO 端口 2、LVG 差分数据 IO 端口 3、LVB 差分数据 IO 端口 4 将液晶面板奇数位置和偶数位置相邻的两个像素点合并成一个像素点驱动。

[0016] 替代形式说明

[0017] 在电路实现上,用于传输液晶面板奇数位置像素点 RGB 数据的差分数据信号 LVOR+LVOR-、LVOG+LVOG-、LVOB+LVOB- 与用于传输液晶面板偶数位置像素点 RGB 数据的差

分数据信号 LVER+LVER-、LVEG+LVEG-、LVEB+LVEB- 可以有二种方式并联在一起 ;通过 TCON 主控芯片 1 上的 PCB 走线并联在一起或通过特殊定制的 FPC 连接线并联在一起。

[0018] 用于传输液晶面板奇数位置像素点 RGB 数据的差分数据信号 LVOR+LVOR-、LVOG+LVOG-、LVOB+LVOB- 与用于传输液晶面板偶数位置像素点 RGB 数据的差分数据信号 LVER+LVER-、LVEG+LVEG-、LVEB+LVEB- 在并联时可以有多种组合方式,除三对差分数据信号全部并联外,也可以选择一对或二对差分数据信号进行并联,未并联的差分数据信号由 TCON 主控芯片 1 的差分数据 IO 端口单独控制。

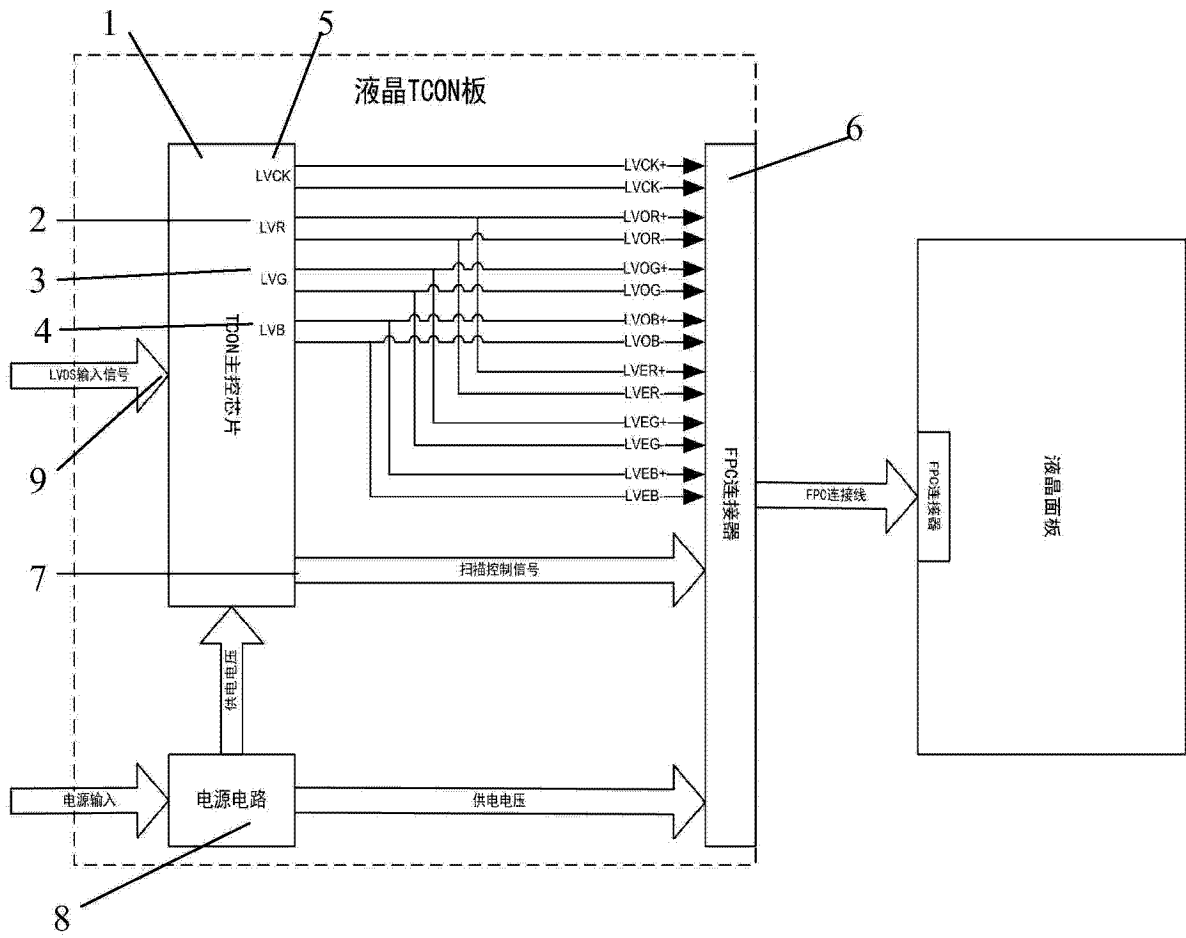


图 1

