



(12)实用新型专利

(10)授权公告号 CN 206271399 U

(45)授权公告日 2017.06.20

(21)申请号 201621408889.8

(22)申请日 2016.12.21

(73)专利权人 广州大彩光电科技有限公司

地址 510000 广东省广州市高新技术产业
开发区玉树工业园富康西街8号C栋
303房

(72)发明人 李勇

(74)专利代理机构 北京超凡志成知识产权代理
事务所(普通合伙) 11371

代理人 马维丽

(51)Int.Cl.

G09G 3/36(2006.01)

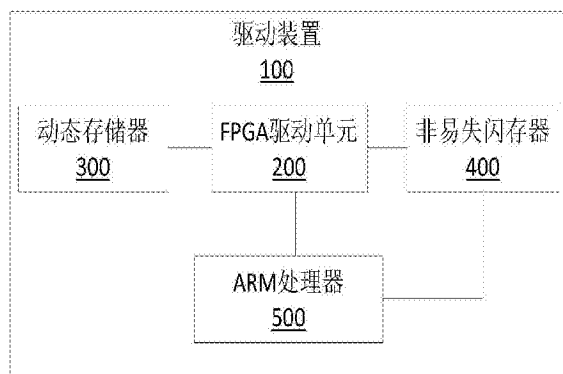
权利要求书1页 说明书6页 附图8页

(54)实用新型名称

驱动装置及液晶显示屏装置

(57)摘要

本实用新型提供的一种驱动装置及液晶显示屏装置,涉及显示屏技术领域,驱动装置包括显存单元、图片存储单元以及用于驱动所述液晶显示屏的FPGA驱动单元。所述显存单元以及所述图片存储单元分别与所述FPGA驱动单元耦合。所述FPGA驱动单元用于读写所述显存单元的数据,读取所述图片存储单元的数据以及显示刷新屏幕驱动。通过驱动装置的FPGA驱动单元驱动液晶显示屏装置。FPGA驱动单元具有驱动效率高、成本低、方便替换以及可扩展性强的特点。驱动装置驱动液晶显示屏装置,在降低成本的基础上提高了驱动效率。



1. 一种驱动装置,其特征在于,应用于液晶显示屏,所述驱动装置包括显存单元、图片存储单元以及用于驱动所述液晶显示屏的FPGA驱动单元;
所述显存单元以及所述图片存储单元分别与所述FPGA驱动单元耦合;
所述FPGA驱动单元用于读写所述显存单元的数据,读取所述图片存储单元的数据以及显示刷新屏幕驱动。
2. 根据权利要求1所述的驱动装置,其特征在于,所述驱动装置还包括ARM处理器,所述ARM处理器与所述FPGA驱动单元以及图片存储单元耦合。
3. 根据权利要求2所述的驱动装置,其特征在于,所述显存单元为动态存储器。
4. 根据权利要求3所述的驱动装置,其特征在于,所述图片存储单元为非易失闪存器。
5. 根据权利要求3所述的驱动装置,其特征在于,所述FPGA驱动单元包括数据总线以及地址总线,所述FPGA驱动单元通过所述数据总线与所述动态存储器耦合,以实现数据传输;所述FPGA驱动单元通过所述地址总线与所述动态存储器耦合,以传输地址信息至所述动态存储器。
6. 根据权利要求4所述的驱动装置,其特征在于,所述FPGA驱动单元还包括轮询机构,所述轮询机构与所述动态存储器耦合,用于提前登记所述动态存储器的任务。
7. 根据权利要求4所述的驱动装置,其特征在于,所述FPGA还包括FIFO缓存器,所述FIFO缓存器与所述非易失闪存器耦合,用于预先存储图片数据。
8. 根据权利要求4所述的驱动装置,其特征在于,所述ARM处理器包括通讯总线,并通过所述通讯总线分别与所述FPGA驱动单元以及所述非易失闪存器耦合。
9. 一种液晶显示屏装置,其特征在于,包括彩色液晶显示屏以及权利要求1所述的驱动装置,所述驱动装置的FPGA驱动单元与所述彩色液晶显示屏耦合,以驱动刷新所述彩色液晶显示屏。
10. 根据权利要求9所述的液晶显示屏装置,其特征在于,所述彩色液晶显示屏为TFT彩色液晶显示屏。

驱动装置及液晶显示屏装置

技术领域

[0001] 本实用新型涉及显示屏技术领域,尤其涉及驱动装置及液晶显示屏装置。

背景技术

[0002] 目前市场上,通常采用微处理器、嵌入式处理器或者专用显示驱动芯片来驱动彩色液晶显示屏。

[0003] 采用微处理器驱动彩色液晶屏的弊端是:微处理器的工作效率低,显示刷新速度慢,以致彩色液晶显示屏的图片看起来有卡顿情况;而高速微处理器又价格昂贵的缺点;除此之外,微处理器的保密性也不够强。

[0004] 采用嵌入式处理器驱动彩色液晶显示屏的弊端是:成本高,嵌入式处理器的主控ARM芯片的价格甚至高于高速微处理器;稳定性差,嵌入式处理器需要在操作系统上进行,极易导致系统出现内存碎片,稳定性差。

[0005] 采用专用显示驱动芯片驱动彩色液晶显示屏的弊端是:专用显示驱动芯片的型号、厂家受限,如果供货不稳定,产品的出货就会受到影响;专用显示驱动芯片更新快,寿命短,很难保证长期稳定的供货;专用显示驱动芯片功能有限,增加功能很困难,产品的性能会受限,扩展功能很差。

实用新型内容

[0006] 有鉴于此,本实用新型的目的在于提供一种驱动装置以及液晶显示装置,以改善上述问题。

[0007] 为实现上述目的,本实用新型提供如下技术方案:

[0008] 第一方面,本实用新型较佳实施例提供一种驱动装置,应用于液晶显示屏,所述驱动装置包括显存单元、图片存储单元以及用于驱动所述液晶显示屏的FPGA驱动单元。所述显存单元以及所述图片存储单元分别与所述FPGA驱动单元耦合。所述FPGA驱动单元用于读写所述显存单元的数据,读取所述图片存储单元的数据以及显示刷新屏幕驱动。

[0009] 优选地,上述驱动装置还包括ARM处理器,所述ARM处理器与所述FPGA驱动单元以及图片存储单元耦合。

[0010] 优选地,上述显存单元为动态存储器。

[0011] 优选地,图片存储单元为非易失闪存器。

[0012] 优选地,上述FPGA驱动单元包括数据总线以及地址总线,所述FPGA驱动单元通过所述数据总线与所述动态存储器耦合,以实现数据传输;所述FPGA驱动单元通过所述地址总线与所述动态存储器耦合,以传输地址信息至所述动态存储器。

[0013] 优选地,上述FPGA驱动单元还包括轮询机构,所述轮询机构与所述动态存储器耦合,用于提前登记所述动态存储器的任务。

[0014] 优选地,上述FPGA还包括FIFO缓存器,所述FIFO缓存器与所述非易失闪存器耦合,用于预先存储图片数据。

[0015] 优选地,上述所述ARM处理器包括通讯总线,并通过所述通讯总线分别与所述FPGA驱动单元以及所述非易失闪存器耦合。

[0016] 第二方面,本实用新型较佳实施例提供一种液晶显示屏装置,包括彩色液晶显示屏以及上述驱动装置,所述驱动装置的FPGA驱动单元与上述彩色液晶屏耦合,以驱动刷新所述彩色液晶显示屏。

[0017] 优选地,所述彩色液晶显示屏为TFT彩色液晶显示屏。

[0018] 本实用新型实施例提供的驱动装置以及液晶显示屏装置,通过驱动装置的FPGA驱动单元驱动液晶显示屏装置。FPGA驱动单元具有驱动效率高、成本低、方便替换以及可扩展性强的特点。驱动装置驱动液晶显示屏装置,在降低成本的基础上提高了驱动效率。

[0019] 本实用新型的其他特征和优点将在随后的说明书阐述,并且,部分地从说明书中变得显而易见,或者通过实施本实用新型实施例了解。本实用新型的目的和其他优点可通过在所写的说明书、权利要求书、以及附图中所特别指出的结构来实现和获得。

附图说明

[0020] 为了更清楚地说明本实用新型实施例的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,应当理解,以下附图仅示出了本实用新型的某些实施例,因此不应被看作是对范围的限定,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他相关的附图。

[0021] 图1为本实用新型实施例提供的一种液晶显示屏装置的结构示意图;

[0022] 图2为本实用新型实施例提供的驱动装置的结构示意图;

[0023] 图3为本实用新型实施例提供的驱动装置的非易失闪存器的电路结构示意图;

[0024] 图4为本实用新型实施例提供的驱动装置的ARM处理器的电路结构示意图;

[0025] 图5为本实用新型实施例提供的驱动装置的动态存储器的电路结构示意图;

[0026] 图6A为本实用新型实施例提供的驱动装置的FPGA驱动单元的第一部分电路结构示意图;

[0027] 图6B为本实用新型实施例提供的驱动装置的FPGA驱动单元的第二部分电路结构示意图;

[0028] 图6C为本实用新型实施例提供的驱动装置的FPGA驱动单元的第三部分电路结构示意图;

[0029] 图6D为本实用新型实施例提供的驱动装置的FPGA驱动单元的第四部分电路结构示意图。

[0030] 图标:100-驱动装置;200-FPGA驱动单元;300-显存单元;310-动态存储器;400-图片存储单元;410-非易失闪存器;500-ARM处理器;600-液晶显示屏装置;700-彩色液晶显示屏。

具体实施方式

[0031] 为使本实用新型实施例的目的、技术方案和优点更加清楚,下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本实用新型一部分实施例,而不是全部的实施例。通常在此处附图中描述和

示出的本实用新型实施例的组件可以以各种不同的配置来布置和设计。

[0032] 因此,以下对在附图中提供的本实用新型的实施例的详细描述并非旨在限制要求保护的本实用新型的范围,而是仅仅表示本实用新型的选定实施例。基于本实用新型中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0033] 应注意到:相似的标号和字母在下面的附图中表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步定义和解释。

[0034] 在本实用新型的描述中,需要说明的是,指示的方位或位置关系为基于附图所示的方位或位置关系,或者是该实用新型产品使用时惯常摆放的方位或位置关系,仅是为了便于描述本实用新型和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本实用新型的限制。此外,术语“第一”、“第二”、“第三”等仅用于区分描述,而不能理解为指示或暗示相对重要性。

[0035] 在本实用新型的描述中,还需要说明的是,除非另有明确的规定和限定,术语“设置”、“安装”、“相连”、“耦合”应做广义理解,例如,可以是固定耦合,也可以是可拆卸耦合,或一体地耦合;可以是机械耦合,也可以是电耦合;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以具体情况理解上述术语在本实用新型中的具体含义。

[0036] 下面将结合本实用新型实施例中附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。以下对在附图中提供的本实用新型的实施例的详细描述并非旨在限制要求保护的本实用新型的范围,而是仅仅表示本实用新型的选定实施例。基于本实用新型的实施例,本领域技术人员在没有做出创造性劳动的前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0037] 目前,市面上有三种方法驱动液晶显示屏,分别是通过单片机、嵌入式处理器以及专用显示驱动芯片作为驱动单元实现对液晶显示屏的驱动。

[0038] 单片机作为驱动单元,使用高速的单片机通过编写底层驱动来刷新液晶显示屏,显存部分使用静态存储器(Static Random Access Memory,SRAM),图片存储器采用非易失闪存器(NandFlash)。但是,使用单片机作为驱动单元具有以下不足:第一,单片机工作频率较低,大部分都不会超过100M,处理速度慢导致显示刷新速度慢,图片看起来有卡顿;第二,价格高,高速的单片机处理器价格较高,并且配套的显存部分必须采用静态存储器,价格是动态存储器的5倍以上;第三,单片机加密性不强,容易被破解,形成山寨产品。

[0039] 嵌入式处理器作为驱动单元,使用动态存储器(Synchronous Dynamic Random Access Memory,SDRAM)来作为显存,NandFlash作为图片存储器,嵌入式处理器作为驱动的主控芯片。使用嵌入式处理器作为驱动单元存在以下不足:第一,价格高,主控嵌入式处理器芯片的价格甚至高于高速的单片机;第二:主控嵌入式处理器芯片基本上都是采用BGA(Ball Grid Array)的封装,导致线路板至少得用4层板,加工费用增加,维修成本增加;第三,由于嵌入式处理器平台基本都需要在操作系统运行,例如WindowCE或者Linux系统,导致系统容易出现内存碎片,稳定性差。

[0040] 专用显示驱动芯片作为驱动单元存在以下不足:第一,由于采用专用驱动芯片,导

致可选择的IC只有一个型号,一个厂家,如果供货不稳定,产品的出货就会受到影响;第二,专用驱动芯片更新快,寿命短,很难保证长期稳定的供货;第三,专用驱动芯片功能有限,增加功能会变得很困难,产品的性能会受限,扩展功能变得很差。

[0041] 有鉴于此,为了克服上述不足,本实用新型实施例提供了一种驱动装置及液晶显示屏,使用FPGA驱动单元驱动彩色液晶显示屏,克服上述其他驱动存在的不足。

[0042] 下面将对本实用新型实施例提供的驱动装置及液晶显示屏装置进行详细的阐述。为使本实用新型实施例的目的、技术方案和优点更加清楚,将结合本实用新型实施例中的附图,对本技术方案进行清楚、完整地描述。显然,所描述的实施例是本实用新型的一部分实施例,而不是全部的实施例。

[0043] 请参见图1,是本实用新型实施例中液晶显示屏装置600的结构示意图,液晶显示屏装置600包括驱动装置100以及彩色液晶显示屏700。其中驱动装置100包括显存单元300、图片存储单元400以及FPGA驱动单元200。

[0044] 驱动装置100中的FPGA驱动单元200与彩色液晶显示屏700耦合。所述显存单元300以及所述图片存储单元400分别与所述FPGA驱动单元200耦合。

[0045] FPGA驱动单元200读取图片存储单元400的图片数据后,送入显存单元300进行缓存,之后再从显存单元300读取图片数据,输出至彩色液晶显示屏700,对屏幕进行显示刷新驱动。下面,将对上述各单元进行详细介绍。

[0046] 请参见图2,所述图片存储单元400为非易失闪存器410,与FPGA驱动单元200耦合,用于输出图片数据至FPGA驱动单元200。显存单元300为动态存储器310,与FPGA驱动单元200耦合;ARM处理器500分别与FPGA驱动单元200以及非易失闪存器410耦合。

[0047] 请参见图3,为非易失闪存器410的电路结构示意图,I/O_0至I/O_7为非易失闪存器410的输入输出端口,通过数据线FPGA_D0~FPGA_D7与FPGA驱动单元200耦合,用于向FPGA驱动单元200传输数据。非易失闪存器410的R/B端口表征为就绪/忙,通过ND_RB#线耦合到FPGA驱动单元200,若非易失闪存器410当前有任务执行,R/B#变为低电平,R/B端口与上拉电阻R21耦合。端口RE#为读使能端,与ND_RD线耦合,即允许数据输出非易失闪存器410。WE#为写使能端,与ND_W线耦合,负责将数据、地址或指令写入到非易失闪存器410中。VCC端口为电源端口,用于与电源耦合。VSS端口用于接地。

[0048] 进一步地,在本实用新型实施例中,还包括ARM处理器500,请参见图4,为本实用新型实施例提供的ARM处理器500的电路结构示意图。ARM处理器500作为逻辑辅助处理单元,分别与FPGA驱动单元200以及非易失闪存器410耦合。ARM处理器500通过控制非易失闪存器410,使得非易失闪存器410的图片数据先就为至缓存区,进而FPGA驱动单元200去读取其图片数据。

[0049] 具体地,ARM处理器500的PA0端口~PA15端口以及PB0端口~PB15端口为双向输入输出口,FPGA_D0~FPGA_D7是ARM和FPGA之间的通讯总线,FPGA_RD是读信号,FPGA_WR是写信号,FPGA_CS是片选信号。非易失闪存器410的CE端口为启动端口,若没有检测到CE信号,非易失闪存器410保持待机模式,不对任何控制信号做出反应,CE端口通过ND_CS#线与ARM处理器500的PA14端口耦合。非易失闪存器410的CLE端口为指令锁存使能端,当CLE端口为高电平时,在WE#信号的上升沿,指令被锁存到非易失闪存器410的指令寄存器中,通过NAND_CLE线耦合到ARM处理器500的PA0端口。非易失闪存器410的ALE端口为地址锁存使能

端,当ALE端口为高电平时,在WE#信号的上升沿,地址被锁存到非易失闪存器410的地址寄存器中,通过NAND_ALE线耦合到ARM处理器500的PA1端口。PB0~PB7端口通过FPGA_D0~FPGA_D7耦合到FPGA驱动单元200。

[0050] 所述显存单元300用于控制液晶显示屏的显示部分的刷新,在本实用新型实施例中,显存单元300可以为静态存储器也可以为动态存储器310。

[0051] 相比于静态存储器,动态存储器310的优点是:集成度高,相同容量的动态存储器310可以设计为较小的体积,但是静态存储器却需要很大的体积;此外,相比于静态存储器,动态存储器310的功耗更小。于本实用新型实施例中,将以动态存储器310为例进行说明。

[0052] 请参见图5,为本实用新型实施例提供的动态存储器310的电路结构示意图,动态存储器310与FPGA驱动单元200耦合。动态存储器310主要用于图片数据的读取和写入,写的任务为写入由FPGA驱动单元200读取的非易失闪存器410的图片数据以及动态存储器310内部的拷贝写入;读的部分为输出液晶显示屏显示的图片数据至FPGA驱动单元200以及内部拷贝读取。

[0053] 动态存储器310中DQ0~DQ15均为数据总线,分别通过SRAM_D0~SRAM_D15实现FPGA驱动单元200与动态存储器310之间的数据传输,A0~A11端口为地址端口,SRAM_A0~SRAM_A11是FPGA驱动单元200和动态存储器310之间的地址总线,SDRAM_CLK是动态存储器310的时钟线,WEN,CAS,RAS以及DQM是动态存储器310读写逻辑的控制部分。

[0054] 现在市面上,通过单片机、嵌入式处理器以及专用显示驱动芯片驱动液晶显示屏都存在一定的不足,本申请通过使用FPGA驱动单元200驱动,克服以上不足。

[0055] FPGA驱动单元200分别与动态存储器310、非易失闪存器410、ARM处理器500以及彩色液晶显示屏700耦合。用于读取非易失闪存器410的图片数据,并写入动态存储器310进行缓存,最终从动态存储器310中读取数据显示刷新彩色液晶显示屏700。

[0056] 具体地,请参见图6为本实用新型实施例提供的FPGA驱动单元200的电路结构示意图。具体与动态存储器310、非易失闪存器410以及ARM处理器500的耦合关系详见上述电路结构,这里不再赘述。

[0057] 进一步地,发明人经研究发现,由于FPGA驱动单元200和动态存储器310只有一个数据总线,而动态存储器310的读写有四个任务,两个读任务,两个写任务。每个任务都需要占用总线来进行读写操作,由于一次只能有一个任务单独占用总线,因此本实用新型实施例的FPGA驱动单元200还包括轮询机构,轮询机构按顺序轮流询问任务A、B、C、D是否要占用总线资源,如果有任务申请占用,轮询机构就把总线资源分配给当前申请的任务使用,其他需要占用总线的任务排队等待当前任务释放总线资源。当目前的任务使用完总线资源退出时,轮询机构就会继续询问下一个任务是否要占用总线,依此循环。

[0058] 进一步地,为了保证数据传输不会中断,本实用新型实施例的FPGA驱动单元200还包括先入先出(First In First Out,FIFO)缓存器来预先缓存一部分图片数据。FIFO缓存器预先存储一部分图片数据,FIFO缓存器的读写时钟是分开且相互独立,写入的速度高于读取速度,以保证图片数据输出不会中断,彩色液晶显示屏700流畅显示。另外,由于动态存储器310的高速写入和读取,从非易失闪存器410输出的图片数据的写入会慢于动态存储器310的处理速度,所以也需要加一个FIFO缓存器来匹配速度。

[0059] 进一步地,FPGA驱动单元200与彩色液晶显示屏700耦合,FPGA驱动单元200中的

TFT_B3~TFT_B7, TFT_R3~TFT_R7, TFT_G2~TFT_G7为液晶屏的RGB颜色数据输出部分, TFT_DCLK为液晶屏的时钟信号, TFT_HS, TFT_VS为液晶屏的行场同步信号。

[0060] 综上所述,本实用新型提供的驱动装置100及液晶显示屏装置600,通过FPGA驱动单元200驱动刷新彩色液晶显示屏700,具有以下特点:第一,高速显示,速度快,采用的是硬件驱动,各个单元的处理都是并行处理,无任何延时,所有的动作都在一个时钟节拍下可以完成;第二,可扩展性强,由于是采用可编程的逻辑器件FPGA作为显示驱动芯片,在现有的功能上可以随时删减和修改调整以适应不同需求,灵活性强;第三,成本低,使用了低密度和低引脚的FPGA;第四,供货稳定,替换性强,由于FPGA驱动单元200和ARM处理器500都是通用的可编程平台,可以用其他公司的通用平台来替换,动态存储器310和非易失闪存器410更是国际标准接口,各个公司均有生产,可以方便替换。

[0061] 以上所述仅为本实用新型的优选实施例而已,并不用于限制本实用新型,对于本领域的技术人员来说,本实用新型可以有各种更改和变化。凡在本实用新型的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本实用新型的保护范围之内。

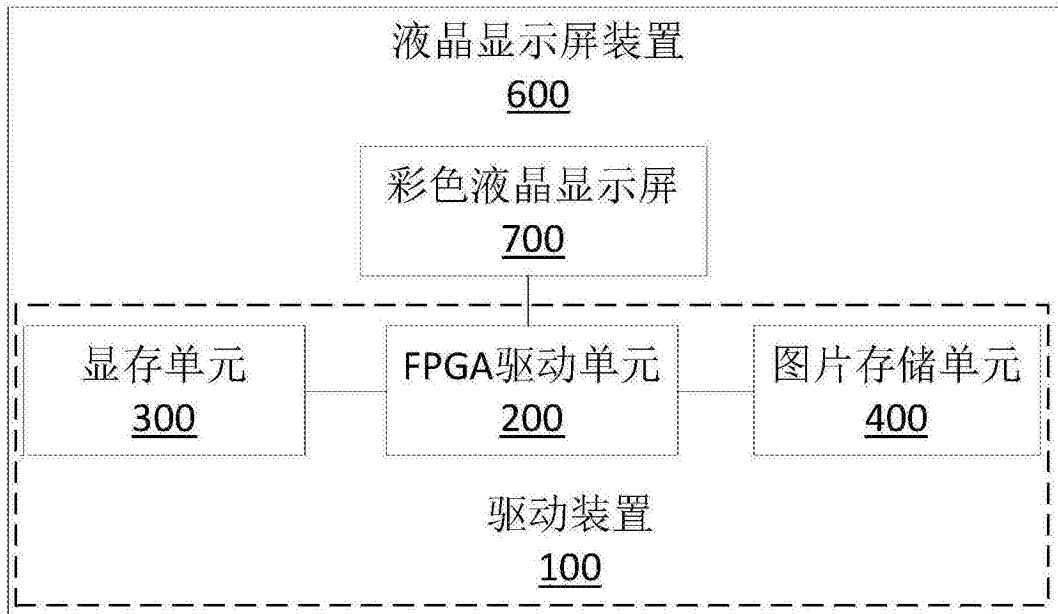


图1

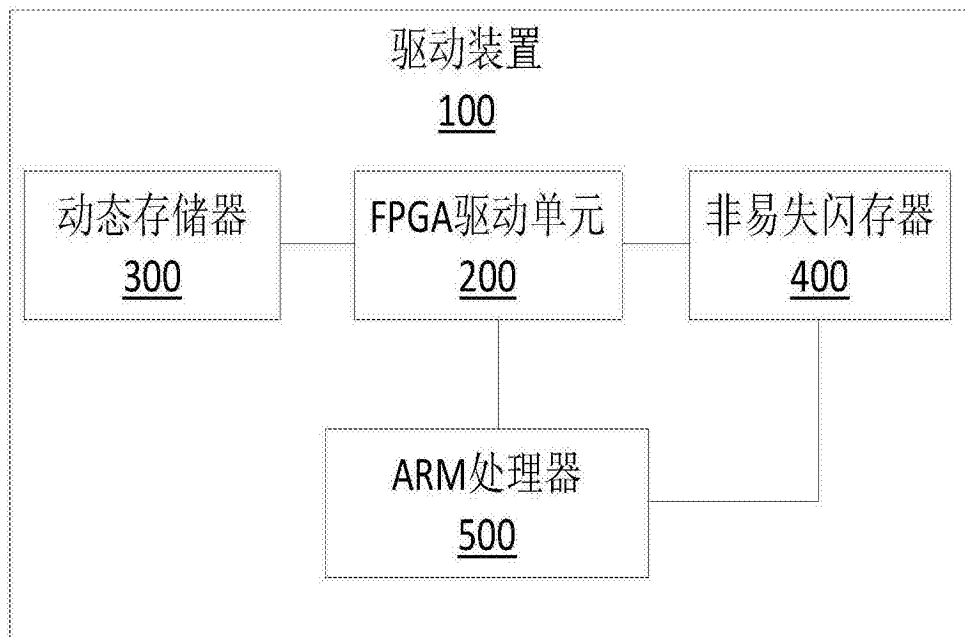


图2

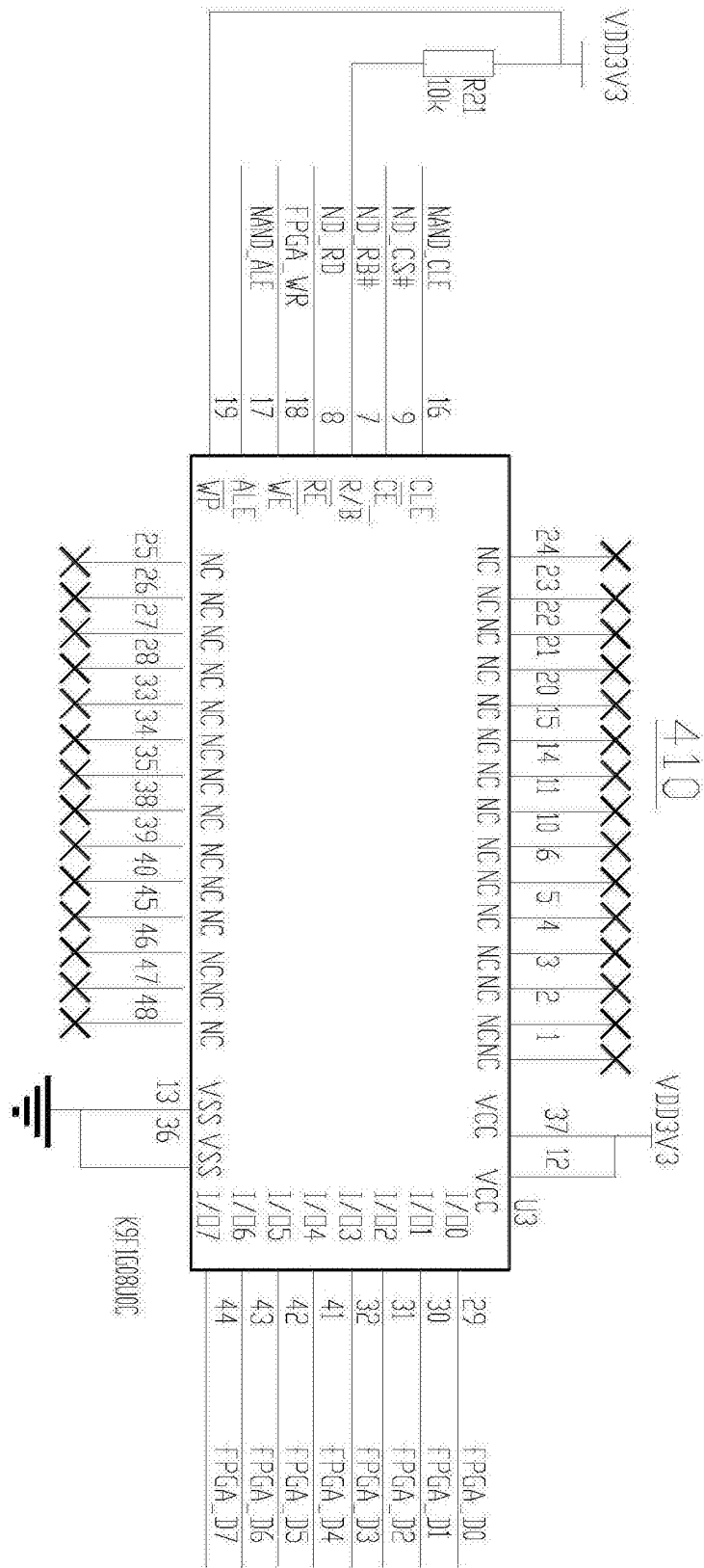
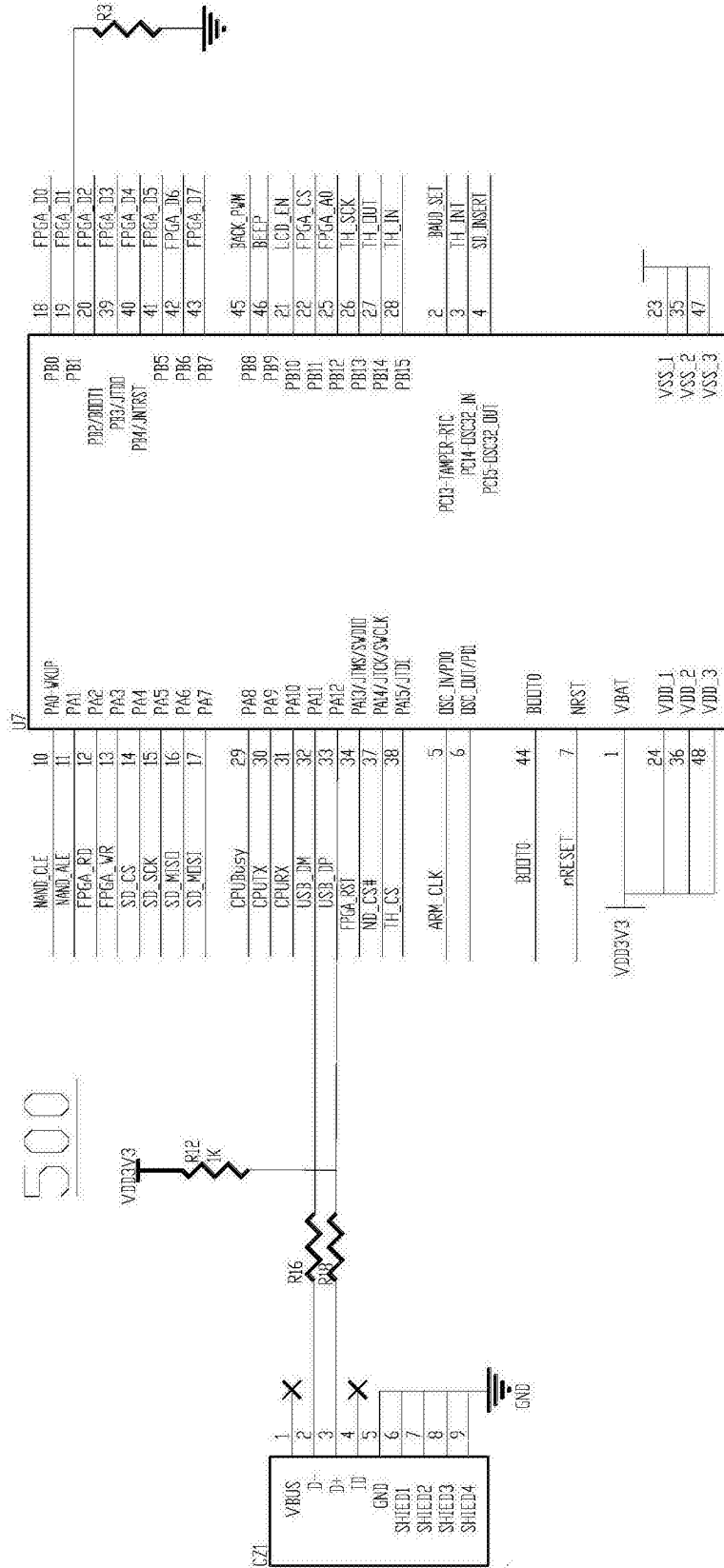


图3



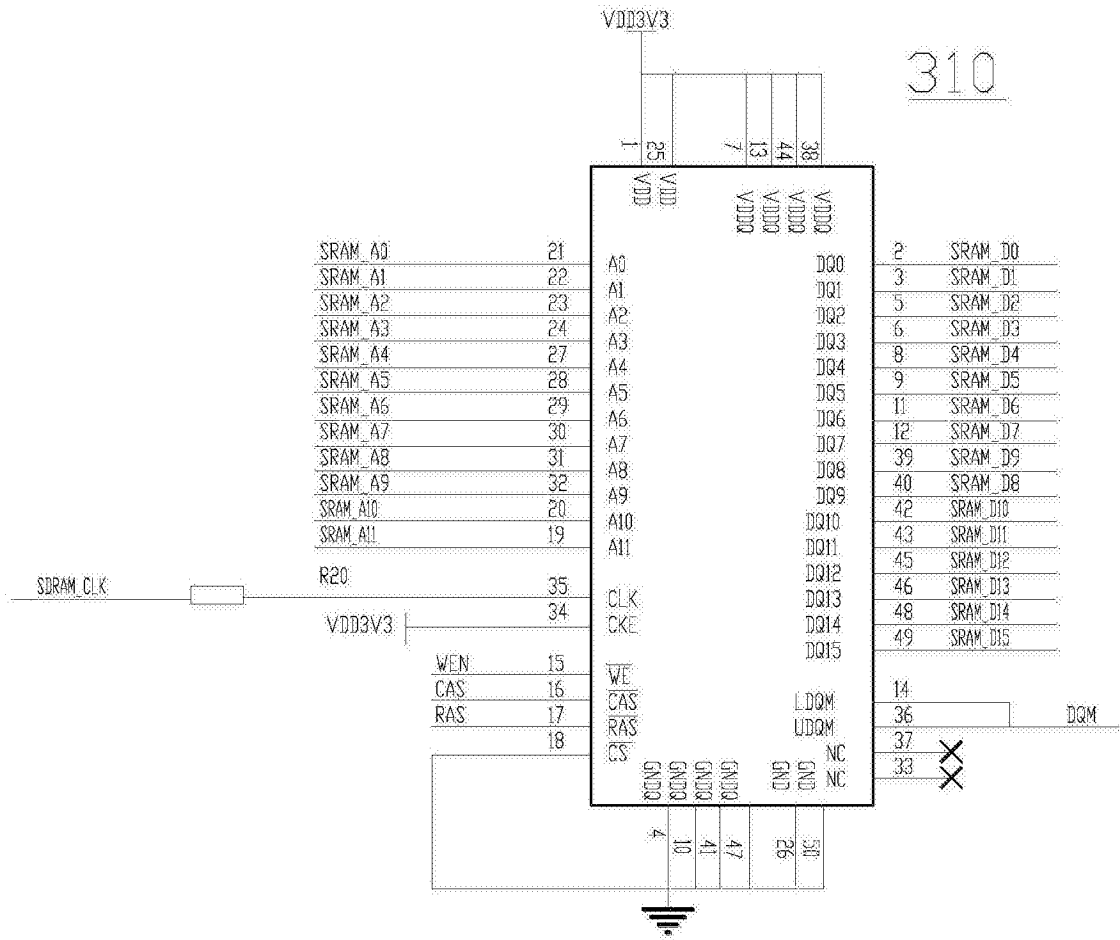


图5

200A

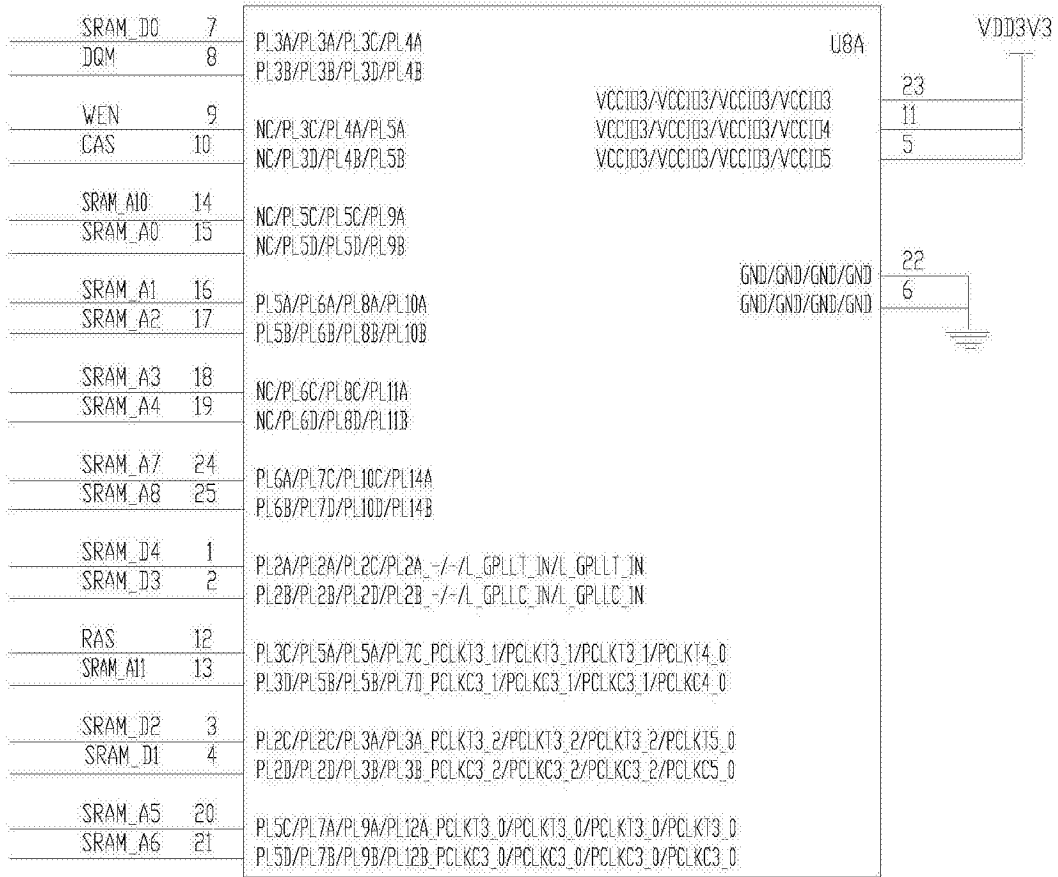


图6A

200B

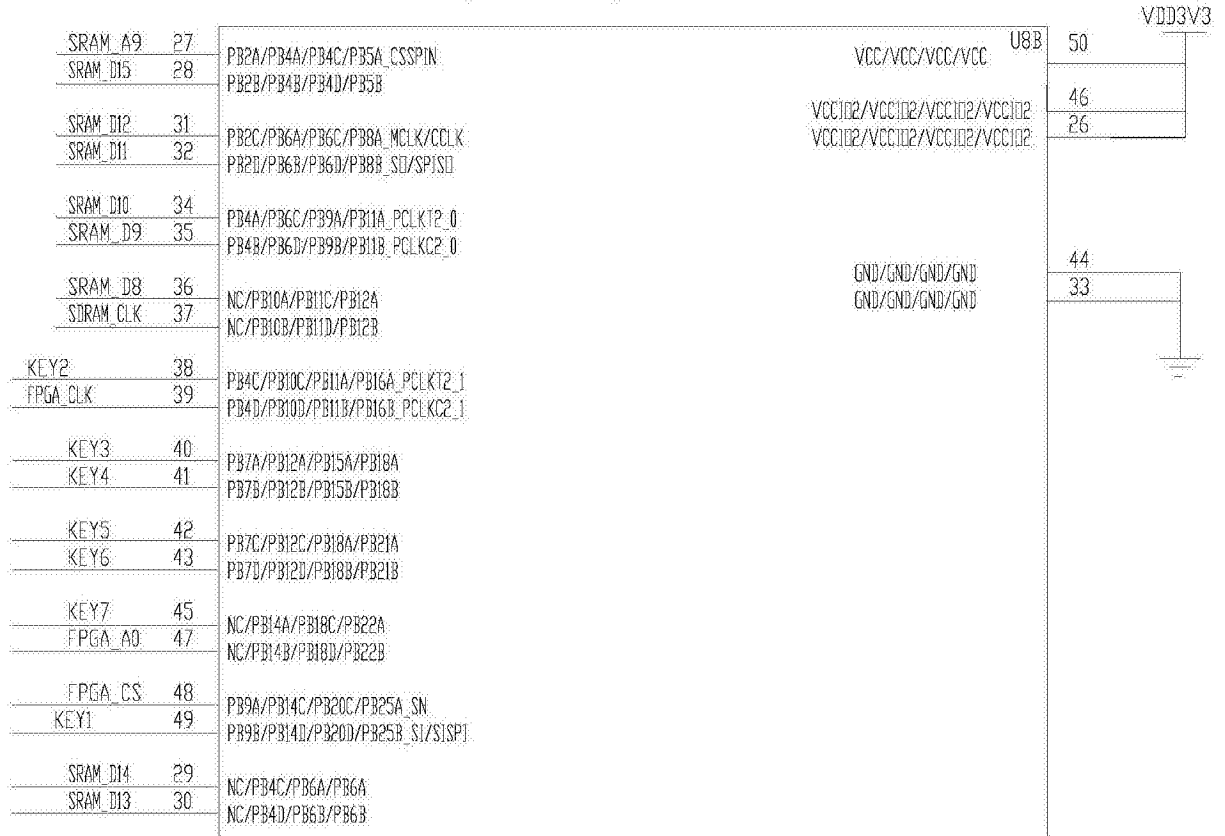


图6B

200C

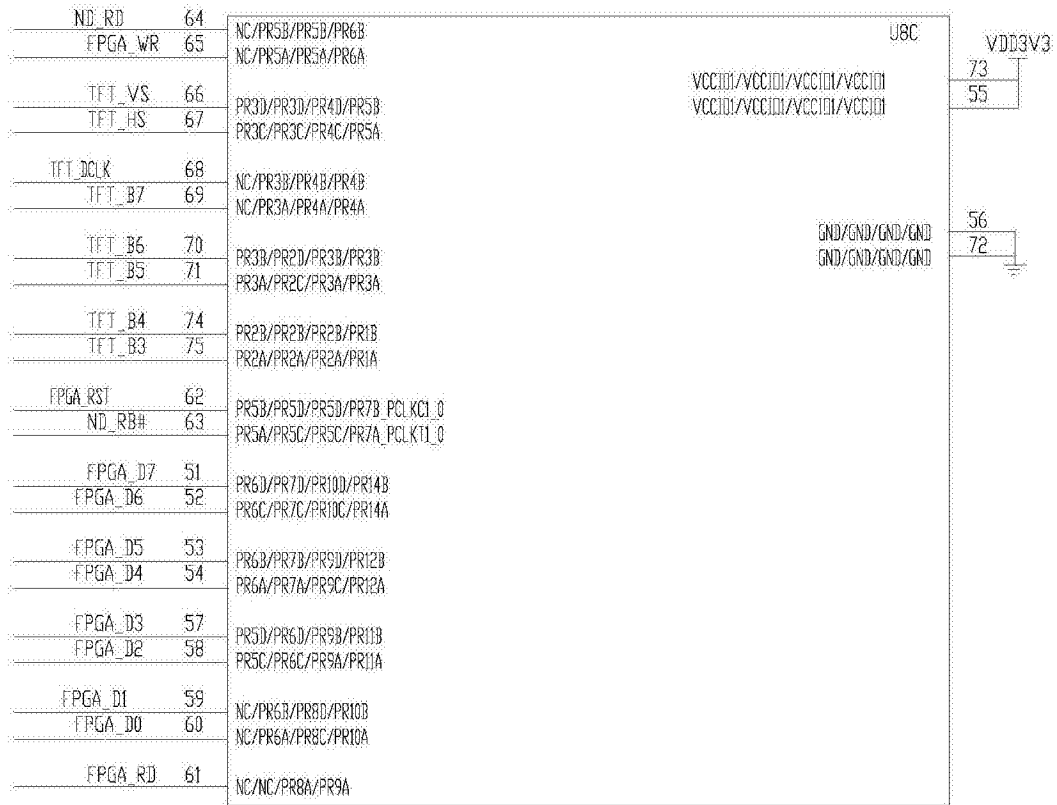


图6C

专利名称(译)	驱动装置及液晶显示屏装置		
公开(公告)号	CN206271399U	公开(公告)日	2017-06-20
申请号	CN201621408889.8	申请日	2016-12-21
[标]申请(专利权)人(译)	广州大彩光电科技有限公司		
申请(专利权)人(译)	广州大彩光电科技有限公司		
当前申请(专利权)人(译)	广州大彩光电科技有限公司		
[标]发明人	李勇		
发明人	李勇		
IPC分类号	G09G3/36		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种驱动装置及液晶显示屏装置，涉及显示屏技术领域，驱动装置包括显存单元、图片存储单元以及用于驱动所述液晶显示屏的FPGA驱动单元。所述显存单元以及所述图片存储单元分别与所述FPGA驱动单元耦合。所述FPGA驱动单元用于读写所述显存单元的数据，读取所述图片存储单元的数据以及显示刷新屏幕驱动。通过驱动装置的FPGA驱动单元驱动液晶显示屏装置。FPGA驱动单元具有驱动效率高、成本低、方便替换以及可扩展性强的特点。驱动装置驱动液晶显示屏装置，在降低成本的基础上提高了驱动效率。

