



(12)发明专利申请

(10)申请公布号 CN 109064980 A

(43)申请公布日 2018.12.21

(21)申请号 201811115221.8

(22)申请日 2018.09.25

(71)申请人 四川长虹电器股份有限公司
地址 621000 四川省绵阳市高新区绵兴东路35号

(72)发明人 王果

(74)专利代理机构 成都虹桥专利事务所(普通合伙) 51124

代理人 李凌峰

(51) Int. Cl.
G09G 3/34(2006.01)

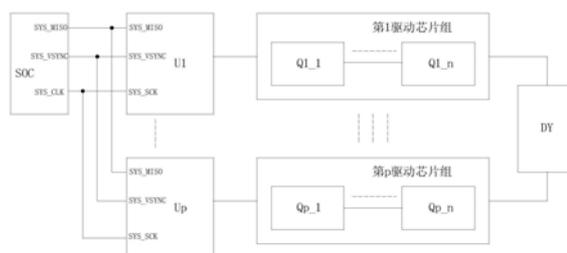
权利要求书1页 说明书6页 附图2页

(54)发明名称

液晶屏背光多分区控制装置

(57)摘要

本发明涉及液晶屏领域,针对驱动芯片并联连接画面延迟同步性较差的问题,提出一种液晶屏背光多分区控制装置,包括电源板、LED灯条、驱动芯片组、用于采样图像分区亮度信息的亮度处理芯片及用于将亮度信息转换分区背光信号的微处理器;亮度处理芯片的亮度信息输出脚连接微处理器的亮度信息输入脚,亮度处理芯片的场同步信号脚连接微处理器的场同步信号脚,亮度处理芯片的时钟信号脚连接微处理器的时钟信号脚;驱动芯片组与微处理器一一对应,微处理器输出的背光信息在驱动芯片组内逐级传输后反馈给微处理器的背光信号反馈脚,驱动芯片的任意一个驱动脚与电源板的供电脚之间均各自串接有LED灯条;本发明适用于液晶屏的背光控制。



1. 液晶屏背光多分区控制装置,包括电源板、LED灯条、驱动芯片组、用于采样图像分区亮度信息的亮度处理芯片及用于将亮度信息转换分区背光信号的微处理器,其特征在于,亮度处理芯片的亮度信息输出脚连接所有微处理器的亮度信息输入脚,亮度处理芯片的场同步信号脚连接所有微处理器的场同步信号脚,亮度处理芯片的时钟信号脚连接所有微处理器的时钟信号脚;驱动芯片组与微处理器一一对应,令驱动芯片组内驱动芯片个数为 n , $n \geq 2$,依次记为第1驱动芯片至第 n 驱动芯片,所述微处理器的背光信号输出脚连接对应驱动芯片组内第1驱动芯片的背光信号输入脚,第1驱动芯片的背光信号输出脚连接对应驱动芯片组内第2驱动芯片的背光信号输入脚,以此类推,驱动芯片组内第 $n-1$ 驱动芯片的背光信号输出脚连接对应驱动芯片组内第 n 驱动芯片的背光信号输入脚,第 n 驱动芯片的背光信号的输出脚连接对应微处理器的背光信号反馈脚,驱动芯片组的所有驱动芯片的场同步信号脚均与对应微处理器的场同步信号脚相连,所有驱动芯片的背光信号解码完成时间在一个场同步信号周期内;驱动芯片的任意一个驱动脚与电源板的供电脚之间均各自串接有LED灯条,LED灯条的正极连接电源板,LED灯条的负极连接驱动芯片的驱动脚。

2. 如权利要求1所述的液晶屏背光多分区控制装置,其特征在于,所述微处理器的MOSI脚连接对应驱动芯片组的第1驱动芯片的MOSI脚,第1驱动芯片的MISO脚连接对应驱动芯片组内第二驱动芯片的MOSI脚,以此类推,驱动芯片组内第 $n-1$ 驱动芯片的MISO脚连接对应驱动芯片组内第 n 驱动芯片的MOSI脚,第 n 驱动芯片的MISO脚连接对应的微处理器的MISO脚;所述微处理器的CLK脚连接对应驱动芯片组内所有驱动芯片的CLK脚,微处理器的VSYNC脚连接对应驱动芯片组内所有驱动芯片的VSYNC脚,微处理器的EN脚连接对应驱动芯片组内所有驱动芯片的EN脚,微处理器的CSB脚连接对应驱动芯片组内所有驱动芯片的CSB脚。

3. 如权利要求1所述的液晶屏背光多分区控制装置,其特征在于,驱动芯片组与微处理器两者的个数均为 p 个, $p \geq 2$,驱动芯片组依次记为第1驱动芯片组至第 p 驱动芯片组,微处理器依次记为第1个微处理器至第 p 个微处理器,每个驱动芯片组包括 n 个驱动芯片,第 p 驱动芯片组内的驱动芯片依次记为第 p_1 驱动芯片至第 p_n 驱动芯片,第 p 个微处理器的背光信号输出脚连接第 p_1 驱动芯片的背光信号输入脚,第 p_1 驱动芯片的背光信号输出脚连接第 p_2 驱动芯片的背光信号输入脚,以此类推,第 p_{n-1} 驱动芯片的背光信号输出脚连接第 p_n 驱动芯片的背光信号输入脚,第 p_n 驱动芯片的背光信号的输出脚连接第 p 个微处理器的背光信号反馈脚,以此类推各个驱动芯片组与其对应微处理器的连接。

4. 如权利要求1或2或3所述的液晶屏背光多分区控制装置,其特征在于,还包括第一反馈电路,第一反馈电路包括二极管一、微处理器的报错脚和驱动芯片的报错脚,驱动芯片组内任意一个驱动芯片的报错脚与对应的微处理器的报错脚之间均各自串接有二极管一,驱动芯片的报错脚连接二极管一的负极,二极管一的正极连接微处理器的报错脚。

5. 如权利要求4所述的液晶屏背光多分区控制装置,其特征在于,还包括第二反馈电路,第二反馈电路包括二极管二、电源板的反馈脚和驱动芯片的反馈脚,任意一个驱动芯片的反馈脚与电源板的反馈脚之间均各自串接有二极管二,驱动芯片的反馈脚连接二极管二的负极,二极管二的正极连接电源板的反馈脚。

6. 如权利要求1所述的液晶屏背光多分区控制装置,其特征在于,任意一个所述驱动芯片的驱动脚均为多个。

液晶屏背光多分区控制装置

技术领域

[0001] 本发明涉及液晶屏领域,特别涉及一种液晶屏背光多分区控制装置。

背景技术

[0002] 随着Mini LED技术的发展,液晶显示屏、平板电视上的背光多分区调光分区可以从目前的几十上百分区,可以发展到上千甚至更多分区。LED背光分区越多,图像亮度的动态调节越精确,从而提高动态对比度的效果,LED背光源采用大量分区调光方式可以将大大提升平板电视、液晶屏的画质效果。

[0003] 目前LED背光分区动态调节技术是提升LED电视画质显示的重要技术,其工作原理是微处理器根据图像内容的亮暗程度来动态调节对应区域的背光亮度,使亮的图像更亮且暗的图像更暗,从而提高动态对比度的效果。现有为采用多个驱动芯片并联连接后连接微处理器,驱动芯片接收到微处理器发出的背光信号后再各自独立解码以控制驱动脚的电流数据,各驱动芯片之间相互独立缺乏通信,此时微处理器无法得知是否所有的驱动芯片完成了上述的处理过程,微处理器发出下一个背光信号的时间无法根据实际情况进行调整,仅能作出相对较固定的延迟,如此可致使解码发出的数据的同步性差有较明显延迟;若采用每个驱动芯片处理完后均各自反馈给微处理器,则会使得微处理器的背光信号反馈脚不够用。同时现有液晶屏及平板电视能实现的背光分区数量较小,大量增加背光的分区数量可以提升画质HDR显示效果,而要实现背光上千多分区高精度的驱动控制,为提升画质显示效果,理论上要求背光的分区面积越小,分区数量越多越好。

发明内容

[0004] 本发明所要解决的技术问题是:克服驱动芯片并联连接画面延迟同步性较差的问题,提出一种液晶屏背光多分区控制装置。

[0005] 本发明解决上述技术问题,采用的技术方案是:

[0006] 液晶屏背光多分区控制装置,包括电源板、LED灯条、驱动芯片组、用于采样图像分区亮度信息的亮度处理芯片及用于将亮度信息转换分区背光信号微处理器,亮度处理芯片的亮度信息输出脚连接所有微处理器的亮度信息输入脚,亮度处理芯片的场同步信号脚连接所有微处理器的场同步信号脚,亮度处理芯片的时钟信号脚连接所有微处理器的时钟信号脚;驱动芯片组与微处理器一一对应,令驱动芯片组内驱动芯片个数为 n , $n \geq 2$,依次记为第1驱动芯片至第 n 驱动芯片,所述微处理器的背光信号输出脚连接对应驱动芯片组内第1驱动芯片的背光信号输入脚,第1驱动芯片的背光信号输出脚连接对应驱动芯片组内第2驱动芯片的背光信号输入脚,以此类推,驱动芯片组内第 $n-1$ 驱动芯片的背光信号输出脚连接对应驱动芯片组内第 n 驱动芯片的背光信号输入脚,第 n 驱动芯片的背光信号的输出脚连接对应微处理器的背光信号反馈脚,驱动芯片组的所有驱动芯片的场同步信号脚均与对应微处理器的场同步信号脚相连,所有驱动芯片的背光信号解码完成时间在一个场同步信号周期内;驱动芯片的任意一个驱动脚与电源板的供电脚之间均各自串接有LED灯条,LED灯

条的正极连接电源板,LED灯条的负极连接驱动芯片的驱动脚。

[0007] 优选的,所述微处理器的MOSI脚连接对应驱动芯片组的第1驱动芯片的MOSI脚,第1驱动芯片的MISO脚连接对应驱动芯片组内第二驱动芯片的MOSI脚,以此类推,驱动芯片组内第 $n-1$ 驱动芯片的MISO脚连接对应驱动芯片组内第 n 驱动芯片的MOSI脚,第 n 驱动芯片的MISO脚连接对应的微处理器的MISO脚;所述微处理器的CLK脚连接对应驱动芯片组内所有驱动芯片的CLK脚,微处理器的VSYNC脚连接对应驱动芯片组内所有驱动芯片的VSYNC脚,微处理器的EN脚连接对应驱动芯片组内所有驱动芯片的EN脚,微处理器的CSB脚连接对应驱动芯片组内所有驱动芯片的CSB脚。

[0008] 优选的,驱动芯片组与微处理器两者的个数均为 p 个, $p \geq 2$,驱动芯片组依次记为第1驱动芯片组至第 p 驱动芯片组,微处理器依次记为第1个微处理器至第 p 个微处理器,每个驱动芯片组包括 n 个驱动芯片,第 p 驱动芯片组内的驱动芯片依次记为第 p_1 驱动芯片至第 p_n 驱动芯片,第 p 个微处理器的背光信号输出脚连接第 p_1 驱动芯片的背光信号输入脚,第 p_1 驱动芯片的背光信号输出脚连接第 p_2 驱动芯片的背光信号输入脚,以此类推,第 p_{n-1} 驱动芯片的背光信号输出脚连接第 p_n 驱动芯片的背光信号输入脚,第 p_n 驱动芯片的背光信号的输出脚连接第 p 个微处理器的背光信号反馈脚,以此类推各个驱动芯片组与其对应微处理器的连接。

[0009] 进一步的,还包括第一反馈电路,第一反馈电路包括二极管一、微处理器的报错脚和驱动芯片的报错脚,驱动芯片组内任意一个驱动芯片的报错脚与对应的微处理器的报错脚之间均各自串接有二极管一,驱动芯片的报错脚连接二极管一的负极,二极管一的正极连接微处理器的报错脚。

[0010] 进一步的,还包括第二反馈电路,第二反馈电路包括二极管二、电源板的反馈脚和驱动芯片的反馈脚,任意一个驱动芯片的反馈脚与电源板的反馈脚之间均各自串接有二极管二,驱动芯片的反馈脚连接二极管二的负极,二极管二的正极连接电源板的反馈脚。

[0011] 优选的,任意一个所述驱动芯片的驱动脚均为多个。

[0012] 本发明的有益效果是:

[0013] 1) 驱动芯片采用菊花链的方式进行连接,背光信号在各驱动芯片上的传输方式为逐级传输,调整时钟频率使得驱动芯片的背光信号解码完成时间在一个场同步信号周期内,如此返回给微处理器可根据驱动芯片反馈回的背光信号启动下一个背光信号的发送,如此保证了各驱动芯片将每一个背光信号解码完成并通过驱动脚控制各背光分区的输出电流的过程处于同步协调状态,将驱动芯片相互独立并联连接产生的毫秒级的背光延迟控制在微妙级,提高画面的同步性,避免了画面的拖尾现象及闪屏现象。

[0014] 2) 当微处理器的个数为多个,记为 p ,对应的驱动芯片组也为 p ,记任一个驱动芯片的驱动脚的个数为 m ,则对应的背光分区数最多可达到 $p \times p \times m$ 个,背光分区的个数得到了几何倍的增加,单独控制每个分区的亮度,可大大提高黑白场场景对比度提升画质显示效果。

附图说明

[0015] 图1为本发明实施例一的结构示意图;

[0016] 图2为本发明实施例二的结构示意图;

[0017] 其中,SOC为亮度处理芯片,U1为第1个微处理器,U_p为第p个微处理器,Q1₁~Q1_n第1驱动芯片组内的驱动芯片,Q_{p-1}~Q_{p-n}为第p驱动芯片组内的驱动芯片,DY为电源板,D1为二极管一,D2为二极管二。

具体实施方式

[0018] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例对本发明进行进一步详细说明。

[0019] 液晶屏背光多分区控制装置,包括电源板、LED灯条、驱动芯片组、用于采样图像分区亮度信息的亮度处理芯片及用于将亮度信息转换分区背光信号的微处理器,亮度处理芯片的亮度信息输出脚连接所有微处理器的亮度信息输入脚,亮度处理芯片的场同步信号脚连接所有微处理器的场同步信号脚,亮度处理芯片的亮度信息输出脚连接所有微处理器的亮度信息输入脚,亮度处理芯片的场同步信号脚连接所有微处理器的场同步信号脚,亮度处理芯片的时钟信号脚连接所有微处理器的时钟信号脚;驱动芯片组与微处理器一一对应,令驱动芯片组内驱动芯片个数为n,n \geq 2,依次记为第1驱动芯片至第n驱动芯片,所述微处理器的背光信号输出脚连接对应驱动芯片组内第1驱动芯片的背光信号输入脚,第1驱动芯片的背光信号输出脚连接对应驱动芯片组内第2驱动芯片的背光信号输入脚,以此类推,驱动芯片组内第n-1驱动芯片的背光信号输出脚连接对应驱动芯片组内第n驱动芯片的背光信号输入脚,第n驱动芯片的背光信号的输出脚连接对应微处理器的背光信号反馈脚,驱动芯片组的所有驱动芯片的场同步信号脚均与对应微处理器的场同步信号脚相连,所有驱动芯片的背光信号解码完成时间在一个场同步信号周期内;驱动芯片的任意一个驱动脚与电源板的供电脚之间均各自串接有LED灯条,LED灯条的正极连接电源板,LED灯条的负极连接驱动芯片的驱动脚。

[0020] 上述微处理器计算出背光信号的值后将相应的背光信号发送给驱动芯片驱动芯片用于接收背光信号进行解码然后通过驱动脚控制各自背光分区的LED灯条的电流,电源板用于提供LED灯条的电压。其中,一个LED灯条可有多个LED并串联组成,一个驱动脚连接的LED灯条可对应一个背光分区,背光信号在驱动芯片上的传输方式为逐级传输,即驱动芯片采用菊花链的方式进行连接,调整时钟频率使得驱动芯片的处理完成时间在一个同步周期内,如此返回给微处理器可根据驱动芯片反馈回的背光信号启动下一个背光信号的发送,如此整个背光信号的发送均处于同步状态。

[0021] 微处理器可采用SPI的方式与驱动芯片进行通信,所述微处理器的MOSI脚连接对应驱动芯片组的第1驱动芯片的MOSI脚,第1驱动芯片的MISO脚连接对应驱动芯片组内第二驱动芯片的MOSI脚,以此类推,驱动芯片组内第n-1驱动芯片的MISO脚连接对应驱动芯片组内第n驱动芯片的MOSI脚,第n驱动芯片的MISO脚连接对应的微处理器的MISO脚;所述微处理器的CLK脚连接对应驱动芯片组内所有驱动芯片的CLK脚,微处理器的VSYNC脚连接对应驱动芯片组内所有驱动芯片的VSYNC脚,微处理器的EN脚连接对应驱动芯片组内所有驱动芯片的EN脚,微处理器的CSB脚连接对应驱动芯片组内所有驱动芯片的CSB脚。其中,微处理器的MOSI脚为其背光信号输出脚用于输出原始的背光信号,微处理器的MISO脚为其背光信号反馈脚用于接收第n驱动芯片输出的背光信号,驱动芯片的MOSI脚为其背光信号输入脚用于接收上一级的背光信号,驱动芯片的MISO脚为其背光信号输出脚用于输出下一级背光

信号,CLK脚为时钟信号脚,VSYNC脚为场同步信号脚,CSB脚为片选信号脚,EN脚为使能脚。该方式可保证同一个VSYNC(场同步信号)周期内所有驱动芯片均能完成将背光信号解码完成并通过驱动脚控制各背光分区的输出电流。

[0022] 为保证背光分区数量的足够大,驱动芯片组与微处理器两者的个数均为 p 个, $p \geq 2$,驱动芯片组依次记为第1驱动芯片组至第 p 驱动芯片组,微处理器依次记为第1个微处理器至第 p 个微处理器,驱动芯片组包括 n 个驱动芯片,第 p 驱动芯片组内的驱动芯片依次记为第 p_1 驱动芯片至第 p_n 驱动芯片,第 p 个微处理器的背光信号输出脚连接第 p_1 驱动芯片的背光信号输入脚,第 p_1 驱动芯片的背光信号输出脚连接第 p_2 驱动芯片的背光信号输入脚,以此类推,第 p_{n-1} 驱动芯片的背光信号输出脚连接第 p_n 驱动芯片的背光信号输入脚,第 p_n 驱动芯片的背光信号的输出脚连接第 p 个微处理器的背光信号反馈脚,以此类推各个驱动芯片组与其对应微处理器的连接。其中,每个驱动芯片组内的驱动芯片的个数可以相同也可以不同。

[0023] 本发明还包括第一反馈电路,第一反馈电路包括二极管一、微处理器的报错脚和驱动芯片的报错脚,驱动芯片组内任意一个驱动芯片的报错脚与对应的微处理器的报错脚之间均各自串接有二极管一,驱动芯片的报错脚连接二极管一的负极,二极管一的正极连接微处理器的报错脚。

[0024] 该第一反馈电路用于检测驱动芯片是否工作异常,当驱动芯片工作正常时,驱动芯片的报错脚输出高电平,二极管一截止;当驱动芯片工作异常时,驱动芯片的报错脚输出低电平,二极管一导通,此时对应的微处理器因其报错脚为低电平而提示报错。

[0025] 本发明还包括第二反馈电路,第二反馈电路包括二极管二、电源板的反馈脚和驱动芯片的反馈脚,任意一个驱动芯片的反馈脚与电源板的反馈脚之间均各自串接有二极管二,驱动芯片的反馈脚连接二极管二的负极,二极管二的正极连接电源板的反馈脚。

[0026] 该第二反馈电路用于检测相应的LED灯条是否工作异常,当驱动芯片对应的LED灯条工作正常,驱动芯片的反馈脚输出高电平,此时二极管二截止;当LED灯条开路或短路时,驱动芯片的反馈脚输出低电平,二极管二导通,电源板因其反馈脚为低电平而触发其保护机制停止工作,此时所有的LED灯条也会停止工作。

[0027] 为使各个驱动芯片均能驱动多个LED灯条,任意一个所述驱动芯片的驱动脚均为多个。

[0028] 实施例一

[0029] 如图1所示,本实施例中液晶屏背光多分区控制装置,包括电源板DY、LED灯条、第1驱动芯片组 $Q1_1 \sim Q1_n$ 、用于采样图像分区亮度信息的亮度处理芯片SOC及用于将亮度信息转换分区背光信号的第1个微处理器U1,亮度处理芯片SOC的亮度信息输出脚SYS_MISO连接第1个微处理器U1的亮度信息输入脚SYS_MISO,亮度处理芯片SOC的场同步信号脚SYS_VSYNC连接第1个微处理器U1的场同步信号脚SYS_VSYNC,亮度处理芯片SOC的时钟信号脚SYS_CLK连接第1个微处理器U1的时钟信号脚;第1驱动芯片组 $Q1_1 \sim Q1_n$ 包括 n 个驱动芯片,依次记为第 1_1 驱动芯片 $Q1_1$ 至第 1_n 驱动芯片 $Q1_n$, $n \geq 2$,第1个微处理器U1的背光信号输出脚MOSI连接第 1_1 驱动芯片 $Q1_1$ 的背光信号输入脚MOSI,第 1_1 驱动芯片 $Q1_1$ 的背光信号输出脚MISO连接对应驱动芯片组内第 1_2 驱动芯片 $Q1_2$ 的背光信号输入脚MOSI,以此类推,驱动芯片组内第 1_{n-1} 驱动芯片(图上省略)的背光信号输出脚连接对应驱动芯片组内第 1_n 驱动芯片 $Q1_n$ 的背光信号输入脚MOSI,第 1_n 驱动芯片 $Q1_n$ 的背光信号的输出脚MISO连接对应微

处理器U1的背光信号反馈脚MISO,驱动芯片组的所有驱动芯片的场同步信号脚VSYNC均与对应微处理器U1的场同步信号脚相连VSYNC,所有驱动芯片的背光信号解码完成时间在一个场同步信号周期内;令驱动芯片的驱动脚为m个, $m \geq 2$,图中表示为OUT1~OUTm,将任意一个驱动芯片的驱动脚记为OUT,则任意一个驱动脚OUT与电源板DY的供电脚VLED+之间均各自串接有LED灯条,LED灯条的正极连接电源板DY,LED灯条的负极连接驱动芯片的驱动脚OUT。驱动芯片Q1~Qn的型号可均为选iW7038,微处理器的型号可选为EFM32HG222。

[0030] 本实施例还包括第一反馈电路,第一反馈电路包括二极管一D1、第一微处理器U1的报错脚FAULTB和驱动芯片的报错脚FAULTB,第1驱动芯片组Q1_1~Q1_n内任意一个驱动芯片的报错脚FAULTB与第一个微处理器U1的报错脚之间均各自串接有二极管一D1,驱动芯片的报错脚FAULTB连接二极管一D1的负极,二极管一D1的正极连接第一微处理器U1的报错脚FAULTB。

[0031] 本实施例还包括第二反馈电路,第二反馈电路包括二极管二D2、电源板DY的反馈脚FB和驱动芯片的反馈脚FB,任意一个驱动芯片的反馈脚FB与电源板DY的反馈脚FB之间均各自串接有二极管二D2,驱动芯片的反馈脚FB连接二极管二D2的负极,二极管二D2的正极连接电源板DY的反馈脚FB。

[0032] 当所有器件都工作正常时,亮度处理芯片SOC对每帧图像信息按分区数量进行亮度数据化,采样每个区对应的亮度信息,并将所有分区亮度信息打包发给第一个微处理器处理;第一个微处理器U1对亮度处理芯片SOC发过来的亮度信息进行解码处理转换为相应的背光信号发送给第1₁驱动芯片Q1_1,第1₁驱动芯片Q1_1获取了对应自己的背光信号后发送收到的完整背光信号发送给第1₂驱动芯片Q1_2,同时第1₁驱动芯片Q1_1将对应自己的背光信号进行解码转换为电流值控制每个驱动脚的电流大小;以此类推,第1_n驱动芯片Q1_n获取了对应自己的背光信号后发送收到的完整背光信号发送给第一个微处理器U1,第一个微处理器U1获知一帧的背光信号处理完毕,启动下一帧的背光信号的发送。

[0033] 当第一驱动芯片组内的所有驱动芯片工作正常时,驱动芯片的报错脚FAULTB输出高电平,此时,所有的二极管一D1截止;当任一驱动芯片工作异常时,驱动芯片的报错脚FAULTB输出低电平,对应的二极管一D1导通,此时对应的微处理器U1因其报错脚FAULTB为低电平而提示报错。

[0034] 当第一驱动芯片组内的所有驱动芯片对应的LED灯条工作正常,驱动芯片的反馈脚FB输出高电平,此时,所有二极管二D2截止;当任一LED灯条开路或短路时,驱动芯片的反馈脚FB输出低电平,对应的二极管二D2导通,电源板DY因其反馈脚FB为低电平而触发其保护机制停止工作,此时所有的LED灯条也会停止工作。

[0035] 实施例二

[0036] 如图2所示,在实施例一的基础上采用了多个驱动芯片组和多个微处理器,其中,所有驱动芯片的背光信号解码完成时间在一个场同步信号周期内,每个驱动芯片组Qp_1~Qp_n与其对应的微处理器Up的连接方式和实施例一的连接方式一致,对应的第一反馈电路的连接方式也是一致,亮度处理芯片SOC的亮度信息输出脚SYS_MISO连接所有微处理器U1~Up的亮度信息输入脚SYS_MISO,亮度处理芯片SOC的场同步信号脚SYS_VSYNC连接所有微处理器U1~Up的场同步信号脚SYS_VSYNC,亮度处理芯片SOC的时钟信号脚SYS_CLK连接所有微处理器U1~Up的时钟信号脚。

[0037] 本实施例还包括第二反馈电路,第二反馈电路包括二极管二D2、电源板DY的反馈脚FB和驱动芯片的反馈脚FB,任意一个驱动芯片的反馈脚FB与电源板DY的反馈脚FB之间均各自串接有二极管二D2,驱动芯片的反馈脚FB连接二极管二D2的负极,二极管二D2的正极连接电源板DY的反馈脚FB。也就是说电源板DY的反馈脚FB相对于各驱动芯片组来说是公共的。

[0038] 当所有器件都工作正常时,亮度处理芯片SOC对每帧图像信息按分区数量进行亮度数据化,采样每个区对应的亮度信息,并将所有分区亮度信息打包发给所有微处理器U1-Up处理;第1个微处理器U1对亮度处理芯片SOC发过来的亮度信息进行解码处理转换为相应的背光信号发送给第1驱动芯片组的第1₁驱动芯片Q1_1,第1₁驱动芯片Q1_1获取了对应自己的背光信号后发送收到的完整背光信号发送给第1₂驱动芯片Q1_2,同时第1₁驱动芯片Q1_1将对应自己的背光信号进行解码转换为电流值控制每个驱动脚的电流大小;以此类推,第1_n驱动芯片Q1_n获取了对应自己的背光信号后发送收到的完整背光信号发送给第1个微处理器U1,第1个微处理器U1获知一帧的背光信号处理完毕,启动下一帧的背光信号的发送。

[0039] 同理可以得到第p个微处理器与第p驱动芯片组的信号流动过程。

[0040] 当驱动芯片组内的所有驱动芯片工作正常时,驱动芯片的报错脚FAULTB输出高电平,此时,所有的二极管一D1截止;当任一驱动芯片组的任一驱动芯片工作异常时,驱动芯片的报错脚FAULTB输出低电平,对应的二极管一D1导通,此时与驱动芯片组相对应的微处理器因其报错脚FAULTB为低电平而提示报错。

[0041] 当所有驱动芯片对应的LED灯条工作正常,驱动芯片的反馈脚FB输出高电平,此时,所有二极管二D2截止;当任一LED灯条开路或短路时,驱动芯片的反馈脚FB输出低电平,对应的二极管二D2导通,电源板DY因其反馈脚FB为低电平而触发其保护机制停止工作,此时所有的LED灯条也会停止工作。

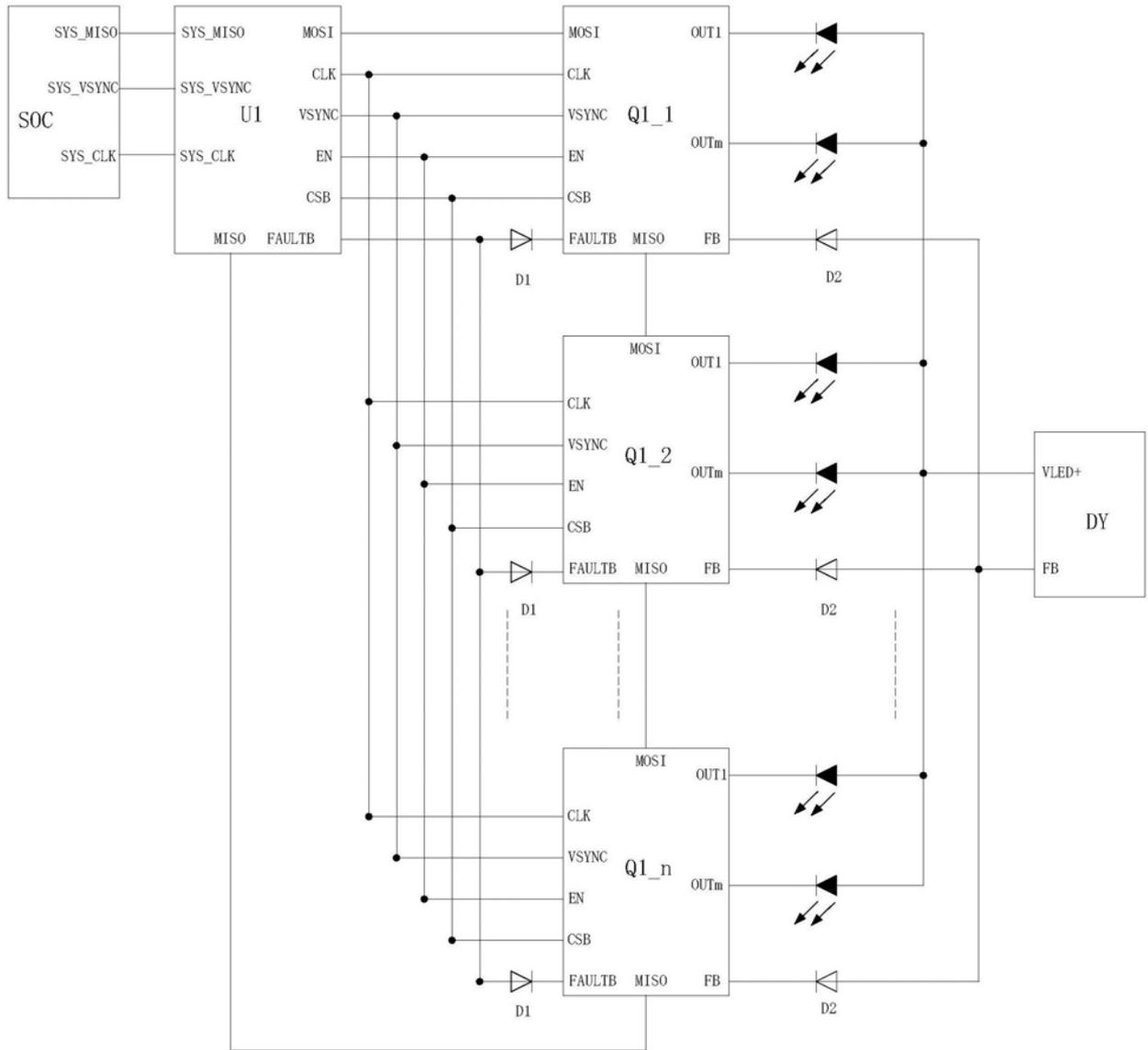


图1

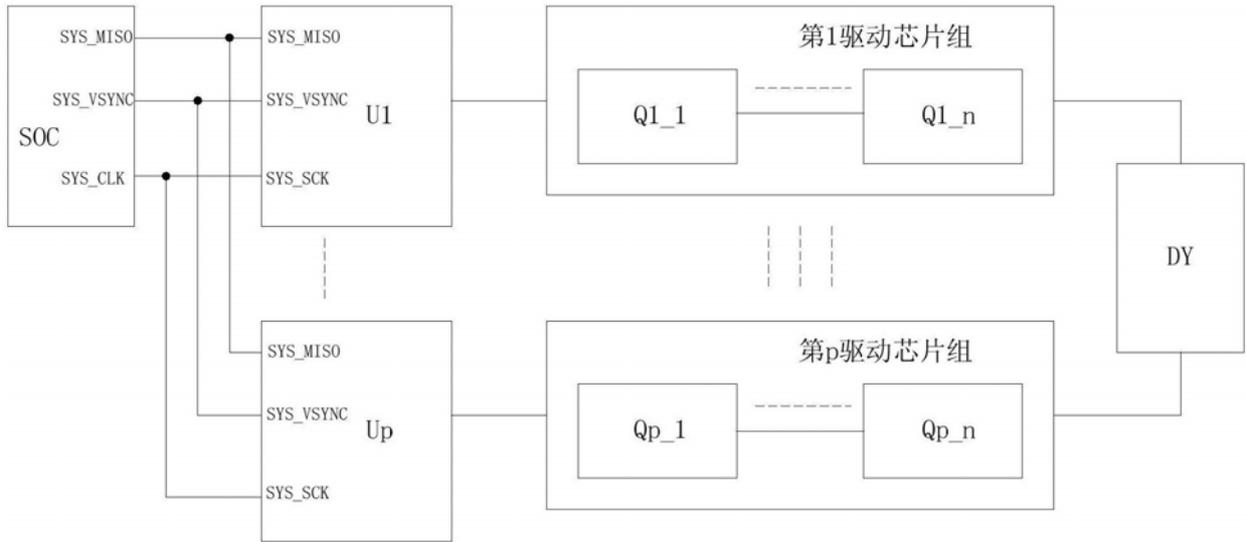


图2

专利名称(译)	液晶屏背光多分区控制装置		
公开(公告)号	CN109064980A	公开(公告)日	2018-12-21
申请号	CN201811115221.8	申请日	2018-09-25
[标]申请(专利权)人(译)	四川长虹电器股份有限公司		
申请(专利权)人(译)	四川长虹电器股份有限公司		
当前申请(专利权)人(译)	四川长虹电器股份有限公司		
[标]发明人	王果		
发明人	王果		
IPC分类号	G09G3/34		
CPC分类号	G09G3/3426 G09G2320/0233		
代理人(译)	李凌峰		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及液晶屏领域，针对驱动芯片并联连接画面延迟同步性较差的问题，提出一种液晶屏背光多分区控制装置，包括电源板、LED灯条、驱动芯片组、用于采样图像分区亮度信息的亮度处理芯片及用于将亮度信息转换分区背光信号的微处理器；亮度处理芯片的亮度信息输出脚连接微处理器的亮度信息输入脚，亮度处理芯片的场同步信号脚连接微处理器的场同步信号脚，亮度处理芯片的时钟信号脚连接微处理器的时钟信号脚；驱动芯片组与微处理器一一对应，微处理器输出的背光信息在驱动芯片组内逐级传输后反馈给微处理器的背光信号反馈脚，驱动芯片组的任意一个驱动脚与电源板的供电脚之间均各自串接有LED灯条；本发明适用于液晶屏的背光控制。

