



(21)申请号 201821570417.1

(22)申请日 2018.09.26

(73)专利权人 福建华佳彩有限公司

地址 351111 福建省莆田市涵江区涵中西
路1号

(72)发明人 不公告发明人

(74)专利代理机构 福州市景弘专利代理事务所
(普通合伙) 35219

代理人 徐剑兵 郭鹏飞

(51)Int.Cl.

G09G 3/36(2006.01)

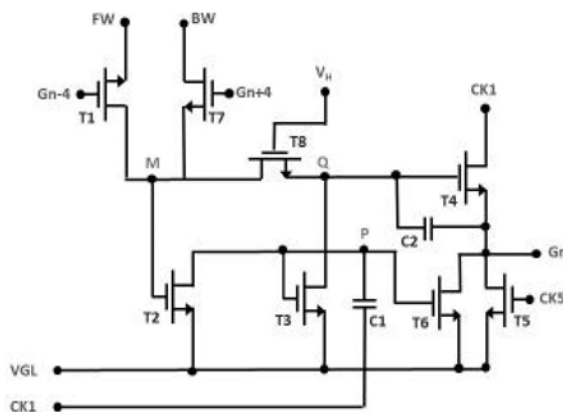
权利要求书1页 说明书4页 附图5页

(54)实用新型名称

一种像素驱动电路及液晶显示装置

(57)摘要

本实用新型提供一种像素驱动电路及液晶显示装置,其中像素驱动电路包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第一电容C1和第二电容C2;第一晶体管T1的栅极与扫描信号线Gn-4连接,第一晶体管T1的漏极与FW连接,第一晶体管T1的源极与第七晶体管T7的漏极、第二晶体管T2的栅极和第八晶体管T8的源极连接,第七晶体管T7的栅极与扫描信号线Gn+4连接。本实用新型避免了电路中Q点处于两倍压时对T1的损害以及大漏电流对面板显示的影响,提高显示效果。



1. 一种像素驱动电路,其特征在于:包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第一电容C1和第二电容C2;

第一晶体管T1的栅极与扫描信号线 G_{n-4} 连接,第一晶体管T1的漏极与正扫电压FW连接,第一晶体管T1的源极与第七晶体管T7的漏极、第二晶体管T2的栅极和第八晶体管T8的源极连接,第七晶体管T7的栅极与扫描信号线 G_{n+4} 连接,第七晶体管T7的源极与反扫电压BW连接,第八晶体管T8的栅极与高电位 V_H 连接,第八晶体管T8的漏极与第四晶体管T4的栅极、第二电容C2的一端、第三晶体管T3的源极连接,第四晶体管T4的源极与时钟信号线CK1连接,第四晶体管T4的漏极与第二电容C2的另一端、扫描信号线 G_n 、第五晶体管T5的源极和第六晶体管T6的源极连接,第五晶体管T5的漏极与第六晶体管T6的漏极、第三晶体管T3的漏极、第二晶体管T2的漏极和栅极线VGL连接,第六晶体管T6的栅极与第一电容C1的一端、第三晶体管T3的栅极、第二晶体管T2的源极连接,第一电容C1的另一端与时钟信号线CK1连接。

2. 一种液晶显示装置,其特征在于:包括显示像素和驱动电路,所述驱动电路为权利要求1所示的像素驱动电路,像素驱动电路的扫描信号线连接与一晶体管的栅极,该晶体管的源极与电源连接,该晶体管的漏极与显示像素的储存电容连接。

一种像素驱动电路及液晶显示装置

技术领域

[0001] 本实用新型涉及领域,尤其涉及一种像素驱动电路及液晶显示装置。

背景技术

[0002] TFT (ThinFilmTransistor) 是薄膜晶体管的缩写。TFT式显示屏是各类笔记本电脑和台式机上的主流显示设备,该类显示屏上的每个液晶像素点都是由集成在像素点后面的薄膜晶体管来驱动,因此TFT式显示屏也是一类有源矩阵液晶显示设备。

[0003] 在主动式矩阵液晶显示器 (ActiveMatrixLiquidCrystalDisplay) 中每个像素具有一个TFT,其栅极 (Gate) 连接至水平方向扫描线,源极 (Drain) 连接至垂直方向的资料线,而源极 (Source) 则连接至像素电极。若在水平方向的某一条扫描线上施加足够的正电压,会使得该条线上所有的TFT打开,此时该条线上的像素电极会与垂直方向的资料线连接,而将资料线上的视讯信号电压写入像素中,控制不同液晶的透光度进而达到控制色彩的效果。目前该驱动电路主要是由面板外绑定IC来完成,使用的是CMOS制程。

[0004] 而GIP技术即GateInPanel,是TFT-LCD中的一种设计,基本概念是将 LCDPanel (面板) 的栅极驱动器集成在玻璃基板上,来代替由外接硅晶片的一种技术,形成对面板的扫描驱动。该技术相比改进前的COF和COG工艺,不仅节省成本,同时也可以省去栅极方向绑定的工艺,对提升产能极为有利,并提高TFT-LCD面板的集成度。所以,GIP技术减少了栅极驱动IC的使用量,降低了功耗和成本,同时能够使减小显示面板的边框,实现窄边框的设计,是一种值得重视技术。

[0005] 相对改进前的COF和COG工艺,GIP技术也存在一定的不足,尤其是在 GIP电路中存在的大量的TFT,增加了漏电流等对显示效果等造成的影响。如何设计一种更佳有效的GIP电路,以有效的改进和消除这些问题是业内相关技术人员所面临的一个严峻的考验。

实用新型内容

[0006] 为此,需要提供一种像素驱动电路及液晶显示装置,解决GIP电路显示效果不好的问题。

[0007] 为实现上述目的,发明人提供了一种像素驱动电路,包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第一电容C1和第二电容C2;

[0008] 第一晶体管T1的栅极与扫描信号线 G_{n-4} 连接,第一晶体管T1的漏极与正扫电压FW连接,第一晶体管T1的源极与第七晶体管T7的漏极、第二晶体管 T2的栅极和第八晶体管T8的源极连接,第七晶体管T7的栅极与扫描信号线 G_{n+4} 连接,第七晶体管T7的源极与反扫电压BW连接,第八晶体管T8的栅极与高电位 V_H 连接,第八晶体管T8的漏极与第四晶体管T4的栅极、第二电容C2 的一端、第三晶体管T3的源极连接,第四晶体管T4的源极与时钟信号线CK1 连接,第四晶体管T4的漏极与第二电容C2的另一端、扫描信号线 G_n 、第五晶体管T5的源极和第六晶体管T6的源极连接,第五晶体管T5的漏极与第六晶体管T6的漏极、第三晶体管

T3的漏极、第二晶体管T2的漏极和栅极线VGL 连接,第六晶体管T6的栅极与第一电容C1的一端、第三晶体管T3的栅极、第二晶体管T2的源极连接,第一电容C1的另一端与时钟信号线CK1连接。

[0009] 以及本实用新型还提供一种液晶显示装置,包括显示像素和驱动电路,所述驱动电路为权利要求1所示的像素驱动电路,像素驱动电路的扫描信号线连接与一晶体管的栅极,该晶体管的源极与电源连接,该晶体管的漏极与显示像素的储存电容连接。

[0010] 区别于现有技术,上述技术方案在改进前的7T2C (7个晶体管2个电容) 的电路中引入一个T8,形成8T2C (8个晶体管2个电容) 的结构,避免了Q 点处于Coupling (耦合) 效应时直接冲击T1,降低了对T1的伤害,同时也减小了T1的漏电流,进而保障了Q点电位的正常,有效的降低了GIP电路的漏电流,稳定了GIP的输出电压,提高和稳定了TFT面板的显示质量。采用本实用新型8T2C的GIP电路结构,能够有效的降低了Q点对T1的影响,同时降低了GIP的漏电流,从而达到输出稳定的Gn电压,保障TFT面板显示质量的效果。避免了改进前7T2C电路中Q点处于两倍压时对T1的损害以及大漏电流对面板显示的影响。

附图说明

[0011] 图1为改进前的7T2CGIP电路示意图;

[0012] 图2为改进前的7T2CGIP电路时序图;

[0013] 图3为Vgs-Id示意图;

[0014] 图4为本实用新型的8T2CGIP电路示意图;

[0015] 图5为本实用新型的8T2CGIP电路时序图;

[0016] 图6为本实用新型的预充阶段示意图;

[0017] 图7为本实用新型的输出阶段示意图;

[0018] 图8为本实用新型的下拉阶段示意图;

[0019] 图9为本实用新型的下拉维持阶段示意图;

[0020] 图10为本实用新型的画素电路。

具体实施方式

[0021] 为详细说明技术方案的技术内容、构造特征、所实现目的及效果,以下结合具体实施例并配合附图详予说明。

[0022] 请参阅图1到图10,本实施例提供一种像素驱动电路,如图4所示,包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第一电容C1和第二电容C2;第一晶体管T1的栅极与扫描信号线 G_{n-4} 连接,第一晶体管T1的漏极与正扫电压FW连接,第一晶体管T1的源极与第七晶体管T7的漏极、第二晶体管T2的栅极和第八晶体管T8的源极连接,第七晶体管T7的栅极与扫描信号线 G_{n+4} 连接,第七晶体管T7的源极与反扫电压BW连接,第八晶体管T8 的栅极与高电位 V_H 连接,第八晶体管T8的漏极与第四晶体管T4的栅极、第二电容C2的一端、第三晶体管T3的源极连接,第四晶体管T4的源极与时钟信号线CK1连接,第四晶体管T4的漏极与第二电容C2的另一端、扫描信号线 G_n 、第五晶体管T5的源极和第六晶体管T6的源极连接,第五晶体管T5的漏极与第六晶体管T6的漏极、第三晶体管T3的漏极、第二晶体管T2的漏极和栅极线VGL连接,第六

晶体管T6的栅极与第一电容C1的一端、第三晶体管T3的栅极、第二晶体管T2的源极连接,第一电容C1的另一端与时钟信号线CK1连接。

[0023] 以下对本实用新型的工作原理进行详细说明。图1是改进前的7T2C电路示意图,图2是改进前的7T2C电路时序图:在GIP电路中,当TFT正常关闭时,其 V_{gs} (栅源电压)在 $-25V \sim -20V$ 之间,但是在7T2C结构中,当处于如下图1中的输出阶段(t_2)时,会造成T1关闭时,其 V_{gs} 为 $-40V$ 。这是由于在输出阶段时,Q点因C2电容的Coupling效应,使得Q点在该时刻时处于两倍压的状态(约 $30V$),并且 G_n-4 在该时刻为低电位($-10V$),所以此时T1的 V_{gs} 电压约 $-40V$ 。根据TFT的 $V_{gs}-I_d$ 的曲线(图3所示),当 V_{gs} 小于 $-20V$ 时,其漏电流 I_d 反而会慢慢增大。所以在7T2C的GIP电路中,当处于输出阶段时,其T1的漏电流有可能会过大,这就会可能造成该GIP电路中Q点电位的降低,影响了GIP中T4输出稳定的电压 G_n ,进而影响了TFT的显示质量。

[0024] 图4是本实用新型的8T2C电路示意图和图5是本实用新型的8T2C电路时序图:在Q点和M点之间引入一个T8结构,当处于输出阶段(t_2)时,Q点同样由于C2电容的Coupling效应,使得Q点在该时刻时处于两倍压的状态,但是由于引入一个常开的T8结构,使得M点的基本电压不变,这样避免了双倍压对T1的伤害,同时也降低其漏电流。所以在该期间,Q点的电压基本不变,同时也稳定了T4的输出电压 G_n 。

[0025] 图6预充期间:CK5和 G_n-4 讯号为高电位,此时,T1、T2、T5和T8位打开,此时M点和Q点的电位为 V_H 高电位, G_n 和P的电位为 V_L 低电位此阶段完成了Q点的预充电。

[0026] 图7输出期间,CK1讯号为高电位,此时的T2和T4位打开状态,在该期间,由于C2的Coupling效应,使得Q点的电位升高约为 $2V_H$,此时由于Q点和M点之间存在一个常开的T8,从而减小了T1的漏电流,从而稳定了Q点的电位,从而稳定了 G_n 的输出电压 V_H 。

[0027] 图8下拉期间:CK5和 G_n+4 讯号为高电位,此时T5和T7处于打开状态,在该期间,Q点和 G_n 电位受到 V_{GL} 的影响,将其由原来的高电位拉低值 V_L 。

[0028] 图9下拉维持期间:CK1为高电位,此时P点由于电容C1的Coupling效应,使得P点电位为高电位,从而使得T3和T6位打开状态,从而使得Q点和 G_n 维持在 V_L 状态。避免了Q点处于Coupling(耦合)效应时直接冲击T1,降低了对T1的伤害,同时也减小了T1的漏电流,进而保障了Q点电位的正常,有效的降低了GIP电路的漏电流,稳定了GIP的输出电压,提高和稳定了TFT面板的显示质量。采用本实用新型8T2C的GIP电路结构,能够有效的降低了Q点对T1的影响,同时降低了GIP的漏电流,从而达到输出稳定的 G_n 电压,保障TFT面板显示质量的效果。避免了改进前7T2C电路中Q点处于两倍压时对T1的损害以及大漏电流对面板显示的影响,可以提高显示效果。

[0029] 以及本实用新型还提供一种液晶显示装置,包括显示像素和驱动电路,所述驱动电路为权利要求1所示的像素驱动电路,像素驱动电路的扫描信号线连接与一晶体管的栅极,该晶体管的源极与电源连接,该晶体管的漏极与显示像素的储存电容连接。如图10所示,一般显示像素具有两个储存电容 C_{lc} 和电容 C_{st} 。采用本实用新型的驱动电路的液晶显示装置可以提高显示效果。

[0030] 需要说明的是,尽管在本文中已经对上述各实施例进行了描述,但并非因此限制本实用新型的专利保护范围。因此,基于本实用新型的创新理念,对本文所述实施例进行的变更和修改,或利用本实用新型说明书及附图内容所作的等效结构或等效流程变换,直接

或间接地将以上技术方案运用在其他相关的技术领域,均包括在本实用新型专利的保护范围之内。

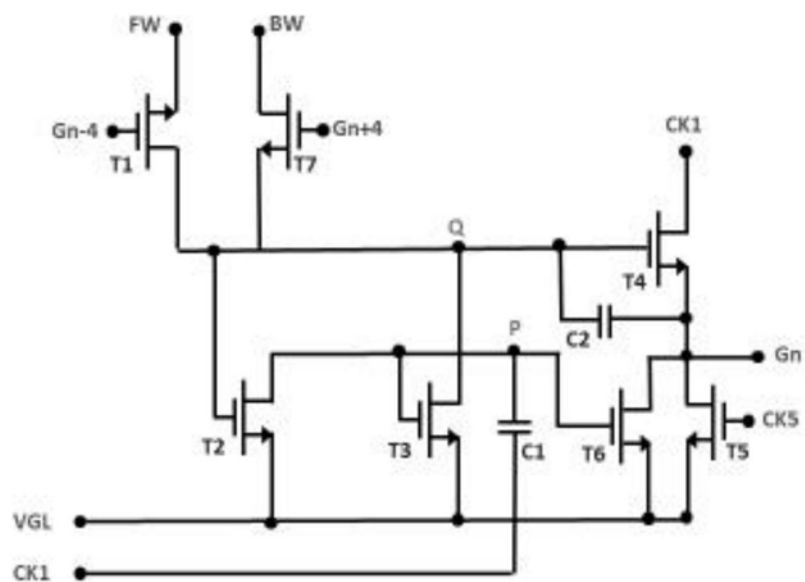


图1

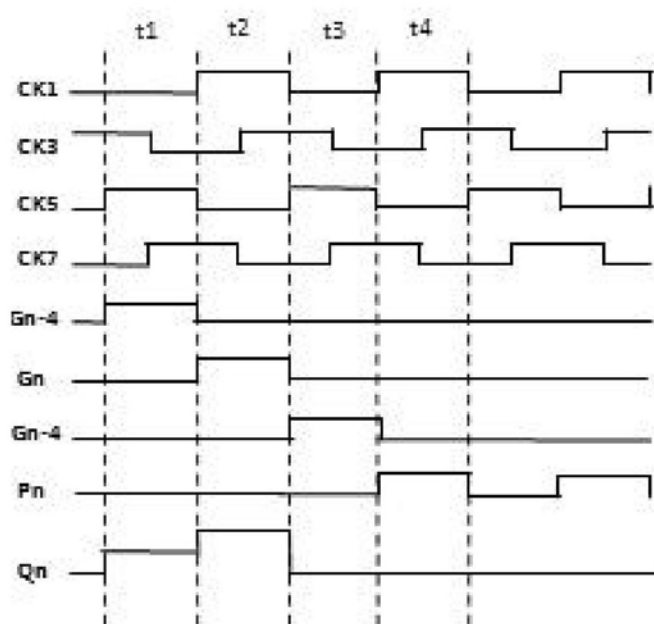


图2

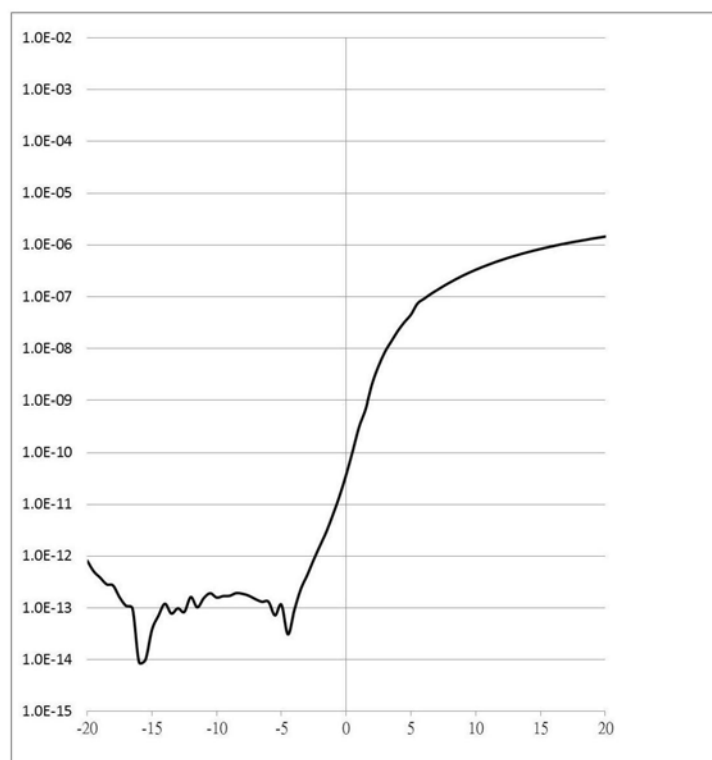


图3

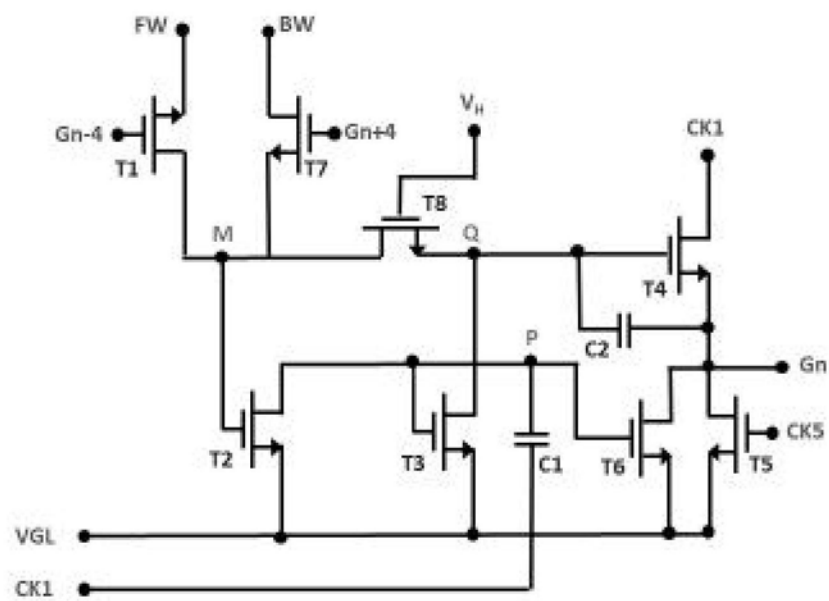


图4

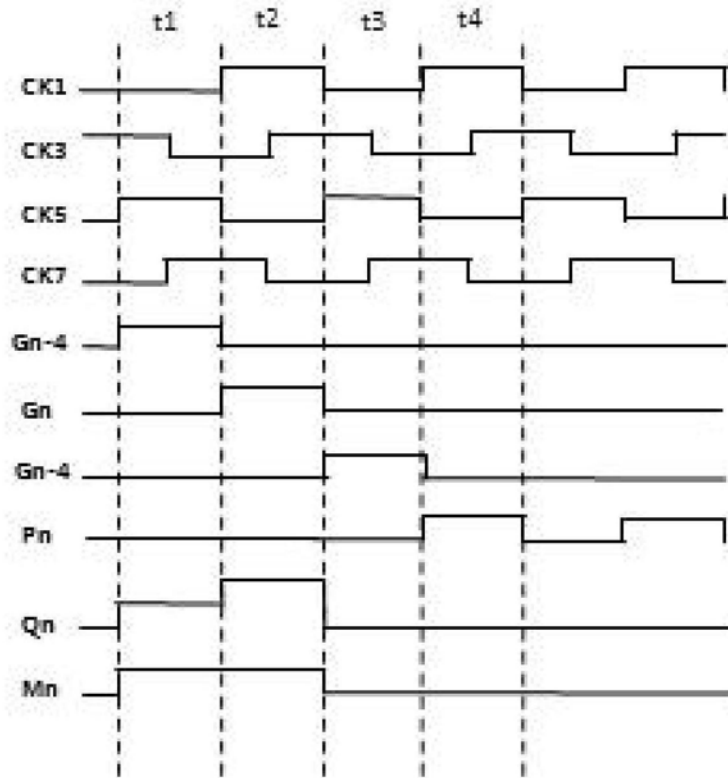


图5

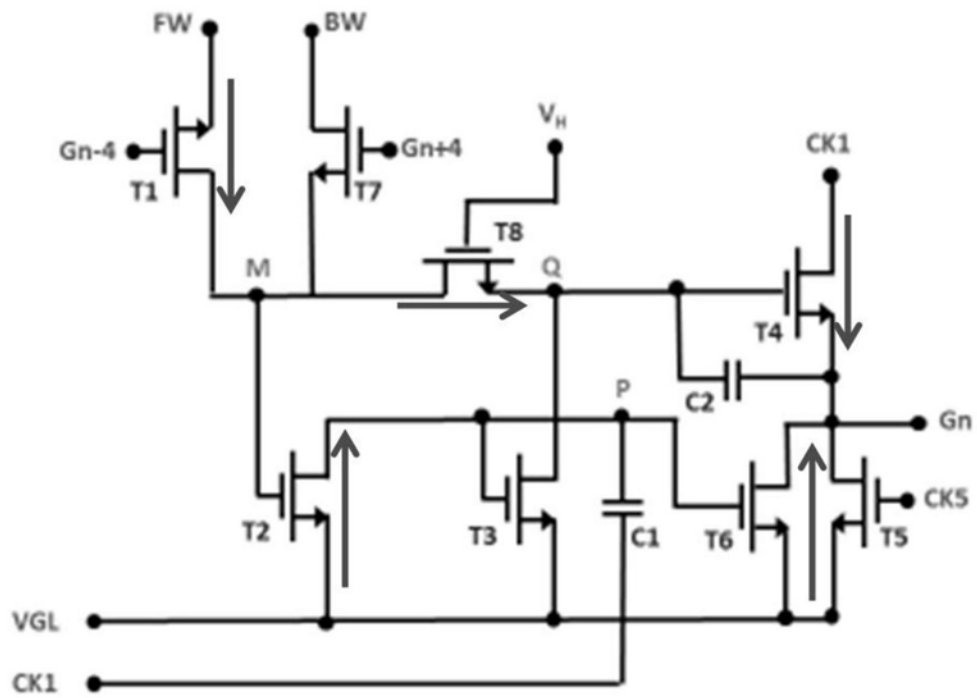


图6

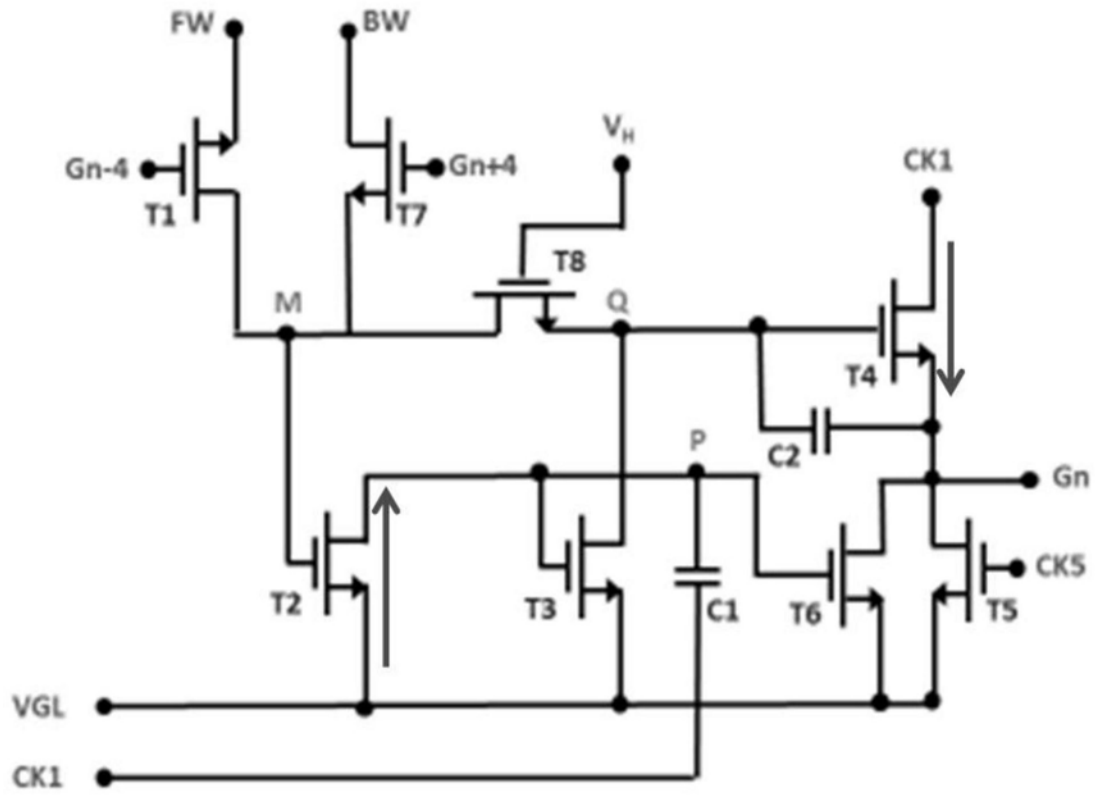


图7

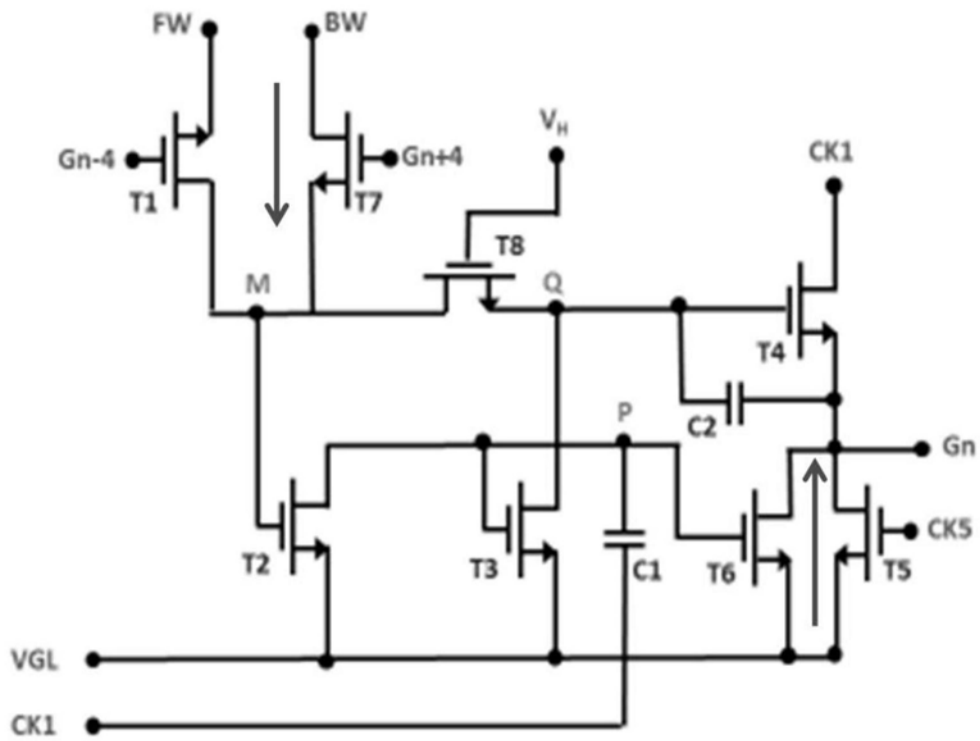


图8

专利名称(译)	一种像素驱动电路及液晶显示装置		
公开(公告)号	CN209045139U	公开(公告)日	2019-06-28
申请号	CN201821570417.1	申请日	2018-09-26
[标]发明人	不公告发明人		
发明人	不公告发明人		
IPC分类号	G09G3/36		
代理人(译)	徐剑兵 郭鹏飞		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种像素驱动电路及液晶显示装置，其中像素驱动电路包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第一电容C1和第二电容C2；第一晶体管T1的栅极与扫描信号线Gn-4连接，第一晶体管T1的漏极与FW连接，第一晶体管T1的源极与第七晶体管T7的漏极、第二晶体管T2的栅极和第八晶体管T8的源极连接，第七晶体管T7的栅极与扫描信号线Gn+4连接。本实用新型避免了电路中Q点处于两倍压时对T1的损害以及大漏电流对面板显示的影响，提高显示效果。

