



(12)发明专利申请

(10)申请公布号 CN 109584819 A

(43)申请公布日 2019.04.05

(21)申请号 201811537826.6

(22)申请日 2018.12.15

(71)申请人 深圳市华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 李继龙 王月

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.
G09G 3/36(2006.01)

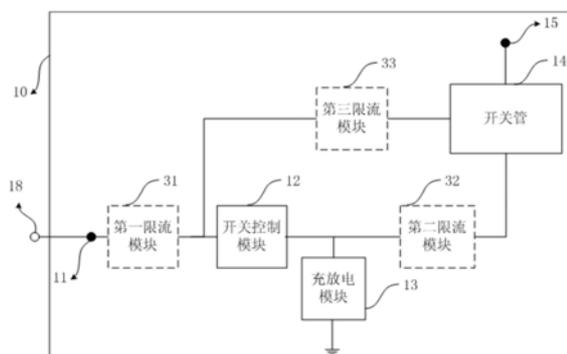
权利要求书2页 说明书7页 附图3页

(54)发明名称

一种关机放电电路及液晶显示装置

(57)摘要

本发明揭露一种关机放电电路以及液晶显示装置,本发明液晶显示装置通过外接关机放电电路,在液晶显示装置断电后,可以通过关机放电电路的充放电模块放电进行电压输出,拉高像素单元中薄膜晶体管的栅极信号输入端的电压至高电平电压,使得像素单元中薄膜晶体管打开放电,从而使得液晶显示装置无关机残影,解决了因残留电荷引起的画面闪烁而影响显示器的显示效果的问题;且关机放电电路结构简单。



1. 一种关机放电电路,其特征在于,包括:开关控制模块、充放电模块以及开关管;
所述关机放电电路的输入端电连接至高电平电压输入端;
所述开关控制模块的第一端耦接至所述关机放电电路的输入端,而其第二端电连接所述充放电模块的第一端、同时耦接至所述开关管的输入端;
所述充放电模块的第二端接地;
所述开关管的控制端耦接至所述关机放电电路的输入端,而其输出端短接至所述关机放电电路的输出端;
当所述高电平电压输入端输入高电平电压时,所述开关控制模块导通,所述开关管截止,所述充放电模块的第一端通过所述开关控制模块接收所述高电平电压进行充电;
当所述高电平电压输入端停止输入高电平电压时,所述开关控制模块截止,所述充放电模块的第一端向所述开关管的输入端进行放电,所述开关管导通,使得所述关机放电电路的输出端输出所述高电平电压。
2. 如权利要求1所述的关机放电电路,其特征在于,所述开关控制模块包括一二极管;所述二极管的阳极作为所述开关控制模块的第一端,而其阴极作为所述开关控制模块的第二端。
3. 如权利要求1所述的关机放电电路,其特征在于,所述充放电模块包括一电容器;所述电容器的上极板作为所述充放电模块的第一端,所述电容器的下极板作为所述充放电模块的第二端。
4. 如权利要求1所述的关机放电电路,其特征在于,所述开关管包括一PMOS管;所述PMOS管的栅极作为所述开关管的控制端、所述PMOS管的源极作为所述开关管的输入端、所述PMOS管的漏极作为所述开关管的输出端。
5. 如权利要求1所述的关机放电电路,其特征在于,所述关机放电电路进一步包括第一限流模块;所述第一限流模块的第一端电连接至所述关机放电电路的输入端,而其第二端耦接至所述开关管的控制端、同时电连接至所述开关控制模块的第一端。
6. 如权利要求1所述的关机放电电路,其特征在于,所述关机放电电路进一步包括第二限流模块;所述第二限流模块的第一端分别电连接所述开关控制模块的第二端以及所述充放电模块的第一端,而其第二端电连接至所述开关管的输入端。
7. 如权利要求6所述的关机放电电路,其特征在于,所述第二限流模块包括一第二电阻。
8. 如权利要求1所述的关机放电电路,其特征在于,所述关机放电电路进一步包括第三限流模块;所述第三限流模块的第一端耦接至所述关机放电电路的输入端,而其第二端电连接至所述开关管的控制端。
9. 如权利要求8所述的关机放电电路,其特征在于,所述第三限流模块包括一第三电阻。
10. 一种液晶显示装置,其特征在于,所述液晶显示装置包括权利要求1-9任意一项所述的关机放电电路;
所述关机放电电路的输入端与所述液晶显示装置的高电平电压输入端电连接;
所述关机放电电路的输出端与所述液晶显示装置的像素单元中薄膜晶体管的栅极信号输入端以及所述液晶显示装置的栅极驱动器的一时钟信号输入端中的任意一个对应电

连接。

一种关机放电电路及液晶显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种关机放电电路及液晶显示装置。

背景技术

[0002] 随着光电与半导体技术的发展,液晶显示器(Liquid Crystal Display,简称LCD)也得到了蓬勃发展。在诸多液晶显示器中,薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display,简称TFT-LCD)具有高空间利用效率、低消耗功率、无辐射以及低电磁干扰等优越特性。TFT-LCD包含多个像素单元,每个像素单元具有一个薄膜晶体管(Thin Film Transistor,简称TFT),该TFT的栅极连接至沿水平方向延伸的扫描线(Gate),该TFT的漏极连接至沿垂直方向延伸的数据线(Data),而该TFT的源极连接至对应的像素电容。如果在水平方向的某一扫描线上施加足够的正电压,则会使得连接在该条扫描线上的所有TFT打开,将数据线上所加载的数据信号电压写入像素电极中,从而显示画面。

[0003] 目前,人们对于液晶显示器的要求不断提高,特别是对液晶显示面板的显示画质要求越来越高,而关机残影问题是影响画面显示质量的关键因素之一。当液晶显示器断电后,液晶显示面板中的TFT关闭,而像素电容来不及放电或者放电不完全,容易出现关机残影。若这些电荷无法在下一次激活液晶显示面板前完全排除,会使液晶显示器再次开启后,液晶显示面板出现短暂的闪烁,导致液晶显示面板的画面显示质量下降。

[0004] 目前很多机种存在由于降低成本(Cost Down)的原因,导致选取的元器件不支持防关机残影,或者由于设计原因导致液晶显示器存在关机残影的现象。

[0005] 因此,如何通过简单的外搭电路,实现液晶显示器断电后释放面板中的残留电荷,解决因残留电荷引起的画面闪烁而影响显示器的显示效果的问题,是液晶显示技术发展过程中亟待解决的问题。

发明内容

[0006] 本发明的目的在于,提供一种关机放电电路以及液晶显示装置,可以通过简单的外搭电路,实现液晶显示器断电后释放面板中的残留电荷,解决因残留电荷引起的画面闪烁而影响显示器的显示效果的问题。

[0007] 为实现上述目的,本发明提供了一种关机放电电路,包括:开关控制模块、充放电模块以及开关管;所述关机放电电路的输入端电连接至高电平电压输入端;所述开关控制模块的第一端耦接至所述关机放电电路的输入端,而其第二端电连接所述充放电模块的第一端、同时耦接至所述开关管的输入端;所述充放电模块的第二端接地;所述开关管的控制端耦接至所述关机放电电路的输入端,而其输出端短接至所述关机放电电路的输出端;当所述高电平电压输入端输入高电平电压时,所述开关控制模块导通,所述开关管截止,所述充放电模块的第一端通过所述开关控制模块接收所述高电平电压进行充电;当所述高电平电压输入端停止输入高电平电压时,所述开关控制模块截止,所述充放电模块的第一端向所述开关管的输入端进行放电,所述开关管导通,使得所述关机放电电路的输出端输出所

述高电平电压。

[0008] 为实现上述目的,本发明还提供了一种液晶显示装置,所述液晶显示装置包括上述关机放电电路;所述关机放电电路的输入端与所述液晶显示装置的高电平电压输入端电连接;所述关机放电电路的输出端与所述液晶显示装置的像素单元中薄膜晶体管的栅极信号输入端以及所述液晶显示装置的栅极驱动器的一时钟信号输入端中的任意一个对应电连接。

[0009] 本发明的优点在于:本发明液晶显示装置通过外接关机放电电路,在液晶显示装置断电后,可以通过关机放电电路的充放电模块放电进行电压输出,拉高像素单元中薄膜晶体管的栅极信号输入端的电压至高电平电压,使得像素单元中薄膜晶体管打开放电,从而使得液晶显示装置无关机残影,解决了因残留电荷引起的画面闪烁而影响显示器的显示效果的问题;且关机放电电路结构简单。

附图说明

[0010] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0011] 图1,本发明关机放电电路第一实施例的架构图;

[0012] 图2,本发明关机放电电路第一实施例的电路图;

[0013] 图3,本发明关机放电电路第二实施例的架构图;

[0014] 图4,本发明关机放电电路第二实施例的电路图;

[0015] 图5,本发明液晶显示装置一实施例的架构图;

[0016] 图6A,本发明液晶显示装置断电后电荷释放示意图;

[0017] 图6B,现有技术中液晶显示装置断电后电荷释放示意图。

具体实施方式

[0018] 下面详细描述本发明的实施方式,所述实施方式的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施方式是示例性的,仅用于解释本发明,而不能理解为对本发明的限制。

[0019] 参考图1,本发明关机放电电路第一实施例的架构图。所述关机放电电路10包括:开关控制模块12、充放电模块13以及开关管14。

[0020] 所述关机放电电路10的输入端11电连接至高电平电压输入端18;所述开关控制模块12的第一端耦接至所述关机放电电路10的输入端11,而其第二端电连接所述充放电模块13的第一端、同时耦接至所述开关管14的输入端。所述充放电模块13的第二端接地(GND);所述开关管14的控制端耦接至所述关机放电电路10的输入端11,而其输出端短接至所述关机放电电路10的输出端15。

[0021] 当所述高电平电压输入端18输入高电平电压VGH时,所述开关控制模块12导通,所述开关管14截止,所述充放电模块13的第一端通过所述开关控制模块12接收所述高电平电压VGH进行充电。所述开关控制模块12导通时,所述充放电模块13的第一端通过所述开关控

制模块12接收所述高电平电压VGH进行充电,充电电压等于所述高电平电压VGH;所述开关管14的输入端电压与其控制端电压相同,故而截止;从而所述关机放电电路10的输出端15没有电压输出。

[0022] 当所述高电平电压输入端18停止输入高电平电压VGH时,所述开关控制模块12截止,所述充放电模块13的第一端向所述开关管14的输入端进行放电,所述开关管14导通,使得所述关机放电电路10的输出端15输出所述高电平电压VGH。所述开关控制模块12截止时,所述充放电模块13的第一端向所述开关管14的输入端进行放电,放电电压等于所述高电平电压VGH;所述开关管14的输入端电压大于其控制端电压,故而导通,其输出端电压为所述高电平电压VGH;从而所述关机放电电路10的输出端15输出所述高电平电压VGH,接入其它电路提供短时供电,拉高所接入电路的相应端口的电压。

[0023] 本发明关机放电电路在输入电压(高电平电压输入端18输入的高电平电压VGH)断电后,可以通过充放电模块13放电进行电压输出,从而接入其它电路提供短时供电,拉高所接入电路的相应端口的电压。

[0024] 参考图2,本发明关机放电电路第一实施例的电路图。所述关机放电电路10包括:开关控制模块12、充放电模块13以及开关管14。

[0025] 在本实施例中,所述开关控制模块12包括一二极管D1;所述二极管D1的阳极作为所述开关控制模块12的第一端,电连接至所述关机放电电路10的输入端11;而其阴极作为所述开关控制模块12的第二端,分别电连接所述充放电模块13的第一端以及所述开关管14的输入端。利用二极管的单向导通特性,使得所述二极管D1在阳极电压大于阴极电压时导通,在阳极电压小于阴极电压时截止。

[0026] 在本实施例中,所述充放电模块13包括一电容器C1(10U50V);所述电容器C1的上极板作为所述充放电模块13的第一端,分别电连接所述开关控制模块12的第二端以及所述开关管14的输入端;所述电容器C1的下极板作为所述充放电模块13的第二端,接地。在其它实施例中,所述充放电模块13包括也可以通过数字电路实现。

[0027] 在本实施例中,所述开关管14包括一PMOS管M1;所述PMOS管M1的栅极g作为所述开关管14的控制端,电连接至所述关机放电电路10的输入端11;所述PMOS管M1的源极s作为所述开关管14的输入端,分别电连接所述开关控制模块12的第二端以及所述充放电模块13的第二端;所述PMOS管M1的漏极d作为所述开关管14的输出端,也即作为所述关机放电电路10的输出端15。在其它实施例中,所述开关管14可以由PMOS管、NMOS管、三极管、晶闸管中的一个或者多个组成。

[0028] 当所述高电平电压输入端18输入高电平电压VGH时,所述二极管D1导通;所述电容器C1的第一端通过所述二极管D1接收所述高电平电压VGH进行充电,充电电压等于所述高电平电压VGH;所述PMOS管M1的源极s电压与其栅极g电压相同,故而截止;从而所述关机放电电路10的输出端15没有电压输出。

[0029] 当所述高电平电压输入端18停止输入高电平电压VGH时,所述二极管D1截止,所述电容器C1的第一端向所述PMOS管M1的源极s进行放电,所述PMOS管M1的源极s电压大于其栅极g电压,故而导通,其输出端电压为所述高电平电压VGH;从而所述关机放电电路10的输出端15输出所述高电平电压VGH,接入其它电路提供短时供电,拉高所接入电路的相应端口的电压。

[0030] 参考图3,本发明关机放电电路第二实施例的架构图。所述关机放电电路10包括:开关控制模块12、充放电模块13、第一限流模块31、第二限流模块32、第三限流模块33以及开关管14。

[0031] 所述关机放电电路10的输入端11电连接至高电平电压输入端18;所述第一限流模块31的第一端电连接至所述关机放电电路10的输入端11,而其第二端分别电连接所述第三限流模块33的第一端以及所述开关控制模块12的第一端。所述开关控制模块12的第二端分别电连接所述充放电模块13的第一端以及所述第二限流模块32的第一端。所述充放电模块13的第二端接地(GND)。所述第二限流模块32的第二端电连接至所述开关管14的第一端。所述第三限流模块33的第二端电连接至所述开关管14的控制端。所述开关管14的第二端作为所述关机放电电路10的输出端15。所述第一限流模块31用于对所述高电平电压输入端18流出的电流进行限流,防止瞬时大电流流入所述开关控制模块12;所述第二限流模块32用于对所述充放电模块13的第二端流出的电流进行限流,防止所述关机放电电路10的输出端15输出大电流;所述第三限流模块33用于对所述高电平电压输入端18流出的电流进行限流(或对通过所述第一限流模块31后流出的电流进行限流),以保护所述开关管14。

[0032] 其中,第一限流模块31、第二限流模块32以及第三限流模块33均为可选部件,附图中以虚框示意。例如,当电路中未设置第一限流模块31时,所述第三限流模块33的第一端以及所述开关控制模块12的第一端均直接电连接所述关机放电电路10的输入端11。当电路中未设置第二限流模块32时,所述开关管14的输入端直接电连接至所述开关控制模块12的第二端以及所述充放电模块13的第二端。当电路中未设置第三限流模块33时,所述第一限流模块31的第二端直接电连接所述开关管14的控制端、以及电连接至所述开关控制模块12的第一端。

[0033] 当所述高电平电压输入端18输入高电平电压VGH时,所述开关控制模块12导通,所述开关管14截止,所述充放电模块13的第一端通过所述开关控制模块12接收所述高电平电压VGH进行充电。所述开关控制模块12导通时,所述充放电模块13的第一端通过所述开关控制模块12以及所述第一限流模块31接收所述高电平电压VGH进行充电,充电电压等于所述高电平电压VGH;所述第三限流模块33用于保护所述开关管14,所述开关管14的输入端电压与其控制端电压相同,故而截止;从而所述关机放电电路10的输出端15没有电压输出。

[0034] 当所述高电平电压输入端18停止输入高电平电压VGH时,所述开关控制模块12截止,所述充放电模块13的第一端通过所述第二限流模块32向所述开关管14的输入端进行放电,所述开关管14导通,使得所述关机放电电路10的输出端15输出所述高电平电压VGH。所述开关控制模块12截止时,所述充放电模块13的第一端通过所述第二限流模块32向所述开关管14的输入端进行放电,放电电压等于所述高电平电压VGH;所述第三限流模块33用于保护所述开关管14,所述开关管14的输入端电压大于其控制端电压,故而导通,其输出端电压为所述高电平电压VGH;从而所述关机放电电路10的输出端15输出所述高电平电压VGH,接入其它电路提供短时供电,拉高所接入电路的相应端口的电压。所述第二限流模块32用于对所述充放电模块13的第二端流出的电流进行限流,防止所述关机放电电路10的输出端15输出大电流。

[0035] 本发明关机放电电路在输入电压(高电平电压输入端18输入的高电平电压VGH)断电后,可以通过充放电模块13放电进行电压输出,从而接入其它电路提供短时供电,拉高所

接入电路的相应端口的电压。

[0036] 参考图4,本发明关机放电电路第二实施例的电路图。所述关机放电电路10包括:开关控制模块12、充放电模块13、第一限流模块31、第二限流模块32、第三限流模块33以及开关管14。其中,第一限流模块31、第二限流模块32以及第三限流模块33均为可选部件,附图中以虚框示意。

[0037] 在本实施例中,所述第一限流模块31包括一第一电阻R1,所述第二限流模块32包括一第二电阻R2,所述第三限流模块33包括一第三电阻R3。优选的,所述第三电阻R3的阻值大于所述第二电阻R2的阻值,所述第二电阻R2的阻值大于所述第一电阻R1的阻值。例如,所述第三电阻R3的阻值为10K欧姆,所述第二电阻R2的阻值为1K欧姆,所述第一电阻R1的阻值为50欧姆。

[0038] 在本实施例中,所述开关控制模块12包括一二极管D1;所述二极管D1的阳极作为所述开关控制模块12的第一端,电连接至所述第一电阻R1的第二端;而其阴极作为所述开关控制模块12的第二端,分别电连接所述充放电模块13的第一端以及所述第二电阻R2的第一端。利用二极管的单向导通特性,使得所述二极管D1在阳极电压大于阴极电压时导通,在阳极电压小于阴极电压时截止。

[0039] 在本实施例中,所述充放电模块13包括一电容器C1;所述电容器C1的上极板作为所述充放电模块13的第一端,分别电连接所述开关控制模块12的第二端以及所述第二电阻R2的第一端;所述电容器C1的下极板作为所述充放电模块13的第二端,接地。在其它实施例中,所述充放电模块13包括也可以通过数字电路实现。

[0040] 在本实施例中,所述开关管14包括一PMOS管M1;所述PMOS管M1的栅极g作为所述开关管14的控制端,电连接至所述第三电阻R3的第二端;所述PMOS管M1的源极s作为所述开关管14的输入端,电连接所述第二电阻R2的第二端;所述PMOS管M1的漏极d作为所述开关管14的输出端,也即作为所述关机放电电路10的输出端15。在其它实施例中,所述开关管14可以由PMOS管、NMOS管、三极管、晶闸管中的一个或者多个组成。

[0041] 当所述高电平电压输入端18输入高电平电压VGH时,高电平电压VGH通过第一电阻R1(防止大电流)输出至所述二极管D1,所述二极管D1导通;所述电容器C1的第一端通过所述二极管D1以及所述第一电阻R1接收所述高电平电压VGH进行充电,充电电压等于所述高电平电压VGH;所述高电平电压VGH通过所述第一电阻R1以及所述第三电阻R3(用于对PMOS管M1进行保护)输出至所述PMOS管M1的栅极g,所述PMOS管M1的源极s电压与其栅极g电压相同,故而截止;从而所述关机放电电路10的输出端15没有电压输出。

[0042] 当所述高电平电压输入端18停止输入高电平电压VGH时,所述二极管D1截止,所述电容器C1的第一端通过所述第二电阻R2(用于对电容器C1流出的电流进行限流,防止所述关机放电电路10的输出端15输出大电流)向所述PMOS管M1的源极s进行放电,所述PMOS管M1的源极s电压大于其栅极g电压,故而导通,其输出端电压为所述高电平电压VGH;从而所述关机放电电路10的输出端15输出所述高电平电压VGH,接入其它电路提供短时供电,拉高所接入电路的相应端口的电压。

[0043] 本发明还提供了一种液晶显示装置,所述液晶显示装置采用本发明上述任一实施例所述的关机放电电路;所述关机放电电路的输入端与所述液晶显示装置的高电平电压输入端电连接;所述关机放电电路的输出端与所述液晶显示装置的像素单元中薄膜晶体管的

栅极信号输入端以及所述液晶显示装置的栅极驱动器的一时钟信号输入端中的任意一个对应电连接。

[0044] 参考图5,本发明液晶显示装置一实施例的架构图。所述液晶显示装置包括高电平电压输入端18、像素单元中薄膜晶体管的栅极信号输入端19以及关机放电电路10;所述关机放电电路10包括:开关控制模块12、充放电模块13、第一限流模块31、第二限流模块32、第三限流模块33以及开关管14。

[0045] 所述关机放电电路10的输入端11与所述高电平电压输入端18电连接;所述关机放电电路10的输出端15与所述像素单元中薄膜晶体管的栅极(gate)信号输入端19电连接。在其它实施例中,所述关机放电电路10的输出端15还可以与所述液晶显示装置的栅极驱动器的一时钟信号(CK)输入端电连接。

[0046] 所述第一限流模块31的第一端电连接至所述关机放电电路10的输入端11,而其第二端分别电连接所述第三限流模块33的第一端以及所述开关控制模块12的第一端。所述开关控制模块12的第二端分别电连接所述充放电模块13的第一端以及所述第二限流模块32的第一端。所述充放电模块13的第二端接地(GND)。所述第二限流模块32的第二端电连接至所述开关管14的第一端。所述第三限流模块33的第二端电连接至所述开关管14的控制端。所述开关管14的第二端作为所述关机放电电路10的输出端15。所述第一限流模块31用于对所述高电平电压输入端18流出的电流进行限流,防止瞬时大电流流入所述开关控制模块12;所述第二限流模块32用于对所述充放电模块13的第二端流出的电流进行限流,防止所述关机放电电路10的输出端15输出大电流损坏与所述栅极信号输入端19电连接的薄膜晶体管;所述第三限流模块33用于对所述高电平电压输入端18流出的电流进行限流(或对通过所述第一限流模块31后流出的电流进行限流),以保护所述开关管14。具体电路可参考图4所示,此处不再赘述。

[0047] 其中,第一限流模块31、第二限流模块32以及第三限流模块33均为可选部件,附图以虚框示意。例如,当电路中未设置第一限流模块31时,所述第三限流模块33的第一端以及所述开关控制模块12的第一端均直接电连接所述关机放电电路10的输入端11。当电路中未设置第二限流模块32时,所述开关管14的输入端直接电连接至所述开关控制模块12的第二端以及所述充放电模块13的第二端。当电路中未设置第三限流模块33时,所述第一限流模块31的第二端直接电连接所述开关管14的控制端、以及电连接至所述开关控制模块12的第一端。

[0048] 当所述液晶显示装置通电启动后,所述高电平电压输入端18输入高电平电压VGH,所述开关控制模块12导通,所述开关管14截止,所述充放电模块13的第一端通过所述开关控制模块12接收所述高电平电压VGH进行充电。所述开关控制模块12导通时,所述充放电模块13的第一端通过所述开关控制模块12以及所述第一限流模块31接收所述高电平电压VGH进行充电,充电电压等于所述高电平电压VGH;所述第三限流模块33用于保护所述开关管14,所述开关管14的输入端电压与其控制端电压相同,故而截止;从而所述关机放电电路10的输出端15没有电压输出;所述液晶显示装置正常工作。

[0049] 当所述液晶显示装置断电后,所述高电平电压输入端18停止输入高电平电压VGH,所述开关控制模块12截止,所述充放电模块13的第一端通过所述第二限流模块32向所述开关管14的输入端进行放电,所述开关管14导通,使得所述关机放电电路10的输出端15输出

所述高电平电压VGH。所述开关控制模块12截止时,所述充放电模块13的第一端通过所述第二限流模块32向所述开关管14的输入端进行放电,放电电压等于所述高电平电压VGH;所述第三限流模块33用于保护所述开关管14,所述开关管14的输入端电压大于其控制端电压,故而导通,其输出端电压为所述高电平电压VGH;从而所述关机放电电路10的输出端15输出所述高电平电压VGH,拉高所述栅极信号输入端19的电压至所述高电平电压VGH。所述像素单元中薄膜晶体管打开放电,从而使得液晶显示装置无关机残影。所述第二限流模块32用于对所述充放电模块13的第二端流出的电流进行限流,防止所述关机放电电路10的输出端15输出大电流损坏与所述栅极信号输入端19电连接的薄膜晶体管。

[0050] 本发明液晶显示装置在断电后,可以通过关机放电电路的充放电模块放电进行电压输出,拉高像素单元中薄膜晶体管的栅极信号输入端的电压至高电平电压,使得像素单元中薄膜晶体管打开放电,从而使得液晶显示装置无关机残影,解决了因残留电荷引起的画面闪烁而影响显示器的显示效果的问题;且关机放电电路结构简单。

[0051] 参考图6A-6B,其中图6A为本发明液晶显示装置断电后电荷释放示意图,图6B为现有技术中液晶显示装置断电后电荷释放示意图。

[0052] 由图6A可以看出,本发明液晶显示装置,当输入电压(VIN)(如图中标号61所示)掉电后,像素单元中薄膜晶体管(TFT)的栅极(gate)电压(如图中标号62所示)被关机放电电路重新拉高至高电平电压VGH(即可以打开薄膜晶体管的栅极驱动电压);拉高后,薄膜晶体管的栅极(gate)电压(如图中标号62所示)大于其源极(source)电压(如图中标号63所示),薄膜晶体管打开,电荷快速释放,无关机残影。附图中标号64为栅极控制信号(Gab)。

[0053] 而,作为对比,由图6B可以看出,现有技术中液晶显示装置,当输入电压(VIN)(如图中标号61所示)掉电后,像素单元中薄膜晶体管(TFT)的栅极(gate)电压(如图中标号62所示)维持在-3V,薄膜晶体管截止,电荷无法快速释放,有关机残影。

[0054] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

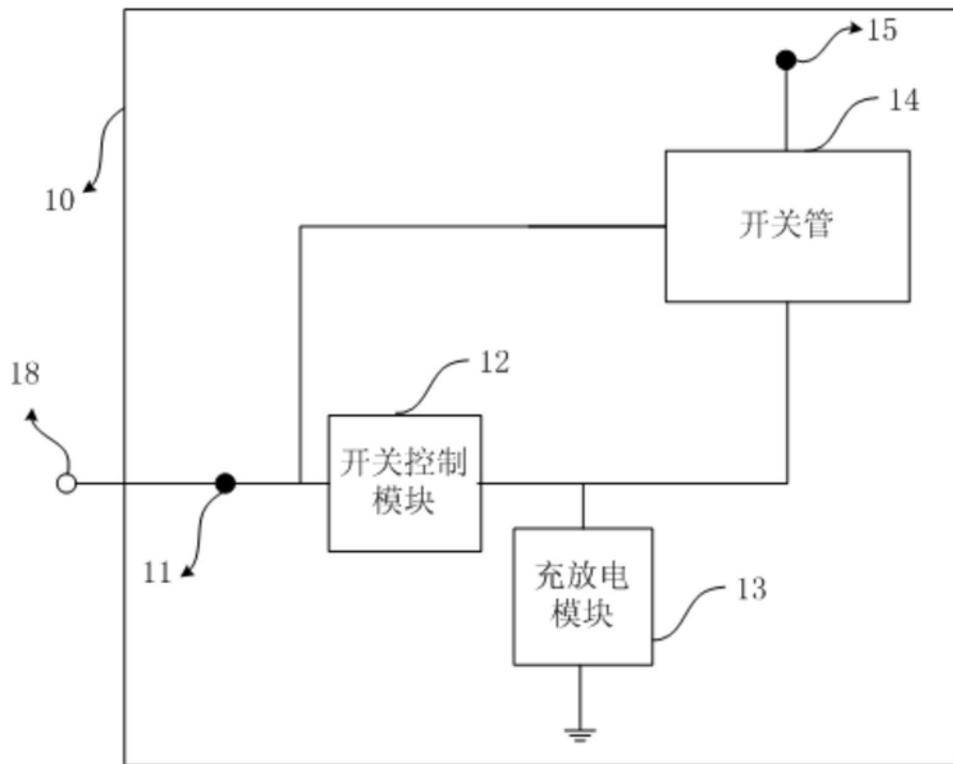


图1

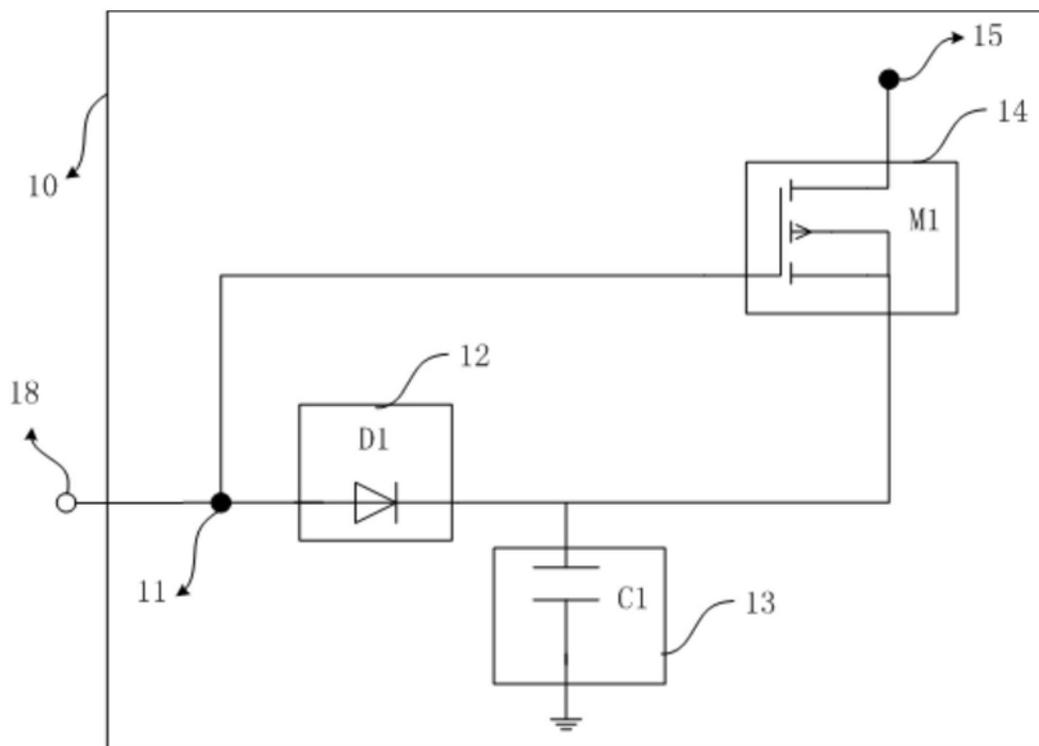


图2

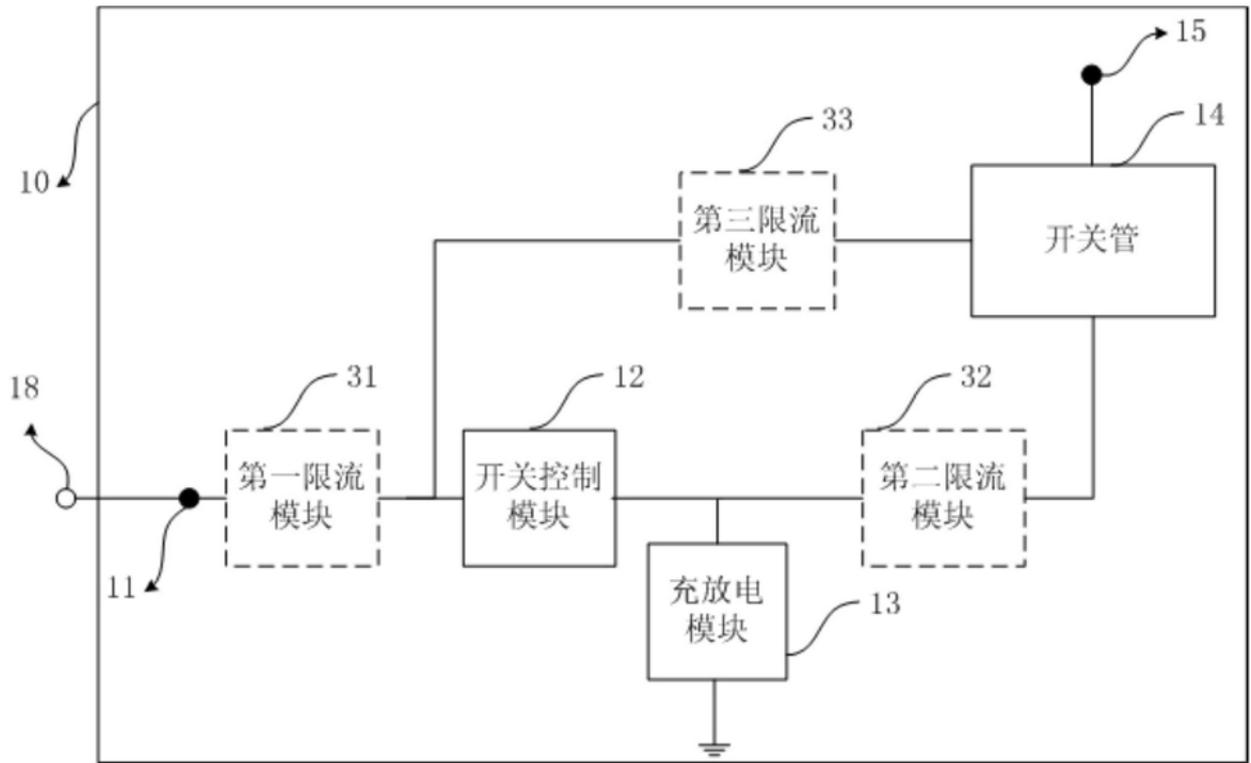


图3

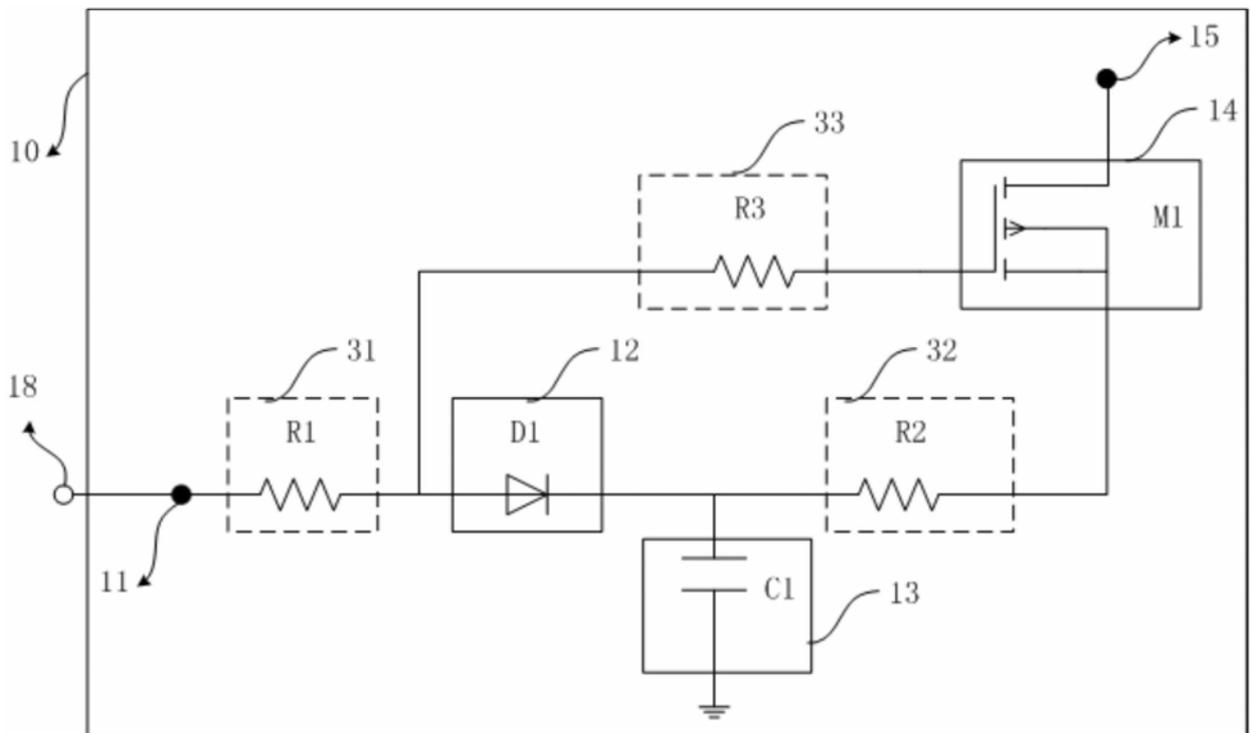


图4

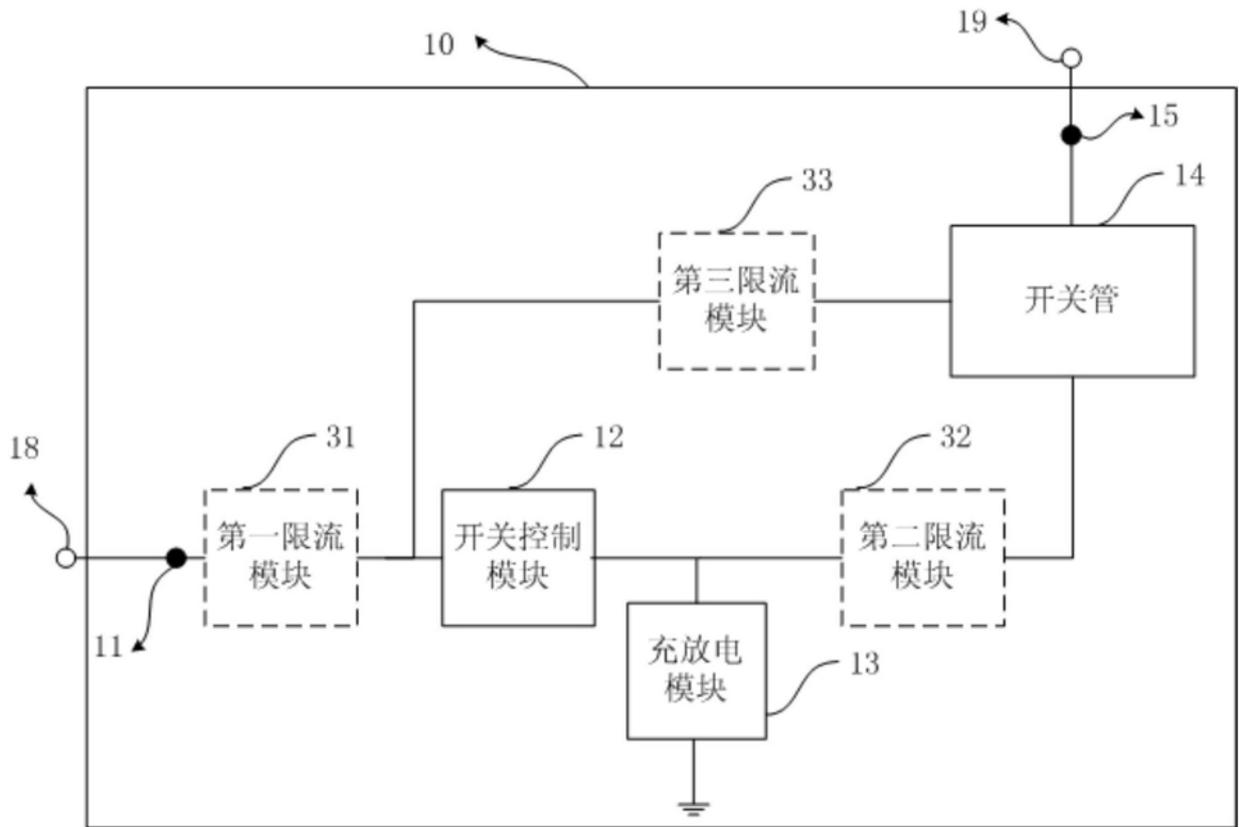


图5

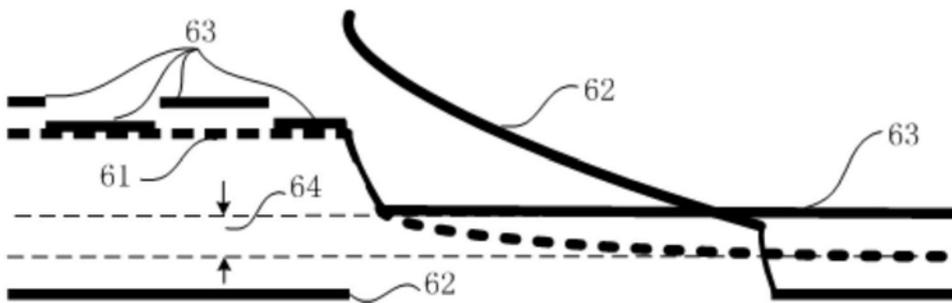


图6A

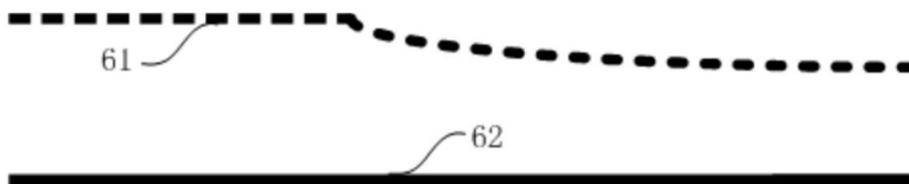


图6B

专利名称(译)	一种关机放电电路及液晶显示装置		
公开(公告)号	CN109584819A	公开(公告)日	2019-04-05
申请号	CN201811537826.6	申请日	2018-12-15
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	李继龙 王月		
发明人	李继龙 王月		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

本发明揭露一种关机放电电路以及液晶显示装置，本发明液晶显示装置通过外接关机放电电路，在液晶显示装置断电后，可以通过关机放电电路的充放电模块放电进行电压输出，拉高像素单元中薄膜晶体管的栅极信号输入端的电压至高电平电压，使得像素单元中薄膜晶体管打开放电，从而使得液晶显示装置无关机残影，解决了因残留电荷引起的画面闪烁而影响显示器的显示效果的问题；且关机放电电路结构简单。

