



(12)发明专利申请

(10)申请公布号 CN 110888273 A

(43)申请公布日 2020.03.17

(21)申请号 201911149903.5

(22)申请日 2019.11.21

(71)申请人 TCL华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 曲凯莉

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570
代理人 唐秀萍

(51) Int. Cl.
G02F 1/1343(2006.01)
G02F 1/1337(2006.01)

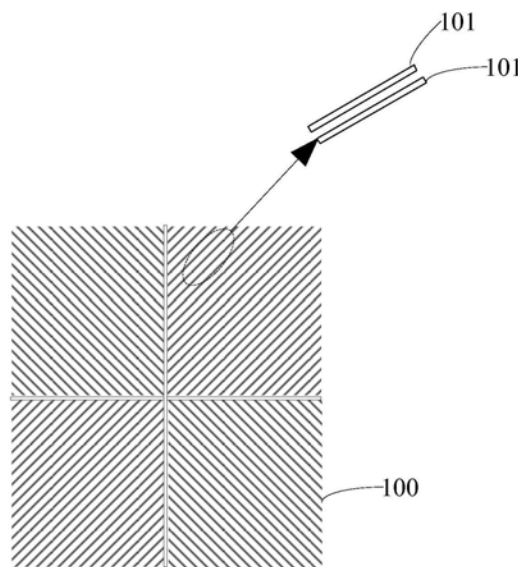
权利要求书1页 说明书6页 附图4页

(54)发明名称

像素电极结构及液晶显示面板

(57)摘要

本申请提供了一种像素电极结构及显示面板。其中,该像素电极结构包括:第一主干电极;第二主干电极,所述第二主干电极与所述第一主干电极相交;以及多个分支电极,多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散;其中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。本申请实施例提供的像素电极结构及液晶显示面板,通过将分支电极设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶显示面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。



1. 一种像素电极结构,其特征在于,包括:
第一主干电极;
第二主干电极,所述第二主干电极与所述第一主干电极相交;以及
多个分支电极,多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散;
其中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。
2. 根据权利要求1所述的像素电极结构,其特征在于,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递增。
3. 根据权利要求1所述的像素电极结构,其特征在于,所述第二主干电极与所述第一主干电极垂直相交形成四个像素电极区域,每个所述像素电极区域上均设置有多个所述分支电极。
4. 根据权利要求3所述的像素电极结构,其特征在于,在任一所述像素电极区域上,相邻所述分支电极之间的间距沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。
5. 根据权利要求3所述的像素电极结构,其特征在于,在任一所述像素电极区域上,多个所述分支电极平行设置。
6. 根据权利要求3所述的像素电极结构,其特征在于,在任一所述像素电极区域上,一所述分支电极在各位置处的宽度与对应位置处的相邻所述分支电极的间距之和不变。
7. 根据权利要求6所述的像素电极结构,其特征在于,所述分支电极的宽度由2.2微米至2.8微米递增。
8. 根据权利要求7所述的像素电极结构,其特征在于,在任一所述像素电极区域上,一所述分支电极在各位置处的宽度与对应位置处的相邻所述分支电极的间距之和为5微米。
9. 根据权利要求1所述的像素电极结构,其特征在于,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。
10. 一种液晶显示面板,其特征在于,包括权利要求1-9任一项所述的像素电极结构。

像素电极结构及液晶显示面板

技术领域

[0001] 本申请涉及显示技术领域,具体涉及一种像素电极结构及显示面板。

背景技术

[0002] HVA (High-Quality Vertical Alignment, 高质量垂直排列液晶) 模式作为液晶显示面板实现图像显示的一种模式,其采用光配向加电的方式,实现在导向膜的表层固化出具有一定预倾角的液晶层,以省略传统摩擦取向工艺。

[0003] 请参阅图1,图1为现有的采用HVA模式的液晶显示面板中的像素电极结构的结构示意图。如图1所示,该像素电极结构主要分为四个像素电极区域100,在每个像素电极区域中设置有多个分支电极101。其中,各个分支电极101的宽度是固定不变的。

[0004] 现有的像素电极结构是通过曝光机曝光的方式形成的,然而,在实际工艺制程中,由于曝光机在交叠区域上的曝光能量是不稳定的,其容易造成该交叠区域上的电极的宽度与其他区域上的电极的宽度不同,进而使得液晶显示面板出现亮度差异,严重影响液晶显示面板的品质。

发明内容

[0005] 本申请提供一种像素电极结构及液晶显示面板,可以解决在实际工艺制程中,由于曝光机曝光能量不稳定造成液晶显示面板出现亮度差异的技术问题。

[0006] 本申请实施例提供一种像素电极结构,包括:

[0007] 第一主干电极;

[0008] 第二主干电极,所述第二主干电极与所述第一主干电极相交;以及

[0009] 多个分支电极,多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散;

[0010] 其中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。

[0011] 在本申请所述的像素电极结构中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递增。

[0012] 在本申请所述的像素电极结构中,所述第二主干电极与所述第一主干电极垂直相交形成四个像素电极区域,每个所述像素电极区域上均设置有多个所述分支电极。

[0013] 在本申请所述的像素电极结构中,在任一所述像素电极区域上,相邻所述分支电极之间的间距沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。

[0014] 在本申请所述的像素电极结构中,在任一所述像素电极区域上,多个所述分支电极平行设置。

[0015] 在本申请所述的像素电极结构中,在任一所述像素电极区域上,一所述分支电极在各位位置处的宽度与对应位置处的相邻所述分支电极的间距之和不变。

[0016] 在本申请所述的像素电极结构中,所述分支电极的宽度由2.2微米至2.8微米递增。

[0017] 在本申请所述的像素电极结构中,在任一所述像素电极区域上,一所述分支电极在各位置处的宽度与对应位置处的相邻所述分支电极的间距之和为5微米。

[0018] 在本申请所述的像素电极结构中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。

[0019] 本申请实施例还提供一种液晶显示面板,包括以上所述的像素电极结构。

[0020] 本申请实施例提供的像素电极结构及液晶显示面板,通过将分支电极设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶显示面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。

附图说明

[0021] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0022] 图1为现有技术中的的像素电极结构的结构示意图;

[0023] 图2为本申请实施例提供的像素电极结构的第一种结构示意图;

[0024] 图3为图2中虚线圈中的局部放大图;

[0025] 图4为本申请实施例提供的像素电极结构的波动图;

[0026] 图5为本申请实施例提供的像素电极结构的第二种结构示意图;

[0027] 图6为图5中虚线圈中的局部放大图。

具体实施方式

[0028] 下面详细描述本申请的实施方式,所述实施方式的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施方式是示例性的,仅用于解释本申请,而不能理解为对本申请的限制。

[0029] 在本申请的描述中,需要理解的是,术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中,“多个”的含义是两个或两个以上,除非另有明确具体的限定。

[0030] 在本发明的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接或可以相互通讯;可以是直接相连,也可以通过中间媒介间

接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0031] 本申请提供的像素电极结构包括:第一主干电极;第二主干电极,所述第二主干电极与所述第一主干电极相交;以及多个分支电极,多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散;其中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。

[0032] 也即,本申请通过将分支电极设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶显示面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。

[0033] 请参阅图2以及图3,图2为本申请提供的像素电极结构的第一种结构示意图。图3为图2中虚线圈中的局部放大图。如图2所示,本申请所提供的像素电极结构包括:第一主干电极201、第二主干电极202以及多个分支电极203。第一主干电极201与第二主干电极202相交。多个分支电极203相对于第一主干电极201与第二主干电极202的相交点向外发散。

[0034] 具体的,第二主干电极202与第一主干电极201相交形成四个像素电极区域211。该多个分支电极203分别设置在该四个像素电极区域211中。

[0035] 其中,第一主干电极201和/或所述第二主干电极202为各位置处等宽度的条状电极。然而,在实际过程中,由于各种因素的影响,第二主干电极202与第一主干电极201垂直相交。而第一主干电极201与第二主干电极202通过垂直相交,在该像素电极结构中,根据分支电极203向外发散方向的不同便定义出四个配向方向各相异的像素电极区域211,该多个分支电极203均匀分布在该四个像素电极区域,当然不同像素电极区域211的配向方向不同。例如,如图2所示,该区域的分支电极203的配向方向与水平方向的夹角 α 为45度。

[0036] 其中,该第一主干电极201、第二主干电极202以及所有分支电极203为采用光刻工艺制作形成的金属电极。制作时该第一主干电极201、第二主干电极202以及所有分支电极203时,先采用透明导电金属(例如ITO)沉积形成金属层,然后对其进行图案化处理。

[0037] 当然可以理解地,在一些实施例中,该第一主干电极201以及第二主干电极202可以为其他形状。

[0038] 其中,分支电极203的宽度 d_0 沿着相应分支电极203相对于第一主干电极201与第二主干电极202的相交点向外发散的方向递增。具体地,该分支电极203的宽度 d_0 由2.2微米至2.8微米均匀递增。

[0039] 本申请实施例的像素电极结构,通过将分支电极203设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。

[0040] 具体地,在一些实施例中,该每一像素电极区域211均呈矩形状。在每一像素电极区域211中,相邻分支电极203之间相邻侧的间距沿着相应所述分支电极203相对于所述第一主干电极201与所述第二主干电极202的相交点向外发散的方向递减。而每一像素电极区域211中,多个分支电极203的长度方向或者说纵向是平行设置的,当然,近似平行也可以。

[0041] 其中,在一些实施例中,每一像素电极区域211中,一分支电极203在各位置处的宽

度与对应位置处的相邻的分支电极203的间距之和不变,也即是相邻分支电极203之间的背向侧的间距 d_1 沿着发散方向保持不变。

[0042] 其中,在一些实施例中,在每一像素电极区域211上,一分支电极203在各位置处的宽度与对应位置处的相邻所述分支电极203的间距之和为的范围为4.5-5.5微米,例如在本实施例中,该间距之和为5微米;也即是相邻分支电极203之间的背向侧的间距沿着 d_1 为5微米。

[0043] 可以理解地,该分支电极203呈梯形状,且该梯形为等腰梯形。该梯形的两个底边的中垂线重合且朝向远离第一主干电极201与所述第二主干电极202的相交点向外发散。

[0044] 请参照图4,图4为本申请实施例提供的像素电极结构的TR%波动图。其中,可以看出,当该 $d_1=5$ 微米时,该TR%随着ITO SLIT(电极切口)的变化如图5所示,可以看出,该ITO SLIT在2.0、2.4时对应的TR%差异较大,当ITO SLIT在1.8、2.2时,TR%差异较小,由于采用这种分支电极的渐变设计,使得整体上的亮度变化会有一个补偿,透镜交叠区与其他区域亮度差异缩小。

[0045] 如图1所示,现有的像素电极结构所包含的分支电极203的宽度固定不变。为了使显示面板整体上亮度的差异缩小,本申请所提供的像素电极结构对现有的像素电极结构进行了重新优化设计,通过将分支电极203设置成宽度渐变的方式,在制程出现波动时,对穿透率的影响较小,从而可以避免亮度差异,进而提高显示面板的质量。

[0046] 请参阅图5以及图6,图5为本申请提供的像素电极结构的第二种结构示意图。图6为图5中虚线圈中的局部放大图。其中,图5所示的像素电极结构与图2所示的像素电极结构的区别在于:在图2所示的像素电极结构中,分支电极203的宽度沿着相应分支电极203相对于第一主干电极201与第二主干电极202的相交点向外发散的方向递增;在图5所示的像素电极结构中,分支电极303的宽度沿着相应分支电极303相对于第一主干电极301与第二主干电极302的相交点向外发散的方向递减。

[0047] 如图5所示,本申请所提供的像素电极结构包括:第一主干电极301、第二主干电极302以及多个分支电极303。第一主干电极301与第二主干电极302相交。多个分支电极303相对于第一主干电极301与第二主干电极302的相交点向外发散。

[0048] 具体的,第二主干电极302与第一主干电极301相交形成四个像素电极区域311。该多个分支电极303分别设置在该四个像素电极区域311中。

[0049] 其中,第一主干电极301和/或所述第二主干电极302为各位置处等宽度的条状电极。然而,在实际过程中,由于各种因素的影响,第二主干电极302与第一主干电极301垂直相交。而第一主干电极301与第二主干电极302通过垂直相交,在该像素电极结构中,根据分支电极303向外发散方向的不同便定义出四个配向方向各相异的像素电极区域311,该多个分支电极303均匀分布在该四个像素电极区域,当然不同像素电极区域311的配向方向不同。例如,如图2所示,该区域的分支电极303的配向方向与水平方向的夹角 α 为45度。

[0050] 其中,该第一主干电极301、第二主干电极302以及所有分支电极303为采用光刻工艺制作形成的金属电极。制作时该第一主干电极301、第二主干电极302以及所有分支电极303时,先采用透明导电金属(例如ITO)沉积形成金属层,然后对其进行图案化处理。

[0051] 当然可以理解地,在一些实施例中,该第一主干电极301以及第二主干电极302可以为其他形状。

[0052] 其中,分支电极303的宽度 d_0 沿着相应分支电极303相对于第一主干电极301与第二主干电极302的相交点向外发散的方向递减。具体地,该分支电极303的宽度 d_0 由2.8微米至2.2微米均匀递减。

[0053] 本申请实施例的像素电极结构,通过将分支电极303设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。

[0054] 具体地,在一些实施例中,该每一像素电极区域311均呈矩形状。在每一像素电极区域311中,相邻分支电极303之间相邻侧的间距沿着相应所述分支电极303相对于所述第一主干电极301与所述第二主干电极302的相交点向外发散的方向递增。而每一像素电极区域311中,多个分支电极303的长度方向或者说纵向是平行设置的,当然,近似平行也可以。

[0055] 其中,在一些实施例中,每一像素电极区域311中,一分支电极303在各位置处的宽度与对应位置处的相邻的分支电极303的间距之和不变,也即是相邻分支电极303之间的背向侧的间距 d_1 沿着发散方向保持不变。

[0056] 其中,在一些实施例中,在每一像素电极区域311上,一分支电极303在各位置处的宽度与对应位置处的相邻所述分支电极303的间距之和为的范围为4.5-5.5微米,例如在本实施例中,该间距之和为5微米;也即是相邻分支电极303之间的背向侧的间距沿着 d_1 为5微米。

[0057] 可以理解地,该分支电极303呈梯形状,且该梯形为等腰梯形。该梯形的两个底边的中垂线重合且朝向远离第一主干电极301与所述第二主干电极302的相交点向外发散。

[0058] 本申请还提供了一种液晶显示面板,该液晶显示面板包括上述任意实施例中的像素电极结构,具体可参照上述实施例的描述。

[0059] 在本申请的液晶显示面板中,该像素电极结构包括:

[0060] 第一主干电极;

[0061] 第二主干电极,所述第二主干电极与所述第一主干电极相交;以及

[0062] 多个分支电极,多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散;

[0063] 其中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。

[0064] 在本申请的液晶显示面板中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递增。

[0065] 在本申请的液晶显示面板中,所述第二主干电极与所述第一主干电极垂直相交形成四个像素电极区域,每个所述像素电极区域上均设置有多个所述分支电极。

[0066] 在本申请的液晶显示面板中,在任一所述像素电极区域上,相邻所述分支电极之间的间距沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。

[0067] 在本申请的液晶显示面板中,在任一所述像素电极区域上,多个所述分支电极平行设置。

[0068] 在本申请的液晶显示面板中,在任一所述像素电极区域上,一所述分支电极在各

位置处的宽度与对应位置处的相邻所述分支电极的间距之和不变。

[0069] 在本申请的液晶显示面板中,所述分支电极的宽度由2.2微米至2.8微米递增。

[0070] 在本申请的液晶显示面板中,在任一所述像素电极区域上,一所述分支电极在各位置处的宽度与对应位置处的相邻所述分支电极的间距之和为5微米。

[0071] 在本申请的液晶显示面板中,所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向递减。

[0072] 本申请实施例提供的像素电极结构及液晶显示面板,通过将分支电极设置成宽度渐变的方式,即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样,但是不同区域上的穿透率变化较小,从而使得液晶显示面板整体上亮度的差异缩小,进而提高液晶显示面板的品质。

[0073] 为了更加清楚地说明本申请所提供的像素电极结构的原理及其所能够达到的效果,以下通过具体的实施例来对本申请所提供的像素电极结构作进一步地阐述。虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

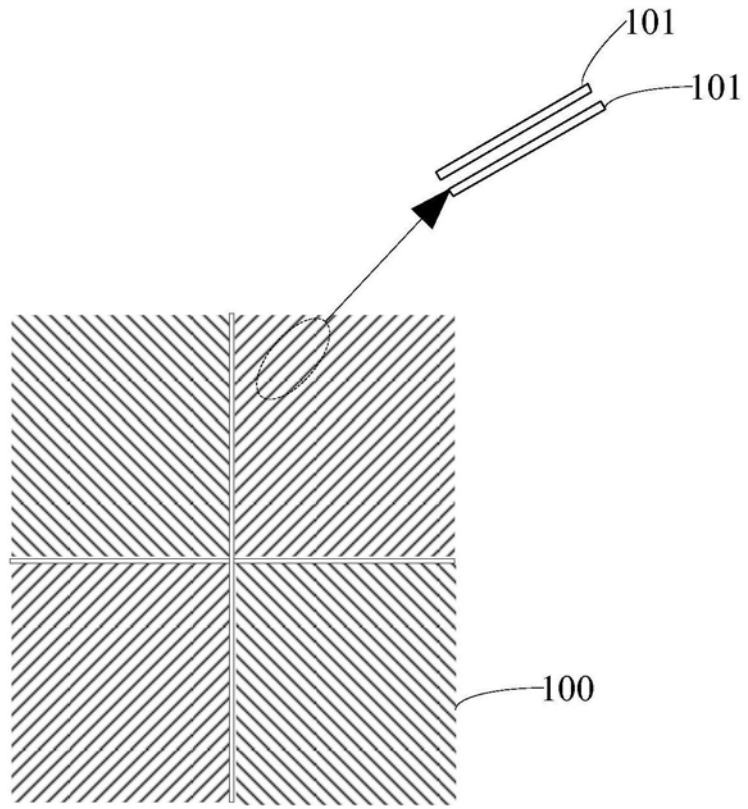


图1

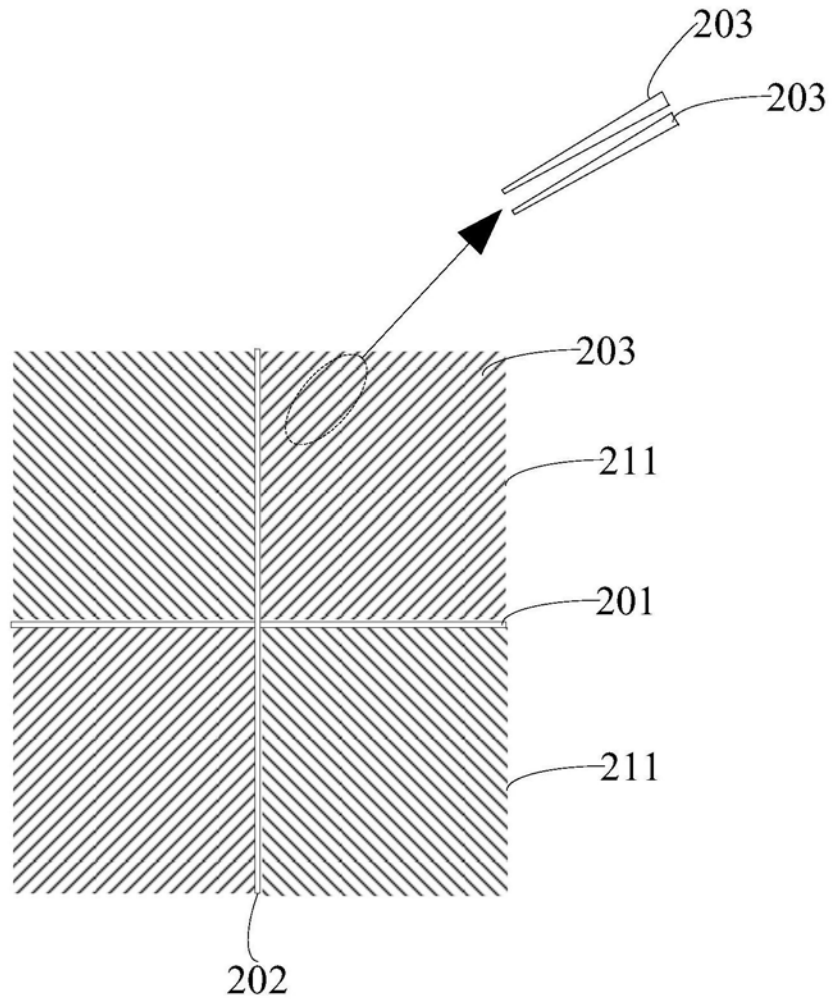


图2

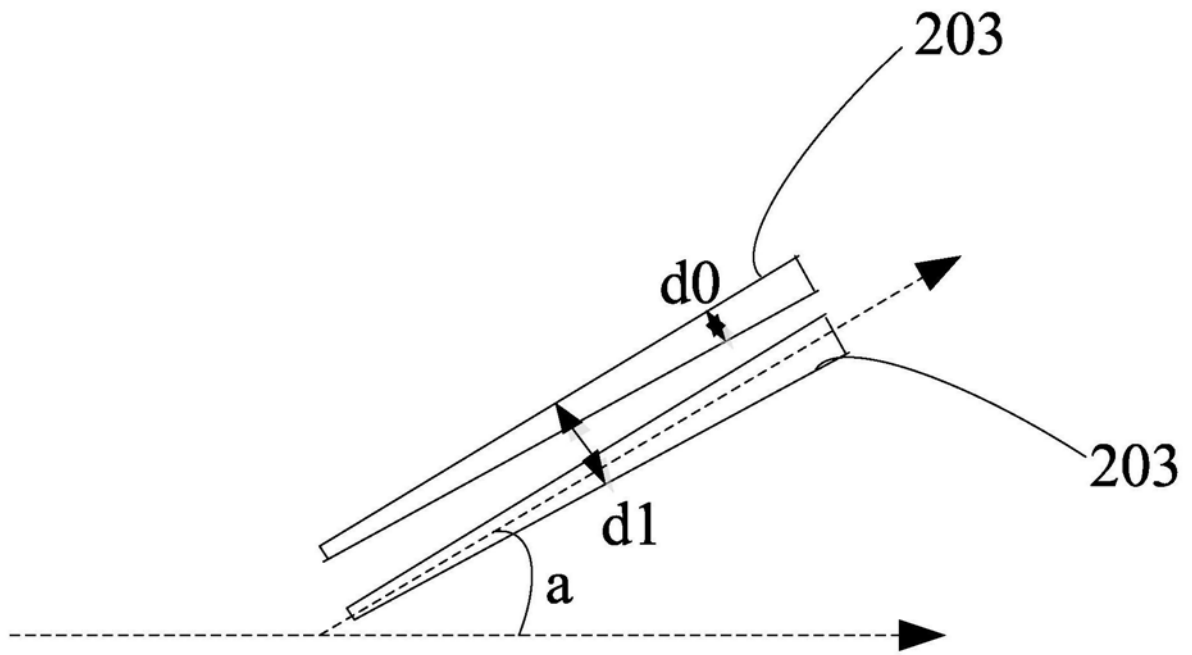


图3

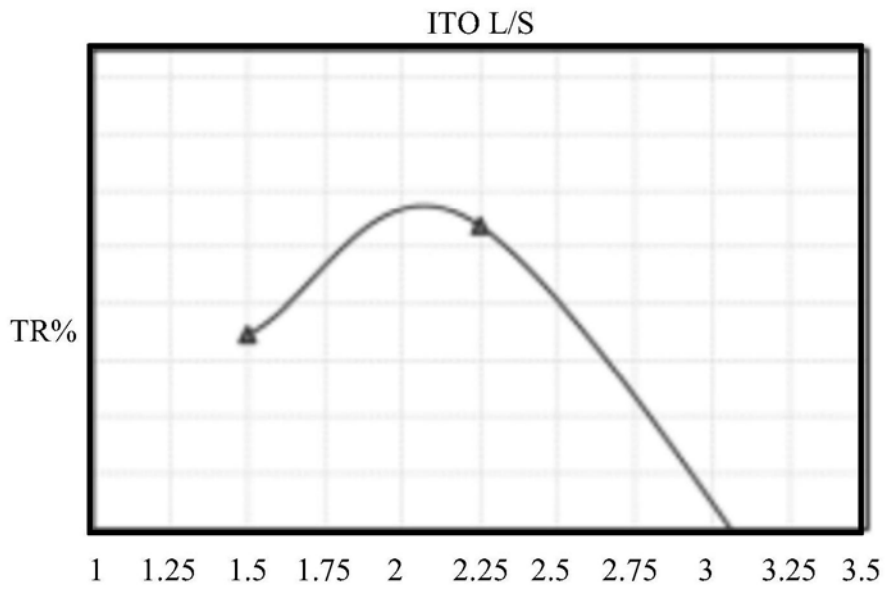


图4

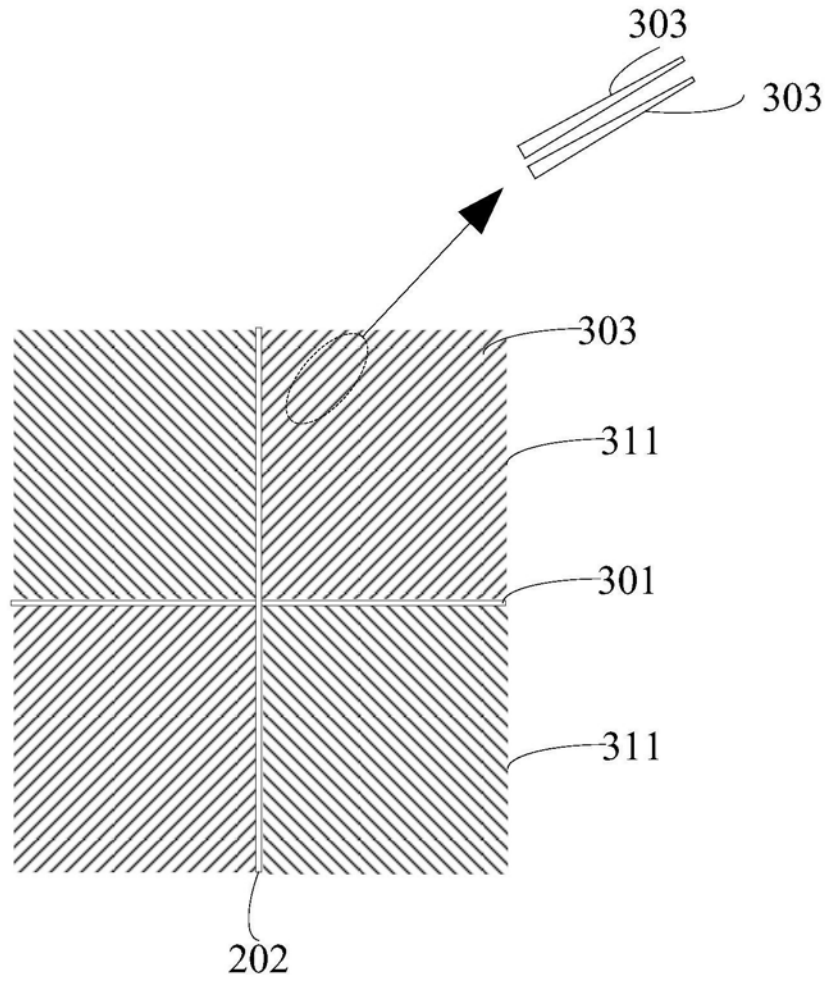


图5

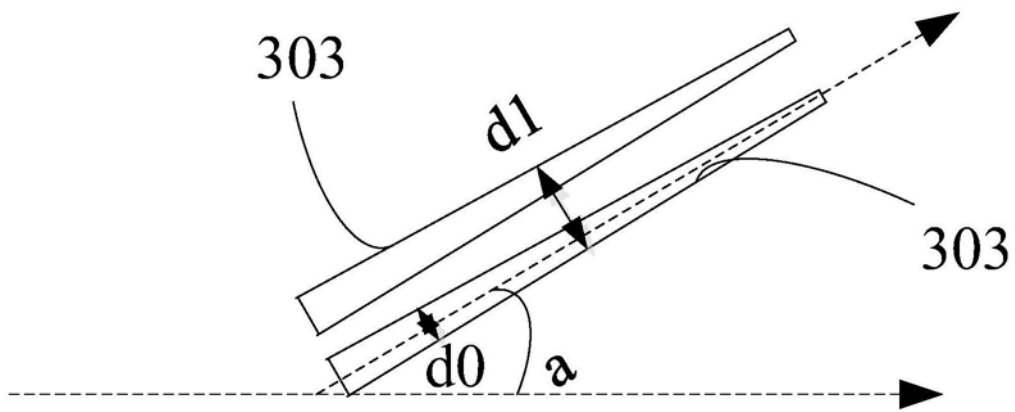


图6

专利名称(译)	像素电极结构及液晶显示面板		
公开(公告)号	CN110888273A	公开(公告)日	2020-03-17
申请号	CN201911149903.5	申请日	2019-11-21
发明人	曲凯莉		
IPC分类号	G02F1/1343 G02F1/1337		
CPC分类号	G02F1/133707 G02F1/1343		
代理人(译)	唐秀萍		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供了一种像素电极结构及显示面板。其中，该像素电极结构包括：第一主干电极；第二主干电极，所述第二主干电极与所述第一主干电极相交；以及多个分支电极，多个所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散；其中，所述分支电极的宽度沿着相应所述分支电极相对于所述第一主干电极与所述第二主干电极的相交点向外发散的方向呈阶梯性变化。本申请实施例提供的像素电极结构及液晶显示面板，通过将分支电极设置成宽度渐变的方式，即便在实际工艺制程中由于曝光机的影响造成不同区域上的电极的宽度不一样，但是不同区域上的穿透率变化较小，从而使得液晶显示面板整体亮度的差异缩小，进而提高液晶显示面板的品质。

