



(12)发明专利申请

(10)申请公布号 CN 108375851 A

(43)申请公布日 2018.08.07

(21)申请号 201810344690.0

(22)申请日 2018.04.17

(71)申请人 信利半导体有限公司

地址 516600 广东省汕尾市东冲路北段工业区

(72)发明人 廖亿彬 李孟祥 刘忠余 方楷强

(74)专利代理机构 广州粤高专利商标代理有限公司 44102

代理人 邓义华 廖苑滨

(51)Int.Cl.

G02F 1/1335(2006.01)

G02F 1/1362(2006.01)

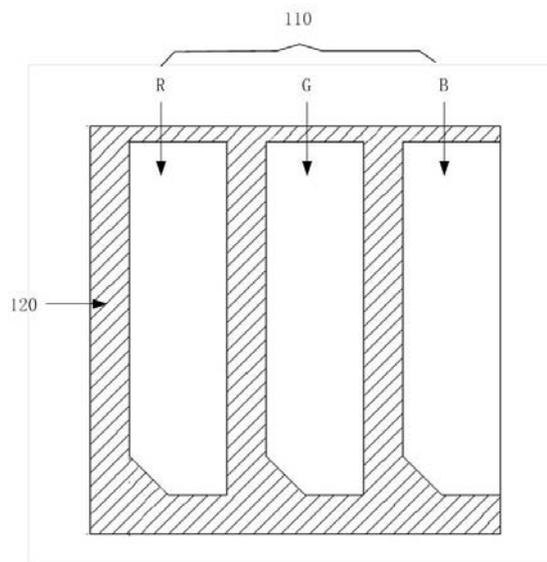
权利要求书1页 说明书3页 附图2页

(54)发明名称

一种高透过率的彩膜基板及液晶显示模组

(57)摘要

本发明公开了一种高透过率的彩膜基板及液晶显示模组,其中彩膜基板包括衬底基板和设置在衬底基板上的若干像素点以及与所述像素点对应的BM区,所述衬底基板的上方还设有屏蔽膜,所述屏蔽膜形成在BM区。实施本发明能够提高液晶显示模组的透过率;能够减少点银浆的工艺,降低生产成本。



1. 一种高透过率的彩膜基板,其特征在于,包括衬底基板和设置在衬底基板上的若干像素点以及与所述像素点对应的BM区,所述衬底基板的上方还设有屏蔽膜,所述屏蔽膜形成在BM区。

2. 如权利要求1所述的高透过率的彩膜基板,其特征在于,所述屏蔽膜包括透明导电的铟锡氧化物。

3. 如权利要求2所述的高透过率的彩膜基板,其特征在于,所述BM区为盖住所述像素点的TR位置和电路走线的区域。

4. 如权利要求3所述的高透过率的彩膜基板,其特征在于,所述电路走线包括Source走线、Gate走线和/或Vcom走线。

5. 如权利要求3所述的高透过率的彩膜基板,其特征在于,所述屏蔽膜的厚度d与液晶显示模组的产品类别对应。

6. 如权利要求5所述的高透过率的彩膜基板,其特征在于,所述屏蔽膜的厚度d的计算公式为 $d=\rho*L/(R*W)$,其中 ρ 为所述屏蔽膜材质的电阻率,W为所述屏蔽膜的宽度,L为所述屏蔽膜的长度,R 为所述液晶显示模组的产品目标电阻值。

7. 如权利要求6所述的高透过率的彩膜基板,所述液晶显示模组的产品包括IPS类产品,其对应所述R的取值范围为500-2K Ω 。

8. 如权利要求6所述的高透过率的彩膜基板,所述液晶显示模组的产品包括INcell类产品,其对应所述R的取值范围为 $10^8-10^{10} \Omega$ 。

9. 一种液晶显示模组,其特征在于,包括如权利要求1-8任一项所述的高透过率的彩膜基板。

一种高透过率的彩膜基板及液晶显示模组

技术领域

[0001] 本发明涉及显示屏领域,更具体地涉及一种高透过率的彩膜基板及液晶显示模组。

背景技术

[0002] 在TFT-LCD液晶显示模组(也就是液晶显示装置中的液晶显示面板,包括从下往上层叠设置的TFT基板和彩膜基板,两基板中间有液晶分子)的生产过程中,一般彩膜基板包括衬底基板、衬底基板上形成有BM区(黑色矩阵区域)和BM区内的像素点,通常还需要在彩膜基板的衬底基板的上表面镀一层屏蔽(shielding)膜,常用的材料是透明导电的ITO(铟锡氧化物)。这层膜用来屏蔽静电的干扰、以及降低TFT-LCD对其他电子器件(如触摸屏)的干扰。但是镀完膜后,整个TFT-LCD液晶显示模组的透过率会降低,从而影响显示效果。

发明内容

[0003] 为了解决所述现有技术的不足,本发明提供了一种高透过率的彩膜基板及液晶显示模组。

[0004] 本发明所要达到的技术效果通过以下方案实现:一种高透过率的彩膜基板,包括衬底基板和设置在衬底基板上的若干像素点以及与所述像素点对应的BM区,所述衬底基板的上方还设有屏蔽膜,所述屏蔽膜形成在BM区。

[0005] 优选地,所述屏蔽膜包括透明导电的铟锡氧化物。

[0006] 优选地,所述BM区为盖住所述像素点的TR位置和电路走线的区域。

[0007] 优选地,所述电路走线包括Source走线、Gate走线和/或Vcom走线。

[0008] 优选地,所述屏蔽膜的厚度d与液晶显示模组的产品类别对应。

[0009] 优选地,所述屏蔽膜的厚度d的计算公式为 $d=\rho*L/(R*W)$,其中 ρ 为所述屏蔽膜材质的电阻率,W为所述屏蔽膜的宽度,L为所述屏蔽膜的长度,R为所述液晶显示模组的产品目标电阻值。

[0010] 优选地,所述液晶显示模组的产品包括IPS类产品,其对应所述R的取值范围为500-2K Ω 。

[0011] 优选地,所述液晶显示模组的产品包括INcell类产品,其对应所述R的取值范围为 $10^8-10^{10}\Omega$ 。

[0012] 本发明还构造一种液晶显示模组,包括上述所述的高透过率的彩膜基板。

[0013] 本发明具有以下优点:

- 1.能够提高液晶显示模组的透过率;
- 2.能够减少点银浆的工艺,降低生产成本。

附图说明

[0014] 图1为本发明一种高透过率的彩膜基板的一实施例局部结构示意图;

图2为本发明一种高透过率的彩膜基板的另一实施例局部结构示意图。

具体实施方式

[0015] 下面结合附图和实施例对本发明进行详细的说明,所述实施例的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的,旨在用于解释本发明,而不能理解为对本发明的限制。

[0016] 在本发明的描述中,需要理解的是,术语“长度”、“宽度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0017] 此外,术语“第一”、“第二”、“第三”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”、“第三”的特征可以明示或者隐含地包括一个或者多个该特征。在本发明的描述中,“多个”的含义是两个或两个以上,除非另有明确具体的限定。

[0018] 在本发明中,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”、“固定”、“设置”等术语应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或成一体;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,还可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0019] 本发明实施例提供一种高透过率的彩膜基板,该彩膜基板优选设置在TFT-LCD液晶显示模组中,包括衬底基板、设置在衬底基板上的若干像素点以及与每个像素点对应的BM区;所述衬底基板的上方还设有屏蔽膜,所述屏蔽膜形成在BM区。具体的,在TFT-LCD液晶显示模组(也就是液晶显示装置中的液晶显示面板,包括从下往上层叠设置的阵列基板和彩膜基板,阵列基板和彩膜基板中间有液晶分子)的生产过程中,在彩膜基板的衬底基板的上方且对应BM区的区域镀一层屏蔽膜(shielding),该屏蔽膜优选设置在BM区的上表面,能够达到屏蔽静电的干扰、以及降低TFT-LCD对其他电子器件(如触摸屏)的干扰的作用的同时,且由于屏蔽膜只设置在BM区,所以还能够提高液晶面板的透过率。如图1所示,一个RGB构成的像素点110包括R,G,B三部分,R,G,B三部分之间设有彼此连接的BM区120,若干的RGB像素点110之间的BM区120也是彼此连接的,当在BM区120对应的区域镀屏蔽膜,而像素点R、G、B上方不镀膜,也可以在衬底基板上表面形成彼此连接的屏蔽膜,可以实现对整个液晶显示模组的抗干扰。并且能够减少点银浆的工艺,降低生产成本。

[0020] 进一步的,屏蔽膜包括透明导电的铟锡氧化物,常用的屏蔽膜材料是透明导电的ITO(铟锡氧化物)。当然在一些实施例中也可以采用其他的屏蔽材料。

[0021] 进一步的,BM区120为盖住像素点的TR位置和电路走线的区域。其中TR包括TFT开关管、ESD保护电路等元器件,电路走线包括Source走线、Gate走线和/或Vcom走线。

[0022] 本发明实施例中所述衬底基板优选为玻璃基板,当然,在实际生产过程中还可以为其它的透明基板。

[0023] 进一步的,屏蔽膜的厚度 d 与液晶显示模组的产品类别对应。这里,屏蔽膜的厚度 d 的计算公式为 $d=\rho*L/(R*W)$,其中 ρ 为屏蔽膜材质的电阻率, W 为屏蔽膜的宽度, L 为屏蔽膜的长度, R 为液晶显示模组的产品的目标电阻值。

[0024] 具体的,根据方阻 r 计算公式即公式1: $r=\rho/d$, ρ 为电阻材料的电阻率; d 是电阻材料的厚度,和电阻的计算公式即公式2: $R=r*L/W$,导入液晶显示模组的产品目标电阻值 R ,其中 W 为电阻材料的宽度, L 为电阻材料的长度, r 为方阻。得到最终电阻材料(即本发明实施例所述的屏蔽膜)的厚度 d 的计算公式为 $d=\rho*L/(R*W)$ 。在一些实施例中,液晶显示模组的产品包括IPS类产品,其对应的目标电阻值 R 的取值范围为500-2K Ω 。

[0025] 还有一些实施例中,液晶显示模组的产品包括IN-cell型类产品,其对应的目标电阻值 R 的取值范围为 $10^8-10^{10}\Omega$ 。

[0026] 在这里以图2实施例中所示的尺寸,单位是nm(纳米),以IPS型液晶显示模组为例计算出对应的镀膜厚度 d 。这里取 R 为500 Ω 。

[0027] 假设,IPS类采用整面镀膜的方式的规格是: $d_1=40\text{nm}$ (纳米),目标电阻值 $R=500\Omega$,液晶面板长(L)为120mm,宽(W)为60mm,液晶面板点阵大小为720RGB*1280。那么只对BM区120进行镀膜时,镀膜的厚度 d 具体的计算步骤如下:

S1、根据公式2,可以计算出 $r=250$;

S2、在得到 r 值后,再根据公式1,可以计算出电阻材料的电阻率 $\rho=10$;

S3、根据公式 $R=\rho*L/(W*d)$ 及图2所示: $500=720*1280*[3*\rho*80/(d*10)+\rho*90/(d*10)-3*0.5*\rho*10/10*d]$,其中 $3*\rho*80/(d*10)$ 表示三个竖直方向的阴影区 a_1 的总和, $\rho*90/(d*10)$ 表示下边横向阴影区 a_2 , $3*0.5*\rho*10/10*d$ 表示3个三角形阴影区 a_3 的总和;

S4、带入 $\rho=10$ 即可算出对应的 $d\approx 608\mu\text{m}$;

因此,可以通过调整镀膜厚度 d 来改变电阻值,以达到产品要求的电阻规格要求。

[0028] 另,本发明的一种液晶显示模组,包括上面描述的高透过率的彩膜基板,还包括设置在彩膜基板下方的阵列基板,以及位于阵列基板和彩膜基板之间的液晶层。具体的,所述液晶显示模组可用于手机,电脑等。

[0029] 最后需要说明的是,以上实施例仅用以说明本发明实施例的技术方案而非对其进行限制,尽管参照较佳实施例对本发明实施例进行了详细的说明,本领域的普通技术人员应当理解依然可以对本发明实施例的技术方案进行修改或者等同替换,而这些修改或者等同替换亦不能使修改后的技术方案脱离本发明实施例技术方案的范围。

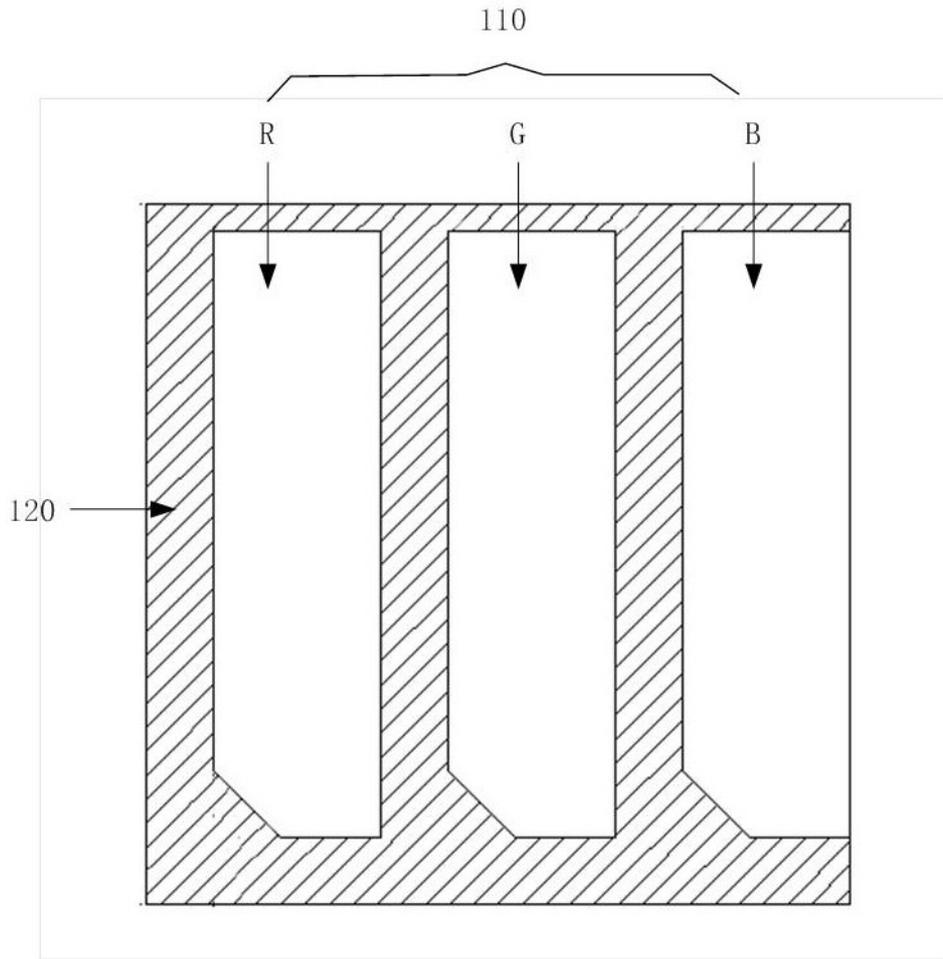


图1

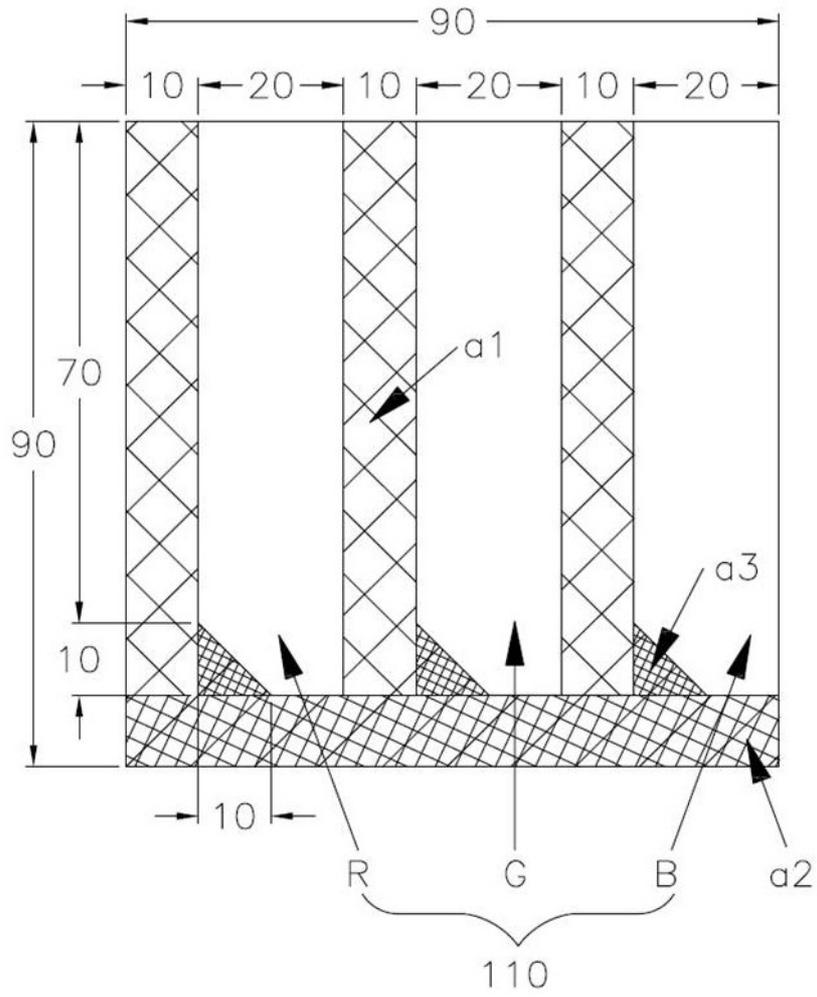


图2

专利名称(译)	一种高透过率的彩膜基板及液晶显示模组		
公开(公告)号	CN108375851A	公开(公告)日	2018-08-07
申请号	CN201810344690.0	申请日	2018-04-17
[标]申请(专利权)人(译)	信利半导体有限公司		
申请(专利权)人(译)	信利半导体有限公司		
当前申请(专利权)人(译)	信利半导体有限公司		
[标]发明人	廖亿彬 李孟祥 刘忠余 方楷强		
发明人	廖亿彬 李孟祥 刘忠余 方楷强		
IPC分类号	G02F1/1335 G02F1/1362		
CPC分类号	G02F1/133512 G02F1/136204 G02F1/136209		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种高透过率的彩膜基板及液晶显示模组，其中彩膜基板包括衬底基板和设置在衬底基板上的若干像素点以及与所述像素点对应的BM区，所述衬底基板的上方还设有屏蔽膜，所述屏蔽膜形成在BM区。实施本发明能够提高液晶显示模组的透过率；能够减少点银浆的工艺，降低生产成本。

