



(12) 发明专利申请

(10) 申请公布号 CN 106328026 A

(43) 申请公布日 2017. 01. 11

(21) 申请号 201510338765. 0

(22) 申请日 2015. 06. 17

(71) 申请人 南京瀚宇彩欣科技有限责任公司

地址 210038 江苏省南京市经济技术开发区
恒飞路十八号

申请人 瀚宇彩晶股份有限公司

(72) 发明人 张宪政 颜志扬

(74) 专利代理机构 深圳新创友知识产权代理有
限公司 44223

代理人 江耀纯

(51) Int. Cl.

G09G 3/00(2006. 01)

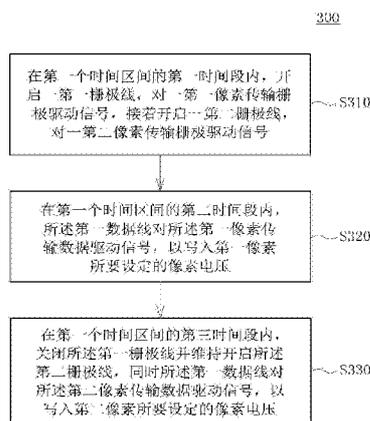
权利要求书2页 说明书7页 附图7页

(54) 发明名称

液晶显示器及其点反转平衡驱动的方法

(57) 摘要

本发明公开了一种液晶显示器的点反转平衡驱动的方法以及液晶显示器,将每一行由同一条数据线所驱动的像素中以相邻的同极性两个或多个像素为一组,并重新分配每一个像素的写入所要设定的像素电压时间,让每一组像素中的第一个像素能够获得较多的写入所要设定的像素电压时间,这样即可以保证第一个像素能够充分地充电,不至于与其他像素所储存的电压产生了差异,甚至造成横纹之类的画面显示异常。



1. 一种液晶显示器的点反转平衡驱动的方法,所述液晶显示器包括栅极驱动器、数据极驱动器以及液晶显示面板,所述液晶显示面板包括第一栅极线、第二栅极线、第一数据线、以及相邻的第一像素与第二像素,所述第一栅极线耦接于所述第一像素,所述第二栅极线耦接于所述第二像素,所述第一数据线耦接于所述第一像素以及所述第二像素,所述栅极驱动器耦接于所述第一栅极线以及所述第二栅极线,用来传输栅极驱动信号,所述数据极驱动器耦接于所述第一数据线,用来传输数据驱动信号,所述第一像素与第二像素用来根据所接收的栅极驱动信号以及数据驱动信号显示画面,所述方法包括下列步骤:

在第一个时间区间的第一时间段内,开启所述第一栅极线,对所述第一像素传输栅极驱动信号,接着开启所述第二栅极线,对所述第二像素传输栅极驱动信号;

在所述第一个时间区间的第二时间段内,所述第一数据线对所述第一像素传输数据驱动信号,以写入所述第一像素所要设定的像素电压;以及

在所述第一个时间区间的第三时间段内,关闭所述第一栅极线并维持开启所述第二栅极线,同时所述第一数据线对所述第二像素传输数据驱动信号,以写入所述第二像素所要设定的像素电压;

其中所述第二时间段的时间大于所述第三时间段的时间。

2. 如权利要求 1 所述的方法,其特征在于:所述液晶显示面板另包括第三栅极线以及第四栅极线,所述栅极驱动器另耦接于所述第三栅极线以及所述第四栅极线,用来传输栅极驱动信号,所述液晶显示面板包括相邻的第三像素与第四像素,用来根据所接收的栅极驱动信号以及数据驱动信号显示画面,所述第三栅极线耦接于所述第三像素,所述第四栅极线耦接于所述第四像素,所述第一数据线耦接于所述第三像素以及所述第四像素,所述方法包括下列步骤:

在第二个时间区间的第四时间段内,开启所述第三栅极线,对所述第三像素传输栅极驱动信号,接着开启所述第四栅极线,对所述第四像素传输栅极驱动信号;

在所述第二个时间区间的第五时间段内,所述第一数据线对所述第三像素传输数据驱动信号,以写入所述第三像素所要设定的像素电压;以及

在所述第二个时间区间的第六时间段内,关闭所述第三栅极线并维持开启所述第四栅极线,同时所述第一数据线对所述第四像素传输数据驱动信号,以写入所述第四像素所要设定的像素电压;

其中所述第五时间段的时间大于所述第六时间段的时间。

3. 如权利要求 2 所述的方法,其特征在于:所述第一像素以及所述第二像素的数据驱动信号具有第一极性;所述第三像素以及所述第四像素的数据驱动信号具有第二极性,且所述第一极性以及所述第二极性具有相反极性。

4. 如权利要求 2 所述的方法,其特征在于:所述液晶显示器另包括时序控制器,耦接于所述栅极驱动器以及所述数据极驱动器,所述方法另包括步骤:所述时序控制器控制所述栅极驱动器依序开启所述第一栅极线、所述第二栅极线、所述第三栅极线以及所述第四栅极线,使所述第一栅极线开启的所述第二时间段以及所述第三栅极线开启的所述第五时间段的时间大于所述第二栅极线开启的所述第三时间段以及所述第四栅极线开启的所述第六时间段的时间。

5. 一种液晶显示器,包括有:

液晶显示面板,包括第一栅极线、第二栅极线、第一数据线、以及相邻的第一像素与第二像素,所述第一栅极线耦接于所述第一像素,所述第二栅极线耦接于所述第二像素,所述第一数据线耦接于所述第一像素以及所述第二像素,

栅极驱动器,所述栅极驱动器耦接于所述第一栅极线以及所述第二栅极线,用来传输栅极驱动信号;以及

数据极驱动器,所述数据极驱动器耦接于所述第一数据线,用来传输数据驱动信号;
其中所述第一栅极线开启的时间大于所述第二栅极线开启的时间。

6. 如权利要求 5 所述的液晶显示器,其特征在于:所述栅极驱动器用来在第一个时间区间的第一时间段内,开启所述第一栅极线,对所述第一像素传输栅极驱动信号,接着所述栅极驱动器用来开启所述第二栅极线,对所述第二像素传输栅极驱动信号;在所述第一个时间区间的第二时间段内,所述第一数据线对所述第一像素传输数据驱动信号,以写入所述第一像素所要设定的像素电压;以及在所述第一个时间区间的第三时间段内,所述栅极驱动器用来关闭所述第一栅极线并维持开启所述第二栅极线,同时所述数据极驱动器用来对所述第二像素传输数据驱动信号,以写入所述第二像素所要设定的像素电压。

7. 如权利要求 6 所述的液晶显示器,其特征在于:所述液晶显示面板另包括第三栅极线以及第四栅极线,所述栅极驱动器另耦接于所述第三栅极线以及所述第四栅极线,用来传输栅极驱动信号,所述液晶显示面板包括相邻的第三像素以及第四像素,所述第三栅极线耦接于所述第三像素,所述第四栅极线耦接于所述第四像素,所述第一数据线耦接于所述第三像素以及所述第四像素,其中所述第三栅极线开启的时间大于所述第四栅极线开启的时间。

8. 如权利要求 7 所述的液晶显示器,其特征在于:所述栅极驱动器用来在第二个时间区间的第四时间段内,开启所述第三栅极线,对所述第三像素传输栅极驱动信号,接着所述栅极驱动器用来开启所述第四栅极线,对所述第四像素传输栅极驱动信号;在所述第二个时间区间的第五时间段内,所述第一数据线对所述第三像素传输数据驱动信号,以写入所述第三像素所要设定的像素电压;以及在所述第二个时间区间的第六时间段内,所述栅极驱动器用来关闭所述第三栅极线并维持开启所述第四栅极线,同时所述数据极驱动器用来对所述第四像素传输数据驱动信号,以写入所述第四像素所要设定的像素电压。

9. 如权利要求 8 所述的液晶显示器,其特征在于:所述第一像素以及所述第二像素的数据驱动信号具有第一极性;所述第三像素以及所述第四像素的数据驱动信号具有第二极性,且所述第一极性以及所述第二极性具有相反极性。

10. 如权利要求 8 所述的液晶显示器,其特征在于:另包括时序控制器,耦接于所述栅极驱动器以及所述数据极驱动器,所述时序控制器用来控制所述栅极驱动器依序开启所述第一栅极线以及所述第二栅极线、所述第三栅极线以及所述第四栅极线,且使所述第一栅极线开启的时间大于所述第二栅极线开启的时间,以及使所述第三栅极线开启的时间大于所述第四栅极线开启的时间。

液晶显示器及其点反转平衡驱动的方法

技术领域

[0001] 本发明涉及一种液晶显示器的驱动方法,特别是有关一种液晶显示器及其点反转平衡驱动的方法。

背景技术

[0002] 液晶显示器 (liquid crystal display, LCD) 具有低辐射、体积小及低耗能等优点,已逐渐取代传统的阴极射线管显示器 (cathode ray tube display, CRT),因而被广泛地应用在笔记本电脑、个人数字助理 (personal digital assistant, PDA)、平面电视,或移动电话等信息产品上。

[0003] 请参考图 1,图 1 是现有技术中的一种液晶显示器 100 的示意图。液晶显示器 100 包括一个栅极驱动器 (gate driver) 110、一个数据极驱动器 (source driver) 120 以及一个液晶显示面板 130。液晶显示面板 130 包括多条彼此平行的数据线 $DL_1 \sim DL_M$ 、多条彼此平行的栅极线 $GL_1 \sim GL_N$ 和一个包括了 M 行 N 列的像素矩阵。数据线 $DL_1 \sim DL_M$ 和栅极线 $GL_1 \sim GL_N$ 彼此交错设置,像素矩阵包括 $(M \times N)$ 个像素 $P_{11} \sim P_{MN}$, 分别设于相应的数据线和栅极线的交会处。每一个像素包括一个薄膜晶体管 (thin film transistor, TFT) 开关 TFT、一个液晶电容 C_{LC} 和一存储电容 C_{ST} 。栅极驱动器 110 耦接于栅极线 $GL_1 \sim GL_N$, 用来依序产生栅极驱动信号 $S_{G1} \sim S_{GN}$ 以开启相应的像素的 TFT 开关。源极驱动器 120 耦接于数据线 $DL_1 \sim DL_M$, 用来产生数据驱动信号 $S_{D1} \sim S_{DM}$, 使像素 $P_{11} \sim P_{MN}$ 能显示相应的影像。举例来说,当像素 P_{11} 接收到栅极驱动信号 S_{G1} 时,会依据数据驱动信号 S_{D1} 来显示画面、像素 P_{12} 于接收到栅极驱动信号 S_{G2} 时,会依据数据驱动信号 S_{D1} 来显示画面、像素 P_{21} 于接收到栅极驱动信号 S_{G1} 时,会依据数据驱动信号 S_{D2} 以显示画面、像素 P_{22} 于接收到栅极驱动信号 S_{G2} 时会依据数据驱动信号 S_{D2} 以显示画面...依此类推。

[0004] 一般而言,施加在液晶电容 C_{LC} 和存储电容 C_{ST} 两端的电压极性必须每隔一段预设时间进行反转,以避免液晶材料产生极化 (polarization) 而造成永久性的破坏。例如,若采用线反转 (line inversion) 的模式,则每一条数据线的所有像素会具有相同的电压极性,但会与相邻数据线的像素的电压极性相反。若采用点反转 (dot inversion) 的模式,则每一像素的电压极性会与其周围相邻像素的电压极性相反。

[0005] 图 2A 和图 2B 为现有技术的液晶显示器 100 以点反转方式来显示画面时的示意图。图 2A 的画面 X 和图 2B 的画面 (X+1) 代表相邻的两个画面,也就是说,液晶显示器 100 在显示完画面 X 后随即显示画面 (X+1)。如图 2A、图 2B 所示,为了要使得画面 X 与画面 (X+1) 能够具有点反转的特性,在每经过一帧画面的时间后,每条数据线所载有的数据驱动信号的极性就需要反转一次。由于在极性反转时共享电压驱动器与数据极驱动器的负载最大,因此若以点反转方式来驱动,现有技术的液晶显示器 100 会消耗极大能量。

[0006] 为了减少液晶显示器 100 的能量消耗,目前的非晶硅液晶显示器 (aSi-TFTLCD) 多以两点反转 (2-dot inversion) 或多点反转 (n-dot inversion) 的方式驱动。当栅极线传送栅极驱动信号时,数据驱动信号可以通过 TFT 写入像素中;当栅极线不传送栅极驱动信

号时,则数据驱动信号最后写入像素的电压值会存储在像素内。请参考图 3A 以及图 3B,其中图 3A 是两点反转驱动方式中两个一组的像素在理想状态的像素电压在各列的变化图,图 3B 是两点反转驱动方式中两个一组的像素在实际状态的像素电压在各列的变化图。理想状态下,像素电压应该是如图 3A 中粗线条所描绘的方形波,但实际的像素电压却是较为接近如图 3B 所示的粗线条,其原因说明如后。

[0007] 一般为了增加数据极驱动器的充电能力,通常栅极驱动器会提前传送栅极驱动信号,使数据驱动信号写入像素的时间拉长,也就是让数据极驱动器可以先对像素进行预先充电,以让像素能充分地充电到所需的电压。然而不论是两点(两点为一组)或多点(多点为一组)的反转驱动中每一组的第一个像素,例如图 3A 及 3B 中的奇数列像素,由于其相邻的上一列像素是相反的极性,因此没有办法针对这些奇数列像素进行预先充电,而造成如图 3B 所示每一组的第 1 个像素的像素电压波形偏离图 3A 所示的理想状态,也就是像素电压需要一段时间以达到数据线设定的电压。进一步的说明如图 3C 所示,栅极驱动信号 S_{G1} 、 S_{G2} 、 S_{G3} 、 S_{G4} ...分别驱动第 1~8 列像素,而第 1 列像素(由 S_{G1} 驱动)、第 2 列像素(由 S_{G2} 驱动)、第 3 列像素(由 S_{G3} 驱动)、第 4 列像素(由 S_{G4} 驱动)的实际写入所要设定的像素电压时间分别为彼此相等的 E2、E3、E5、E6。

[0008] 举例来说,以 480x800 的屏幕分辨率,每秒 60 帧画面的液晶显示器为例,在每一帧画面中,第 1~8 列像素的栅极线开启时间分别为 4 个单位时间(每一个单位时间为 20.76 微秒),而其中写入所要设定的像素电压时间则分别为 1 个单位时间 20.76 微秒。图 3C 所示之栅极驱动信号 S_{G1} 、 S_{G2} 、 S_{G3} 、 S_{G4} ... 方块的横轴代表栅极驱动信号为高电位的时间,也就是第 1~8 列像素的栅极线开启时间分别为 4 个单位时间。举例来说,第 1 列像素的栅极线开启时间为图 3C 所示之 E1+E2(4 个单位时间),而其中第 1 列像素写入所要设定的像素电压时间则为 E2(1 个单位时间);第 2~4 列像素写入所要设定的像素电压时间则分别为 E3、E5 及 E6(分别为 1 个单位时间)。由于第 1、3、5、7 列等奇数列像素与其相邻的上一列像素(偶数列像素)是相反的极性,因此在同样是 20.76 微秒的单位时间内,对于第 1、3、5、7 列等奇数列像素的充电效果明显不足,终究造成了奇数列像素与偶数列像素(或是同组中的第一列像素与其他列像素)实际的像素电压波形不相同,更严重地甚至会造成奇数列像素与偶数列像素所储存的电压产生了差异,造成横纹之类的画面显示异常。

发明内容

[0009] 本发明公开了一种液晶显示器及其点反转平衡驱动的方法,以解决在两点反转或多点反转驱动方式中,每一组同极性相邻的像素中第一个像素充电不足导致画面产生横纹等显示异常的问题。

[0010] 在本发明的一种实施方式所公开的液晶显示器的点反转平衡驱动的方法中,所述液晶显示器包括栅极驱动器、数据极驱动器以及液晶显示面板。所述液晶显示面板包括第一栅极线、第二栅极线、第一数据线、以及相邻的第一像素与第二像素,所述第一栅极线耦接于所述第一像素,所述第二栅极线耦接于所述第二像素,所述第一数据线耦接于所述第一像素以及所述第二像素,所述栅极驱动器耦接于所述第一栅极线以及所述第二栅极线,用来传输栅极驱动信号,所述数据极驱动器耦接于所述第一数据线,用来传输数据驱动信号,所述第一像素与第二像素用来根据所接收的栅极驱动信号以及数据驱动信号显示画

面。所述方法包括下列步骤：在第一个时间区间的第一时间段内，开启所述第一栅极线，对所述第一像素传输栅极驱动信号，接着开启所述第二栅极线，对所述第二像素传输栅极驱动信号；在所述第一个时间区间的第二时间段内，所述第一数据线对所述第一像素传输数据驱动信号，以写入所述第一像素所要设定的像素电压；以及在所述第一个时间区间的第三时间段内，关闭所述第一栅极线并维持开启所述第二栅极线，同时所述第一数据线对所述第二像素传输数据驱动信号，以写入所述第二像素所要设定的像素电压；其中所述第二时间段的时间大于所述第三时间段的时间。

[0011] 在本发明的另一种实施方式中，公开了一种具有点转换平衡驱动的液晶显示器，包括有液晶显示面板、栅极驱动器以及数据极驱动器。所述液晶显示面板包括第一栅极线、第二栅极线、第一数据线、以及相邻的第一像素与第二像素，所述第一栅极线耦接于所述第一像素，所述第二栅极线耦接于所述第二像素，所述第一数据线耦接于所述第一像素以及所述第二像素。所述栅极驱动器耦接于所述第一栅极线以及所述第二栅极线，用来传输栅极驱动信号。所述数据极驱动器耦接于所述第一数据线，用来传输数据驱动信号。其中所述第一栅极线开启的时间大于所述第二栅极线开启的时间。

[0012] 通过本发明的实施方式所公开的技术方法以及液晶显示器，可以明显地在应用两点或是多点反转驱动的液晶显示器上，有效地为同极性相邻的第一个像素进行充分的充电，避免与其他像素所储存的电压产生了差异，解决了在两点或多点反转驱动过程中容易产生的横纹画面异常的问题。

附图说明

[0013] 图 1 是现有技术中的一种液晶显示器的示意图。

[0014] 图 2A 和图 2B 为现有技术的液晶显示器以点反转方式来显示画面时的示意图。

[0015] 图 3A 是两点反转驱动方式中两个一组的像素在理想状态的数据驱动信号电压在各列的变化图。

[0016] 图 3B 以及图 3C 是两点反转驱动方式中两个一组的像素在实际状态的数据驱动信号电压在各列的变化图。

[0017] 图 4 是根据本发明一个实施方式的液晶显示器的示意图。

[0018] 图 5 是本发明液晶显示器的点反转平衡驱动方法的流程示意图。

[0019] 图 6 是通过本发明的点反转平衡驱动方法，使液晶显示器中两个一组的像素在重新分配写入所要设定的像素电压时间后，数据驱动信号电压在各列的变化图。

[0020] 其中，附图标记说明如下：

- [0021] 100, 200 液晶显示器
- [0022] 110, 210 栅极驱动器
- [0023] 120, 220 数据极驱动器
- [0024] 130, 230 液晶显示面板
- [0025] 231 第一像素
- [0026] 232 第二像素
- [0027] 233 第三像素
- [0028] 234 第四像素

- [0029] 240 时序控制器
[0030] S310 ~ S330 步骤

具体实施方式

[0031] 在说明书及权利要求书中使用了某些词汇来指称特定的元件。所属领域中具有通常知识者应可理解,制造商可能会用不同的名词来称呼同一个元件。本说明书及权利要求书并不以名称的差异来作为区分元件的方式,而是以元件在功能上的差异来作为区分的准则。在通篇说明书及权利要求当中所提及的「包括」是一个开放式的用语,故应解释成「包括但不限于」。此外,「耦接」或「连接」一词在此包括任何直接及间接的电气或结构连接手段。因此,若文中描述一个第一装置耦接/连接一个第二装置,则代表所述第一装置可直接电气/结构连接所述第二装置,或通过其它装置或连接手段间接地电气/结构连接至所述第二装置。

[0032] 请参考图 4,图 4 是根据本发明一个实施方式的液晶显示器 200 的示意图。液晶显示器 200 包括了一栅极驱动器 210、一数据极驱动器 220、一液晶显示面板 230 以及一时序控制器 240。液晶显示面板 230 包括多条彼此平行的数据线 $DL_1 \sim DL_M$ 和多条彼此平行的栅极线 $GL_1 \sim GL_N$, 栅极驱动器 210 耦接多条栅极线 $GL_1 \sim GL_N$, 且用来依序产生栅极驱动信号 $S_{G1} \sim S_{GN}$ 并分别通过栅极线 $GL_1 \sim GL_N$ 传输。数据极驱动器 220 耦接多条数据线 $DL_1 \sim DL_M$, 且用来产生数据驱动信号 $S_{D1} \sim S_{DM}$ 并分别通过数据线 $DL_1 \sim DL_M$ 传输。各栅极线 $GL_1 \sim GL_N$ 为相互平行的直线。各数据线 $DL_1 \sim DL_M$ 也是相互平行的直线。时序控制器 240 则耦接栅极驱动器 210 以及数据极驱动器 220, 以提供时序控制, 由栅极驱动器 210 以及数据极驱动器 220 在各个时序中传输栅极驱动信号 $S_{G1} \sim S_{GN}$ 以及数据驱动信号 $S_{D1} \sim S_{DM}$ 。

[0033] 液晶显示面板 230 包括了一个 M 行 N 列的像素数组。所述像素数组包括 $(M \times N)$ 个像素 $P_{11} \sim P_{MN}$ 。像素数组中的像素由栅极线 $GL_1 \sim GL_N$ 与数据线 $DL_1 \sim DL_M$ 交错而成, 且由对应的栅极线所产生的栅极驱动信号所驱动以接收对应数据线所产生的数据驱动信号。举例来说, 像素 P_{11} 耦接于栅极线 GL_1 与数据线 DL_1 , 于接收到栅极驱动信号 S_{G1} 时, 接收数据驱动信号 S_{D1} 以显示画面、像素 P_{21} 耦接于栅极线 GL_1 与数据线 DL_2 , 于接收到栅极驱动信号 S_{G1} 时, 接收数据驱动信号 S_{D2} 以显示画面、像素 P_{12} 耦接于栅极线 GL_2 与数据线 DL_1 , 于接收到栅极驱动信号 S_{G2} 时, 接收数据驱动信号 S_{D1} 以显示画面、像素 P_{22} 耦接于栅极线 GL_2 与数据线 DL_2 , 于接收到栅极驱动信号 S_{G2} 时, 接收数据驱动信号 S_{D2} 以显示画面...依此类推。另外, 每个像素 (如图 4 中之像素 P_{44}) 包括一薄膜晶体管 (Thin Film Transistor, TFT)、一液晶电容 C_{LC} 以及一储存电容 C_{ST} 。

[0034] 在两点反转的驱动控制方式中, 为了让奇数列的像素 (或是与相邻前一列像素具有相反极性的像素) 能得到充足的预充电电压, 在本发明的实施方式中, 在同一个显示周期将奇数列像素 (或是与相邻前一列像素具有相反极性的像素) 的写入设定的像素电压时间加长。也就是说, 在同一个显示周期中, 重新分配具有相同极性的同一组相邻的像素中的第一个像素以及其他像素的开启时间。具体的实施方式以附图以及文字来说明。

[0035] 请参考图 5, 图 5 是本发明液晶显示器的点反转平衡驱动方法的流程示意图。其步骤如下:

[0036] 步骤 S310: 在第一个时间区间的第一时间段内, 开启一第一栅极线, 对一第一像

素传输栅极驱动信号,接着开启一第二栅极线,对一第二像素传输栅极驱动信号;

[0037] 步骤 S320:在第一个时间区间的第二时间段内,所述第一数据线对所述第一像素传输数据驱动信号,以写入第一像素所要设定的像素电压;

[0038] 步骤 S330:在第一个时间区间的第三时间段内,关闭所述第一栅极线并维持开启所述第二栅极线,同时所述第一数据线对所述第二像素传输数据驱动信号,以写入第二像素所要设定的像素电压。

[0039] 请一并参考图 6,图 6 是通过本发明的点反转平衡驱动方法,使液晶显示器中两个一组的像素在重新分配写入所要设定的像素电压时间后,数据驱动信号电压在各列的变化图。以图 4 同一行,均耦接于第一数据线 DL_1 的第一像素 231、第二像素 232、第三像素 233 以及第四像素 234 为例,其中第一像素 231 以及第二像素 232 具有相同极性,第三像素 233 以及第四像素 234 与第一像素 231 以及第二像素 232 具有相反的极性。在驱动第一像素 231 以及第二像素 232 的第一个时间区间 T_1 中,依序分为三个时间段。首先在第一时间段 1_1 内,开启第一栅极线 GL_1 ,以对第一像素 231 传输栅极驱动信号 S_{G1} ,接着开启第二栅极线 GL_2 ,对第二像素 232 传输栅极驱动信号 S_{G2} 。接着在第二时间段 1_2 内,第一数据线 DL_1 对第一像素 231 传输数据驱动信号 S_{D1} ,以写入第一像素 231 所要设定的像素电压。最后在第三时间段 1_3 内,关闭第一栅极线 GL_1 并维持开启第二栅极线 GL_2 ,同时第一数据线 DL_1 对第二像素 232 传输数据驱动信号 S_{D1} ,以写入第二像素 232 所要设定的像素电压。特别说明的是,由于第一像素 231 需考虑极性变换的时间,因此在第二时间段 1_2 中,提供了较多的时间给第一像素 231 进行极性变换,并对第一像素 231 传输数据驱动信号。同时由于第二像素 232 与第一像素 231 同极性,因此在第二时间段 1_2 中,第一数据线 DL_1 可同时对第二像素 232 进行预先充电,而可以减少第三时间段 1_3 对第二像素 232 传输数据信号的时间。

[0040] 举例而言,以 480x800 的屏幕分辨率,每秒 60 帧画面为例,设定一个单位时间为 13.85 微秒,而图 6 所示之栅极驱动信号 S_{G1} 、 S_{G2} 、 S_{G3} 、 S_{G4} ... 方块的横轴代表栅极驱动信号为高电位的时间,也就是第 1~4 列像素的栅极线开启时间。而第一像素 231 的栅极线开启时间 (1_1+1_2) 为五个单位时间 ($13.85 \times 5 = 69.25$ 微秒),其中用于写入第一像素 231 所要设定的像素电压的第二时间段 1_2 为两个单位时间 ($13.85 \times 2 = 27.7$ 微秒)。第二像素 232 的栅极线开启时间为四个单位时间,其中用于写入第二像素 232 所要设定的像素电压的第三时间段 1_3 为一个单位时间 (13.85 微秒)。由上可知,栅极驱动信号 S_{G1} 开启第一像素 231,并由第一数据线 DL_1 对第一像素 231 传输数据驱动信号 S_{D1} 的时间增加为 27.7 微秒 (相较于现有技术及图 3C 所述的 20.76 微秒),因此具有充分的时间进行极性的变换,以达到数据线设定的电压。至于同极性的第二像素 232 则已先经过由第二时间段 1_2 的预充电,因此栅极驱动信号 S_{G2} 开启第二像素 232,并由第一数据线 DL_1 对第二像素 232 传输数据驱动信号 S_{D1} 的时间仅需要为 13.85 微秒即足够。

[0041] 以 480x800 的屏幕分辨率,每秒 60 帧画面为例,现有技术将 1 个单位时间设定为 20.76 微秒,而在每一帧画面中,奇偶列像素的栅极线开启时间分别均为 4 个单位时间 ($20.76 \times 4 = 83.04$ 微秒),其中奇偶列像素写入所要设定的像素电压时间则分别均为 1 个单位时间 (20.76 微秒)。在本发明的实施例中,将 1 个单位时间设定为 13.85 微秒,在每一帧画面中,奇数列像素 (或是与相邻前一列像素具有相反极性的像素) 的栅极线开启时间为 5 个单位时间 ($13.85 \times 5 = 69.25$ 微秒),其中写入所要设定的像素电压时间为 2 个单

位时间 ($13.85 \times 2 = 27.70$ 微秒), 而偶数列像素 (或是与相邻前一列像素具有相同极性的像素) 的栅极线开启时间则为 4 个单位时间 ($13.85 \times 4 = 55.40$ 微秒), 其中写入所要设定的像素电压时间为 1 个单位时间 (13.85 微秒)。

[0042] 同样地, 在驱动第三像素 233 以及第四像素 234 的第二个时间区间 T_2 中, 依序分为三个时间段。首先在第四时间段 I_4 内, 开启第三栅极线 GL_3 , 以对第三像素 233 传输栅极驱动信号 S_{G3} , 接着开启第四栅极线 GL_4 , 对第四像素 234 传输栅极驱动信号 S_{G4} 。接着在第五时间段 I_5 内, 第一数据线 DL_1 对第三像素 233 传输数据驱动信号 S_{D1} , 以写入第三像素 233 所要设定的像素电压。最后在第六时间段 I_6 内, 关闭第三栅极线 GL_3 并维持开启第四栅极线 GL_4 , 同时第一数据线 DL_1 对第四像素 234 传输数据驱动信号 S_{D1} , 以写入第四像素 234 所要设定的像素电压。由于第三像素 233 与前面的第一像素 231 以及第二像素 232 具有相反的极性, 也需考虑极性变换的时间, 其具体说明与第一像素 231 以及第二像素 232 类似, 这里不再赘述。

[0043] 同样地, 图 6 虽未绘示第五像素、第六像素、第七像素、第八像素的时间区间, 惟驱动第五像素、第六像素、第七像素、第八像素的时间区间描述与第一像素 231、第二像素 232、第三像素 233 及第四像素 234 的时间区间描述类似, 这里不再赘述。

[0044] 本发明与现有技术的差异可通过以下说明更加清楚。以 480x800 的屏幕分辨率, 每秒 60 帧画面为例, 现有技术中每一条栅极线上的像素写入所要设定的像素电压时间为画面更新时间除以水平列数目, 因此现有技术的单位时间设定为 20.76 微秒, 栅极驱动器中奇偶级移位缓存器接收的时钟信号周期均为 8 个单位时间 ($20.76 \times 8 = 166.08$ 微秒), 其中每个周期中时钟信号在高电位的时间为 4 个单位时间 ($20.76 \times 4 = 83.04$ 微秒), 因此奇偶列像素的栅极线开启时间分别均为 4 个单位时间 ($20.76 \times 4 = 83.04$ 微秒), 其中奇偶列像素写入所要设定的像素电压时间则分别均为 1 个单位时间 (20.76 微秒)。在本发明的实施例中, 将单位时间设定为 13.85 微秒, 栅极驱动器中奇偶级移位缓存器接收的时钟信号周期分别均为 12 个单位时间 ($13.85 \times 12 = 166.20$ 微秒), 其中奇数级移位缓存器接收的时钟信号周期中时钟信号在高电位的时间为 5 个单位时间 ($13.85 \times 5 = 69.25$ 微秒), 而偶数级移位缓存器接收的时钟信号周期中时钟信号在高电位的时间为 4 个单位时间 ($13.85 \times 4 = 55.40$ 微秒), 也就是奇数列像素的栅极线开启时间为 5 个单位时间 ($13.85 \times 5 = 69.25$ 微秒), 其中写入所要设定的像素电压时间为 2 个单位时间 ($13.85 \times 2 = 27.70$ 微秒), 而偶数列像素的栅极线开启时间则为 4 个单位时间 ($13.85 \times 4 = 55.40$ 微秒), 其中写入所要设定的像素电压时间为 1 个单位时间 (13.85 微秒)。与现有技术相较, 虽然本发明偶数列像素写入所要设定的像素电压时间 (13.85 微秒) 小于现有技术中偶数列像素写入所要设定的像素电压时间 (20.76 微秒), 惟因为偶数列像素在相邻的前一列奇数列像素写入所要设定的像素电压时可预充相同极性的电压, 因此不易发生充电不足的状况, 所以可以减少偶数列像素的栅极线开启时间及写入所要设定的像素电压时间, 而将省下来的时间分配给奇数列像素使用。

[0045] 在本实施例中, 本发明分配给奇数列像素写入所要设定的像素电压时间为现有技术中相邻奇偶两列像素写入所要设定的像素电压时间总和的 $2/3$, 而分配给偶数列像素写入所要设定的像素电压时间则为总和的 $1/3$, 但其比例不以此为限。该技术领域具有通常知识者可自行调整其比例使得奇数列像素及偶数列像素的像素电压可达到设定的像素

电压。

[0046] 以上说明是特别针对两点反转的驱动方式,然而对于两点以上的多点反转(N-dot inversion)的实施方式,同样可以采用类似的驱动方式,将每一行的像素中以相邻的同极性多个像素为一组,并重新分配每一个像素的写入所要设定的像素电压时间,让每一组像素中的第一个像素能够获得较多的写入所要设定的像素电压时间,这样即可以保证每一组像素中第一个像素能够充分地充电,不至于与其他像素所储存的电压产生了差异,甚至造成横纹之类的画面显示异常。

[0047] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

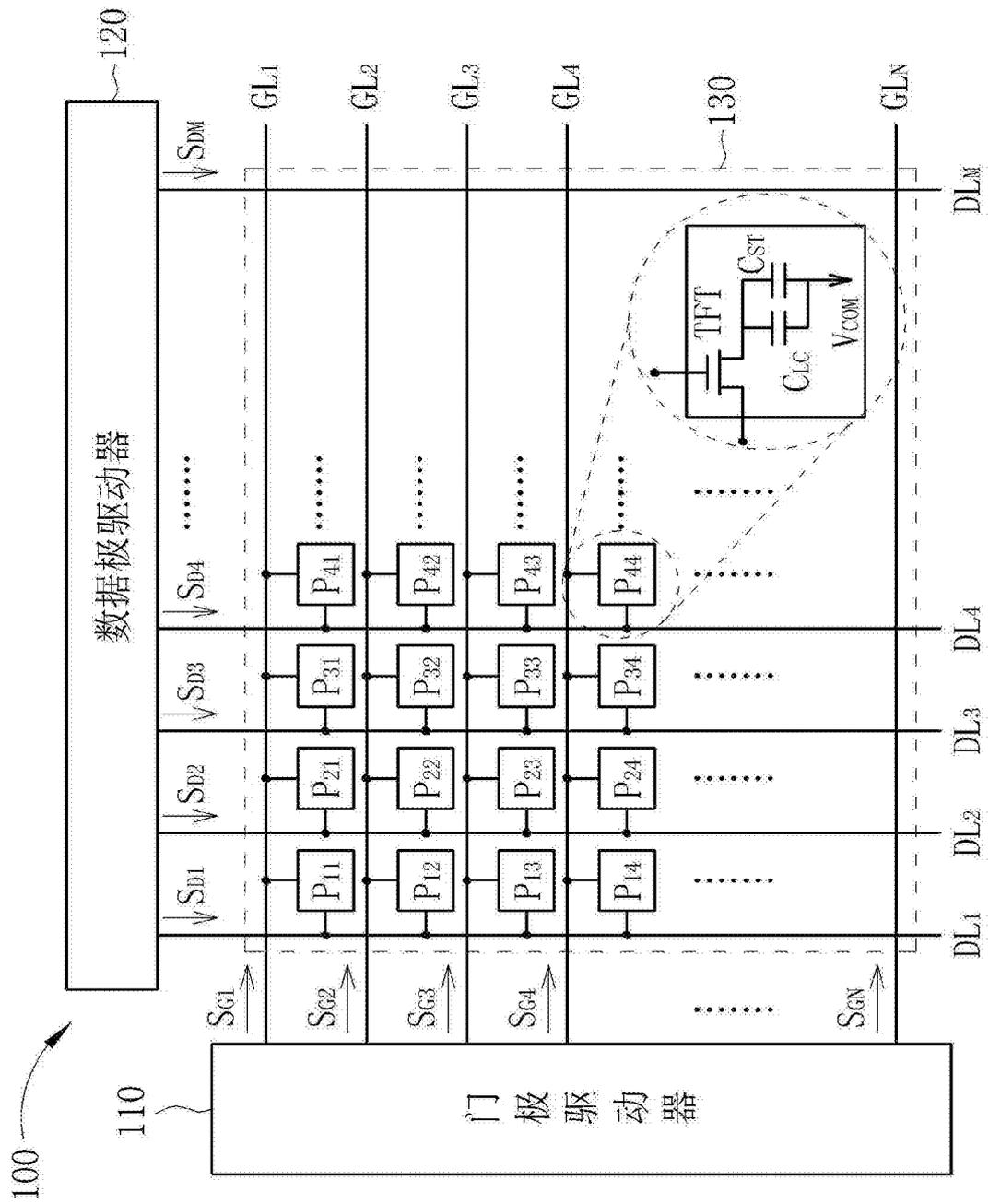


图 1

画面 (X)

$P_{11} (+)$	$P_{21} (-)$	$P_{31} (+)$	$P_{41} (-)$	$P_{M1} (+)$
$P_{12} (-)$	$P_{22} (+)$	$P_{32} (-)$	$P_{42} (+)$	$P_{M2} (-)$
$P_{13} (+)$	$P_{23} (-)$	$P_{33} (+)$	$P_{43} (-)$	$P_{M3} (+)$
$P_{14} (-)$	$P_{24} (+)$	$P_{34} (-)$	$P_{44} (+)$	$P_{M4} (-)$
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N} (+)$	$P_{2N} (-)$	$P_{3N} (+)$	$P_{4N} (-)$	$P_{MN} (+)$

图 2A

画面 (X+1)

$P_{11} (-)$	$P_{21} (+)$	$P_{31} (-)$	$P_{41} (+)$	$P_{M1} (-)$
$P_{12} (+)$	$P_{22} (-)$	$P_{32} (+)$	$P_{42} (-)$	$P_{M2} (+)$
$P_{13} (-)$	$P_{23} (+)$	$P_{33} (-)$	$P_{43} (+)$	$P_{M3} (-)$
$P_{14} (+)$	$P_{24} (-)$	$P_{34} (+)$	$P_{44} (-)$	$P_{M4} (+)$
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N} (-)$	$P_{2N} (+)$	$P_{3N} (-)$	$P_{4N} (+)$	$P_{MN} (-)$

图 2B

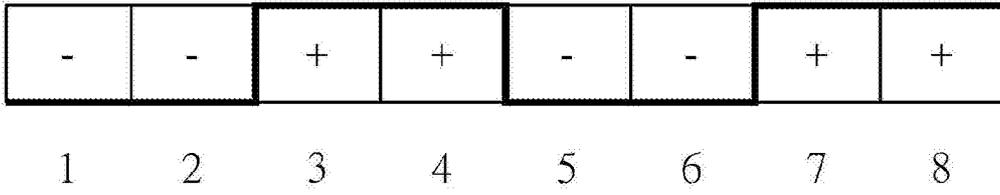


图 3A

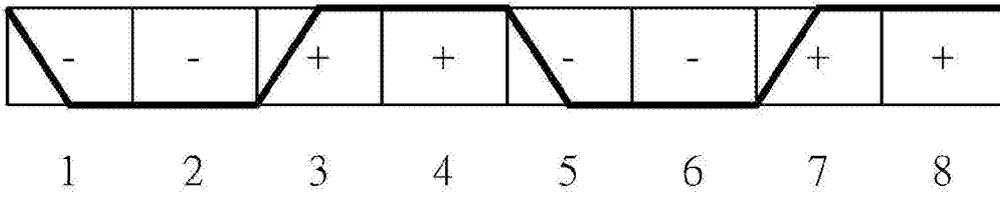


图 3B

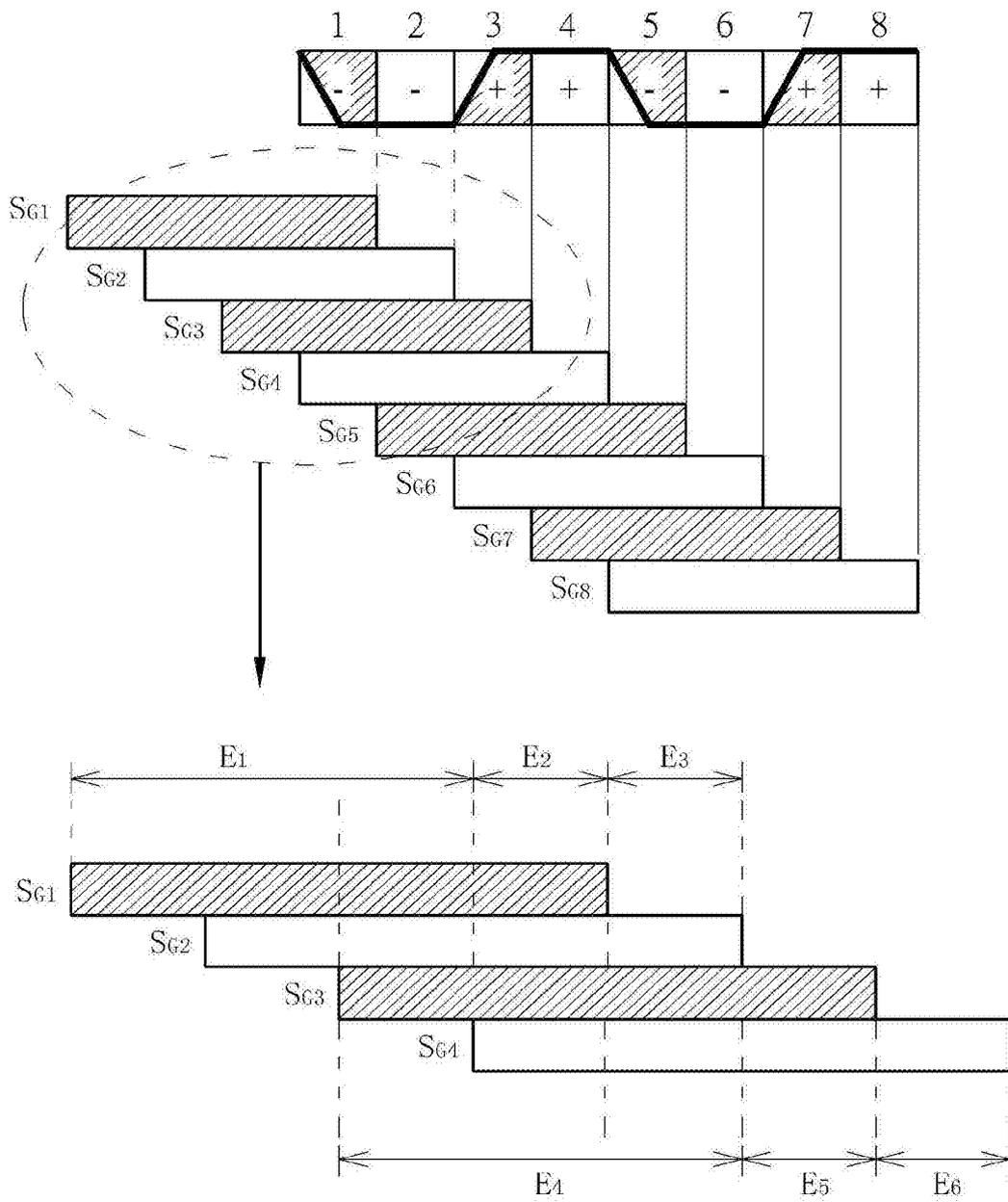


图 3C

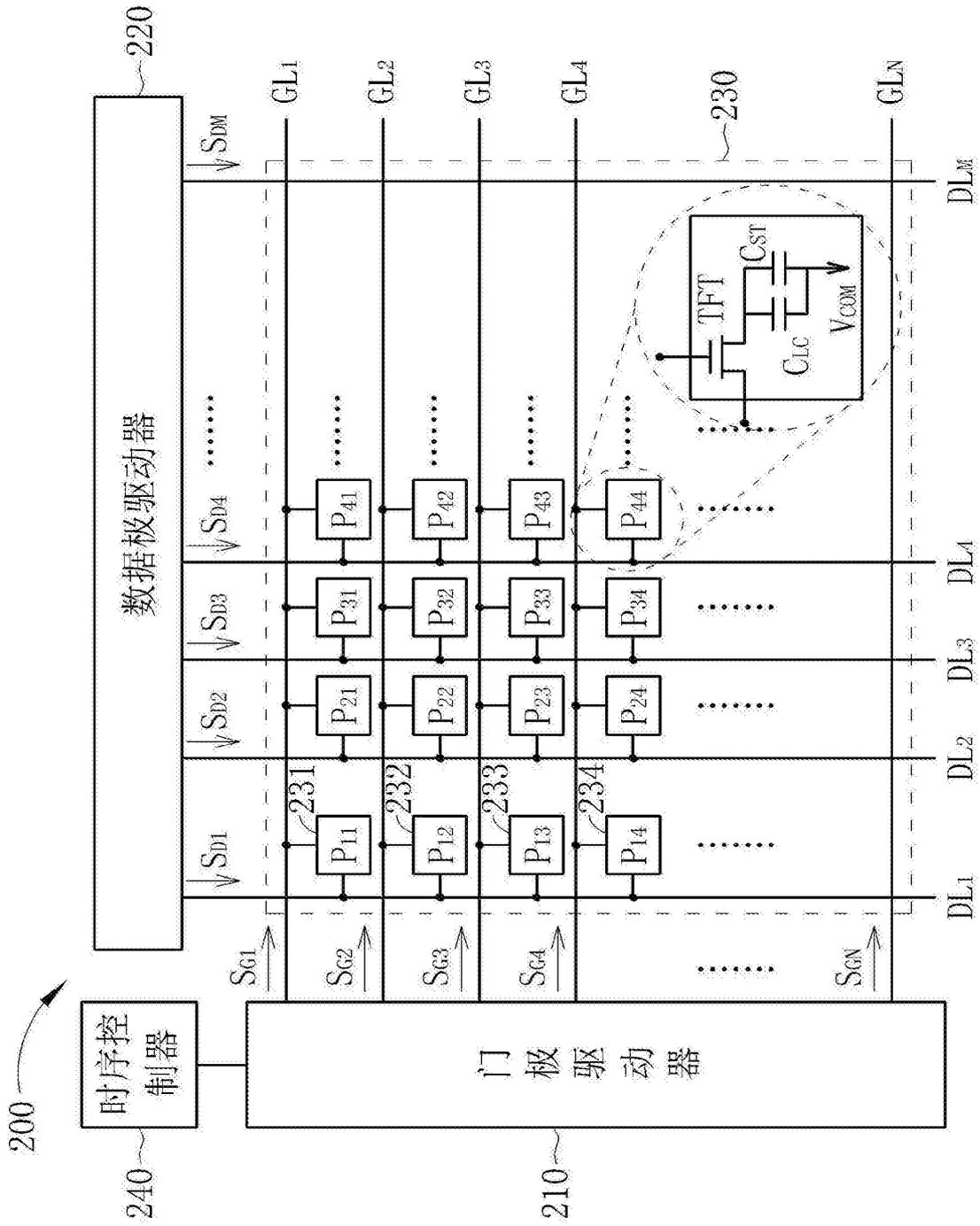


图 4

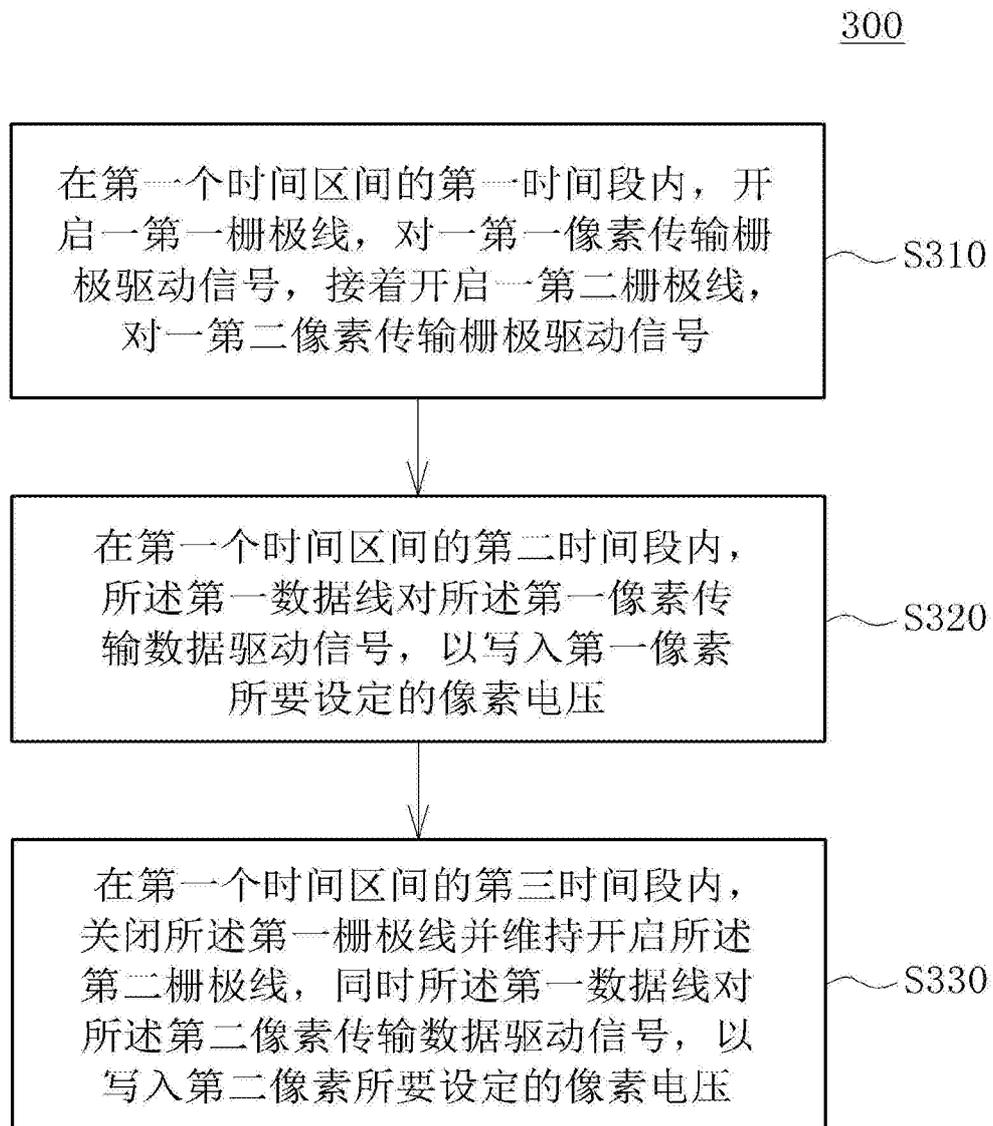


图 5

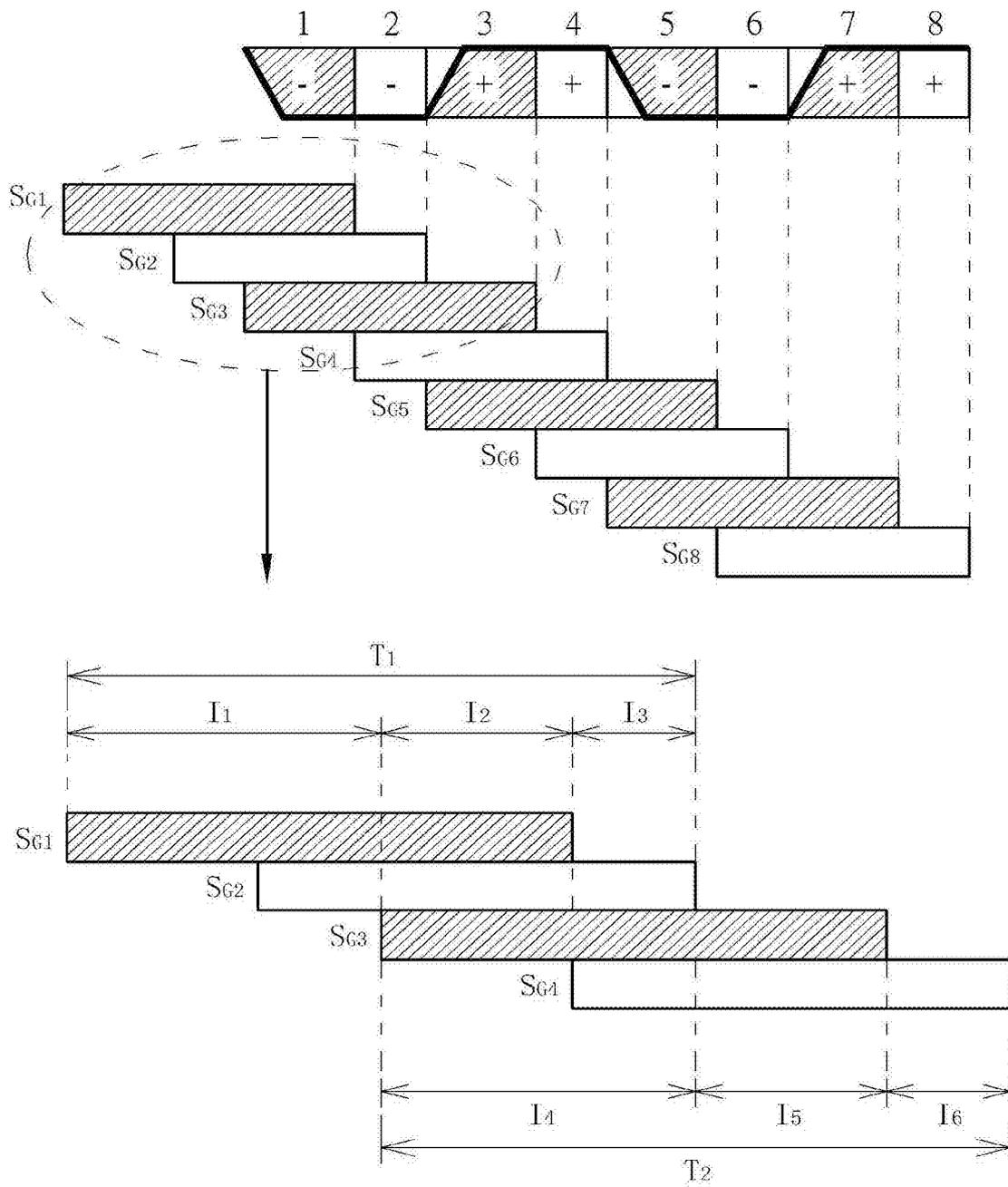


图 6

专利名称(译)	液晶显示器及其点反转平衡驱动的方法		
公开(公告)号	CN106328026A	公开(公告)日	2017-01-11
申请号	CN201510338765.0	申请日	2015-06-17
[标]申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
当前申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
[标]发明人	张宪政 颜志扬		
发明人	张宪政 颜志扬		
IPC分类号	G09G3/00		
CPC分类号	G09G3/006		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器的点反转平衡驱动的方法以及液晶显示器，将每一行由同一条数据线所驱动的像素中以相邻的同极性两个或多个像素为一组，并重新分配每一个像素的写入所要设定的像素电压时间，让每一组像素中的第一个像素能够获得较多的写入所要设定的像素电压时间，这样即可以保证第一个像素能够充分地充电，不至于与其他像素所储存的电压产生了差异，甚至造成横纹之类的画面显示异常。

