



(12)发明专利申请

(10)申请公布号 CN 107515499 A

(43)申请公布日 2017. 12. 26

(21)申请号 201710855058.8

(22)申请日 2017.09.20

(71)申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明
大道9-2号

(72)发明人 陈帅

(74)专利代理机构 深圳市铭粤知识产权代理有
限公司 44304

代理人 孙伟峰 武岑飞

(51)Int.Cl.

G02F 1/1362(2006.01)

G09G 3/36(2006.01)

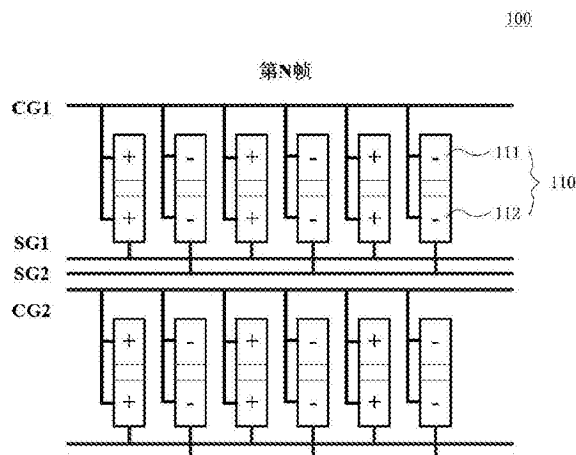
权利要求书1页 说明书4页 附图4页

(54)发明名称

液晶显示面板

(57)摘要

本发明提供了一种液晶显示面板。所述液晶显示面板包括：多个像素单元，以矩阵布置，每个像素单元包括主区子像素和子区子像素；多条充电栅极线，以行布置，分别连接至各行像素单元；多条数据线，以列布置，分别连接到各列像素单元；共享栅极线，以行布置，分别连接至各行像素单元，其中，共享栅极线包括第一共享栅极线和第二共享栅极线，第一共享栅极线和第二共享栅极线分别连接至极性相同的子区子像素。



1. 一种液晶显示面板,其特征在于所述液晶显示面板包括:
多个像素单元,以矩阵布置,每个像素单元包括主区子像素和子区子像素;
多条充电栅极线,以行布置,分别连接至各行像素单元;
多条数据线,以列布置,分别连接到各列像素单元;
共享栅极线,以行布置,分别连接至各行像素单元,
其中,共享栅极线包括第一共享栅极线和第二共享栅极线,第一共享栅极线和第二共享栅极线分别连接至极性相同的子区子像素。
2. 如权利要求1所述的液晶显示面板,其特征在于,每个像素单元中的主区子像素与子区子像素的共电极电压相等。
3. 如权利要求2所述的液晶显示面板,其特征在于,第一共享栅极线连接至正极性子区子像素,第二共享栅极线连接至负极性子区子像素。
4. 如权利要求3所述的液晶显示面板,其特征在于,第二共享栅极线的电压高于第一共享栅极线的电压。
5. 如权利要求3所述的液晶显示面板,其特征在于,第二共享栅极线的放电时间比第一共享栅极线的放电时间长。
6. 如权利要求1所述的液晶显示面板,其特征在于,所述像素单元还包括第一晶体管,所述第一晶体管的栅极连接至充电栅极线,另外两端分别连接至数据线和主区子像素。
7. 如权利要求1所述的液晶显示面板,其特征在于,所述像素单元还包括第二晶体管,所述第二晶体管的栅极连接至充电栅极线,另外两端分别连接至数据线和子区子像素。
8. 如权利要求1所述的液晶显示面板,其特征在于所述像素单元还包括第三晶体管,所述第三晶体管的栅极连接至第一共享栅极线或第二共享栅极线,另外两端分别连接至子区子像素和电容器。

液晶显示面板

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种液晶显示面板。

背景技术

[0002] 液晶显示器(LCD,Liquid Crystal Display)因其功耗低、体积小、画质高等特点而成为显示器的主流。液晶显示面板是液晶显示器的重要组成部分。常见的采用TFT技术的液晶显示面板按照液晶分子的排列方式和通电时的扭转方式可以分为TN(TwistedNematic)液晶显示面板、IPS(In-plane Switching)液晶显示面板和VA(VerticalAlignment)液晶显示面板。其中,TN液晶显示面板成本低、相应速度快,但可视角度小、画质较差。VA液晶显示面板具有视野角宽、对比度高以及无需摩擦配相等特性成为大尺寸TV用TFT-LCD的常见显示面板。但是,与IPS液晶显示面板相比,其视野角特性却不尽如人意,当视野角过大时会出现色偏缺陷。因此,为了改善VA显示面板的大视角色偏问题,提出了多畴结构液晶显示器。

[0003] 图1示出了现有技术中的一种常见的多畴结构液晶显示器中的像素结构的示意性平面图,图2示出图1中的像素结构的等效电路图。

[0004] 如图1所示,根据现有技术的像素结构包括一个像素单元110,像素单元分为主区子像素111和子区子像素112。像素结构还包括与像素单元110连接的第一晶体管TFT_Main、第二晶体管TFT_Sub和第三晶体管TFT3以及电容器Cdown。如图2的等效电路图所示,第一晶体管TFT_Main的栅极连接至充电栅极线CG,另两端分别连接至数据线Data和主区子像素111,第二晶体管TFT_Sub的栅极同样连接至充电栅极线CG,另两端分别连接至数据线Data和子区子像素112。第三晶体管TFT3的栅极连接至共享栅极线SG,另两端分别连接至子区子像素112和电容器Cdown。

[0005] 当向充电栅极线CG施加导通电压时,第一晶体管TFT_Main、第二晶体管TFT_Sub均被导通,数据线Data通过上述TFT对主区子像素111和子区子像素112进行充电,此时,主区子像素111和子区子像素112电位相等,当向共享栅极线SG施加导通电压时,第三晶体管TFT3被导通,子区子像素112通过第三晶体管TFT3向电容器Cdown释放电荷(Acom),此时,主区子像素111电位不变、子区子像素112电位下降,由此主区子像素111和子区子像素112电位不同。从图2中可知,主区子像素111和子区子像素112的共电极均为CFcom,共电极电压为 V_{com} ,因此,若主区子像素111和子区子像素112的像素电位不同,则主区子像素111和子区子像素112的液晶分子感受到的电压也不同,具体地, $\Delta V_{main}=V_{pixel_main}-V_{com}$, $\Delta V_{sub}=V_{pixel_sub}-V_{com}$ 。因此,主区子像素111和子区子像素112电位的对称性通常会存在不一致性的问题,由此将会引发画面闪烁、残留等问题。

发明内容

[0006] 由于主区子像素和子区子像素电位的对称性的不一致性会引发画面闪烁、残留等问题,因此本发明提供了一种可以改善主区子像素和子区子像素电压对称性的液晶显示面

板,由此可以改善8畴结构液晶显示面板的电压对称性问题,提高液晶面板的信赖性及画面品味。

[0007] 本发明提供了一种液晶显示面板,所述液晶显示面板包括:多个像素单元,以矩阵布置,每个像素单元包括主区子像素和子区子像素;多条充电栅极线,以行布置,分别连接至各行像素单元;多条数据线,以列布置,分别连接到各列像素单元;共享栅极线,以行布置,分别连接至各行像素单元,其中,共享栅极线包括第一共享栅极线 and 第二共享栅极线,第一共享栅极线 and 第二共享栅极线分别连接至极性相同的子区子像素。

[0008] 根据本发明所述的液晶显示面板,其中,每个像素单元中的主区子像素与子区子像素的共电极电压相等。

[0009] 根据本发明所述的液晶显示面板,其中,第一共享栅极线连接至正极性子区子像素,第二共享栅极线连接至负极性子区子像素。

[0010] 根据本发明所述的液晶显示面板,其中,第二共享栅极线的电压高于第一共享栅极线的电压。

[0011] 根据本发明所述的液晶显示面板,其中,第二共享栅极线的放电时间比第一共享栅极线的放电时间长。

[0012] 根据本发明所述的液晶显示面板,所述像素单元还包括第一晶体管,所述第一晶体管的栅极连接至充电栅极线,另外两端分别连接至数据线和主区子像素。

[0013] 根据本发明所述的液晶显示面板,所述像素单元还包括第二晶体管,所述第二晶体管的栅极连接至充电栅极线,另外两端分别连接至数据线和子区子像素。

[0014] 根据本发明所述的液晶显示面板,所述像素单元还包括第三晶体管,所述第三晶体管的栅极连接至第一共享栅极线或第二共享栅极线,另外两端分别连接至子区子像素和电容器。

附图说明

[0015] 通过下面结合附图对示例性实施例进行的描述,这些和/或其他方面将变得清楚和更容易理解:

[0016] 图1示出了现有技术中的一种常见的多畴结构液晶显示器中的像素结构的示意性平面图;

[0017] 图2示出图1中的像素结构的等效电路图;

[0018] 图3示出高低灰阶下馈通效应(Feed through effect)引起的像素电位变化的示例;

[0019] 图4是示出主区子像素和子区子像素中馈通效应引起的像素电位变化的示例;

[0020] 图5示出根据发明构思的示例性实施例在第N帧时液晶显示面板的示意性平面图;

[0021] 图6示出根据发明构思的示例性实施例在第N+1帧时显示显示面板的示意性平面图;

[0022] 图7示出根据发明构思的示例性实施例的操作电压时序图;

[0023] 图8示出根据发明构思的另一示例性实施例的操作电压时序图。

具体实施方式

[0024] 以下,将通过参照附图来说明所述实施例,以解释本发明。

[0025] 若液晶分子长期固定于某一电压下,液晶分子的特性会遭到损坏而无法顺应电场的变化而旋转,因此,液晶显示器内的显示电压具有两种极性,即,正极性和负极性。当显示电压的电压高于共电极电压时,被称为正极性,当显示电压低于共电极电压时被称为负极性。如果正负极性与共电极电压的压差相等时,液晶显示器表现出的灰阶是相同的,但是此时液晶分子的转向是相反的。因此为防止液晶分子的特性被损坏,液晶面板实际上采用极性反转的驱动方式显示图像。

[0026] 在如图2所示的等效电路图中,第一晶体管TFT_Main、第二晶体管TFT_Sub与充电栅极线CG之间存在寄生电容,当充电栅极线CG对像素单元110充电结束后,寄生电容会造成像素单元的电压压降,即馈通效应。在不同的像素电压下,液晶电容 C_{lc} 是不同的,它们之间呈现像素电压越大,液晶电容越大的变化规律。馈通效应造成的压降的公式可以参照 $\Delta V = (V_{off} - V_{on}) \cdot C_{gs} / (C_{gs} + C_{st} + C_{lc})$, 其中 V_{off} 及 V_{on} 是扫描线的关闭电压和开启电压、 C_{gs} 为TFT的寄生电容、 C_{st} 为存储电容、 C_{lc} 为液晶电容是一个和画面灰阶相关的变量。随着灰阶降低,像素电压减小,液晶电容减小, ΔV 增大。在这种情况下,将会由于馈通效应导致不同灰阶下共电极电压的不一致性。

[0027] 图3示出高低灰阶下馈通效应引起的像素电压变化的示例。在高灰阶下,驱动电压为正半周14V、负半周1V,由于馈通效应的影响,像素电压会被拉低至正半周13V、负半周0V,此时的共电极电压为6.5V,即在高灰阶下,电容耦合效应引起的压降为1V;在低灰阶下,驱动电压为正半周10.25V,负半周5.25V,由于馈通效应的影响,像素电压会被拉低至正半周9V、负半周4V,此时的共电极电压为6.5V,即在低灰阶下,电容耦合效应引起的压降为1.25V。

[0028] 在上述描述中,实际上是通过设定初始电压(高灰阶14V、1V,低灰阶10.25V、5.25V)来保证馈通效应后的“实际电压”(高灰阶13V、0V,低灰阶9V、4V)满足共电极电压(6.5V)的一致性。但是,在多畴结构中,同一灰阶中只能设置一组驱动电压,却存在两个“实际电压”的显示畴区域,这将引起主区子像素和子区子像素共电极电压不一致的问题。

[0029] 图4是示出主区子像素和子区子像素中馈通效应引起的像素电位变化的示例。如图4所示,驱动电压为正半周14V、负半周1V,由于馈通效应的影响,主区子像素的像素电压会被拉低至正半周13V、负半周0V,此时的共电极电压为6.5V。在多畴结构中,子区子像素的像素电压正半周12V、负半周3V,由于馈通效应的影响,sub区的像素电压会被拉低至正半周10.85V、负半周1.85V,此时的共电极电压为6.35V。由此,主区子像素和子区子像素的共电极电压出现了不一致性,但实际设置的共电极电压只有一个数值,因此当共电极电压固定为一个值,主区子像素和子区子像素中的一个(例如,子区子像素)的正极性和负极性相对于共电极电压的压差会不一致,由此将会引发画面闪烁、残留等问题。

[0030] 为此,本发明通过适当提高子区子像素的正、负半周像素电位来避免主区子像素和子区子像素的共电极电压出现不一致的问题。具体的,使子区子像素的正半周像素在充电动作完成后放电电荷变少、负半周像素在充电动作完成后放电电荷变多。为此,本发明通过采用额外两条栅极线控制第三晶体管TFT3的开启状态,可以满足正、负半周像素的放电特性的需求。

[0031] 图5示出根据发明构思的示例性实施例在第N帧时液晶显示面板的示意性平面图。

图6示出根据发明构思的示例性实施例在第N+1帧时液晶显示面板的示意性平面图。为了便于描述,在图5和图6中省略了已经参照图1描述的晶体管等元件。

[0032] 如图5及图6所示,显示面板100包括以矩阵排列的多个像素单元,每个像素单元包括主区子像素111和子区子像素112。多条充电栅极线CG以行排列,并且分别连接到对应行的主区子像素和子区子像素,以对其进行充电。例如,第一充电栅极线CG1连接到第一行主区子像素和子区子像素并为其进行充电,第二充电栅极线CG2连接到第二行主区子像素和子区子像素并为其进行充电。在第N帧时,相邻的像素单元被施加不同极性的电压,在第N+1帧时,每个像素单元的电压极性反转。第一共享栅极线SG1和第二共享栅极线SG2分别连接至电压极性相同的子区子像素。例如,在第N帧时,第一共享栅极线SG1连接至正极性子区子像素,第二共享栅极线SG2连接至负极性子区子像素,在第N+1帧时,第一共享栅极线SG1连接至负极性子区子像素,第二共享栅极线SG2连接至正极性子区子像素。

[0033] 图7示出根据发明构思的示例性实施例的操作电压时序图。在此实施例中,在第N帧中,向第一供电栅极线CG1供应导通电压,正、负半周像素单元进行正常充电,随后,第一共享栅极线SG1和第二共享栅极线SG2同时打开,正、负半周像素单元的子区子像素在不同栅极电压下进行放电。如图7所示,正半周子区子像素连接的栅极开启电压小,负半周连接的栅极开启电压大。在第N帧中,第一共享栅极线SG1连接此行中所有正半周子区子像素,其需要放电的电荷少,因而栅极开启电压小为 V_1 ,第二共享栅极线SG2连接此行中所有负半周像素,其需要放电的电荷多,因而栅极开启电压大为 V_2 , V_2 大于 V_1 ;在第N+1帧中,第一共享栅极线SG1连接此行中所有负半周像素,其需要放电的电荷多,因而栅极开启电压大为 V_2 ,第二共享栅极线SG2连接此行中所有正半周像素,其需要的放电电荷少,因而栅极开启电压小为 V_1 。由此,可以改善主区子像素和子区子像素的共电极电压不一致的问题,进而避免画面闪烁、残留等问题。

[0034] 图8示出根据发明构思的另一示例性实施例的操作电压时序图。在此实施例中,通过控制正、负半周子区子像素的放电时间,达到正半周子区子像素放电少、负半周子区子像素放电多的目的。在第N帧中,第一共享栅极线SG1连接此行中所有正半周子区子像素,其需要放电的电荷少,因而栅极开启时间短为 t_1 ,第二共享栅极线SG2连接此行中所有负半周像素,其需要放电的电荷多,因而栅极开启时间长为 t_2 , t_2 大于 t_1 ;在第N+1帧中,第一共享栅极线SG1连接此行中所有负半周子区子像素,其需要放电的电荷多,因而栅极开启时间长为 t_2 ,第二共享栅极线SG2连接此行中所有正半周子区子像素,其需要的放电电荷少,因而栅极开启时间短为 t_1 。由此,可以改主区子像素和子区子像素的共电极电压出现不一致的问题,进而避免画面闪烁、残留等问题。

[0035] 本发明实施例提供的像素操作方法中,通过控制共享栅极线的电压或放电时间来改善主区子像素和子区子像素共电极电压出现不一致的问题,进而避免画面闪烁、残留等问题。

[0036] 应理解的是,在此描述的示例性实施例应仅以描述性含义来考虑,而不是出于限制的目的。在每个示例性实施例中特征或方面的描述通常应被认为可用于其它示例性实施例中的其它相似特征或方面。

[0037] 虽然已经参照附图描述了本发明的技术,但是本领域的普通技术人员应该理解,在不脱离由权利要求限定的精神和范围的情况下,可以对其进行形式和细节的各种改变。

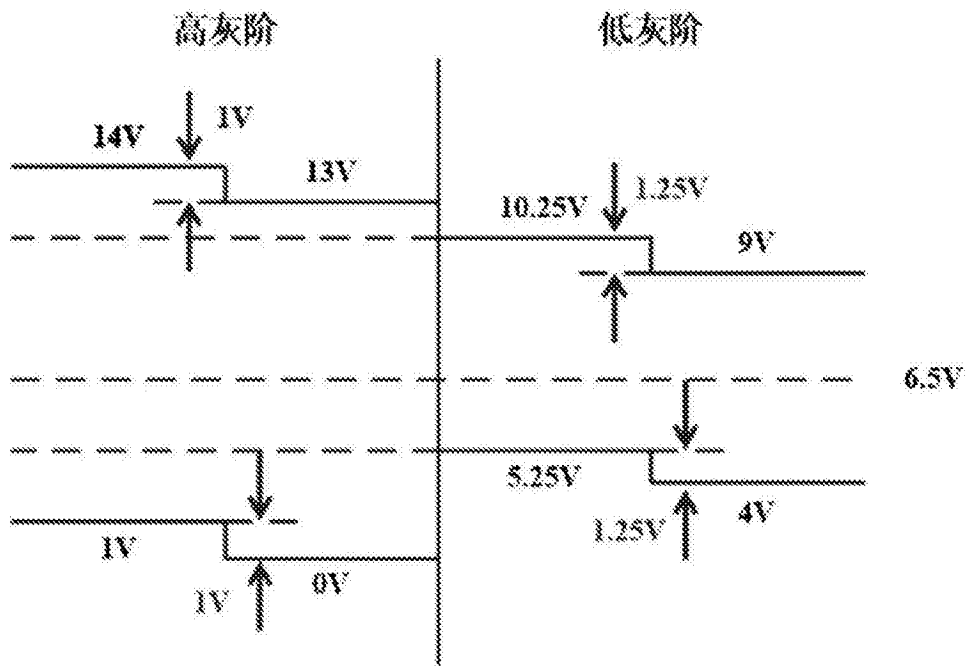


图3

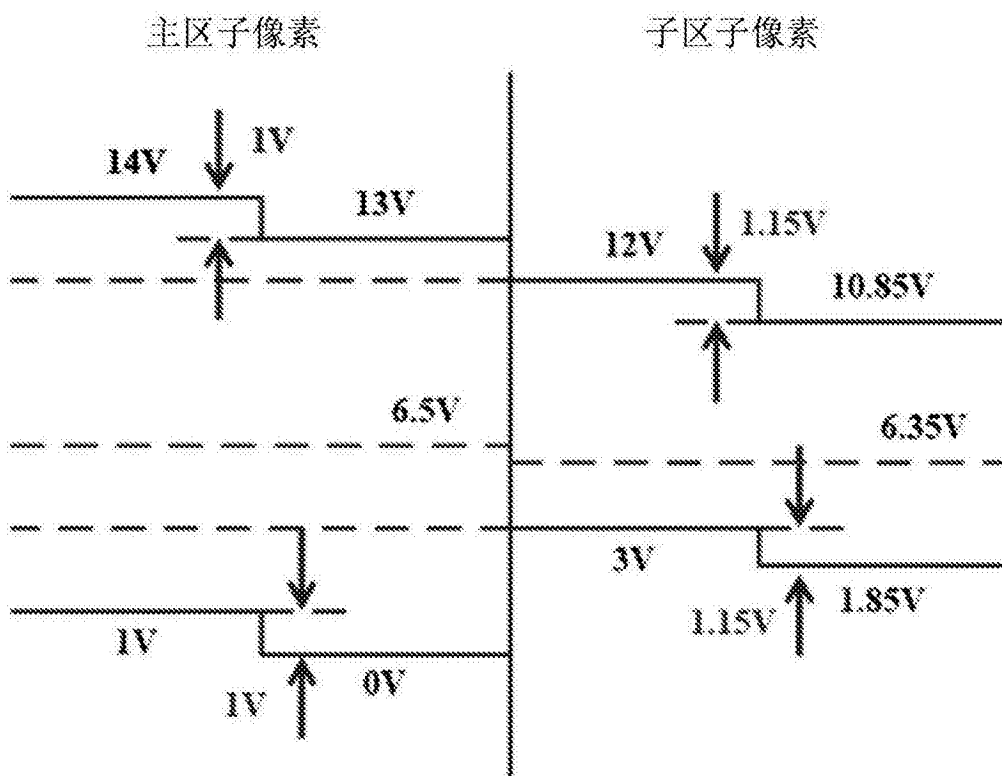


图4

100

第N帧

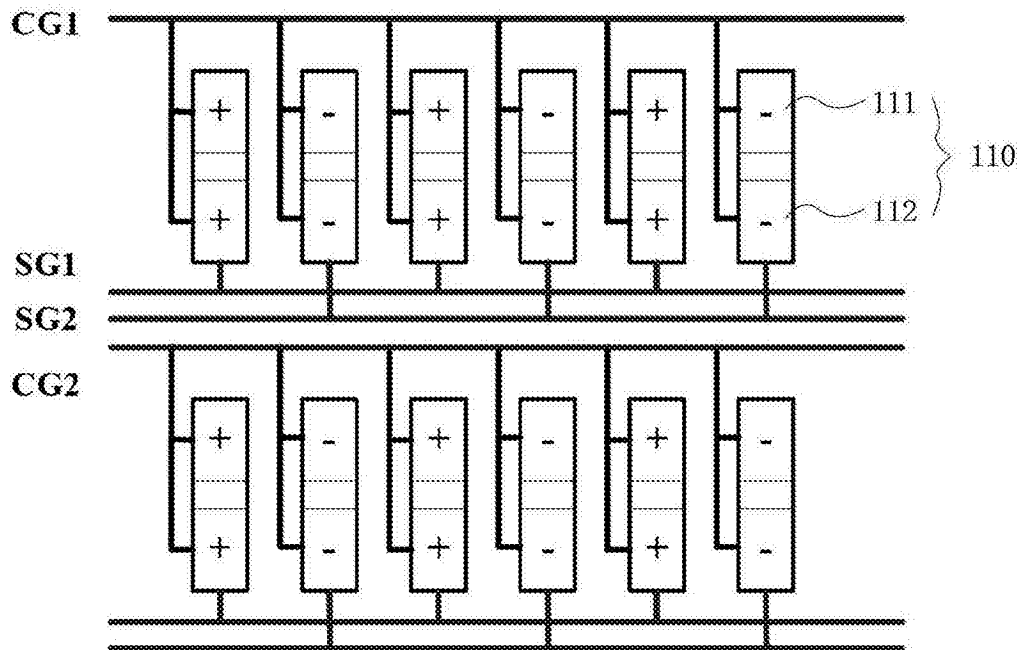


图5

100

第N+1帧

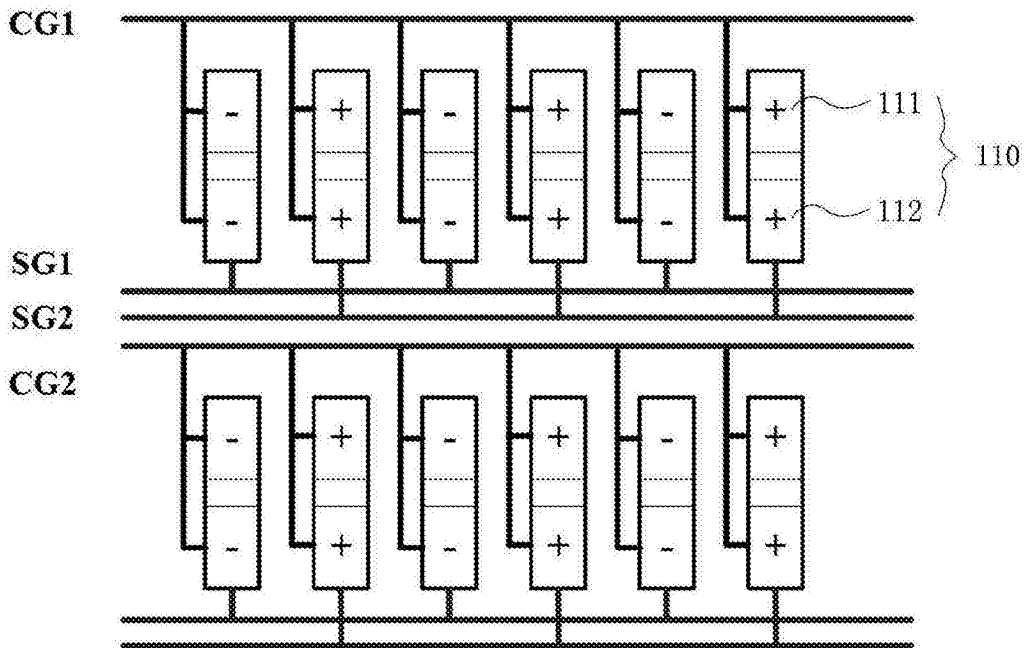


图6

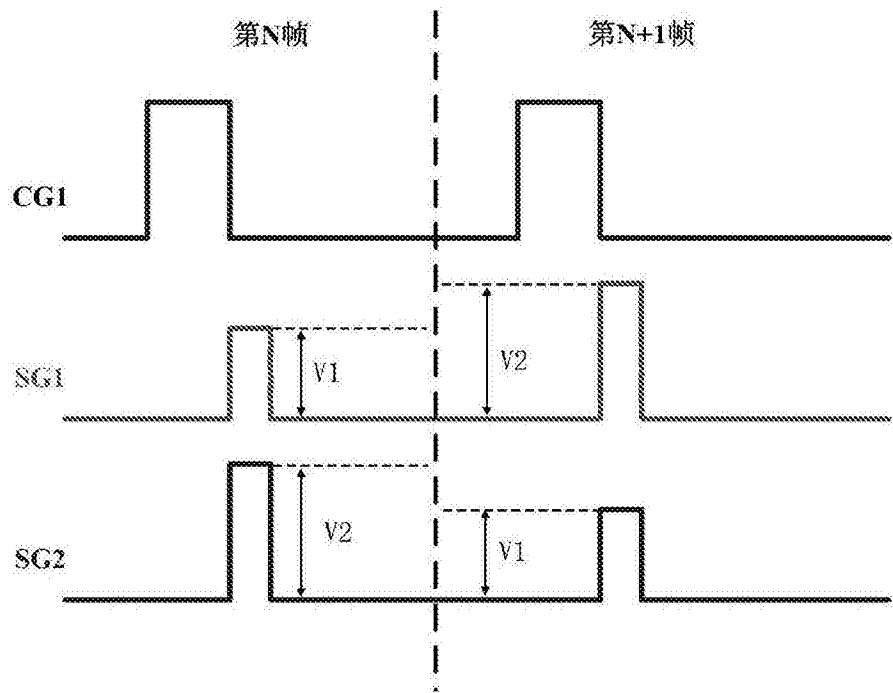


图7

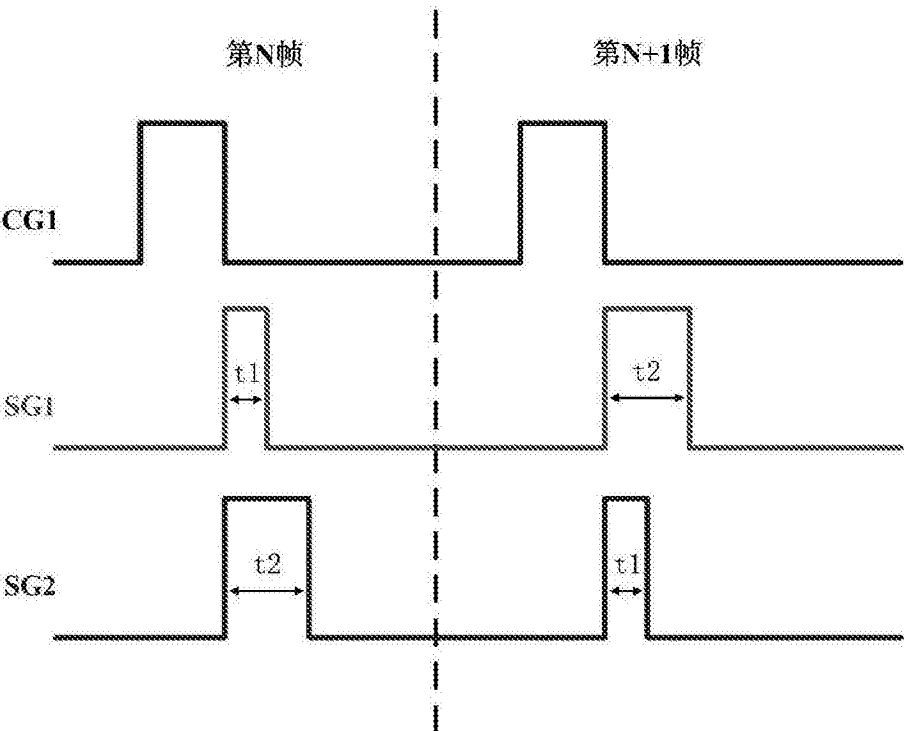


图8

专利名称(译)	液晶显示面板		
公开(公告)号	CN107515499A	公开(公告)日	2017-12-26
申请号	CN2017110855058.8	申请日	2017-09-20
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈帅		
发明人	陈帅		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G02F1/13624 G02F1/136286 G09G3/3696		
代理人(译)	孙伟峰		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示面板。所述液晶显示面板包括：多个像素单元，以矩阵布置，每个像素单元包括主区子像素和子区子像素；多条充电栅极线，以行布置，分别连接至各行像素单元；多条数据线，以列布置，分别连接到各列像素单元；共享栅极线，以行布置，分别连接至各行像素单元，其中，共享栅极线包括第一共享栅极线和第二共享栅极线，第一共享栅极线和第二共享栅极线分别连接至极性相同的子区子像素。

