



(12)实用新型专利

(10)授权公告号 CN 210627878 U

(45)授权公告日 2020.05.26

(21)申请号 202020001716.4

(22)申请日 2020.01.02

(73)专利权人 京东方科技股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 秦纬 李小龙 滕万鹏 郭凯
王铁石 刘伟星

(74)专利代理机构 北京银龙知识产权代理有限公司 11243
代理人 许静 刘伟

(51)Int.Cl.

G09G 3/36(2006.01)

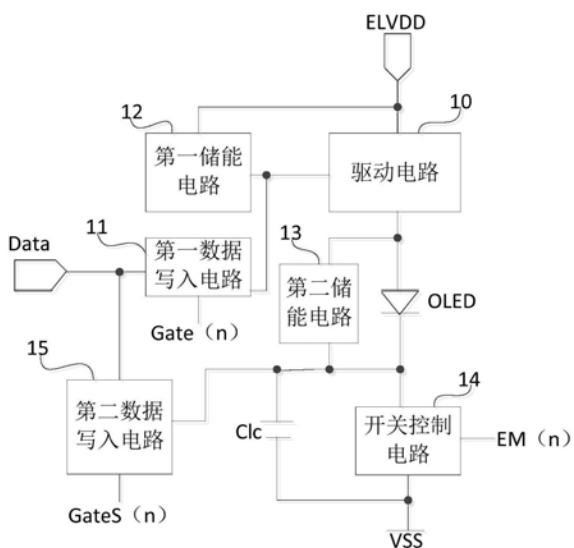
权利要求书4页 说明书21页 附图23页

(54)实用新型名称

像素电路和显示装置

(57)摘要

本实用新型提供一种像素电路和显示装置。像素电路包括发光元件、液晶电容、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路和第二数据写入电路，开关控制电路的控制端与发光控制线电连接，开关控制电路的第一端与发光元件的第二极电连接，开关控制电路的第二端与第一电压端电连接；开关控制电路的第一端与液晶电容的第一端电连接，开关控制电路的第二端与液晶电容的第二端电连接；第二储能电路的第一端与发光元件的第一极电连接，第二储能电路的第二端与发光元件的第二极电连接。本实用新型所述的像素电路能够很好的适用于混合显示器。



1. 一种像素电路，其特征在于，包括发光元件、液晶电容、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路和第二数据写入电路，其中，

所述驱动电路的控制端与所述第一储能电路电连接，所述驱动电路的第一端与电源电压线电连接，所述驱动电路的第二端与所述发光元件的第一极电连接；所述驱动电路用于在其控制端的电位的控制下，控制所述电源电压线与所述发光元件的第一极之间连通；

所述第一数据写入电路的控制端与第一栅线电连接，所述第一数据写入电路的第一端与数据线电连接，所述第一数据写入电路的第二端与所述驱动电路或所述第一储能电路电连接，所述第一数据写入电路用于在第一栅线提供的第一栅极驱动信号的控制下，将数据线提供的第一数据电压提供至所述驱动电路或所述第一储能电路；所述第一储能电路用于存储电压；

所述开关控制电路的控制端与发光控制线电连接，所述开关控制电路的第一端与所述发光元件的第二极电连接，所述开关控制电路的第二端与第一电压端电连接，所述开关控制电路用于在发光控制线提供的发光控制信号的控制下，控制所述发光元件的第二极与所述第一电压端电连接；

所述开关控制电路的第一端与所述液晶电容的第一端电连接，所述开关控制电路的第二端与所述液晶电容的第二端电连接；

所述第二储能电路的第一端与所述发光元件的第一极电连接，所述第二储能电路的第二端与所述发光元件的第二极电连接；所述第二储能电路用于存储电压；

所述第二数据写入电路的控制端与第二栅线电连接，所述第二数据写入电路的第一端与所述数据线连接，所述第二数据写入电路的第二端与所述液晶电容的第一端电连接，所述第二数据写入电路用于在所述第二栅线提供的第二栅极驱动信号的控制下，控制将所述数据线提供的第二数据电压写入至所述液晶电容的第一端。

2. 如权利要求1所述的像素电路，其特征在于，还包括第一复位电路；

所述第一复位电路分别与复位控制线、初始化电压端和所述发光元件的第一极电连接，用于在所述复位控制线提供的复位控制信号的控制下，控制所述初始化电压端提供的初始化电压写入所述发光元件的第一极。

3. 如权利要求1所述的像素电路，其特征在于，还包括第一发光控制电路；

所述第一发光控制电路连接于所述驱动电路的第二端和所述发光元件的第一极之间，所述第一发光控制电路的控制端与发光控制线电连接，所述第一发光控制电路用于在所述发光控制信号的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

4. 如权利要求1所述的像素电路，其特征在于，所述第一数据写入电路的第二端与所述驱动电路的控制端电连接；所述第一数据写入电路用于在所述第一栅极驱动信号的控制下，将所述第一数据电压提供至所述驱动电路的控制端；

所述第一储能电路的第一端与所述驱动电路的控制端电连接，所述第一储能电路的第二端与所述电源电压线电连接；

所述像素电路还包括第二发光控制电路；

所述第二发光控制电路连接于所述驱动电路的第一端与所述电源电压线之间，所述第二发光控制电路的控制端与所述发光控制线电连接，所述第二发光控制电路用于在所述发光控制信号的控制下，控制所述驱动电路的第一端与所述电源电压线之间连通。

5. 如权利要求1所述的像素电路，其特征在于，所述像素电路还包括第二发光控制电路；

所述第一储能电路的第一端与所述驱动电路的控制端电连接；

所述第二发光控制电路分别与所述发光控制线、所述第一储能电路的第二端和所述电源电压线电连接，所述第二发光控制电路用于在所述发光控制信号的控制下，控制所述第一储能电路的第二端与所述电源电压线之间连通；

所述第一数据写入电路的第二端与所述第一储能电路的第二端电连接，所述第一数据写入电路用于在所述第一栅极驱动信号的控制下，将所述第一数据电压提供至所述第一储能电路的第二端。

6. 如权利要求1所述的像素电路，其特征在于，所述像素电路还包括第二发光控制电路；所述第一储能电路的第一端与所述驱动电路的控制端电连接，所述第一储能电路的第二端与所述电源电压线电连接；

所述第二发光控制电路连接于所述驱动电路的第一端和所述电源电压线之间，所述第二发光控制电路的控制端与所述发光控制线电连接，所述第二发光控制电路用于在所述发光控制信号的控制下，控制所述驱动电路的第一端与所述电源电压线之间连通；

所述第一数据写入电路的第二端与所述驱动电路的第一端电连接，用于在所述第一栅极驱动信号的控制下，将所述第一数据电压写入所述驱动电路的第一端。

7. 如权利要求5或6所述的像素电路，其特征在于，还包括补偿控制电路；

所述补偿控制电路分别与所述第一栅线、所述第一储能电路的第一端和所述驱动电路的第二端电连接，所述补偿控制电路用于在所述第一栅极驱动信号的控制下，控制所述第一储能电路的第一端与所述驱动电路的第二端之间连通。

8. 如权利要求6所述的像素电路，其特征在于，还包括第二复位电路；

所述第二复位电路分别与复位控制线、初始化电压端和所述第一储能电路的第一端电连接，所述第二复位电路用于在复位控制线提供的复位控制信号的控制下，将初始化电压端提供的初始化电压写入所述第一储能电路的第一端。

9. 如权利要求1所述的像素电路，其特征在于，所述第二数据写入电路包括第二数据写入晶体管，所述开关控制电路包括开关控制晶体管，所述第二储能电路包括第二存储电容；所述驱动电路包括驱动晶体管；

所述驱动晶体管的控制极为所述驱动电路的控制端，所述驱动晶体管的第一极为所述驱动电路的第一端，所述驱动晶体管的第二极为所述驱动电路的第二端；

所述开关控制晶体管的控制极与所述发光控制线电连接，所述开关控制晶体管的第一极与所述发光元件的第二极电连接，所述开关控制晶体管的第二极与所述第一电压端电连接；

所述第二存储电容的第一端与所述发光元件的第一极电连接，所述第二存储电容的第二端与所述发光元件的第二极电连接；

所述第二数据写入晶体管的控制极与所述第二栅线电连接，所述第二数据写入晶体管的第一极与所述数据线连接，所述第二数据写入晶体管的第二极与所述液晶电容的第一端电连接。

10. 如权利要求2所述的像素电路，其特征在于，所述第一复位电路包括第一复位晶体

管；

所述第一复位晶体管的控制极与所述复位控制线电连接，所述第一复位晶体管的第一极与所述初始化电压端电连接，所述第一复位晶体管的第二极与所述发光元件的第一极电连接。

11. 如权利要求3所述的像素电路，其特征在于，所述第一发光控制电路包括第一发光控制晶体管；

所述第一发光控制晶体管的控制极与所述发光控制线电连接，所述第一发光控制晶体管的第一极与所述驱动电路的第二端电连接，所述第一发光控制晶体管的第二极与所述发光元件的第一极电连接。

12. 如权利要求4所述的像素电路，其特征在于，所述第一数据写入电路包括第一数据写入晶体管，所述第一储能电路包括第一存储电容，所述第二发光控制电路包括第二发光控制晶体管；

所述第一数据写入晶体管的控制极与所述第一栅线电连接，所述第一数据写入晶体管的第一极与所述数据线电连接，所述第一数据写入晶体管的第二极与所述驱动电路的控制端电连接；

所述第一存储电容的第一端与所述驱动电路的控制端电连接，所述第一存储电容的第二端与所述电源电压线电连接；

所述第二发光控制晶体管的控制极与所述发光控制线电连接，所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接，所述第二发光控制晶体管的第二极与所述电源电压线电连接。

13. 如权利要求5所述的像素电路，其特征在于，所述第二发光控制电路包括第二发光控制晶体管，所述第一储能电路包括第一存储电容，所述第一数据写入电路包括第一数据写入晶体管；

所述第二发光控制晶体管的控制极与所述发光控制线电连接，所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接，所述第二发光控制晶体管的第二极与所述电源电压线电连接；

所述第一存储电容的第一端所述驱动电路的控制端电连接，所述第一存储电容的第二端与所述电源电压线电连接；

所述第一数据写入晶体管的控制极与所述第一栅线电连接，所述第一数据写入晶体管的第一极与所述数据线电连接，所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

14. 如权利要求6所述的像素电路，其特征在于，所述第二发光控制电路包括第二发光控制晶体管，所述第一储能电路包括第一存储电容，所述第一数据写入电路包括第一数据写入晶体管；

所述第二发光控制晶体管的控制极与所述发光控制线电连接，所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接，所述第二发光控制晶体管的第二极与所述电源电压线电连接；

所述第一存储电容的第一端与所述驱动电路的控制端电连接，所述第一存储电容的第二端与所述电源电压线电连接；

所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

15. 如权利要求7所述的像素电路,其特征在于,所述补偿控制电路包括补偿控制晶体管;

所述补偿控制晶体管的控制极与所述第一栅线电连接,所述补偿控制晶体管的第一极与所述第一储能电路的第一端电连接,所述补偿控制晶体管的第二极与所述驱动电路的第二端电连接。

16. 如权利要求8所述的像素电路,其特征在于,所述第二复位电路包括第二复位晶体管;

所述第二复位晶体管的控制极与所述复位控制线电连接,所述第二复位晶体管的第一极与所述初始化电压端电连接,所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接。

17. 一种显示装置,其特征在于,包括如权利要求1至16所述的像素电路。

像素电路和显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种像素电路和显示装置。

背景技术

[0002] 在相关技术中,OLED(有机发光二极管)显示在户外或者环境光较亮的情况下使用时,会表现出较强的反射光,这主要由于OLED显示器中的阳极金属电极具有较强的反射效果。所以,当用户在户外环境下使用时会出现看不清楚的情况。为了使得用户看清楚画面,不得不提高屏幕亮度,亮度提高后,会导致OLED的驱动电流增加,加速了OLED的老化过程,从而影响了显示器寿命。并且,OLED的阳极金属的反射率很高,如果表面没有减小反射的圆偏光片,其透过率偏低,从而导致发光效率偏低,相同亮度下功耗偏大,功耗与LCD(液晶显示器)比没有明显优势。在户外,比较亮的环境中使用的显示,目前常规的减小反射的方法是使用圆偏光片,偏光片由于透过率为46%,OLED发光的一半亮度都损失了,所以对OLED显示器的亮度和功耗都有明显的影响。

[0003] 在现有技术中,可以通过将OLED显示器和反射式液晶显示器相结合,以在保证亮度的前提下降低功耗,然而现有技术中不能提供一种像素电路,以很好的适用于混合显示器(所述混合显示器为OLED显示器和反射式液晶显示器相结合形成的显示器)。

实用新型内容

[0004] 本实用新型的主要目的在于提供一种像素电路和显示装置,解决现有技术中不能提供一种像素电路,以很好的适用于混合显示器的问题。

[0005] 为了达到上述目的,本实用新型提供了一种像素电路,包括发光元件、液晶电容、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路和第二数据写入电路,其中,

[0006] 所述驱动电路的控制端与所述第一储能电路电连接,所述驱动电路的第一端与电源电压线电连接,所述驱动电路的第二端与所述发光元件的第一极电连接;所述驱动电路用于在其控制端的电位的控制下,控制所述电源电压线与所述发光元件的第一极之间连通;

[0007] 所述第一数据写入电路的控制端与第一栅线电连接,所述第一数据写入电路的第一端与数据线电连接,所述第一数据写入电路的第二端与所述驱动电路或所述第一储能电路电连接,所述第一数据写入电路用于在第一栅线提供的第一栅极驱动信号的控制下,将数据线提供的第一数据电压提供至所述驱动电路或所述第一储能电路;所述第一储能电路用于存储电压;

[0008] 所述开关控制电路的控制端与发光控制线电连接,所述开关控制电路的第一端与所述发光元件的第二极电连接,所述开关控制电路的第二端与第一电压端电连接,所述开关控制电路用于在发光控制线提供的发光控制信号的控制下,控制所述发光元件的第二极与所述第一电压端电连接;

- [0009] 所述开关控制电路的第一端与所述液晶电容的第一端电连接,所述开关控制电路的第二端与所述液晶电容的第二端电连接;
- [0010] 所述第二储能电路的第一端与所述发光元件的第一极电连接,所述第二储能电路的第二端与所述发光元件的第二极电连接;所述第二储能电路用于存储电压;
- [0011] 所述第二数据写入电路的控制端与第二栅线电连接,所述第二数据写入电路的第一端与所述数据线连接,所述第二数据写入电路的第二端与所述液晶电容的第一端电连接,所述第二数据写入电路用于在所述第二栅线提供的第二栅极驱动信号的控制下,控制将所述数据线提供的第二数据电压写入至所述液晶电容的第一端。
- [0012] 实施时,本实用新型所述的像素电路还包括第一复位电路;
- [0013] 所述第一复位电路分别与复位控制线、初始化电压端和所述发光元件的第一极电连接,用于在所述复位控制线提供的复位控制信号的控制下,控制所述初始化电压端提供的初始化电压写入所述发光元件的第一极。
- [0014] 实施时,本实用新型所述的像素电路还包括第一发光控制电路;
- [0015] 所述第一发光控制电路连接于所述驱动电路的第二端和所述发光元件的第一极之间,所述第一发光控制电路的控制端与发光控制线电连接,所述第一发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第二端与所述发光元件的第一极之间连通。
- [0016] 实施时,所述第一数据写入电路的第二端与所述驱动电路的控制端电连接;所述第一数据写入电路用于在所述第一栅极驱动信号的控制下,将所述第一数据电压提供至所述驱动电路的控制端;
- [0017] 所述第一储能电路的第一端与所述驱动电路的控制端电连接,所述第一储能电路的第二端与所述电源电压线电连接;
- [0018] 所述像素电路还包括第二发光控制电路;
- [0019] 所述第二发光控制电路连接于所述驱动电路的第一端与所述电源电压线之间,所述第二发光控制电路的控制端与所述发光控制线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第一端与所述电源电压线之间连通。
- [0020] 实施时,所述像素电路还包括第二发光控制电路;
- [0021] 所述第一储能电路的第一端与所述驱动电路的控制端电连接;
- [0022] 所述第二发光控制电路分别与所述发光控制线、所述第一储能电路的第二端和所述电源电压线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述第一储能电路的第二端与所述电源电压线之间连通;
- [0023] 所述第一数据写入电路的第二端与所述第一储能电路的第二端电连接,所述第一数据写入电路用于在所述第一栅极驱动信号的控制下,将所述第一数据电压提供至所述第一储能电路的第二端。
- [0024] 实施时,所述像素电路还包括第二发光控制电路;所述第一储能电路的第一端与所述驱动电路的控制端电连接,所述第一储能电路的第二端与所述电源电压线电连接;
- [0025] 所述第二发光控制电路连接于所述驱动电路的第一端和所述电源电压线之间,所述第二发光控制电路的控制端与所述发光控制线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第一端与所述电源电压线之间连通;

- [0026] 所述第一数据写入电路的第二端与所述驱动电路的第一端电连接,用于在所述第一栅极驱动信号的控制下,将所述第一数据电压写入所述驱动电路的第一端。
- [0027] 实施时,本实用新型所述的像素电路还包括补偿控制电路;
- [0028] 所述补偿控制电路分别与所述第一栅线、所述第一储能电路的第一端和所述驱动电路的第二端电连接,所述补偿控制电路用于在所述第一栅极驱动信号的控制下,控制所述第一储能电路的第一端与所述驱动电路的第二端之间连通。
- [0029] 实施时,本实用新型所述的像素电路还包括第二复位电路;
- [0030] 所述第二复位电路分别与复位控制线、初始化电压端和所述第一储能电路的第一端电连接,所述第二复位电路用于在复位控制线提供的复位控制信号的控制下,将初始化电压端提供的初始化电压写入所述第一储能电路的第一端。
- [0031] 实施时,所述第二数据写入电路包括第二数据写入晶体管,所述开关控制电路包括开关控制晶体管,所述第二储能电路包括第二存储电容;所述驱动电路包括驱动晶体管;
- [0032] 所述驱动晶体管的控制极为所述驱动电路的控制端,所述驱动晶体管的第一极为所述的驱动电路的第一端,所述驱动晶体管的第二极为所述驱动电路的第二端;
- [0033] 所述开关控制晶体管的控制极与所述发光控制线电连接,所述开关控制晶体管的第一极与所述发光元件的第二极电连接,所述开关控制晶体管的第二极与所述第一电压端电连接;
- [0034] 所述第二存储电容的第一端与所述发光元件的第一极电连接,所述第二存储电容的第二端与所述发光元件的第二极电连接;
- [0035] 所述第二数据写入晶体管的控制极与所述第二栅线电连接,所述第二数据写入晶体管的第一极与所述数据线连接,所述第二数据写入晶体管的第二极与所述液晶电容的第一端电连接。
- [0036] 实施时,所述第一复位电路包括第一复位晶体管;
- [0037] 所述第一复位晶体管的控制极与所述复位控制线电连接,所述第一复位晶体管的第一极与所述初始化电压端电连接,所述第一复位晶体管的第二极与所述发光元件的第一极电连接。
- [0038] 实施时,所述第一发光控制电路包括第一发光控制晶体管;
- [0039] 所述第一发光控制晶体管的控制极与所述发光控制线电连接,所述第一发光控制晶体管的第一极与所述驱动电路的第二端电连接,所述第一发光控制晶体管的第二极与所述发光元件的第一极电连接。
- [0040] 实施时,所述第一数据写入电路包括第一数据写入晶体管,所述第一储能电路包括第一存储电容,所述第二发光控制电路包括第二发光控制晶体管;
- [0041] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的控制端电连接;
- [0042] 所述第一存储电容的第一端与所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;
- [0043] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所

述电源电压线电连接。

[0044] 实施时,所述第二发光控制电路包括第二发光控制晶体管,所述第一储能电路包括第一存储电容,所述第一数据写入电路包括第一数据写入晶体管;

[0045] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所述电源电压线电连接;

[0046] 所述第一存储电容的第一端所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;

[0047] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

[0048] 实施时,所述第二发光控制电路包括第二发光控制晶体管,所述第一储能电路包括第一存储电容,所述第一数据写入电路包括第一数据写入晶体管;

[0049] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所述电源电压线电连接;

[0050] 所述第一存储电容的第一端与所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;

[0051] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

[0052] 实施时,所述补偿控制电路包括补偿控制晶体管;

[0053] 所述补偿控制晶体管的控制极与所述第一栅线电连接,所述补偿控制晶体管的第一极与所述第一储能电路的第一端电连接,所述补偿控制晶体管的第二极与所述驱动电路的第二端电连接。

[0054] 实施时,所述第二复位电路包括第二复位晶体管;

[0055] 所述第二复位晶体管的控制极与所述复位控制线电连接,所述第二复位晶体管的第一极与所述初始化电压端电连接,所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接。

[0056] 本实用新型还提供了一种显示装置,包括上述的像素电路。

[0057] 与现有技术相比,本实用新型所述的像素电路和显示装置结合OLED自发光显示器和反射式液晶显示器的特点,提出了一种新的混合显示器的像素电路结构及其驱动的方法,从而实现在户外强光下工作时实现较好的防反射能力,较暗环境时实现较好的自发光效果。

附图说明

[0058] 图1是本实用新型实施例所述的像素电路的结构图;

[0059] 图2是本实用新型另一实施例所述的像素电路的结构图;

[0060] 图3是本实用新型又一实施例所述的像素电路的结构图;

- [0061] 图4是本实用新型再一实施例所述的像素电路的结构图；
- [0062] 图5是本实用新型另一实施例所述的像素电路的结构图；
- [0063] 图6是本实用新型又一实施例所述的像素电路的结构图；
- [0064] 图7是本实用新型所述的像素电路的第一具体实施例的电路图；
- [0065] 图8是本实用新型所述的像素电路的第一具体实施例的工作时序图；
- [0066] 图9A是本实用新型所述的像素电路的第一具体实施例在复位阶段S1的工作状态示意图；
- [0067] 图9B是本实用新型所述的像素电路的第一具体实施例在OLED显示数据电压写入阶段S2的工作状态示意图；
- [0068] 图9C是本实用新型所述的像素电路的第一具体实施例在OLED发光阶段S3的工作状态示意图；
- [0069] 图9D是本实用新型所述的像素电路的第一具体实施例在液晶显示数据写入阶段S4的工作状态示意图；
- [0070] 图9E是本实用新型所述的像素电路的第一具体实施例在液晶显示发光阶段S5的工作状态示意图；
- [0071] 图10是本实用新型所述的像素电路的第二具体实施例的电路图；
- [0072] 图11是本实用新型所述的像素电路的第二具体实施例的工作时序图；
- [0073] 图12A是本实用新型所述的像素电路的第二具体实施例在复位阶段S1的工作状态示意图；
- [0074] 图12B是本实用新型所述的像素电路的第二具体实施例在OLED显示数据电压写入阶段S2的工作状态示意图；
- [0075] 图12C是本实用新型所述的像素电路的第二具体实施例在OLED发光阶段S3的工作状态示意图；
- [0076] 图12D是本实用新型所述的像素电路的第二具体实施例在液晶显示数据写入阶段S4的工作状态示意图；
- [0077] 图12E是本实用新型所述的像素电路的第二具体实施例在液晶显示发光阶段S5的工作状态示意图；
- [0078] 图13是本实用新型所述的像素电路的第三具体实施例的电路图；
- [0079] 图14是本实用新型所述的像素电路的第三具体实施例的工作时序图；
- [0080] 图15A是本实用新型所述的像素电路的第三具体实施例在复位阶段S1的工作状态示意图；
- [0081] 图15B是本实用新型所述的像素电路的第三具体实施例在OLED显示数据电压写入阶段S2的工作状态示意图；
- [0082] 图15C是本实用新型所述的像素电路的第三具体实施例在OLED发光阶段S3的工作状态示意图；
- [0083] 图15D是本实用新型所述的像素电路的第三具体实施例在液晶显示数据写入阶段S4的工作状态示意图；
- [0084] 图15E是本实用新型所述的像素电路的第三具体实施例在液晶显示发光阶段S5的工作状态示意图；

- [0085] 图16是本实用新型实施例所述的像素电路的另一种可选的时序的时序图；
- [0086] 图17是本实用新型实施例所述的显示装置的断面结构示意图；
- [0087] 图18是本实用新型实施例所述的显示装置的具体的断面结构图。

具体实施方式

[0088] 下面将结合本实用新型实施例中的附图，对本实用新型实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本实用新型一部分实施例，而不是全部的实施例。基于本实用新型中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本实用新型保护的范围。

[0089] 本实用新型所有实施例中采用的晶体管均可以为三极管、薄膜晶体管或场效应管或其他特性相同的器件。在本实用新型实施例中，为区分晶体管除控制极之外的两极，将其中一极称为第一极，另一极称为第二极。

[0090] 在实际操作时，当所述晶体管为三极管时，所述控制极可以为基极，所述第一极可以为集电极，所述第二极可以发射极；或者，所述控制极可以为基极，所述第一极可以为发射极，所述第二极可以集电极。

[0091] 在实际操作时，当所述晶体管为薄膜晶体管或场效应管时，所述控制极可以为栅极，所述第一极可以为漏极，所述第二极可以为源极；或者，所述控制极可以为栅极，所述第一极可以为源极，所述第二极可以为漏极。

[0092] 本实用新型实施例所述的像素电路包括发光元件、液晶电容、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路、第二数据写入电路和第二数据写入电路，其中，

[0093] 所述驱动电路的控制端与所述第一储能电路电连接，所述驱动电路的第一端与电源电压线电连接，所述驱动电路的第二端与所述发光元件的第一极电连接；所述驱动电路用于在其控制端的电位的控制下，控制所述电源电压线与所述发光元件的第一极之间连通；

[0094] 所述第一数据写入电路的控制端与第一栅线电连接，所述第一数据写入电路的第一端与数据线电连接，所述第一数据写入电路的第二端与所述驱动电路或所述第一储能电路电连接，所述第一数据写入电路用于在第一栅线提供的第一栅极驱动信号的控制下，将数据线提供的第一数据电压提供至所述驱动电路或所述第一储能电路；所述第一储能电路用于存储电压；

[0095] 所述开关控制电路的控制端与发光控制线电连接，所述开关控制电路的第一端与所述发光元件的第二极电连接，所述开关控制电路的第二端与第一电压端电连接，所述开关控制电路用于在发光控制线提供的发光控制信号的控制下，控制所述发光元件的第二极与所述第一电压端电连接；

[0096] 所述开关控制电路的第一端与所述液晶电容的第一端电连接，所述开关控制电路的第二端与所述液晶电容的第二端电连接；

[0097] 所述第二储能电路的第一端与所述发光元件的第一极电连接，所述第二储能电路的第二端与所述发光元件的第二极电连接；所述第二储能电路用于存储电压；

[0098] 所述第二数据写入电路的控制端与第二栅线电连接，所述第二数据写入电路的第

一端与所述数据线连接，所述第二数据写入电路的第二端与所述液晶电容的第一端电连接，所述第二数据写入电路用于在所述第二栅线提供的第二栅极驱动信号的控制下，控制将所述数据线提供的第二数据电压写入至所述液晶电容的第一端。

[0099] 在具体实施时，所述发光元件可以为OLED(有机发光二极管)，发光元件的第一极为OLED的阳极，发光元件的第二极为OLED的阴极，但不以此为限。

[0100] 在具体实施时，所述第一电压端可以为低电压端或地端，但不以此为限。

[0101] 本实用新型通过结合OLED自发光显示器和反射式液晶显示器的特点，提出了一种新的混合显示器的像素电路结构及其驱动的方法，从而实现在户外强光下工作时实现较好的防反射能力，较暗环境时实现较好的自发光效果。

[0102] 如图1所示，本实用新型实施例所述的像素电路包括有机发光二极管OLED、液晶电容C1c、第一数据写入电路11、第一储能电路12、第二储能电路13、驱动电路10、开关控制电路14和第二数据写入电路15，其中，

[0103] 所述驱动电路10的控制端与所述第一储能电路12的第一端电连接，所述驱动电路10的第一端与电源电压线ELVDD电连接，所述驱动电路10的第二端与所述有机发光二极管OLED的阳极电连接；所述驱动电路10用于在其控制端的电位的控制下，控制所述电源电压线ELVDD与所述有机发光二极管OLED的阳极之间连通；所述电源电压线ELVDD用于提供电源电压Vdd；

[0104] 所述第一储能电路12的第二端与所述电源电压线ELVDD电连接；

[0105] 所述第一数据写入电路11的控制端与第一栅线Gate(n)电连接，所述第一数据写入电路11的第一端与数据线Data电连接，所述第一数据写入电路11的第二端与所述驱动电路10的控制端电连接，所述第一数据写入电路11用于在第一栅线Gate(n)提供的第一栅极驱动信号的控制下，将数据线Data提供的第一数据电压Vdata1提供至所述驱动电路10的控制端；所述第一储能电路12用于存储电压；

[0106] 所述开关控制电路14的控制端与发光控制线EM(n)电连接，所述开关控制电路14的第一端与所述有机发光二极管OLED的阴极电连接，所述开关控制电路14的第二端与低电压端电连接，所述开关控制电路14用于在发光控制线EM(n)提供的发光控制信号的控制下，控制所述有机发光二极管OLED的阴极与低电压端电连接；所述低电压端用于提供低电压VSS；

[0107] 所述开关控制电路14的第一端与所述液晶电容C1c的第一端电连接，所述开关控制电路14的第二端与所述液晶电容C1c的第二端电连接；

[0108] 所述第二储能电路13的第一端与所述有机发光二极管OLED的阳极电连接，所述第二储能电路13的第二端与所述有机发光二极管OLED的阴极电连接；所述第二储能电路13用于存储电压；

[0109] 所述第二数据写入电路15的控制端与第二栅线GateS(n)电连接，所述第二数据写入电路15的第一端与所述数据线Data连接，所述第二数据写入电路15的第二端与所述液晶电容C1c的第一端电连接，所述第二数据写入电路15用于在所述第二栅线GateS(n)提供的第二栅极驱动信号的控制下，控制将所述数据线Data提供的第二数据电压Vdata2写入至所述液晶电容C1c的第一端。

[0110] 其中，所述第一数据电压Vdata1为OLED显示数据电压，所述第二数据电压Vdata2

为液晶显示数据电压。

[0111] 本实用新型如图1所示的像素电路的实施例在工作时,第一数据写入电路先进行OLED显示数据电压写入,之后是OLED发光阶段,接着第二数据写入电路进行液晶显示数据电压写入,然后是反射式LCD(Liquid Crystal Display,液晶显示器)的发光阶段。

[0112] 在具体实施时,本实用新型所述的像素电路还可以包括第一复位电路;

[0113] 所述第一复位电路分别与复位控制线、初始化电压端和所述发光元件的第一极电连接,用于在所述复位控制线提供的复位控制信号的控制下,控制所述初始化电压端提供的初始化电压写入所述发光元件的第一极。

[0114] 具体的,本实用新型实施例所述的像素电路还可以包括第一发光控制电路;

[0115] 所述第一发光控制电路连接于所述驱动电路的第二端和所述发光元件的第一极之间,所述第一发光控制电路的控制端与发光控制线电连接,所述第一发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

[0116] 根据一种具体实施方式,所述第一数据写入电路的第二端与所述驱动电路的控制端电连接;所述第一数据写入电路用于在所述第一栅极驱动信号的控制下,将所述第一数据电压提供至所述驱动电路的控制端;

[0117] 所述第一储能电路的第一端与所述驱动电路的控制端电连接,所述第一储能电路的第二端与所述电源电压线电连接;

[0118] 所述像素电路还包括第二发光控制电路;

[0119] 所述第二发光控制电路连接于所述驱动电路的第一端与所述电源电压线之间,所述第二发光控制电路的控制端与所述发光控制线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第一端与所述电源电压线之间连通。

[0120] 具体的,所述像素电路还可以包括第二发光控制电路;

[0121] 所述第一储能电路的第一端与所述驱动电路的控制端电连接;

[0122] 所述第二发光控制电路分别与所述发光控制线、所述第一储能电路的第二端和所述电源电压线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述第一储能电路的第二端与所述电源电压线之间连通;

[0123] 所述第一数据写入电路的第二端与所述第一储能电路的第二端电连接,所述第一数据写入电路用于在所述第一栅极驱动信号的控制下,将所述第一数据电压提供至所述第一储能电路的第二端。

[0124] 根据另一种具体实施方式,所述像素电路还包括第二发光控制电路;所述第一储能电路的第一端与所述驱动电路的控制端电连接,所述第一储能电路的第二端与所述电源电压线电连接;

[0125] 所述第二发光控制电路连接于所述驱动电路的第一端和所述电源电压线之间,所述第二发光控制电路的控制端与所述发光控制线电连接,所述第二发光控制电路用于在所述发光控制信号的控制下,控制所述驱动电路的第一端与所述电源电压线之间连通;

[0126] 所述第一数据写入电路的第二端与所述驱动电路的第一端电连接,用于在所述第一栅极驱动信号的控制下,将所述第一数据电压写入所述驱动电路的第一端。

[0127] 在优选情况下,本实用新型实施例所述的像素电路还可以包括补偿控制电路;

[0128] 所述补偿控制电路分别与所述第一栅线、所述第一储能电路的第一端和所述驱动电路的第二端电连接,所述补偿控制电路用于在所述第一栅极驱动信号的控制下,控制所述第一储能电路的第一端与所述驱动电路的第二端之间连通。

[0129] 具体的,本实用新型实施例所述的像素电路还可以包括第二复位电路;

[0130] 所述第二复位电路分别与复位控制线、初始化电压端和所述第一储能电路的第一端电连接,所述第二复位电路用于在复位控制线提供的复位控制信号的控制下,将初始化电压端提供的初始化电压写入所述第一储能电路的第一端。

[0131] 如图2所示,在图1所示的像素电路的实施例的基础上,本实用新型实施例所述的像素电路还可以包括第一复位电路16、第一发光控制电路17和第二发光控制电路18,其中,

[0132] 所述第一复位电路16的控制端与复位控制线Gate (n-1) 电连接,所述第一复位电路16的第一端与初始化电压端电连接,所述第一复位电路16的第二端与所述有机发光二极管OLED的阳极电连接;所述初始化电压端用于提供初始化电压Vint;

[0133] 所述第一发光控制电路17连接于所述驱动电路11的第二端和所述有机发光二极管OLED的阳极之间,所述第一发光控制电路17的控制端与发光控制线EM (n) 电连接,所述第一发光控制电路17用于在所述发光控制信号的控制下,控制所述驱动电路10的第二端与所述有机发光二极管OLED的阳极之间连通;

[0134] 所述第二发光控制电路18连接于所述驱动电路10的第一端和所述电源电压线之间,所述第二发光控制电路18的控制端与所述发光控制线EM (n) 电连接,所述第二发光控制电路18用于在所述发光控制信号的控制下,控制所述驱动电路10的第一端与所述电源电压线ELVDD之间连通。

[0135] 本实用新型如图2所示的像素电路的实施例在工作时,显示周期可以包括依次设置的复位阶段、OLED显示数据电压写入阶段,OLED发光阶段、液晶显示数据写入阶段和液晶显示发光阶段;

[0136] 在复位阶段,在复位控制线Gate (n-1) 提供的复位控制信号的控制下,第一复位电路将初始化电压Vint写入OLED的阳极,也即将Vint写入第二储能电路13的第一端,以对OLED的阳极电压进行初始化,防止上一帧画面的影响;

[0137] 在OLED显示数据电压写入阶段,Data提供第一数据电压Vdata1,在Gate (n) 提供的第一栅极驱动信号的控制下,第一数据写入电路将Vdata1写入驱动电路的控制端,也即将Vdata1写入第一储能电路的第一端,由于第一储能电路的第二端的电压始终是Vdd,所以Vdata1可以写入第一储能电路中;

[0138] 在OLED发光阶段,在EM (n) 提供的发光控制信号的控制下,开关控制电路控制导通OLED的阴极与低电压端之间的连接,第一发光控制电路控制导通驱动电路的第二端与OLED的阳极之间的连接,第二发光控制电路控制导通ELVDD与驱动电路的第一端之间的连接,驱动电路根据Vdata1的大小控制驱动OLED发光的驱动电流,OLED发光;

[0139] 在液晶显示数据写入阶段,Data提供第二数据电压Vdata2,在GateS (n) 提供的第二栅极驱动信号的控制下,第二数据写入电路控制将Vdata写入第二储能电路的第二端,在Gate (n-1) 提供的复位控制信号的控制下,第一复位电路控制将初始化电压Vint写入第二储能电路的第一端,从而使得第二储能电路的第一端的电压为Vint,第二储能电路的第二端的电压为Vdata2;

[0140] 在液晶显示发光阶段,第一复位电路在复位控制线Gate (n-1) 提供的复位控制信号的控制下,将初始化电压Vint提供至第二储能电路的第一端,以维持第二储能电路的第二端的电压不变;液晶两端的电压由C1c两端压差决定,C1c的第一端的电压为Vdata2,C1c的第二端的电压为VSS,Vdata2与VSS之间的电压差值决定液晶显示发光的亮度。

[0141] 在具体实施时,所述低电压端也可以为公共电极,低电压可以为公共电极电压,但不以此为限。

[0142] 其中,C1c为液晶电容,存在于阴极金属层与公共电极之间。

[0143] 如图3所示,本实用新型实施例所述的像素电路包括有机发光二极管OLED、液晶电容C1c、第一数据写入电路11、第一储能电路12、第二储能电路13、驱动电路10、开关控制电路14和第二数据写入电路15,其中,

[0144] 所述驱动电路10的控制端与所述第一储能电路12的第一端电连接,所述驱动电路10的第一端与电源电压线ELVDD电连接,所述驱动电路10的第二端与所述有机发光二极管OLED的阳极电连接;所述驱动电路10用于在其控制端的电位的控制下,控制所述电源电压线ELVDD与所述有机发光二极管OLED的阳极之间连通;所述电源电压线ELVDD用于提供电源电压Vdd;

[0145] 所述第一数据写入电路11的控制端与第一栅线Gate (n) 电连接,所述第一数据写入电路11的第一端与数据线Data电连接,所述第一数据写入电路11的第二端与所述第一储能电路12的第二端电连接,所述第一数据写入电路11用于在第一栅线Gate (n) 提供的第一栅极驱动信号的控制下,将数据线Data提供的第一数据电压Vdata1提供至所述第一储能电路12的第二端;所述第一储能电路12用于存储电压;

[0146] 所述开关控制电路14的控制端与发光控制线EM (n) 电连接,所述开关控制电路14的第一端与所述有机发光二极管OLED的阴极电连接,所述开关控制电路14的第二端与低电压端电连接,所述开关控制电路14用于在发光控制线EM (n) 提供的发光控制信号的控制下,控制所述有机发光二极管OLED的阴极与低电压端电连接;所述低电压端用于提供低电压VSS;

[0147] 所述开关控制电路14的第一端与所述液晶电容C1c的第一端电连接,所述开关控制电路14的第二端与所述液晶电容C1c的第二端电连接;

[0148] 所述第二储能电路13的第一端与所述有机发光二极管OLED的阳极电连接,所述第二储能电路13的第二端与所述有机发光二极管OLED的阴极电连接;所述第二储能电路13用于存储电压;

[0149] 所述第二数据写入电路15的控制端与第二栅线GateS (n) 电连接,所述第二数据写入电路15的第一端与所述数据线Data连接,所述第二数据写入电路15的第二端与所述液晶电容C1c的第一端电连接,所述第二数据写入电路15用于在所述第二栅线GateS (n) 提供的第二栅极驱动信号的控制下,控制将所述数据线Data提供的第二数据电压Vdata2写入至所述液晶电容C1c的第一端。

[0150] 在图3所示的实施例中,所述第一储能电路12的第二端可以通过第二发光控制电路与电源电压线电连接,但不以此为限。

[0151] 本实用新型如图3所示的像素电路的实施例在工作时,第一数据写入电路先进行OLED显示数据电压写入,之后是OLED发光阶段,接着第二数据写入电路进行液晶显示数据

电压写入,然后是反射式LCD(Liquid Crystal Display,液晶显示器)的发光阶段。

[0152] 如图4所示,在图3所示的像素电路的实施例的基础上,本实用新型实施例所述的像素电路还可以包括第一复位电路16、第一发光控制电路17、第二发光控制电路18和补偿控制电路19,其中,

[0153] 所述第一复位电路16的控制端与复位控制线Gate(n-1)电连接,所述第一复位电路16的第一端与初始化电压端电连接,所述第一复位电路16的第二端与所述有机发光二极管OLED的阳极电连接;所述初始化电压端用于提供初始化电压Vint;

[0154] 所述第一发光控制电路17连接于所述驱动电路11的第二端和所述有机发光二极管OLED的阳极之间,所述第一发光控制电路17的控制端与发光控制线EM(n)电连接,所述第一发光控制电路17用于在所述发光控制信号的控制下,控制所述驱动电路10的第二端与所述有机发光二极管OLED的阳极之间连通;

[0155] 所述第二发光控制电路18连接于所述第一储能电路12的第二端与所述电源电压线ELVDD之间,所述第二发光控制电路18的控制端与发光控制线EM(n)电连接,所述第二发光控制电路18用于在所述发光控制线EM(n)提供的发光控制信号的控制下,控制所述第一储能电路12的第二端与所述电源电压线ELVDD之间连通;

[0156] 所述补偿控制电路19的控制端与所述第一栅线Gate(n)电连接,所述补偿控制电路19的第一端与所述第一储能电路12的第一端电连接,所述补偿控制电路19的第二端与所述驱动电路10的第二端电连接,所述补偿控制电路19用于在所述第一栅极驱动信号的控制下,控制所述第一储能电路12的第一端与所述驱动电路10的第二端之间连通。

[0157] 本实用新型如图4所示的像素电路的实施例在工作时,显示周期可以包括依次设置的复位阶段、OLED显示数据电压写入阶段,OLED发光阶段、液晶显示数据写入阶段和液晶显示发光阶段;

[0158] 在复位阶段,在复位控制线Gate(n-1)提供的复位控制信号的控制下,第一复位电路将初始化电压Vint写入OLED的阳极,也即将Vint写入第二储能电路13的第一端;

[0159] 在OLED显示数据电压写入阶段,Data提供第一数据电压Vdata1,在Gate(n)提供的第一栅极驱动信号的控制下,第一数据写入电路将Vdata1写入驱动电路的控制端,也即将Vdata1写入第一储能电路的第二端;补偿控制电路在第一栅极驱动信号的控制下,控制驱动电路的控制端与驱动电路的第二端之间连通,驱动电路包括的驱动晶体管为二极管连接方式,则驱动电路的控制端的电压变为Vdd+Vth,Vth为驱动晶体管的阈值电压,也即第一储能电路的第一端的电压变为Vdd+Vth;

[0160] 在OLED发光阶段,开关控制电路在EM(n)提供的发光控制信号的控制下,控制导通OLED的阴极与低电压端之间的连接,第一发光控制电路在发光控制信号的控制下,控制导通驱动电路的第二端与OLED的阳极之间的连接,第二发光控制电路在EM(n)提供的发光控制信号的控制下,控制第一储能电路的第二端与电源电压线之间连通,则第一储能电路的第二端的电压由Vdata1变为Vdd,相应的第一储能电路的第一端的电压跳变为(Vdd+Vth)+(Vdd-Vdata1),此时,OLED的发光亮度与驱动电路包括的驱动晶体管的驱动电流Ids有关;

[0161] $Ids = K(Vgs - Vth)^2 = K(2Vdd + Vth - Vdata1 - Vdd - Vth)^2 = K(Vdd - Vdata1)^2$;

[0162] 其中,K为驱动晶体管的电流系数,Vgs为驱动晶体管的栅源电压;由上式可知,Ids与Vth无关,从而消除了Vth漂移对OLED发光亮度的影响;

[0163] 在液晶显示数据写入阶段,Data提供第二数据电压Vdata2,第二数据写入电路在第二栅线GateS(n)提供的第二栅极驱动信号的控制下,将Vdata2写入第二储能电路的第二端,第一复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下,将初始化电压Vint提供至第二储能电路的第一端;

[0164] 在液晶显示发光阶段,第一复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下,将初始化电压Vint提供至第二储能电路的第一端,以维持第二储能电路的第二端的电压不变;液晶两端的电压由C1c两端压差决定,C1c的第一端的电压为Vdata2,C1c的第二端的电压为VSS,Vdata2与VSS之间的电压差值决定液晶显示发光的亮度。

[0165] 如图5所示,本实用新型实施例所述的像素电路包括有机发光二极管OLED、液晶电容C1c、第一数据写入电路11、第一储能电路12、第二储能电路13、驱动电路10、开关控制电路14和第二数据写入电路15,其中,

[0166] 所述驱动电路10的控制端与所述第一储能电路12的第一端电连接,所述驱动电路10的第一端与电源电压线ELVDD电连接,所述驱动电路10的第二端与所述有机发光二极管OLED的阳极电连接;所述驱动电路10用于在其控制端的电位的控制下,控制所述电源电压线ELVDD与所述有机发光二极管OLED的阳极之间连通;所述电源电压线ELVDD用于提供电源电压Vdd;

[0167] 所述第一数据写入电路11的控制端与第一栅线Gate(n)电连接,所述第一数据写入电路11的第一端与数据线Data电连接,所述第一数据写入电路11的第二端与所述驱动电路10的第一端电连接,所述第一数据写入电路11用于在第一栅线Gate(n)提供的第一栅极驱动信号的控制下,将数据线Data提供的第一数据电压Vdata1提供至所述驱动电路10的第一端;

[0168] 所述第一储能电路12的第二端与电源电压线ELVDD电连接,所述第一储能电路12用于存储电压;

[0169] 所述开关控制电路14的控制端与发光控制线EM(n)电连接,所述开关控制电路14的第一端与所述有机发光二极管OLED的阴极电连接,所述开关控制电路14的第二端与低电压端电连接,所述开关控制电路14用于在发光控制线EM(n)提供的发光控制信号的控制下,控制所述有机发光二极管OLED的阴极与低电压端电连接;所述低电压端用于提供低电压VSS;

[0170] 所述开关控制电路14的第一端与所述液晶电容C1c的第一端电连接,所述开关控制电路14的第二端与所述液晶电容C1c的第二端电连接;

[0171] 所述第二储能电路13的第一端与所述有机发光二极管OLED的阳极电连接,所述第二储能电路13的第二端与所述有机发光二极管OLED的阴极电连接;所述第二储能电路13用于存储电压;

[0172] 所述第二数据写入电路15的控制端与第二栅线GateS(n)电连接,所述第二数据写入电路15的第一端与所述数据线Data连接,所述第二数据写入电路15的第二端与所述液晶电容C1c的第一端电连接,所述第二数据写入电路15用于在所述第二栅线GateS(n)提供的第二栅极驱动信号的控制下,控制将所述数据线Data提供的第二数据电压Vdata2写入至所述液晶电容C1c的第一端。

[0173] 本实用新型如图5所示的像素电路的实施例在工作时,第一数据写入电路先进行

OLED显示数据电压写入,之后是OLED发光阶段,接着第二数据写入电路进行液晶显示数据电压写入,然后是反射式LCD(Liquid Crystal Display,液晶显示器)的发光阶段。

[0174] 如图6所示,在图5所示的像素电路的实施例的基础上,本实用新型实施例所述的像素电路还可以包括第一复位电路16、第一发光控制电路17、第二发光控制电路18、补偿控制电路19和第二复位电路110,其中,

[0175] 所述第一复位电路16的控制端与复位控制线Gate(n-1)电连接,所述第一复位电路16的第一端与初始化电压端电连接,所述第一复位电路16的第二端与所述有机发光二极管OLED的阳极电连接;所述初始化电压端用于提供初始化电压Vint;

[0176] 所述第一发光控制电路17连接于所述驱动电路11的第二端和所述有机发光二极管OLED的阳极之间,所述第一发光控制电路17的控制端与发光控制线EM(n)电连接,所述第一发光控制电路17用于在所述发光控制信号的控制下,控制所述驱动电路10的第二端与所述有机发光二极管OLED的阳极之间连通;

[0177] 所述第二发光控制电路18连接于所述驱动电路10的第一端与所述电源电压线ELVDD之间,所述第二发光控制电路18的控制端与发光控制线EM(n)电连接,所述第二发光控制电路18用于在所述发光控制线EM(n)提供的发光控制信号的控制下,控制所述驱动电路10的第一端与所述电源电压线ELVDD之间连通;

[0178] 所述补偿控制电路19的控制端与所述第一栅线Gate(n)电连接,所述补偿控制电路19的第一端与所述第一储能电路12的第一端电连接,所述补偿控制电路19的第二端与所述驱动电路10的第二端电连接,所述补偿控制电路19用于在所述第一栅极驱动信号的控制下,控制所述第一储能电路12的第一端与所述驱动电路10的第二端之间连通;

[0179] 所述第二复位电路110分别与复位控制线Gate(n-1)、初始化电压端和所述第一储能电路12的第一端电连接,所述第二复位电路110用于在复位控制线Gate(n-1)提供的复位控制信号的控制下,将初始化电压端提供的初始化电压Vint写入所述第一储能电路12的第一端。

[0180] 本实用新型如图6所示的像素电路的实施例在工作时,显示周期可以包括依次设置的复位阶段、OLED显示数据电压写入阶段,OLED发光阶段、液晶显示数据写入阶段和液晶显示发光阶段;

[0181] 在复位阶段,在复位控制线Gate(n-1)提供的复位控制信号的控制下,第一复位电路将初始化电压Vint写入OLED的阳极,也即将Vint写入第二储能电路13的第一端;第二复位电路将Vint写入第一储能电路的第一端,也即将Vint写入驱动电路的控制端;

[0182] 在OLED显示数据电压写入阶段,Data提供第一数据电压Vdata1,在Gate(n)提供的第一栅极驱动信号的控制下,第一数据写入电路将Vdata1写入驱动电路的第一端,补偿控制电路在第一栅极驱动信号的控制下,控制驱动电路的控制端与驱动电路的第二端之间连接,使得驱动电路包括的驱动晶体管为二极管连接方式,此时驱动电路的控制端的电压变为Vdata1+Vth,Vth为驱动晶体管的阈值电压;

[0183] 在OLED发光阶段,开关控制电路在EM(n)提供的发光控制信号的控制下,控制导通OLED的阴极与低电压端之间的连接,第一发光控制电路在发光控制信号的控制下,控制导通驱动电路的第二端与OLED的阳极之间的连接,第二发光控制电路在EM(n)提供的发光控制信号的控制下,控制驱动电路的第一端与电源电压线之间连通,OLED的发光亮度与驱动

电路包括的驱动晶体管的驱动电流 I_{ds} 有关；

[0184] $I_{ds} = K(V_{gs} - V_{th})^2 = K(V_{data1} + V_{th} - V_{dd} - V_{th})^2 = K(V_{data1} - V_{dd})^2$ ；

[0185] 其中，K为驱动晶体管的电流系数， V_{gs} 为驱动晶体管的栅源电压；由上式可知， I_{ds} 与 V_{th} 无关，从而消除了 V_{th} 漂移对OLED发光亮度的影响；

[0186] 在液晶显示数据写入阶段，Data提供第二数据电压 V_{data2} ，第二数据写入电路在第二栅线GateS(n)提供的第二栅极驱动信号的控制下，将 V_{data2} 写入第二储能电路的第二端，第一复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下，将初始化电压 V_{int} 提供至第二储能电路的第一端；第二复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下，将初始化电压 V_{int} 提供至第一储能电路的第一端；

[0187] 在液晶显示发光阶段，第一复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下，将初始化电压 V_{int} 提供至第二储能电路的第一端；第二复位电路在复位控制线Gate(n-1)提供的复位控制信号的控制下，将初始化电压 V_{int} 提供至第一储能电路的第一端，以维持第二储能电路的第二端的电压不变，液晶两端的电压由C1c两端压差决定，C1c的第一端的电压为 V_{data2} ，C1c的第二端的电压为VSS， V_{data2} 与VSS之间的电压差值决定液晶显示发光的亮度。

[0188] 在本实用新型实施例中，所述液晶显示发光阶段也可以为液晶显示电压保持阶段。

[0189] 本实用新型实施例所述的像素电路在工作时，也可以不按照以上的复位、OLED显示数据电压写入、OLED发光、液晶显示数据写入、液晶显示发光这五步的工作过程顺序进行工作。可选的，本实用新型实施例所述的像素电路在工作时，也可以依次进行复位、液晶显示数据写入、液晶显示发光、OLED显示数据电压写入、OLED发光；或者，也可以依次进行复位、液晶显示数据写入、OLED显示数据电压写入、OLED发光、液晶显示发光；或者，也可以依次进行复位、液晶显示数据写入、OLED显示数据电压写入、液晶显示发光、OLED发光。

[0190] 并且以上5个过程持续的时间也可以随着户外环境的变化进行调整从而实现较好的显示效果。

[0191] 具体的，所述第二数据写入电路可以包括第二数据写入晶体管，所述开关控制电路可以包括开关控制晶体管，所述第二储能电路可以包括第二存储电容；所述驱动电路可以包括驱动晶体管；

[0192] 所述驱动晶体管的控制极为所述驱动电路的控制端，所述驱动晶体管的第一极为所述驱动电路的第一端，所述驱动晶体管的第二极为所述驱动电路的第二端；

[0193] 所述开关控制晶体管的控制极与所述发光控制线电连接，所述开关控制晶体管的第一极与所述发光元件的第二极电连接，所述开关控制晶体管的第二极与所述第一电压端电连接；

[0194] 所述第二存储电容的第一端与所述发光元件的第一极电连接，所述第二存储电容的第二端与所述发光元件的第二极电连接；

[0195] 所述第二数据写入晶体管的控制极与所述第二栅线电连接，所述第二数据写入晶体管的第一极与所述数据线连接，所述第二数据写入晶体管的第二极与所述液晶电容的第一端电连接。

[0196] 具体的，所述第一复位电路可以包括第一复位晶体管；

[0197] 所述第一复位晶体管的控制极与所述复位控制线电连接,所述第一复位晶体管的第一极与所述初始化电压端电连接,所述第一复位晶体管的第二极与所述发光元件的第一极电连接。

[0198] 在具体实施时,所述第一发光控制电路可以包括第一发光控制晶体管;

[0199] 所述第一发光控制晶体管的控制极与所述发光控制线电连接,所述第一发光控制晶体管的第一极与所述驱动电路的第二端电连接,所述第一发光控制晶体管的第二极与所述发光元件的第一极电连接。

[0200] 具体的,所述第一数据写入电路可以包括第一数据写入晶体管,所述第一储能电路可以包括第一存储电容,所述第二发光控制电路可以包括第二发光控制晶体管;

[0201] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的控制端电连接;

[0202] 所述第一存储电容的第一端与所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;

[0203] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所述电源电压线电连接。

[0204] 具体的,所述第二发光控制电路可以包括第二发光控制晶体管,所述第一储能电路可以包括第一存储电容,所述第一数据写入电路可以包括第一数据写入晶体管;

[0205] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所述电源电压线电连接;

[0206] 所述第一存储电容的第一端与所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;

[0207] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

[0208] 在具体实施时,所述第二发光控制电路可以包括第二发光控制晶体管,所述第一储能电路可以包括第一存储电容,所述第一数据写入电路可以包括第一数据写入晶体管;

[0209] 所述第二发光控制晶体管的控制极与所述发光控制线电连接,所述第二发光控制晶体管的第一极与所述驱动电路的第一端电连接,所述第二发光控制晶体管的第二极与所述电源电压线电连接;

[0210] 所述第一存储电容的第一端与所述驱动电路的控制端电连接,所述第一存储电容的第二端与所述电源电压线电连接;

[0211] 所述第一数据写入晶体管的控制极与所述第一栅线电连接,所述第一数据写入晶体管的第一极与所述数据线电连接,所述第一数据写入晶体管的第二极与所述驱动电路的第一端电连接。

[0212] 具体的,所述补偿控制电路可以包括补偿控制晶体管;

[0213] 所述补偿控制晶体管的控制极与所述第一栅线电连接,所述补偿控制晶体管的第

一极与所述第一储能电路的第一端电连接,所述补偿控制晶体管的第二极与所述驱动电路的第二端电连接。

[0214] 具体的,所述第二复位电路可以包括第二复位晶体管;

[0215] 所述第二复位晶体管的控制极与所述复位控制线电连接,所述第二复位晶体管的第一极与所述初始化电压端电连接,所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接。

[0216] 下面通过三个具体实施例来说明本实用新型所述的像素电路。

[0217] 如图7所示,本实用新型所述的像素电路的第一具体实施例包括有机发光二极管OLED、液晶电容Clc、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路、第二数据写入电路、第一复位电路、第一发光控制电路和第二发光控制电路,其中,

[0218] 所述第一数据写入电路包括第一数据写入晶体管M1;所述驱动电路包括驱动晶体管DTFT,所述第一储能电路包括第一存储电容Cst1,所述第二储能电路包括第二存储电容Cst2,所述开关控制电路包括开关控制晶体管M6;所述第一复位电路包括第一复位晶体管M2,所述第二数据写入电路包括第二数据写入晶体管M3,所述第一发光控制电路包括第一发光控制晶体管M5;所述第二发光控制电路包括第二发光控制晶体管M4;

[0219] Cst1的第一端与DTFT的栅极电连接,Cst1的第二端与电源电压线ELVDD电连接,ELVDD用于提供电源电压Vdd;

[0220] M4的栅极与发光控制线EM(n)电连接,M4的源极与ELVDD电连接,M4的漏极与DTFT的源极电连接;

[0221] M1的栅极与第一栅线Gate(n)电连接,M1的源极与数据线Data电连接,M1的漏极与DTFT的栅极电连接;

[0222] DTFT的漏极与M5的源极电连接,M5的栅极与发光控制线EM(n)电连接,M5的漏极与OLED的阳极电连接;

[0223] M2的栅极与复位控制线Gate(n-1)电连接,M2的源极与复位电压端电连接,M2的漏极与OLED的阳极电连接;所述复位电压端用于提供初始化电压Vint;

[0224] M3的栅极与第二栅线GateS(n)电连接,M3的源极与数据线Data电连接,M3的漏极与OLED的阴极电连接;

[0225] M6的栅极与EM(n)电连接,M6的源极与OLED的阴极电连接,M6的漏极接入低电压VSS;

[0226] Cst2的第一端与OLED的阳极电连接,Cst2的第二端与OLED的阴极电连接;

[0227] Clc的第一端与OLED的阴极电连接,Clc的第二端接入低电压VSS。

[0228] 在图7所示的像素电路的第一具体实施例中,所有的晶体管都为p型薄膜晶体管,但不以此为限。

[0229] 在图7所示的像素电路的第一具体实施例中,低电压VSS为公共电极电压,但不以此为限。

[0230] 如图8所示,如图7所示的像素电路的第一具体实施例在工作时,显示周期可以包括依次设置的复位阶段S1、OLED显示数据电压写入阶段S2、OLED发光阶段S3、液晶显示数据写入阶段S4和液晶显示发光阶段S5;

[0231] 在复位阶段S1,如图9A所示,Gate(n-1)提供低电平,M2打开,以将Vint写入OLED的

阳极；

[0232] 在OLED显示数据电压写入阶段S2, Gate (n) 提供低电平, 如图9B所示, M1打开, Data 提供Vdata1, 以将Vdata1写入Cst1的第一端, 由于Cst1的第一端的电压为Vdd, 因此Vdata1 可以写入Cst1中;

[0233] 在OLED发光阶段S3, EM (n) 提供低电平, 如图9C所示, M4、M5、M6和DTFT打开, DTFT根据Vdata1的大小控制驱动OLED发光的驱动电流, OLED发光;

[0234] 在液晶显示数据写入阶段S4, GateS (n) 提供低电平, Data 提供第二数据电压 Vdata2, 如图9D所示, M3打开, 同时Gate (n-1) 提供低电平, M2打开, 从而使得Cst2的第一端的电压为Vint, Cst2的第二端的电压为Vdata2;

[0235] 在液晶显示发光阶段S5, Gate (n-1) 提供低电平, 如图9E所示, M2打开, 从而使得 Cst2的第一端的电压保持为Vint, Cst2的第二端的电压保持为Vdata2, 液晶两端的电压由 C1c两端压差决定, C1c的第一端的电压为Vdata2, C1c的第二端的电压为VSS, Vdata2与VSS 之间的电压差值决定液晶显示发光的亮度。

[0236] 在所述像素电路的第一具体实施例中, C1c为液晶电容, 存在于阴极金属层与公共电极之间, Cst2为液晶电压的电荷存储电容, 存在于阴极金属层与阳极金属层之间; Cst1为 OLED电压的电荷存储电容, 位于DTFT的栅极与Vdd金属走线之间。

[0237] 如图10所示, 本实用新型所述的像素电路的第二具体实施例包括有机发光二极管 OLED、液晶电容C1c、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路、第二数据写入电路、第一复位电路、第一发光控制电路、第二发光控制电路和补偿控制电路, 其中,

[0238] 所述第一数据写入电路包括第一数据写入晶体管M1; 所述驱动电路包括驱动晶体管DTFT, 所述第一储能电路包括第一存储电容Cst1, 所述第二储能电路包括第二存储电容 Cst2, 所述开关控制电路包括开关控制晶体管M6; 所述第一复位电路包括第一复位晶体管 M2, 所述第二数据写入电路包括第二数据写入晶体管M3, 所述第一发光控制电路包括第一发光控制晶体管M5; 所述第二发光控制电路包括第二发光控制晶体管M4; 所述补偿控制电路包括补偿控制晶体管M7;

[0239] Cst1的第一端与DTFT的栅极电连接;

[0240] M4的栅极与发光控制线EM (n) 电连接, M4的源极与ELVDD电连接, M4的漏极与Cst1 的第二端电连接;

[0241] M1的栅极与第一栅线Gate (n) 电连接, M1的源极与数据线Data电连接, M1的漏极与 Cst1的第二端电连接;

[0242] M7的栅极与第一栅线Gate (n) 电连接, M7的源极与DTFT的栅极电连接, M7的漏极与 DTFT的漏极电连接;

[0243] DTFT的源极与电源电压线ELVDD电连接, 所述电源电压线ELVDD用于提供电源电压 Vdd;

[0244] DTFT的漏极与M5的源极电连接, M5的栅极与发光控制线EM (n) 电连接, M5的漏极与 OLED的阳极电连接;

[0245] M2的栅极与复位控制线Gate (n-1) 电连接, M2的源极与复位电压端电连接, M2的漏极与OLED的阳极电连接; 所述复位电压端用于提供初始化电压Vint;

[0246] M3的栅极与第二栅线GateS (n) 电连接,M3的源极与数据线Data电连接,M3的漏极与OLED的阴极电连接;

[0247] M6的栅极与EM (n) 电连接,M6的源极与OLED的阴极电连接,M6的漏极接入低电压VSS;

[0248] Cst2的第一端与OLED的阳极电连接,Cst2的第二端与OLED的阴极电连接;

[0249] C1c的第一端与OLED的阴极电连接,C1c的第二端接入低电压VSS。

[0250] 在图10所示的像素电路的第二具体实施例中,所有的晶体管都为p型薄膜晶体管,但不以此为限。

[0251] 在图10所示的像素电路的第二具体实施例中,低电压VSS为公共电极电压,但不以此为限。

[0252] 如图11所示,如图10所示的像素电路的第二具体实施例在工作时,显示周期可以包括依次设置的复位阶段S1、OLED显示数据电压写入阶段S2、OLED发光阶段S3、液晶显示数据写入阶段S4和液晶显示发光阶段S5;

[0253] 在复位阶段S1,如图12A所示,Gate (n-1) 提供低电平,M2打开,以将Vint写入OLED的阳极;

[0254] 在OLED显示数据电压写入阶段S2,Gate (n) 提供低电平,如图12B所示,M1打开,Data提供Vdata1,以将Vdata1写入Cst1的第一端,M7打开,DTFT的栅极和DTFT的漏极通过M7电连接在一起,因此DTFT为二极管连接方式,使得DTFT的栅极的电位变为Vdd+Vth,其中,Vth为DTFT的阈值电压;

[0255] 在OLED发光阶段S3,EM (n) 提供低电平,如图12C所示,M4、M5、M6和DTFT打开,Cst1的第二端的电压由Vdata1变为Vdd,Cst的第一端的电压跳变为($Vdd + Vth$) + ($Vdd - Vdata1$),此时OLED的发光强度与DTFT的漏源电流Ids有关;

[0256] $Ids = (Vgs - Vth)^2 = (2 \times Vdd + Vth - Vdata1 - Vdd - Vth)^2 = (Vdd - Vdata1)^2$;

[0257] 其中,Vgs为DTFT的栅源电压,由上式可知,Ids与DTFT的阈值电压无关,因此消除了Vth变动的影响,DTFT根据Vdata1的大小控制驱动OLED发光的驱动电流,OLED发光;

[0258] 在液晶显示数据写入阶段S4,GateS (n) 提供低电平,Data提供第二数据电压Vdata2,如图12D所示,M3打开,同时Gate (n-1) 提供低电平,M2打开,从而使得Cst2的第一端的电压为Vint,将Vdata2写入Cst2的第二端,Cst2的第二端的电压为Vdata2;

[0259] 在液晶显示发光阶段S5,Gate (n-1) 提供低电平,如图12E所示,M2打开,从而使得Cst2的第一端的电压保持为Vint,Cst2的第二端的电压保持为Vdata2,液晶两端的电压由C1c两端压差决定,C1c的第一端的电压为Vdata2,C1c的第二端的电压为VSS,Vdata2与VSS之间的电压差值决定液晶显示发光的亮度。

[0260] 在所述像素电路的第二具体实施例中,C1c为液晶电容,存在于阴极金属层与公共电极之间,Cst2为液晶电压的电荷存储电容,存在于阴极金属层与阳极金属层之间;Cst1为OLED电压的电荷存储电容,位于DTFT的栅极与Vdd金属走线之间。

[0261] 如图13所示,本实用新型所述的像素电路的第三具体实施例包括有机发光二极管OLED、液晶电容C1c、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路、第二数据写入电路、第一复位电路、第二复位电路、第一发光控制电路、第二发光控制电路和补偿控制电路,其中,

[0262] 所述第一数据写入电路包括第一数据写入晶体管M1；所述驱动电路包括驱动晶体管DTFT，所述第一储能电路包括第一存储电容Cst1，所述第二储能电路包括第二存储电容Cst2，所述开关控制电路包括开关控制晶体管M6；所述第一复位电路包括第一复位晶体管M2，所述第二数据写入电路包括第二数据写入晶体管M3，所述第一发光控制电路包括第一发光控制晶体管M5；所述第二发光控制电路包括第二发光控制晶体管M4；所述补偿控制电路包括补偿控制晶体管M7；所述第二复位电路包括第二复位晶体管M8；

[0263] Cst1的第一端与DTFT的栅极电连接；

[0264] M4的栅极与发光控制线EM(n)电连接，M4的源极与ELVDD电连接，M4的漏极与DTFT的源极电连接；

[0265] M1的栅极与第一栅线Gate(n)电连接，M1的源极与数据线Data电连接，M1的漏极与DTFT的源极电连接；

[0266] M7的栅极与第一栅线Gate(n)电连接，M7的源极与DTFT的栅极电连接，M7的漏极与DTFT的漏极电连接；

[0267] 所述电源电压线ELVDD用于提供电源电压Vdd；

[0268] DTFT的漏极与M5的源极电连接，M5的栅极与发光控制线EM(n)电连接，M5的漏极与OLED的阳极电连接；

[0269] M2的栅极与复位控制线Gate(n-1)电连接，M2的源极与复位电压端电连接，M2的漏极与OLED的阳极电连接；所述复位电压端用于提供初始化电压Vint；

[0270] M3的栅极与第二栅线GateS(n)电连接，M3的源极与数据线Data电连接，M3的漏极与OLED的阴极电连接；

[0271] M6的栅极与EM(n)电连接，M6的源极与OLED的阴极电连接，M6的漏极接入低电压VSS；

[0272] M8的栅极与复位控制线Gate(n-1)电连接，M8的源极与复位电压端电连接，M8的漏极与Cst1的第一端电连接；

[0273] Cst2的第一端与OLED的阳极电连接，Cst2的第二端与OLED的阴极电连接；

[0274] Clc的第一端与OLED的阴极电连接，Clc的第二端接入低电压VSS。

[0275] 在图13所示的第三具体实施例中，所有的晶体管都为p型薄膜晶体管，但不以此为限。

[0276] 在图13所示的像素电路的第三具体实施例中，低电压VSS为公共电极电压，但不以此为限。

[0277] 如图14所示，如图13所示的像素电路的第三具体实施例在工作时，显示周期可以包括依次设置的复位阶段S1、OLED显示数据电压写入阶段S2、OLED发光阶段S3、液晶显示数据写入阶段S4和液晶显示发光阶段S5；

[0278] 在复位阶段S1，如图15A所示，Gate(n-1)提供低电平，M2和M8打开，以将Vint写入OLED的阳极和DTFT的栅极；

[0279] 在OLED显示数据电压写入阶段S2，Gate(n)提供低电平，如图15B所示，M1打开，Data提供Vdata1，以将Vdata1写入DTFT的源极，M7打开，DTFT的栅极和DTFT的漏极通过M7电连接在一起，因此DTFT为二极管连接方式，使得DTFT的栅极的电位变为Vdata1+Vth，其中，Vth为DTFT的阈值电压；

[0280] 在OLED发光阶段S3,EM(n)提供低电平,如图15C所示,M4、M5、M6和DTFT打开,此时OLED的发光强度与DTFT的漏源电流Ids有关;

[0281] $Ids = (Vgs - Vth)^2 = (Vdata1 + Vth - Vdd - Vth)^2 = (Vdata1 - Vdd)^2$;

[0282] 其中,Vgs为DTFT的栅源电压,由上式可知,Ids与DTFT的阈值电压无关,因此消除了Vth变动的影响,DTFT根据Vdata1的大小控制驱动OLED发光的驱动电流,OLED发光;

[0283] 在液晶显示数据写入阶段S4,GateS(n)提供低电平,Data提供第二数据电压Vdata2,如图15D所示,M3打开,同时Gate(n-1)提供低电平,M2和M8打开,从而使得Cst2的第一端的电压为Vint,将Vdata2写入Cst2的第二端,Cst2的第二端的电压为Vdata2;

[0284] 在液晶显示发光阶段S5,Gate(n-1)提供低电平,如图15E所示,M2和M8打开,从而使得Cst2的第一端的电压保持为Vint,Cst2的第二端的电压保持为Vdata2,液晶两端的电压由Clc两端压差决定,Clc的第一端的电压为Vdata2,Clc的第二端的电压为VSS,Vdata2与VSS之间的电压差值决定液晶显示发光的亮度。

[0285] 在所述像素电路的第三具体实施例中,Clc为液晶电容,存在于阴极金属层与公共电极之间,Cst2为液晶电压的电荷存储电容,存在于阴极金属层与阳极金属层之间;Cst1为OLED电压的电荷存储电容,位于DTFT的栅极与Vdd金属走线之间。

[0286] 另外本实用新型实施例还提供了另一种可选的时序,与上述的时序的差异在于:如图16所示,省略了复位阶段,Gate(n-1)提供的信号为控制信号,该控制信号的电位在OLED显示数据电压写入阶段S2和OLED发光阶段S3为高电平,该控制信号的电位在液晶显示数据写入阶段S4和液晶显示发光阶段S5为低电平。

[0287] 本实用新型通过结合OLED自发光显示器和反射式液晶显示器的特点,提供了一种新的混合显示器的像素电路结构,其在户外强光下工作时实现较好的防反射能力,在较暗环境时实现较好的自发光效果。

[0288] 本实用新型实施例所述的显示装置包括上述的像素电路。

[0289] 本实用新型实施例所提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0290] 图17是本实用新型实施例所述的显示装置的断面结构示意图。

[0291] 在图17中,标号为171的为阳极电极层,标号为172的为有机电致发光层,标号为173的为阴极电极层,标号为174的为液晶层,标号为175的为公共电极层。这五叠层结构可以通过传统的显示器制作方法制作,也可以使用3D打印或纳米压印的制作方式。本实用新型实施例所述的显示装置的关键在于包含三个电极层:阳极电极层、阴极电极层和公共电极层,其中液晶显示模组和OLED显示模组共用阴极电极层,阴极电极层既是有机发光二极管的阴极,也是显示模组的像素电极。

[0292] 图18是本实用新型实施例所述的显示装置的具体的断面结构图。

[0293] 在图18中,标号为174是液晶层,标号为173的是阴极层,标号为170的是彩膜层,标号为175是公共电极层,标号为186的是驱动基板,标号为187的是TFT(薄膜晶体管)电路层,标号为188的是彩膜基板,标号为189的是偏光片,标号为171是阳极电极层,标号为172的是有机电致发光层。

[0294] 以上所述是本实用新型的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本实用新型所述原理的前提下,还可以作出若干改进和润饰,这些改进

和润饰也应视为本实用新型的保护范围。

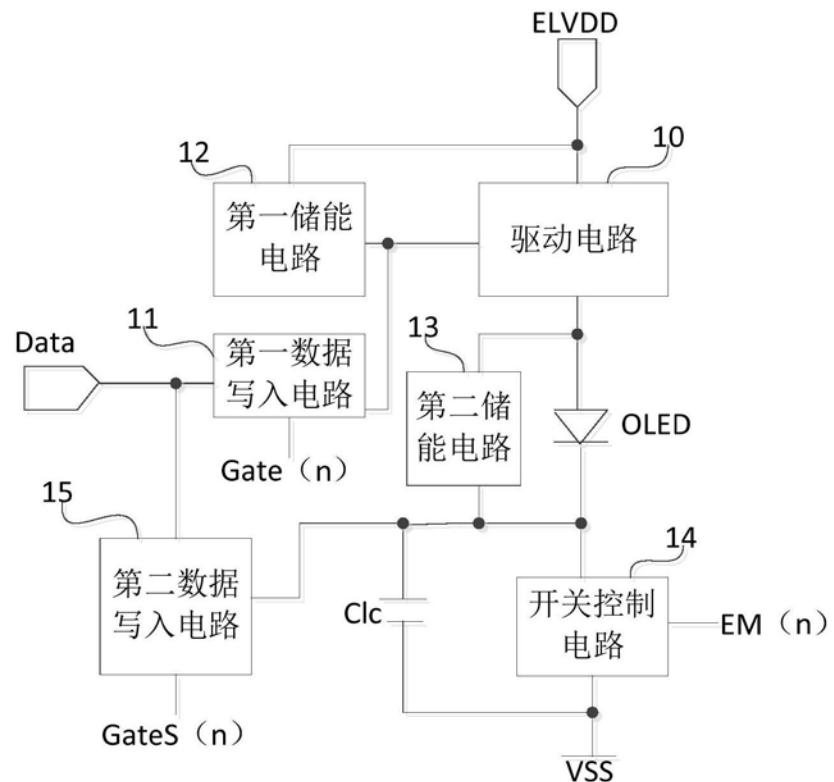


图1

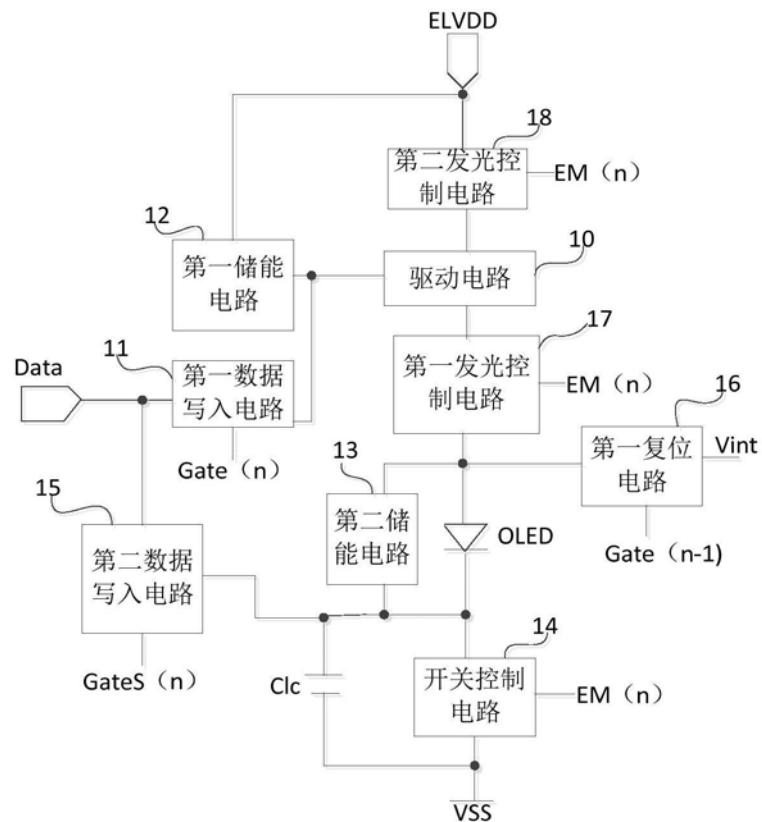


图2

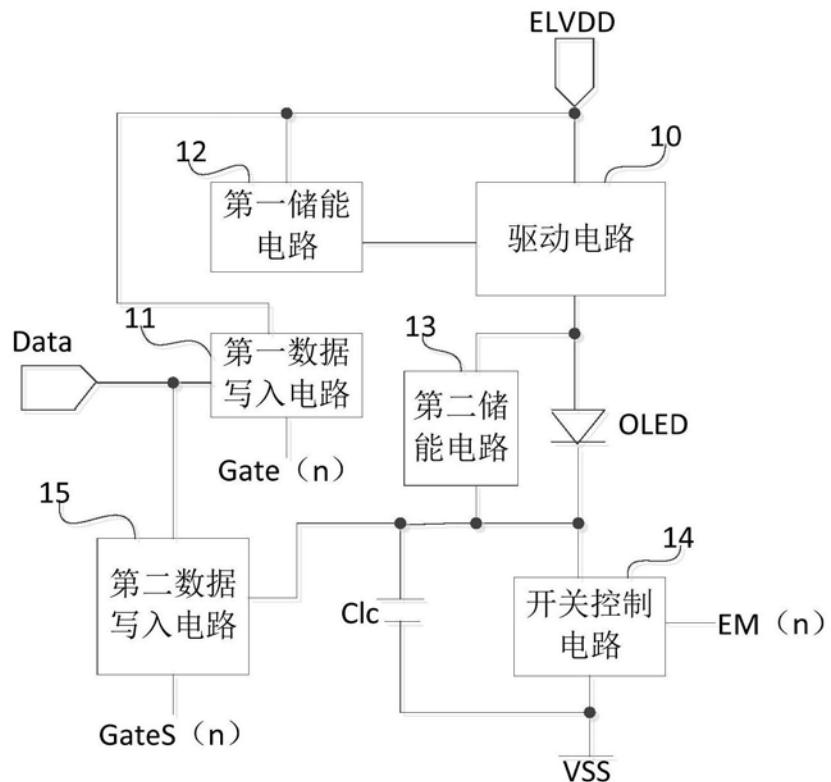


图3

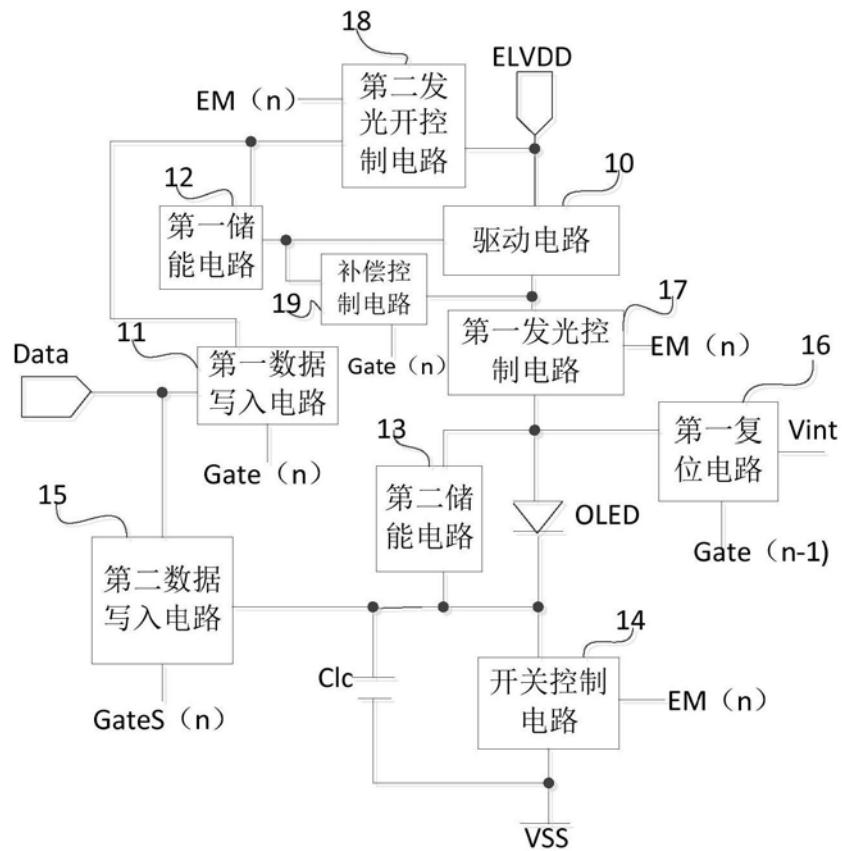


图4

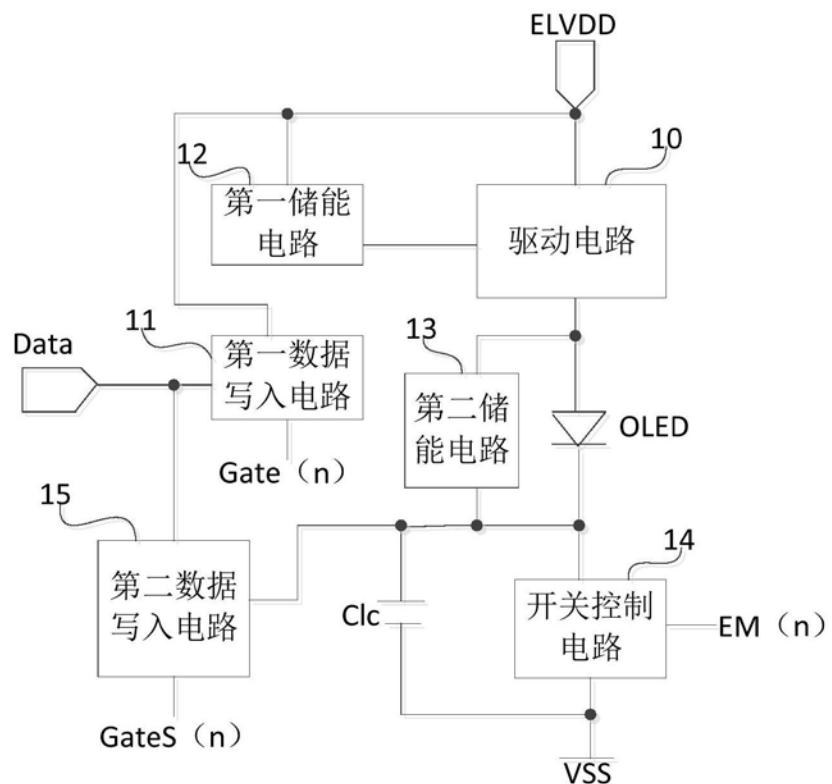


图5

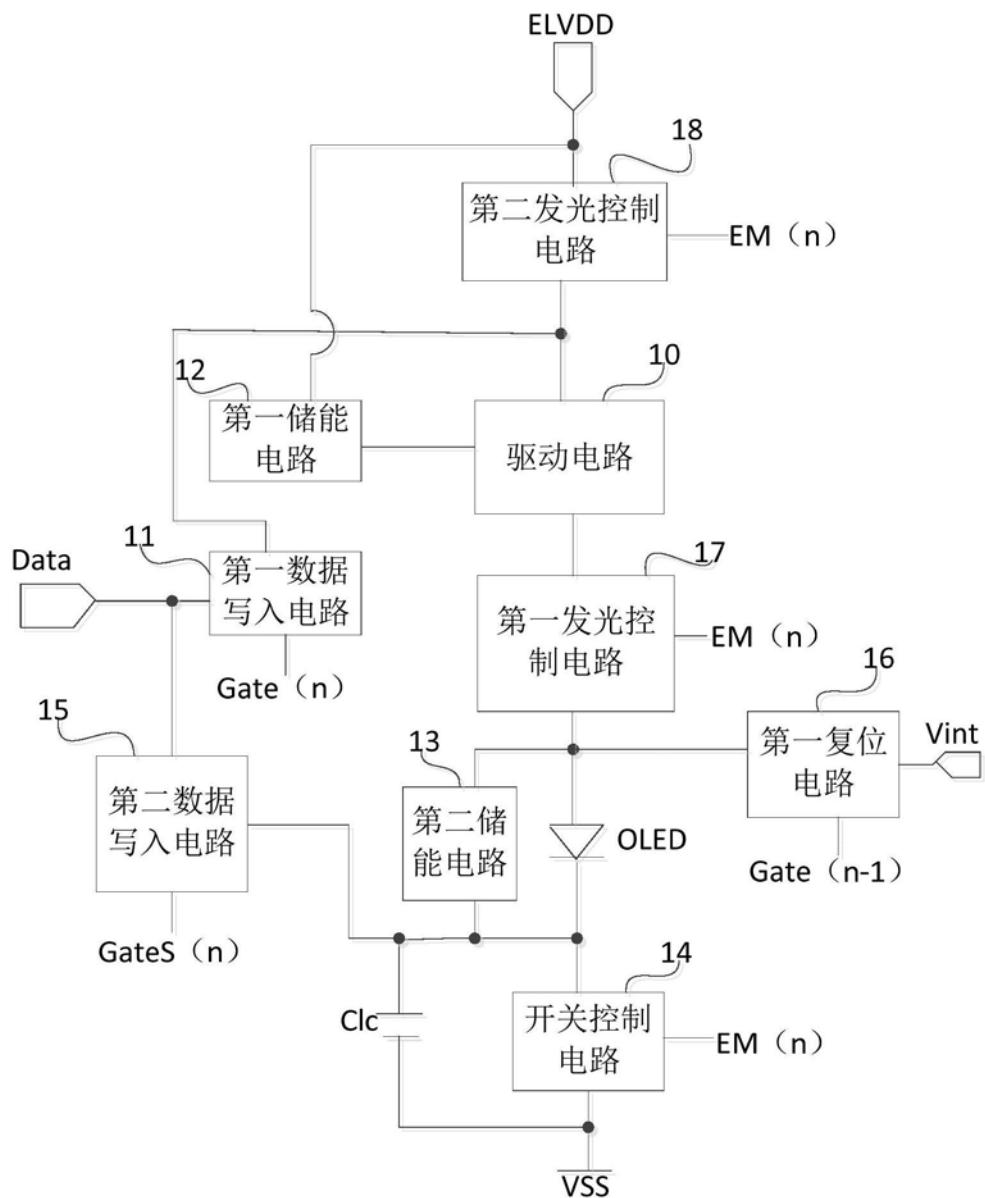


图6

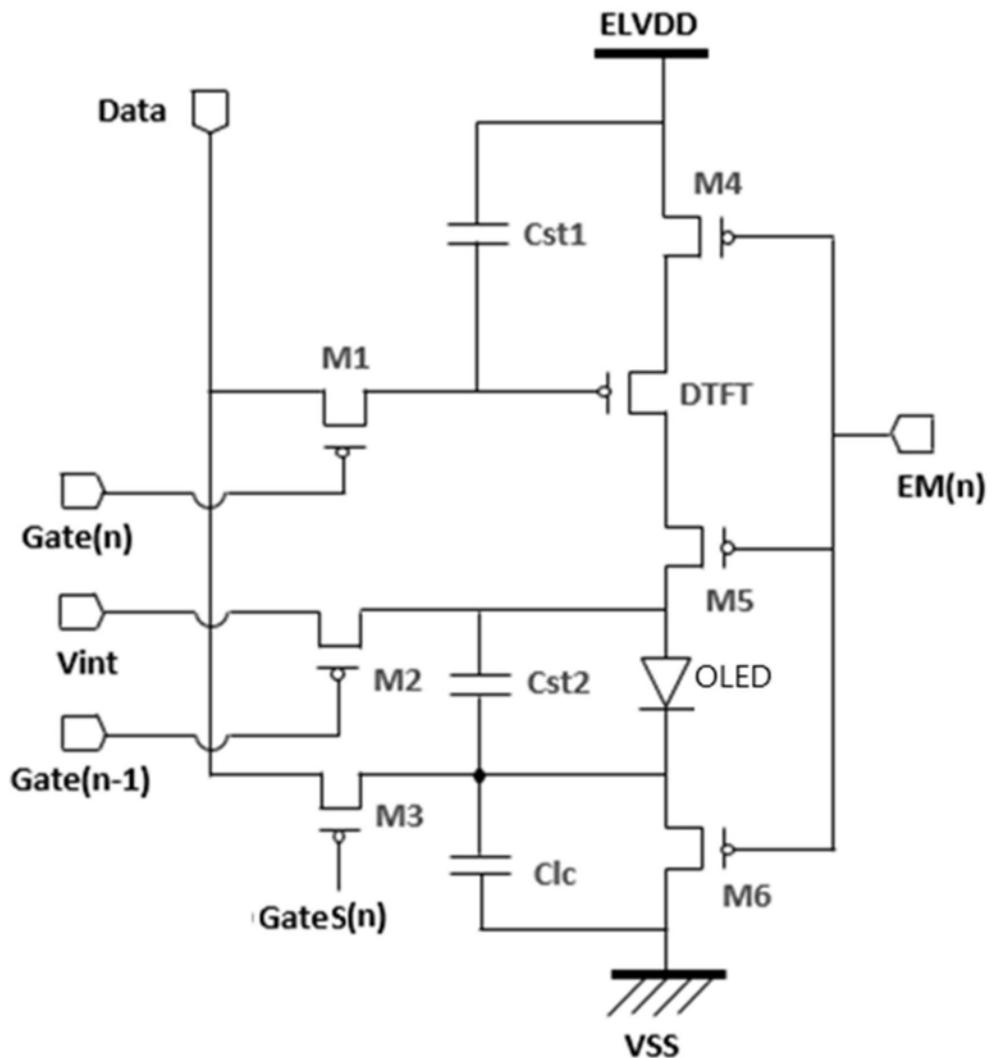


图7

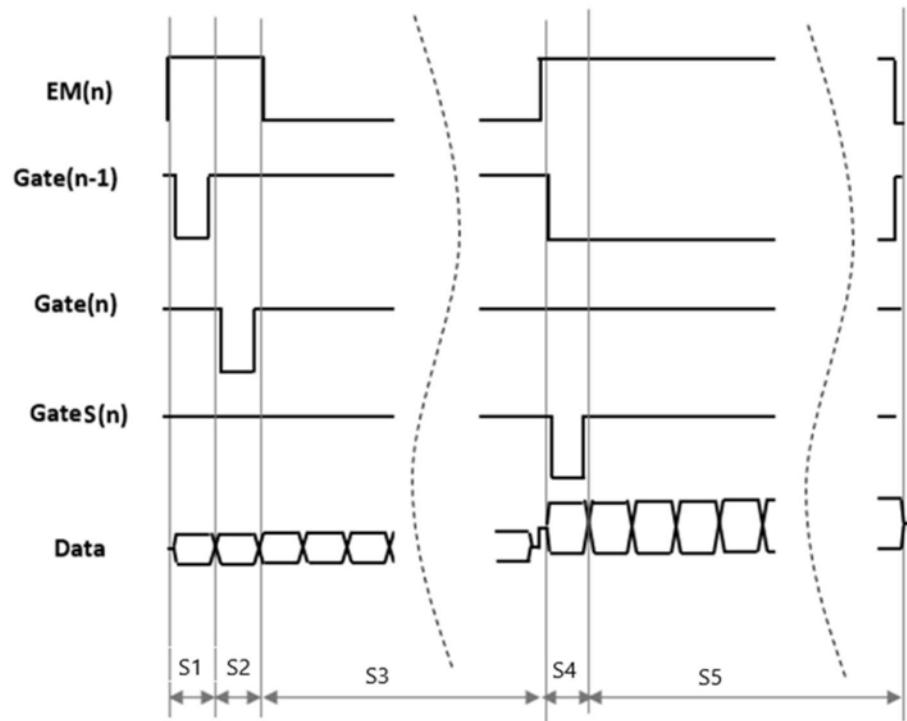


图8

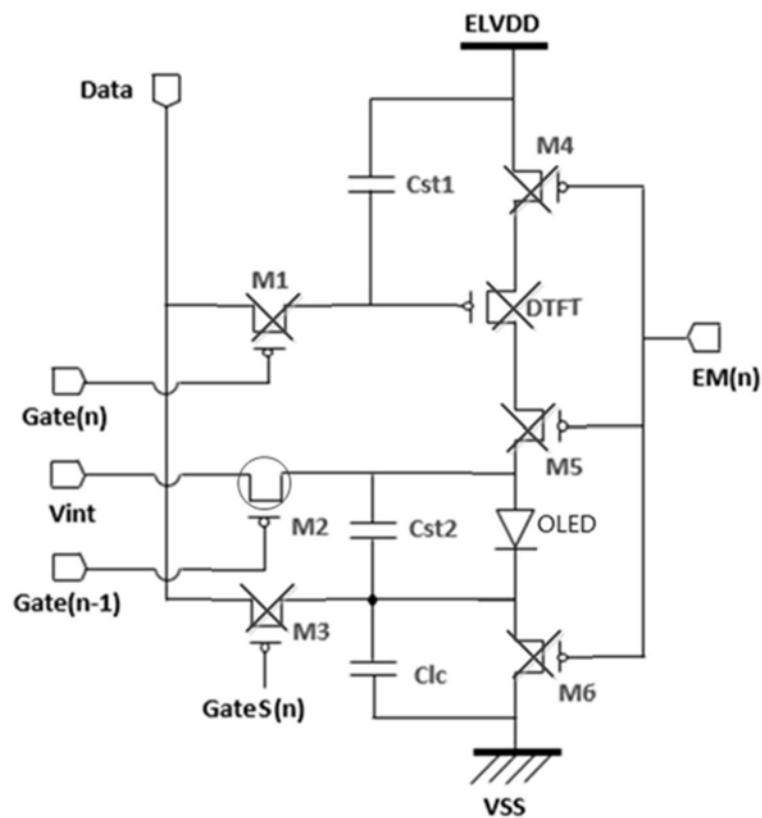


图9A

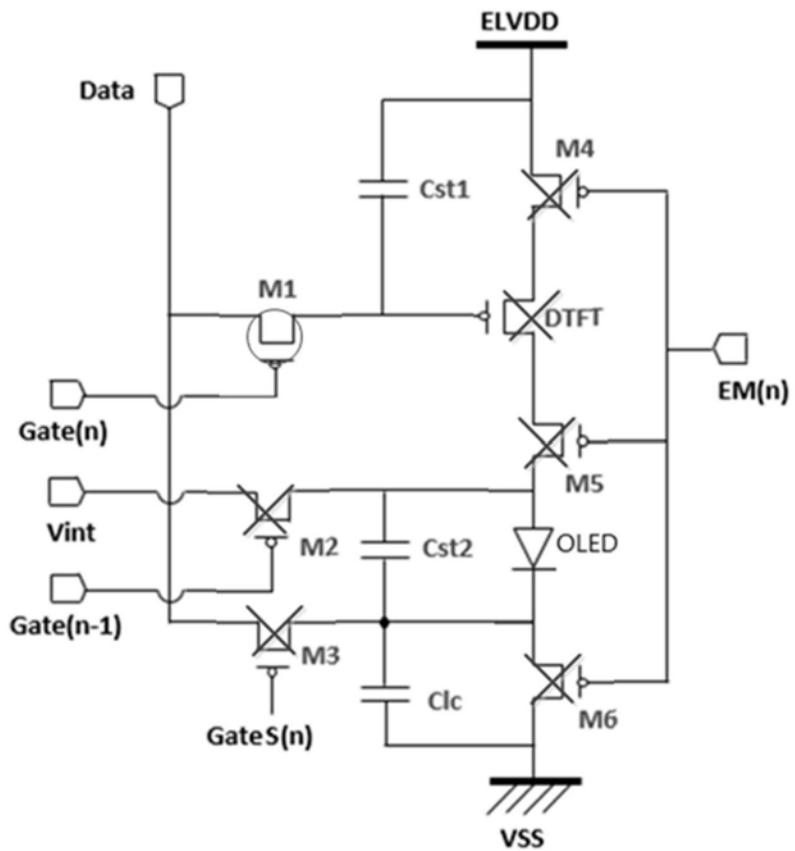


图9B

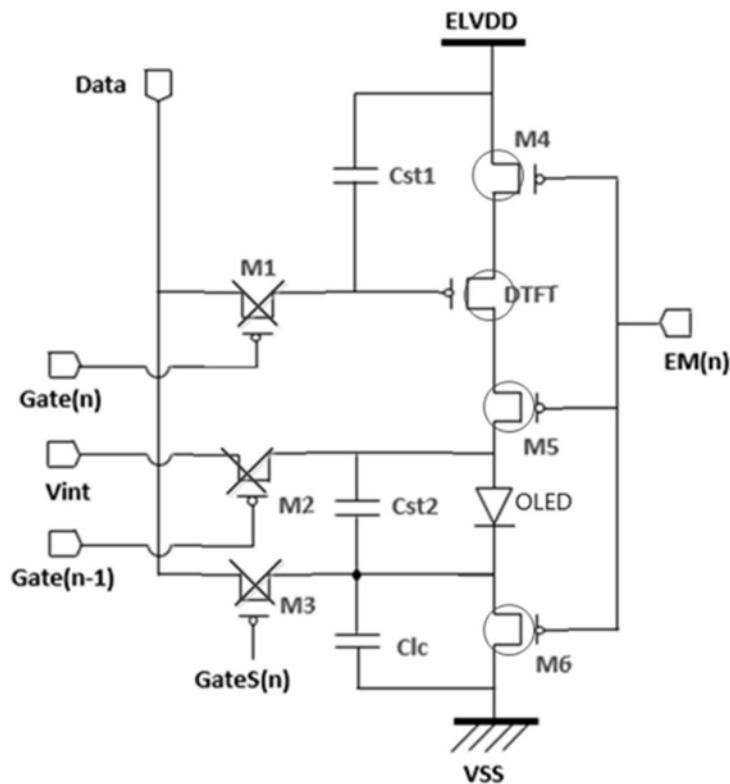


图9C

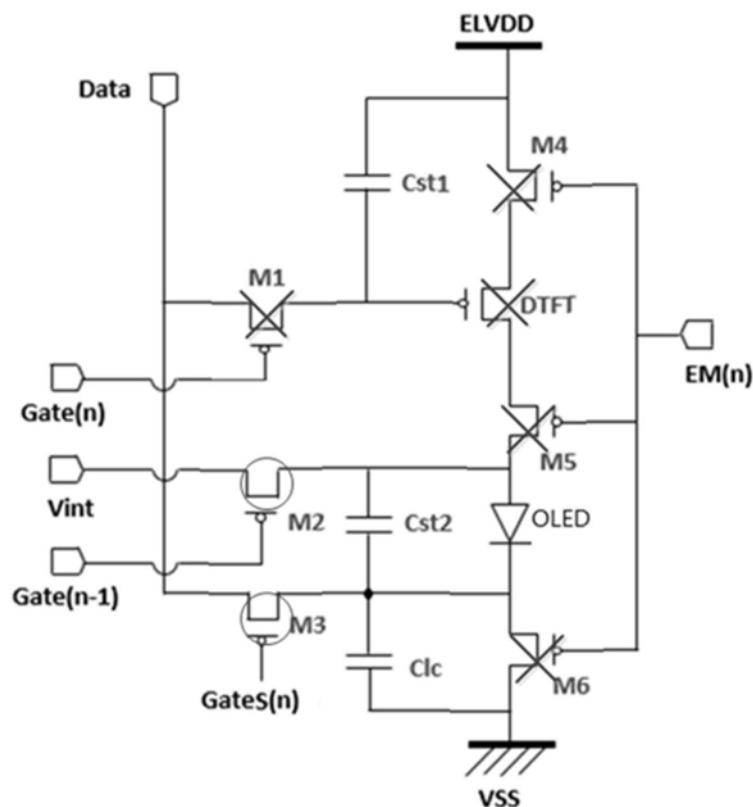


图9D

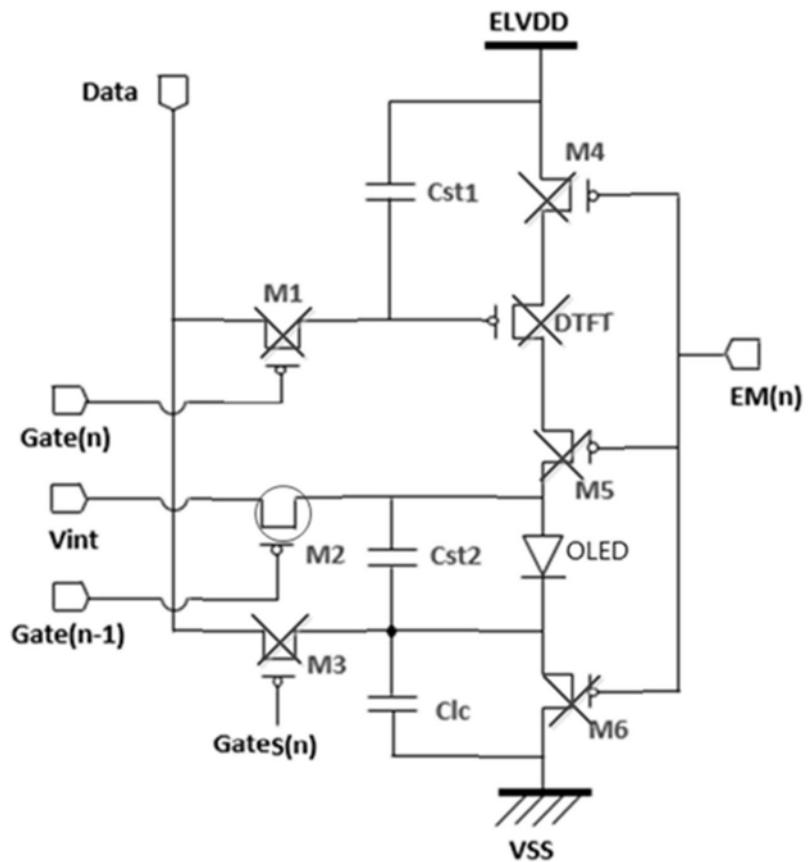


图9E

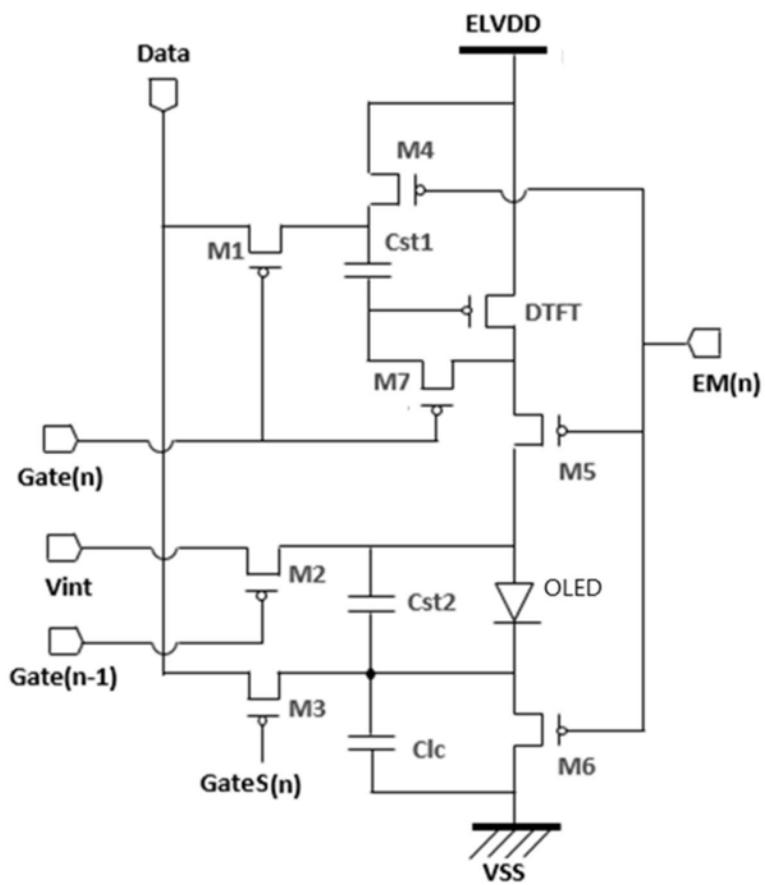


图10

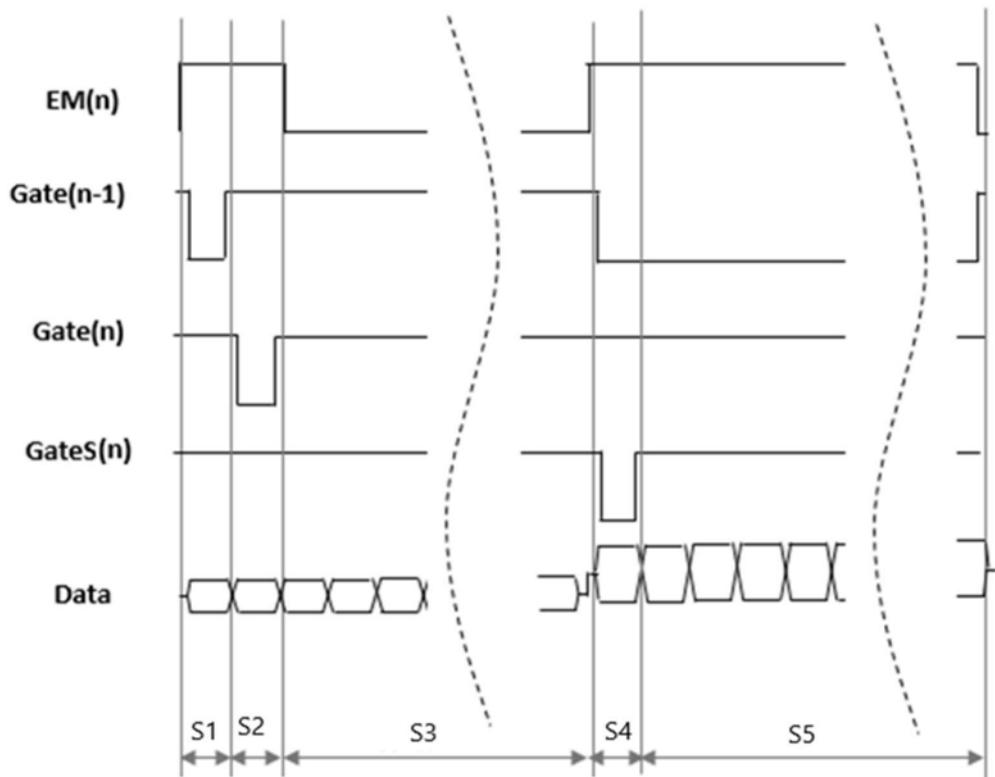


图11

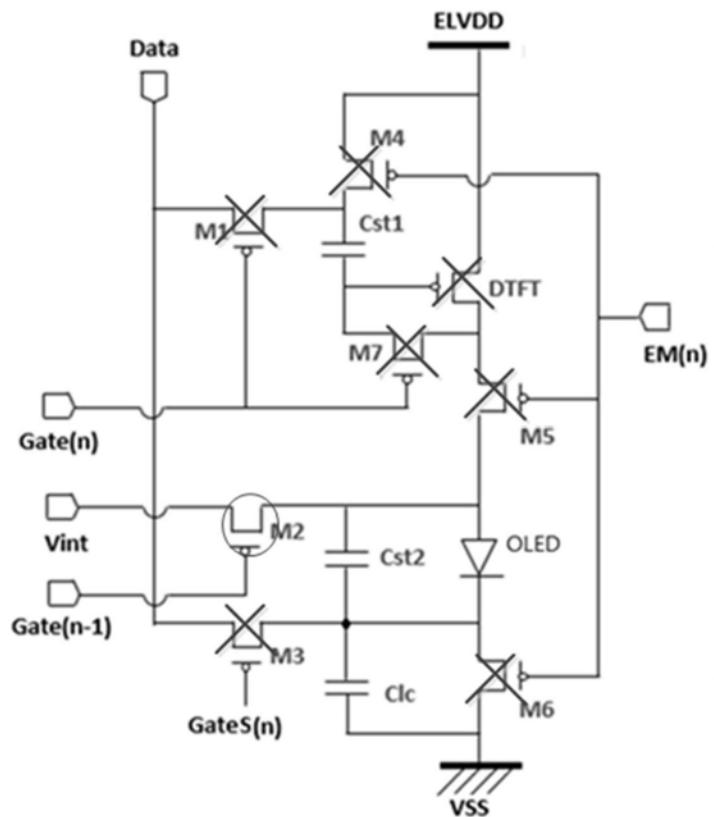


图12A

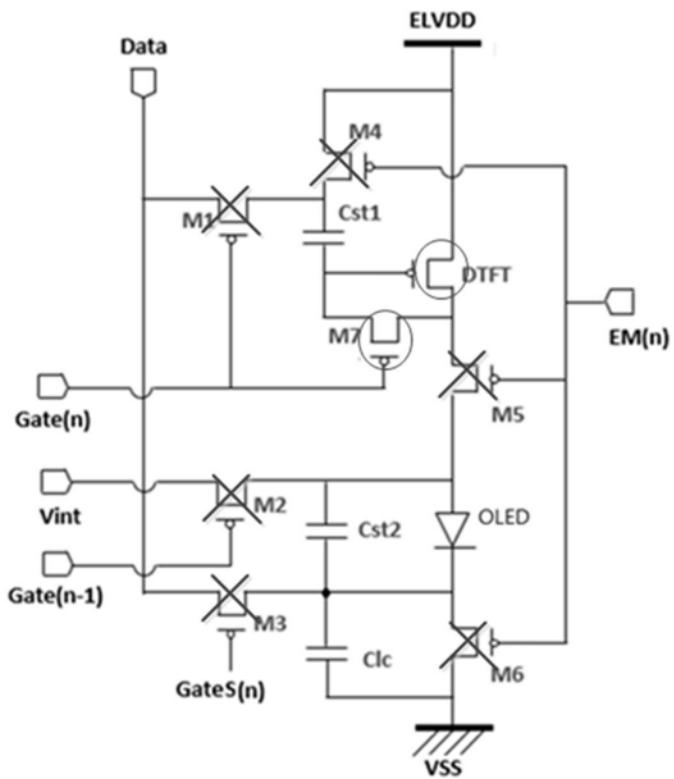


图12B

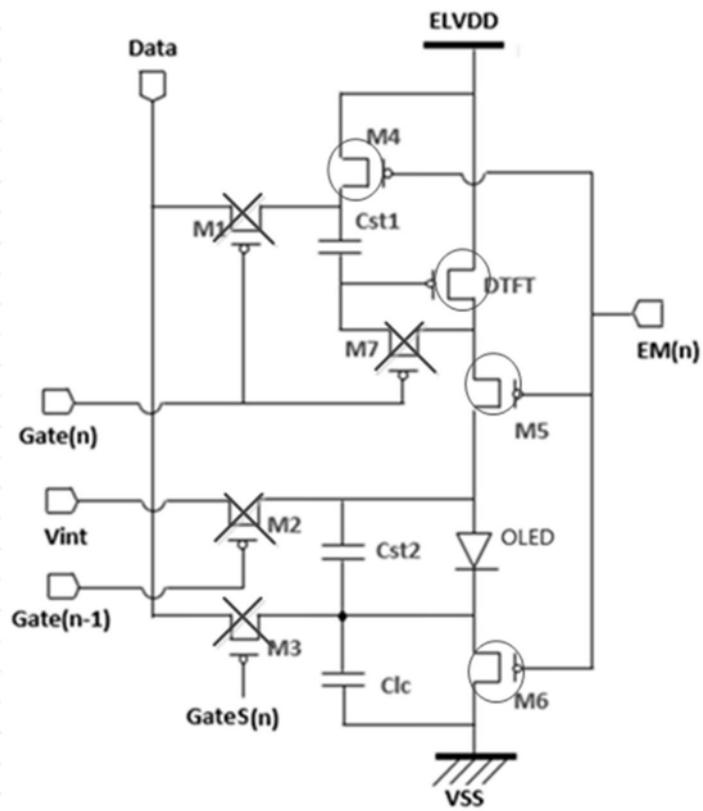


图12C

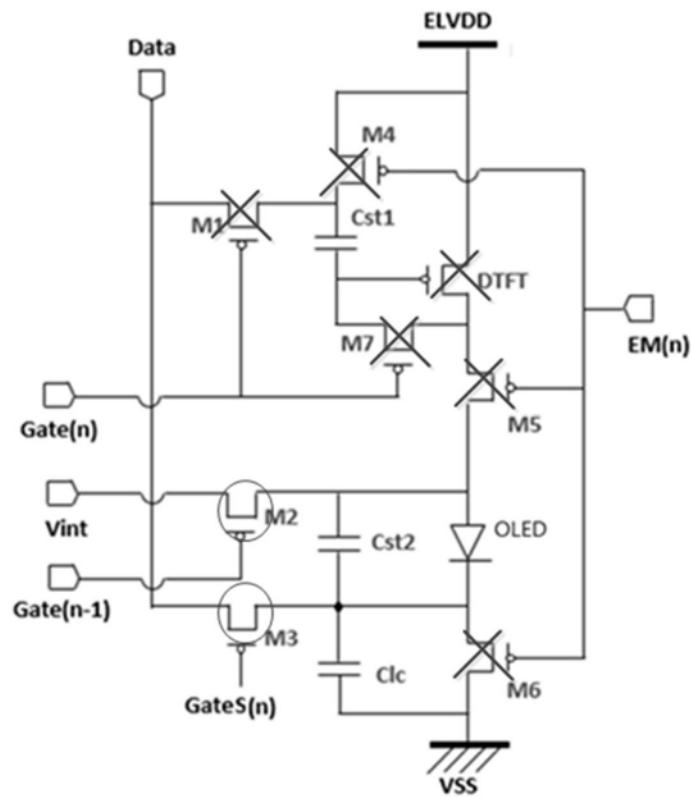


图12D

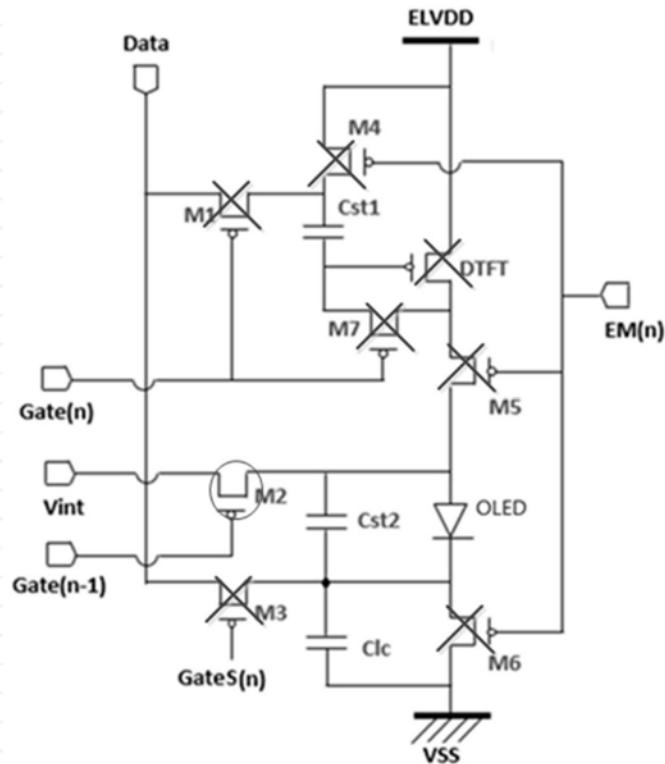


图12E

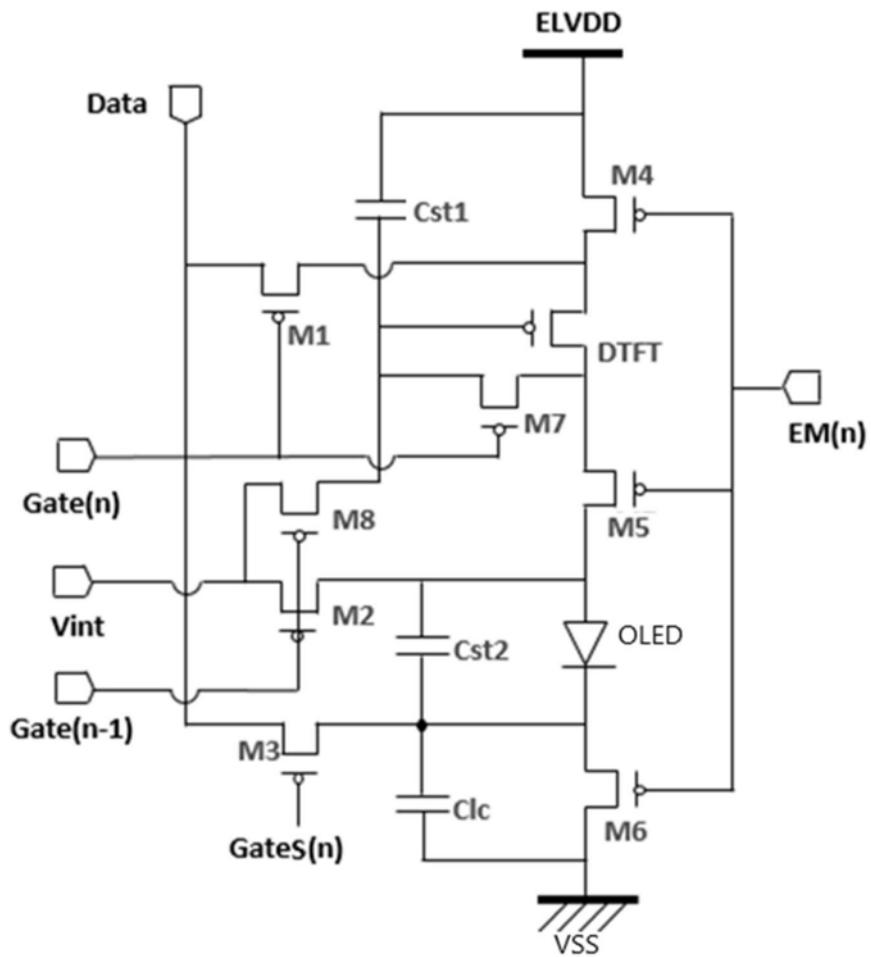


图13

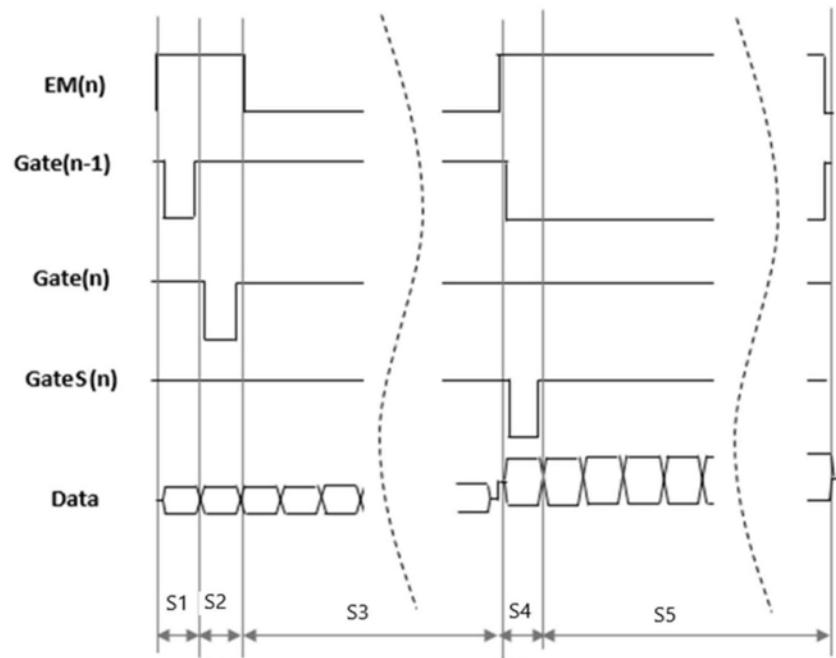


图14

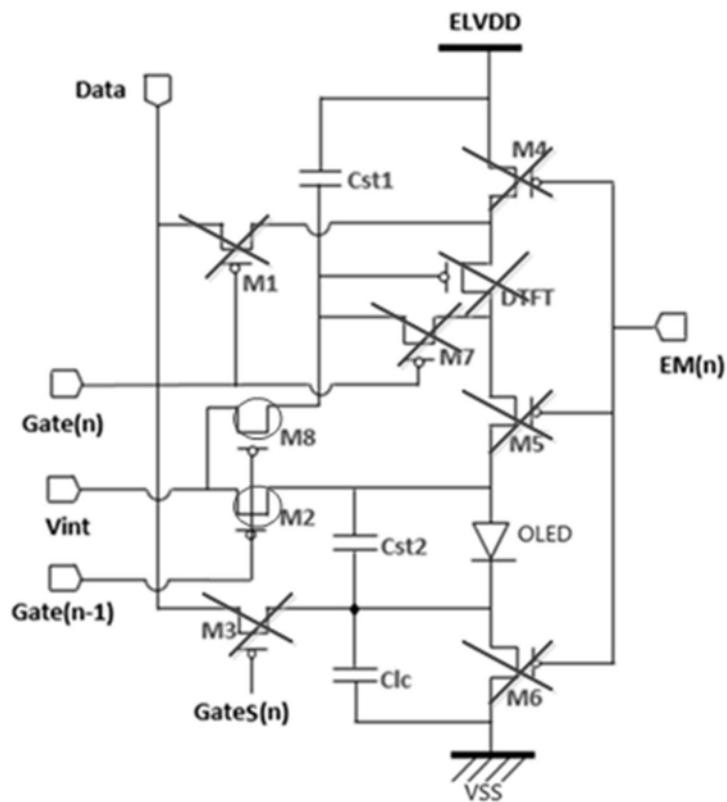


图15A

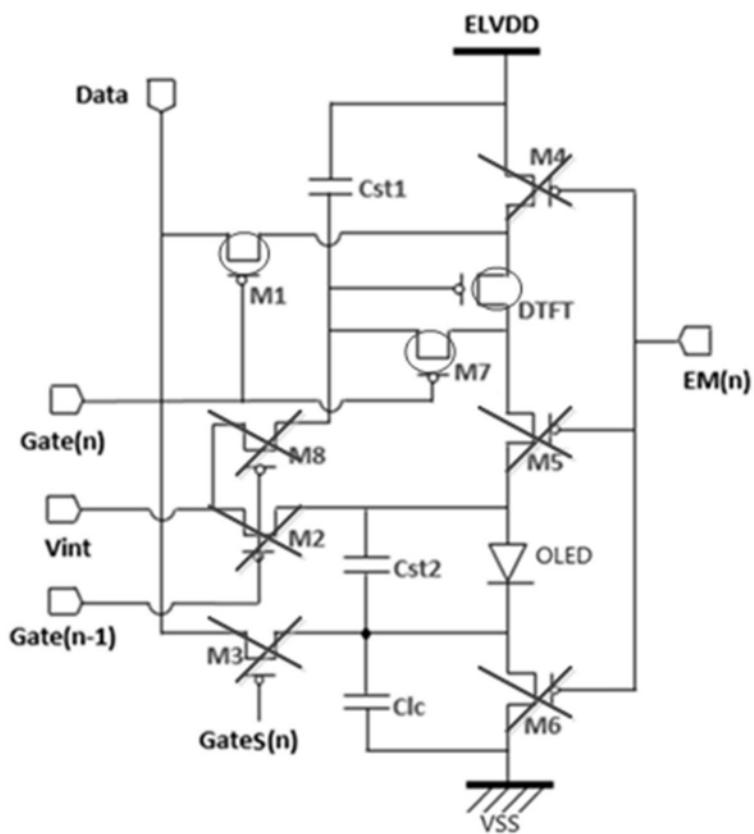


图15B

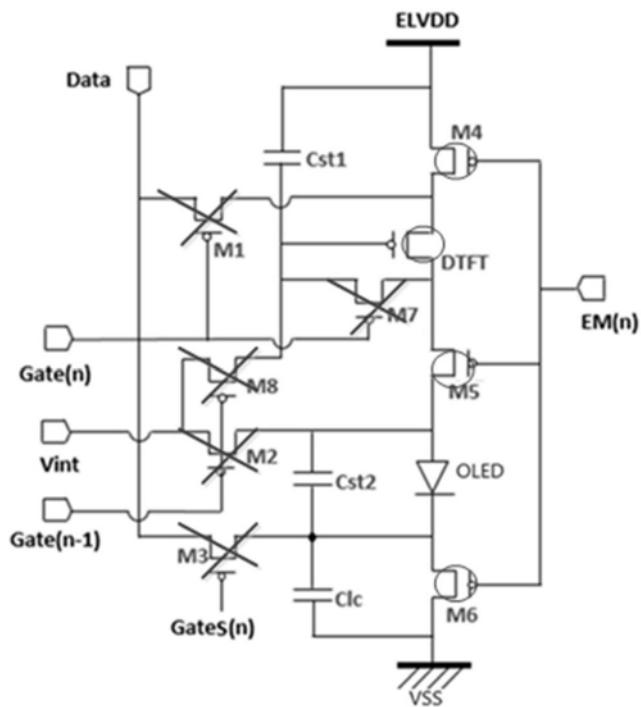


图15C

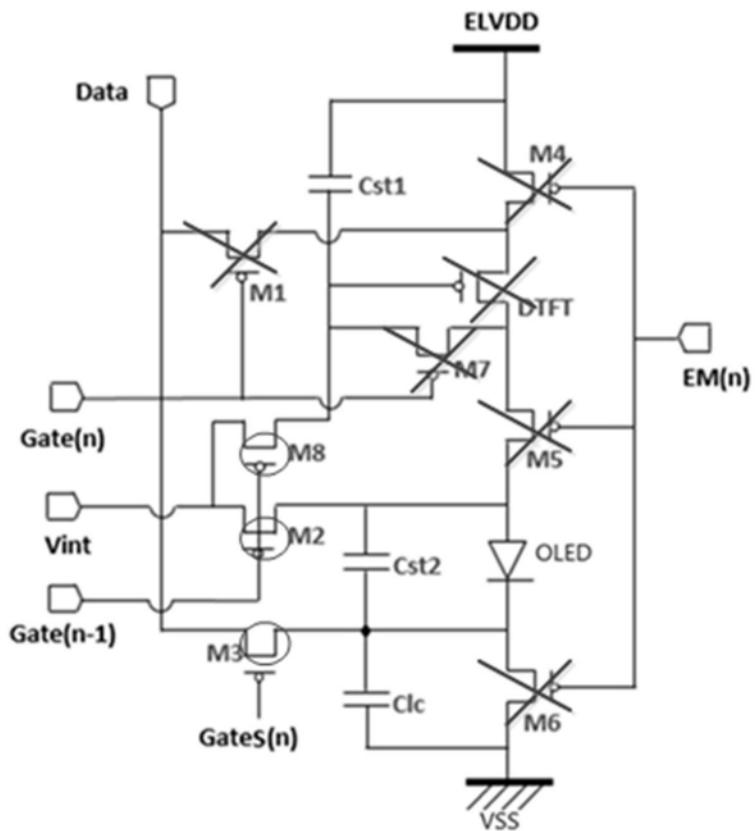


图15D

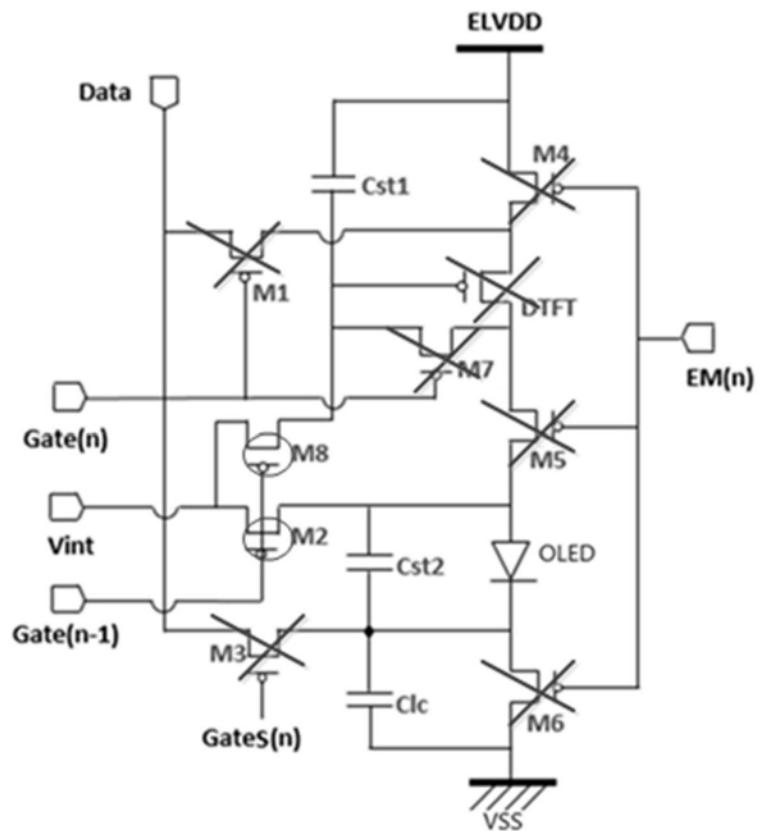


图15E

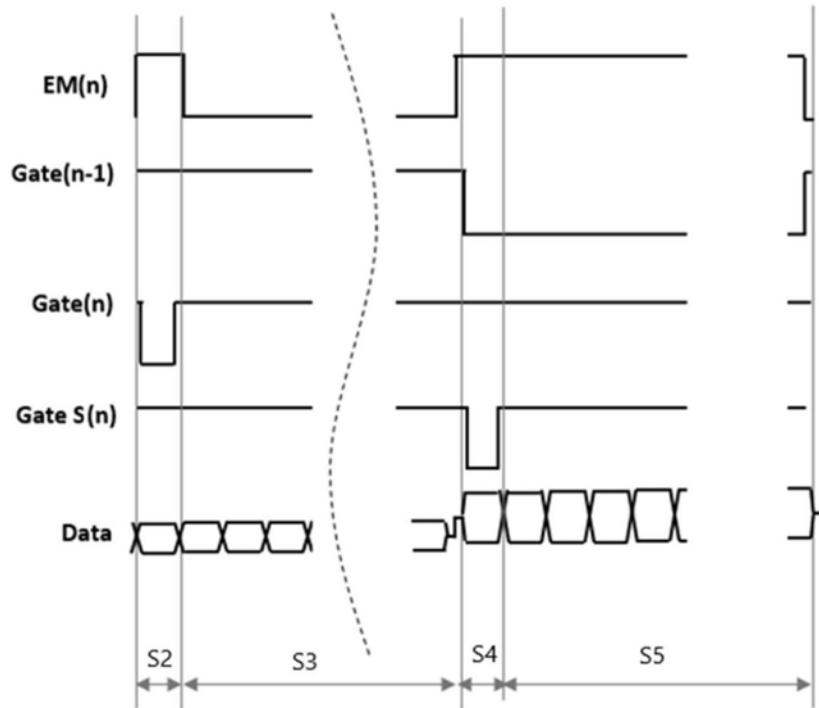


图16

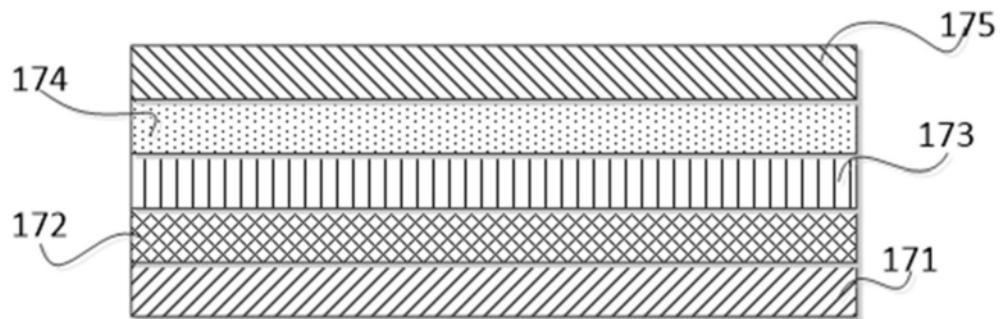


图17

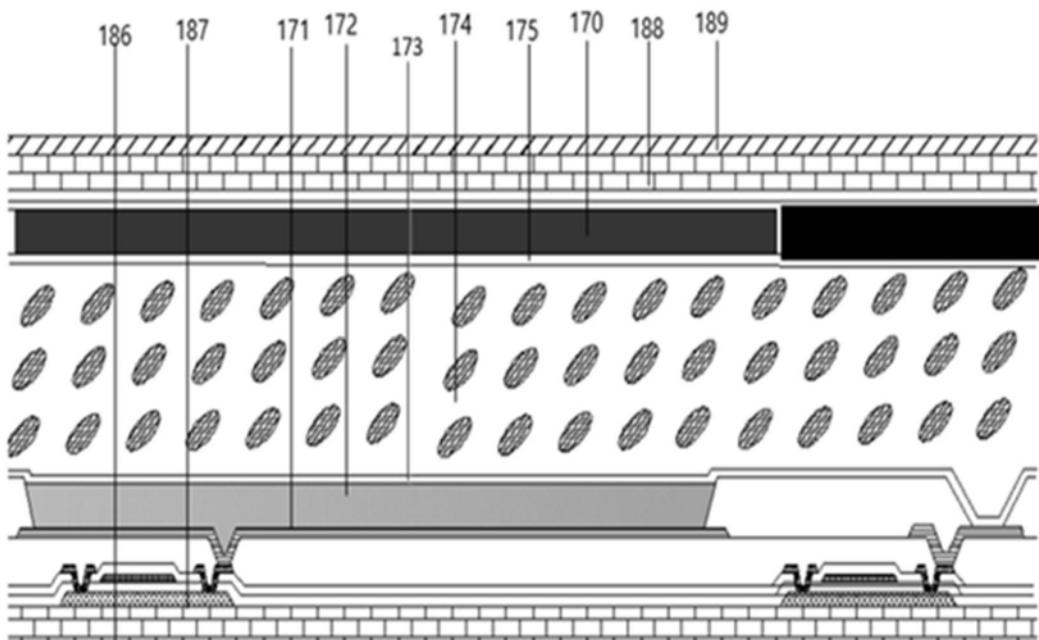


图18

专利名称(译)	像素电路和显示装置		
公开(公告)号	CN210627878U	公开(公告)日	2020-05-26
申请号	CN202020001716.4	申请日	2020-01-02
[标]申请(专利权)人(译)	京东方科技股份有限公司		
申请(专利权)人(译)	京东方科技股份有限公司		
当前申请(专利权)人(译)	京东方科技股份有限公司		
[标]发明人	秦纬 李小龙 滕万鹏 郭凯 王铁石 刘伟星		
发明人	秦纬 李小龙 滕万鹏 郭凯 王铁石 刘伟星		
IPC分类号	G09G3/36		
代理人(译)	许静 刘伟		
外部链接	Espacenet Sipo		

摘要(译)

本实用新型提供一种像素电路和显示装置。像素电路包括发光元件、液晶电容、第一数据写入电路、第一储能电路、第二储能电路、驱动电路、开关控制电路和第二数据写入电路，开关控制电路的控制端与发光控制线电连接，开关控制电路的第一端与发光元件的第二极电连接，开关控制电路的第二端与第一电压端电连接；开关控制电路的第一端与液晶电容的第一端电连接，开关控制电路的第二端与液晶电容的第二端电连接；第二储能电路的第一端与发光元件的第一极电连接，第二储能电路的第二端与发光元件的第二极电连接。本实用新型所述的像素电路能够很好的适用于混合显示器。

