



(12)发明专利申请

(10)申请公布号 CN 110297364 A

(43)申请公布日 2019.10.01

(21)申请号 201910344715.1

(22)申请日 2019.04.26

(71)申请人 上海中航光电子有限公司
地址 201108 上海市闵行区华宁路3388号

(72)发明人 张伟伟 赵剑

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51)Int.Cl.
G02F 1/1343(2006.01)

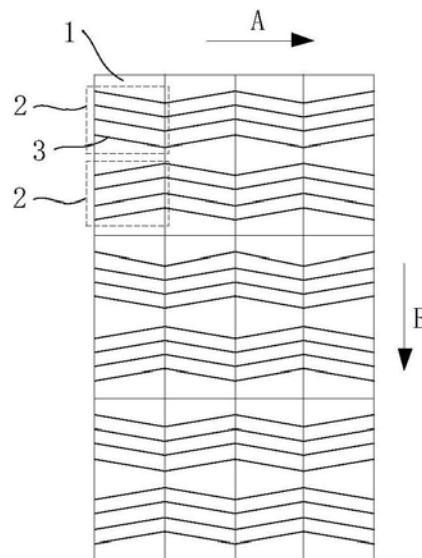
权利要求书1页 说明书6页 附图5页

(54)发明名称

一种阵列基板、液晶显示面板及液晶显示装置

(57)摘要

本发明涉及显示技术领域,公开了一种阵列基板、液晶显示面板及液晶显示装置,该阵列基板包括:多个呈阵列排布的子像素,每个子像素包括像素电极,每个像素电极包括一个畴向的电极区域,沿行方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;沿列方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;或,每个像素电极包括两个畴向互不相同的电极区域,沿行方向,每相邻的两个像素电极中,相邻的电极区域内畴向不互相同;沿列方向,每相邻的两个像素电极中,相邻的电极区域内的畴向互不相同。该阵列基板应用于显示产品,使显示产品的显示效果更均匀,弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。



1. 一种阵列基板,其特征在于,包括:多个呈阵列排布的子像素,每个所述子像素包括像素电极,每个所述像素电极包括一个畴向的电极区域,其中,沿行方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;沿列方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;

或者,每个所述像素电极包括两个畴向互不相同的电极区域,其中,沿行方向,每相邻的两个像素电极中,相邻的电极区域内畴向不互不相同;沿列方向,每相邻的两个像素电极中,相邻的电极区域内的畴向互不相同。

2. 根据权利要求1所述的阵列基板,其特征在于,在行方向上,每相邻的两个奇数列或偶数列的像素电极中,相邻的电极区域内的条状电极与行方向的夹角互不相同。

3. 根据权利要求1所述的阵列基板,其特征在于,在行方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极彼此相对于与列方向平行的一直线对称。

4. 根据权利要求1所述的阵列基板,其特征在于,在行方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极在列方向上彼此交错排列。

5. 根据权利要求1所述的阵列基板,其特征在于,在列方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极彼此相对于与行方向平行的一直线对称。

6. 根据权利要求1所述的阵列基板,其特征在于,每个所述电极区域为横畴电极区域。

7. 根据权利要求6所述的阵列基板,其特征在于,每个所述电极区域中的条状电极与行方向的夹角为大于或等于 5° 且小于或等于 7° 。

8. 根据权利要求7所述的阵列基板,其特征在于,每个所述电极区域中的条状电极与行方向的夹角为 7° 。

9. 根据权利要求1所述的阵列基板,其特征在于,当每个所述像素电极包括两个畴向互不相同的两个电极区域时,每个像素电极中的两个电极区域的面积的比例为大于或等于(2:3)且小于或等于(1:1)。

10. 根据权利要求9所述的阵列基板,其特征在于,每个像素电极中的两个电极区域的面积的比例为1:1。

11. 一种液晶显示面板,其特征在于,包括如权利要求1-10任一项所述的阵列基板。

12. 一种显示装置,其特征在于,包括如权利要求11所述的液晶显示面板。

一种阵列基板、液晶显示面板及液晶显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板、液晶显示面板及液晶显示装置。

背景技术

[0002] 在目前的显示领域中,FFS产品像素设计分为横畴和竖畴两种模式,竖畴像素(竖双畴、竖单畴)开口率高,但是由于PS的rubbing(摩擦)拖影漏光导致对比度稍差;而横畴像素设计在rubbing过程中则避开了这种风险,PS站位于Gate线上,rubbing拖影不在像素区,不存在漏光,黑态亮度低,因此大大提高了对比度;然而,虽然横畴像素设计产品对比度有优势,但是当显示在低灰阶下在平行于rubbing方向,满屏会有不规则细纹,即出现显示mura(不良细纹),原理分析:当rubbing角度和偏光片角度有偏移时,不同畴向的亮度会有差异,pixel畴向相同,在宏观上会将rubbing mura放大,呈现出显示不良。

发明内容

[0003] 本发明提供了一种阵列基板、液晶显示面板及液晶显示装置,该阵列基板应用于显示产品,可以使显示产品的显示效果更均匀,大大弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。

[0004] 为达到上述目的,本发明提供以下技术方案:

[0005] 一种阵列基板,包括:多个呈阵列排布的子像素,每个所述子像素包括像素电极,每个所述像素电极包括一个畴向的电极区域,其中,沿行方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;沿列方向,每相邻的两个像素电极中的电极区域内的畴向互不相同;

[0006] 或者,每个所述像素电极包括两个畴向互不相同的电极区域,其中,沿行方向,每相邻的两个像素电极中,相邻的电极区域内畴向不互不相同;沿列方向,每相邻的两个像素电极中,相邻的电极区域内的畴向互不相同。

[0007] 上述阵列基板中,在行方向上和列方向上,每相邻的两个像素电极中,相邻的电极区域的畴向均不相同,上述阵列基板应用于显示产品中时,显示产品点亮之后,沿行方向,各子像素中同一行中的电极区域的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,沿列方向,各子像素中同一行中电极区域的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,故,按上述实施例二中的各子像素的畴向排列顺序,上述显示产品相对现有技术中的显示产品显示效果更均匀,可以大大弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。

[0008] 因此,上述阵列基板应用于显示产品,可以使显示产品的显示效果更均匀,大大弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。

[0009] 可选地,在行方向上,每相邻的两个奇数列或偶数列的像素电极中,相邻的电极区域内的条状电极与行方向的夹角互不相同。

- [0010] 可选地,在行方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极彼此相对于与列方向平行的一直线对称。
- [0011] 可选地,在行方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极在列方向上彼此交错排列。
- [0012] 可选地,在列方向上,每相邻的两个像素电极中,相邻的电极区域内的条状电极彼此相对于与行方向平行的一直线对称。
- [0013] 可选地,每个所述电极区域为横畴电极区域。
- [0014] 可选地,每个所述电极区域中的条状电极与行方向的夹角为大于或等于 5° 且小于或等于 7° 。
- [0015] 可选地,每个所述电极区域中的条状电极与行方向的夹角为 7° 。
- [0016] 可选地,当每个所述像素电极包括两个畴向互不相同的两个电极区域时,每个像素电极中的两个电极区域的面积的比例为大于或等于(2:3)且小于或等于(1:1)。
- [0017] 可选地,每个像素电极中的两个电极区域的面积的比例为1:1。
- [0018] 本发明还提供了一种液晶显示面板,包括如上述技术方案提供的任意一种阵列基板。
- [0019] 另外,本发明还提供了一种显示装置,包括如上述技术方案提供的任意一种液晶显示面板。

附图说明

- [0020] 图1为本发明实施例一提供的一种阵列基板的子像素的排布示意图;
- [0021] 图2为本发明实施例一提供的一种阵列基板的子像素的排布示意图;
- [0022] 图3为本发明实施例一提供的显示产品的子像素点亮状态示意图;
- [0023] 图4为本发明实施例一提供的像素电极中的条状电极结构示意图;
- [0024] 图5为本发明实施例二提供的一种阵列基板的子像素的排布示意图;
- [0025] 图6为本发明实施例二提供的一种阵列基板的子像素的排布示意图;
- [0026] 图7为本发明实施例二提供的显示产品的子像素点亮状态示意图;
- [0027] 图8为本发明实施例二提供的像素电极中的条状电极结构示意图;
- [0028] 图9为本发明实施例二提供各像素电极中的电极区域的比例示意图;
- [0029] 图10为本发明实施例二提供各像素电极中的电极区域的比例示意图;
- [0030] 图标:1-子像素;2-电极区域;3-条状电极。

具体实施方式

[0031] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0032] 为便于说明,本实施例的图1至图3以及图5至图7中,以A向为行方向,以B向为列方向。请参考图1和图5所示,本发明实施例提供的一种阵列基板,包括:多个呈阵列排布的子像素1,每个子像素1包括像素电极,本实施例中的阵列基板针对现有技术中的出现的在低

灰阶下平行于rubbing(摩擦)方向,屏幕出现不规则细纹,产生显示不良的问题具有很大改善,其中,关于每个子像素1中的像素电极的设置以下实施例进行说明:

[0033] 实施例一

[0034] 本实施例一中提供了一种阵列基板,参考图1所示,本实施例一中的阵列基板包括多个呈阵列排布的子像素1,每个子像素1中包括一个像素电极,其中,每个像素电极包括一个畴向的电极区域2,即,该阵列基板的像素设计为单畴像素模式,其中,沿行方向,每相邻的两个像素电极中的电极区域2内的畴向互不相同;沿列方向,每相邻的两个像素电极中的电极区域2内的畴向互不相同。

[0035] 上述实施例一的阵列基板中,在行方向和列方向上,每相邻的两个像素电极中的电极区域2的畴向均不相同,根据图1结合图3所示,上述阵列基板应用于显示产品中时,显示产品点亮之后,沿行方向,同一行中各子像素1的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,沿列方向,同一列中各子像素1的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,故,按上述实施例一中的各子像素1的畴向排列顺序,本实施例一中的显示产品相对现有技术中的显示产品显示效果更均匀,可以大大弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。

[0036] 具体地,上述阵列基板中,在行方向上,每相邻的两个奇数列或偶数列的像素电极中,相邻的电极区域2内的条状电极3与行方向的夹角互不相同。其中,在行方向上,同一行中,各奇数列的像素电极中的电极区域2的畴向相同,各偶数列的像素电极中的电极区域2的畴向相同,将每行各奇数列的像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同,或将各偶数列的像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同,有利于使显示效果更均匀,需要说明的是,也可以将各奇数列像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同,同时将和各偶数列中像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同。

[0037] 还需要说明的是,各奇数列像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值也可以设置为相同,以及各偶数列像素电极中每相邻的两列中的像素电极的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为相同,本实施例不做局限。

[0038] 具体地,上述阵列基板中,在行方向上,相邻的电极区域2中的条状电极3的具体分布方式可以有多种选择,如:

[0039] 方式一

[0040] 如图1所示,在行方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电极3彼此相对于与列方向平行的一直线对称。当各奇数列和偶数列的电极区域2中条状电极3与行方向的倾斜夹角的大小相同,可以将位于同一行中每相邻的两个电极区域2中的条形电极相对于两者之间并与列方向平行的一直线对称设置,如此将位于同一行每相邻的两个电极区域2中的条状电极3对称设置,方便制备。

[0041] 方式二

[0042] 如图2所示,在行方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电

极3在列方向上彼此交错排列。即,在同一行像素电极中,每相邻的电极区域2中的条状电极3在列方向上位置有偏差,在行方向上,相邻的两个电极区域2中的条状电极3作用位置不同,有利于提高显示效果。

[0043] 具体地,关于各电极区域2中的条状电极3的设置,在列方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电极3彼此相对于与行方向平行的一直线对称,便于制备。

[0044] 具体地,上述阵列基板中的每个电极区域2为横畴电极区域,即,上述阵列基板为横畴像素设计的阵列基板,则,PS(隔垫物)站位于Gate线上,rubbing拖影不在像素区,不存在漏光,黑态亮度低,对比度较高,上述横畴像素设计的阵列基板,显示效果提高更明显。需要说明是,上述阵列基板中的每个电极区域2也可以为竖畴电极区域2,本实施例不做局限。

[0045] 如图4所示,上述阵列基板的每个像素电极中,每个电极区域2中的条状电极3与行方向的夹角 α 的范围为大于或等于 5° 且小于或等于 7° ,且更具体地,每个电极区域2中的条状电极3与行方向的夹角 α 可以设置为 7° 。另外,需要说明的是,每个电极区域2中的条状电极3与行方向的夹角 α 也可以是 5.5° 、 6° 或 6.5° ,每个电极区域2中的条状电极3与行方向的夹角 θ 的大小可以根据实际制作需求设置,本实施例不做局限。

[0046] 具体地,每个子像素中的像素电极中对应的像素颜色为红色、绿色、蓝色或白色中的一种。每个子像素中的像素颜色可以根据实际情况设置,以实现均匀显示。

[0047] 上述阵列基板中,每个像素电极连接有一个薄膜晶体管开关,即,每个像素电极由一个薄膜晶体管开关单独控制,有利于提高有上述阵列基板形成的显示面板的显示效果。

[0048] 实施例二

[0049] 本实施例二中提供一种阵列基板,参考图5所示,本实施例二中的阵列基板包括多个呈阵列排布的子像素1,每各子像素1中包括一个像素电极,其中,每个像素电极包括两个沿列方向分布且畴向互不相同的电极区域2,即,实施例二中的像素设计为双筹像素模式,其中,沿行方向,每相邻的两个像素电极中,相邻的电极区域2内畴向不互相同;沿列方向,每相邻的两个像素电极中,相邻的电极区域2内的畴向互不相同。

[0050] 上述实施例二中的阵列基板中,在行方向上和列方向上,在行方向和列方向上,每相邻的两个像素电极中,相邻的电极区域2的畴向均不相同,根据图5结合图7所示,上述实施例二中的阵列基板应用于显示产品中时,显示产品点亮之后,沿行方向,各子像素1中同一行中的电极区域2的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,沿列方向,各子像素1中同一行中电极区域2的亮暗排列顺序是:亮-暗-亮-暗-亮……依次循环,故,按上述实施例二中的各子像素1的畴向排列顺序,本实施例二中的显示产品相对现有技术中的显示产品显示效果更均匀,可以大大弱化由于rubbing方向偏差导致的细小mura显示程度,有效改善显示效果。

[0051] 具体地,上述实施例二中的阵列基板中,在行方向上,每相邻的两个奇数列或偶数列的像素电极中,相邻的电极区域2内的条状电极3与行方向的夹角互不相同。其中,在行方向上,各奇数列的像素电极中位于同一行的电极区域2的畴向相同,各偶数列的像素电极中位于同一行的电极区域2的畴向相同,将各奇数列的像素电极中每相邻的两列的像素电极中位于同一行的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同,或将各偶数列的像素电极中每相邻的两列的像素电极中位于同一行的电极区域2的条状电极3

与行方向的倾斜夹角的数值设置为互不相同,有利于使显示效果更均匀,需要说明的是,也可以将各奇数列像素电极中每相邻的两列中的像素电极中位于同一行的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同,同时将和各偶数列中像素电极中每相邻的两列中的像素电极中位于同一行的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为互不相同。

[0052] 还需要说明的是,上述实施例二的阵列基板中,各奇数列像素电极中每相邻的两列中的像素电极中位于同一行的电极区域2的条状电极3与行方向的倾斜夹角的数值也可以设置为相同,以及各偶数列像素电极中每相邻的两列中的像素电极中位于同一行的电极区域2的条状电极3与行方向的倾斜夹角的数值设置为相同,本实施例不做局限。

[0053] 具体地,上述实施例二的阵列基板中,在行方向上,在每相邻的像素电极中,相邻的电极区域2中的条状电极3的分布方式可以有多种选择方式,如:

[0054] 方式一

[0055] 如图5所示,在行方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电极3彼此相对于与列方向平行的一直线对称。当各奇数列和偶数列的电极区域2中条状电极3与行方向的倾斜夹角的大小相同,将位于同一行中每相邻的两个电极区域2中的条形电极相对于两者之间并与列方向平行的一直线对称设置,如此将位于同一行每相邻的两个电极区域2中的条状电极3对称设置,方便制备。

[0056] 方式二

[0057] 如图6所示,在行方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电极3在列方向上彼此交错排列。即,在行方向上,各像素电极中,位于同一行的每相邻的电极区域2中的条状电极3在列方向上位置有偏差,在行方向上,相邻的两个电极区域2中的条状电极3作用位置不同,有利于提高显示效果。

[0058] 具体地,在上述实施例二的阵列基板中,关于各电极区域2的条状电极3的设置,在列方向上,每相邻的两个像素电极中,相邻的电极区域2内的条状电极3彼此相对于与行方向平行的一直线对称,便于制备。

[0059] 具体地,上述实施例二的阵列基板中,每个电极区域2为横畴电极区域,即,上述实施例二中阵列基板为横畴像素设计的阵列基板,则,PS(隔垫物)站位于Gate线上, rubbing 拖影不在像素区,不存在漏光,黑态亮度低,对比度较高,上述横畴像素设计的阵列基板,显示效果提高更明显。需要说明是,上述实施例二的阵列基板中的每个电极区域2也可以为竖畴电极区域2,本实施例不做局限。

[0060] 如图8所示,每个电极区域2中的条状电极3与行方向的夹角 θ 的范围可以为大于或等于 5° 且小于或等于 7° ,更具体地,每个电极区域2中的条状电极3与行方向的夹角 θ 为 7° ,需要说明的是,每个电极区域2中的条状电极3与行方向的夹角 θ 也可以是 5.5° 、 6° 或 6.5° ,每个电极区域2中的条状电极3与行方向的夹角 θ 的大小可以根据实际制作需求设置,本实施例不做局限。

[0061] 具体地,上述实施例二的阵列基板中,每个像素电极中的两个电极区域2的面积的比例为大于或等于(2:3)且小于或等于(1:1),优选地,可以设置每个像素电极中的两个电极区域2的面积的比例为1:1,其中,也可以设置每个像素电极中的两个电极区域2中的面积比例为7:12,可以根据实际需求按比例分配每个像素电极中两个电极区域2的面积比例,本

实施例不做局限。

[0062] 具体地,关于上述实施例二的阵列基板,每个像素电极中的两个电极区域2的面积比例设置,可以有多种设置方式,如以下:

[0063] 电极区域比例设置方式一

[0064] 参考图9所示,位于同一行的各像素电极中的两个电极区域2的面积比例相同,且在列方向上,每相邻的两个像素电极中,各像素电极中的两个电极区域2的面积比例互不相同,如此设置每个像素电极中的两个电极区域2的面积比例,有利于提高显示效果。

[0065] 在上述电极区域比例设置方式一的基础上,如图9所示,每位于奇数行的各像素电极中的两个电极区域2的面积比例相同,和/或,每位于偶数行的各像素电极中的两个电极区域2的面积比例相同,便于制备。

[0066] 电极区域比例设置方式二

[0067] 参考图10所示,位于同一列的各像素电极中的两个电极区域2的面积比例相同,且在行方向上,每相邻的两个像素电极中,各像素电极中的两个电极区域2的面积比例互不相同,如此设置每个像素电极中的两个电极区域2的面积比例,有利于提高显示效果。

[0068] 在上述电极区域比例设置方式二的基础上,如图10所示,每位于奇数列的各像素电极中的两个电极区域2的面积比例相同,和/或,每位于偶数列的各像素电极中的两个电极区域2的面积比例相同,便于制备。

[0069] 具体地,上述实施例二的每个像素电极中的两个电极区域中对应的像素颜色互不相同,且每个电极区域的对应的像素颜色为红色、绿色、蓝色或白色中的一种,每个电极区域对应的像素颜色可以根据实际情况设置,以实现均匀显示。

[0070] 上述实施例二的阵列基板中,每个像素电极中两个电极区域中的像素电极条分别各自连接有一个薄膜晶体管开关,即,每个电极区域中的像素电极条各自分别单独控制,便于对电极区域控制,有利于提高有上述实施例二中的阵列基板形成的显示面板的显示效果。

[0071] 基于同一发明思想,本发明实施例还提供了一种液晶显示面板,包括如上述实施例一或实施例二中提供的任意一种阵列基板。本发明实施例中提供的显示面板,针对现有技术中的出现的在低灰阶下平行于rubbing(摩擦)方向,屏幕出现不规则细纹、产生显示不良的问题具有很大改善。

[0072] 另外,基于同一发明思想,本发明实施例还提供了一种显示装置,包括如上述实施例中提供的任意一种液晶显示面板。

[0073] 显然,本领域的技术人员可以对本发明实施例进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

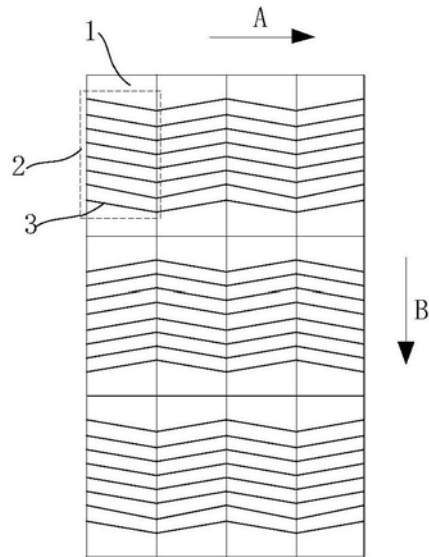


图1

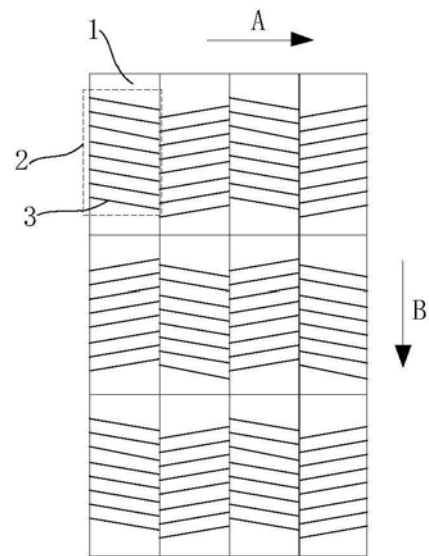


图2

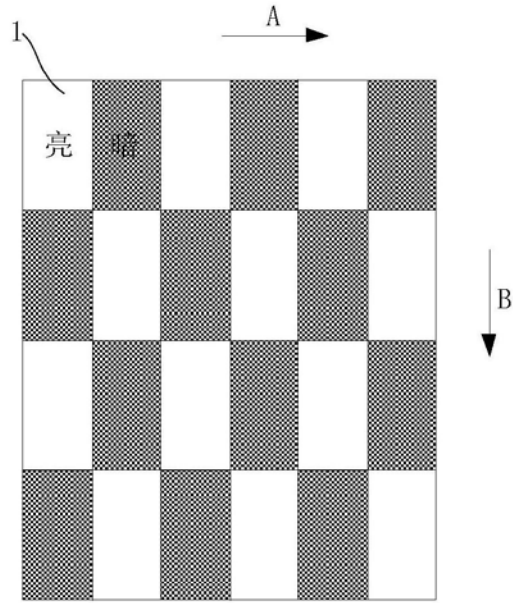


图3

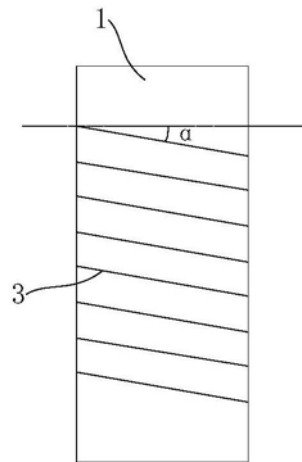


图4

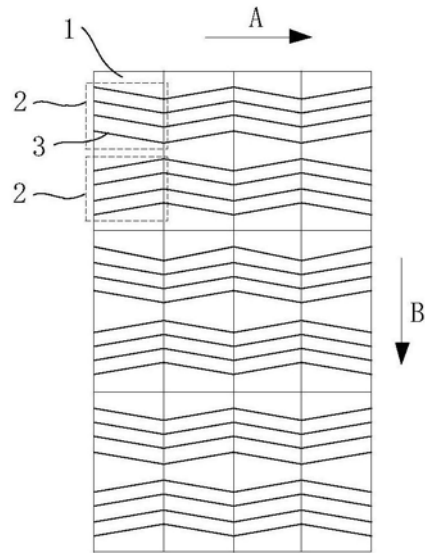


图5

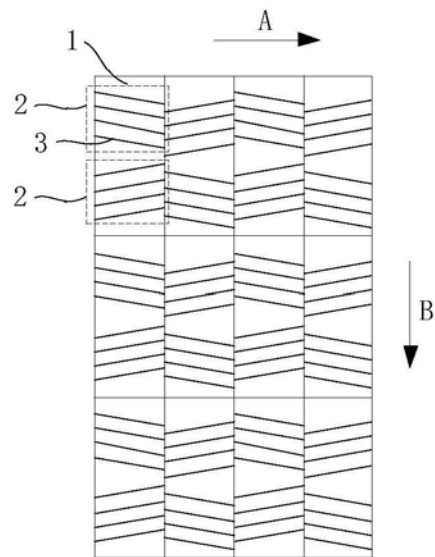


图6

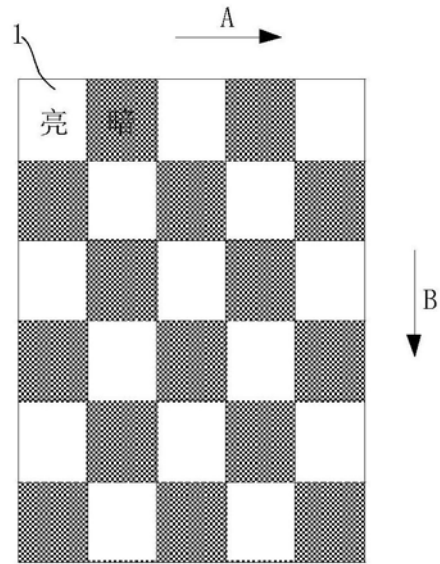


图7

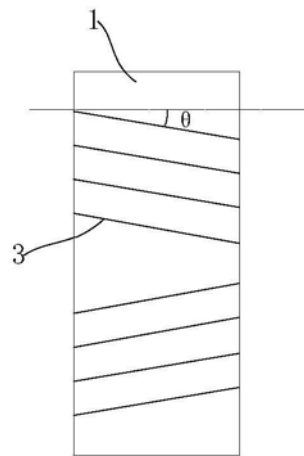


图8

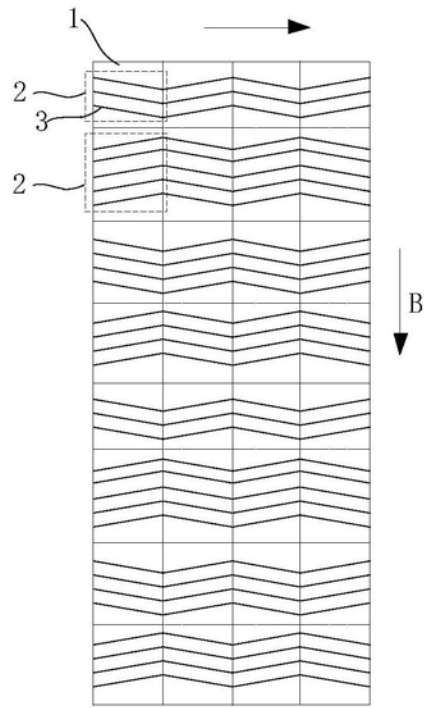


图9

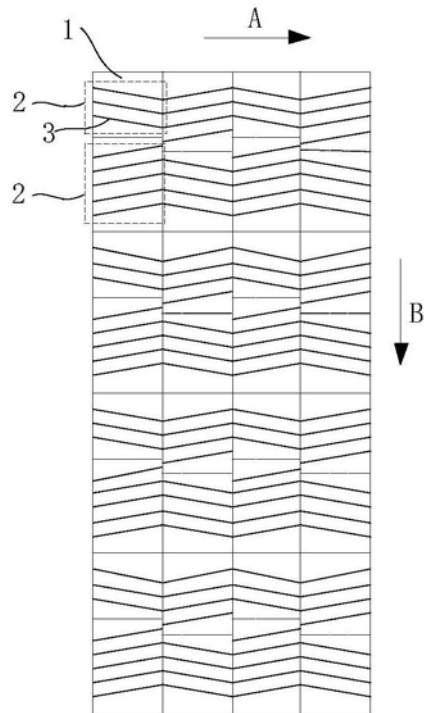


图10

专利名称(译)	一种阵列基板、液晶显示面板及液晶显示装置		
公开(公告)号	CN110297364A	公开(公告)日	2019-10-01
申请号	CN201910344715.1	申请日	2019-04-26
[标]申请(专利权)人(译)	上海中航光电子有限公司		
申请(专利权)人(译)	上海中航光电子有限公司		
当前申请(专利权)人(译)	上海中航光电子有限公司		
[标]发明人	张伟伟 赵剑		
发明人	张伟伟 赵剑		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F2001/134372		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，公开了一种阵列基板、液晶显示面板及液晶显示装置，该阵列基板包括：多个呈阵列排布的子像素，每个子像素包括像素电极，每个像素电极包括一个畴向的电极区域，沿行方向，每相邻的两个像素电极中的电极区域内的畴向互不相同；沿列方向，每相邻的两个像素电极中的电极区域内的畴向互不相同；或，每个像素电极包括两个畴向互不相同的电极区域，沿行方向，每相邻的两个像素电极中，相邻的电极区域内畴向不互不相同；沿列方向，每相邻的两个像素电极中，相邻的电极区域内的畴向互不相同。该阵列基板应用于显示产品，使显示产品的显示效果更均匀，弱化由于rubbing方向偏差导致的细小mura显示程度，有效改善显示效果。

