



(12)发明专利申请

(10)申请公布号 CN 109445208 A  
(43)申请公布日 2019.03.08

(21)申请号 201811573690.4

(22)申请日 2018.12.21

(71)申请人 惠科股份有限公司

地址 518000 广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋,九州阳光1号厂房5、7楼

(72)发明人 杨春辉

(74)专利代理机构 北京汇泽知识产权代理有限公司 11228

代理人 亓赢

(51)Int.Cl.

G02F 1/1343(2006.01)

G02F 1/1362(2006.01)

G02F 1/1335(2006.01)

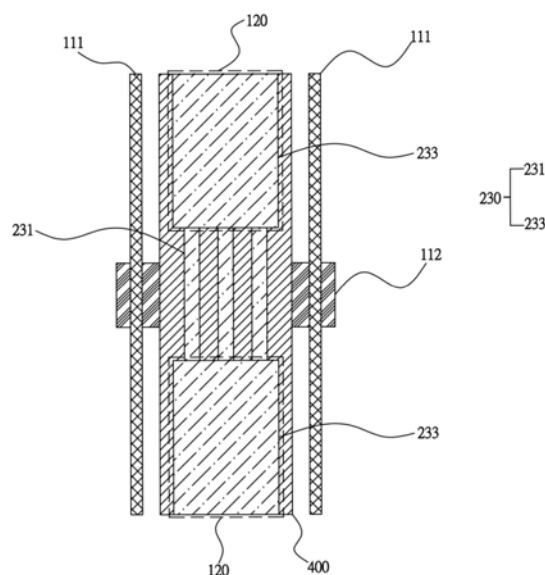
权利要求书2页 说明书7页 附图10页

(54)发明名称

显示面板、基板与其制造方法

(57)摘要

本申请公开了一种显示面板、基板与其制造方法,显示面板,包括:阵列基板配置多个像素单元,所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域;对向基板与所述阵列基板对向设置;彩色滤光层设置于所述阵列基板及所述对向基板其一;第一电极设置于所述阵列基板面向所述对向基板的表面;第二电极设置于所述对向基板面向所述阵列基板的表面;液晶层位于所述阵列基板以及所述对向基板之间;其中,所述第二电极包括多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向通过第一桥接电极相互连接。



1. 一种显示面板,其特征在于,包括:

阵列基板,包括显示区,所述显示区配置多个像素单元,所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域;

对向基板,与所述阵列基板对向设置;

彩色滤光层,设置于所述阵列基板及所述对向基板其一;

第一电极,设置于所述阵列基板面向所述对向基板的表面;

第二电极,设置于所述对向基板面向所述阵列基板的表面;

液晶层,位于所述阵列基板以及所述对向基板之间;

其中,所述第二电极包括多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过第一桥接电极相互连接。

2. 如权利要求1所述的显示面板,其特征在于,所述彩色滤光层设置于所述对向基板,所述彩色滤光层包括多个色阻,所述多个对向电极设置于所述多个色阻上。

3. 如权利要求1所述的显示面板,其特征在于,所述彩色滤光层设置于所述阵列基板,所述彩色滤光层包括多个色阻,所述多个色阻分别设置于所述多个像素单元,每一对向电极与其对应色阻的位置相互对应或大致相互对应等。

4. 如权利要求1所述的显示面板,其特征在于,所述多个对向电极的形状、涵盖面积与配置范围为相同、相异或局部相同。

5. 如权利要求1所述的显示面板,其特征在于,所述第一桥接电极包括多个平行配置的线形电极。

6. 如权利要求5所述的显示面板,其特征在于,还包括第二桥接电极,所述第二桥接电极设置位置对应所述栅极线,并连接于所述多个平行配置的线形电极之间。

7. 如权利要求6所述的显示面板,其特征在于,所述第二桥接电极的宽度小于或等于所述栅极线的宽度。

8. 如权利要求6所述的显示面板,其特征在于,所述第二桥接电极包括多个平行配置的线形电极。

9. 一种显示面板,其特征在于,包括:

阵列基板,包括显示区,所述显示区配置多个像素单元,所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域;

对向基板,与所述阵列基板对向设置;

彩色滤光层,设置于所述阵列基板及所述对向基板其一;

第一电极,设置于所述阵列基板面向所述对向基板的表面;

第二电极,设置于所述对向基板面向所述阵列基板的表面;

液晶层,位于所述阵列基板以及所述对向基板之间;

其中,所述第二电极包括多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过第一桥接电极相互连接;

相邻的所述多个像素单元之间设置有第二桥接电极,所述第二桥接电极的位置对应所述栅极线,并与所述第一桥接电极连接,所述第二桥接电极的宽度小于或等于所述栅极线

的宽度。

10. 一种基板的制造方法,其特征在于,包括:

提供已设置透明电极层的基板;

设置光阻层于所述透明电极层上;

图案化所述光阻层,使其暴露出超出多个像素单元中每一者侧边的透明电极层;

刻蚀所述透明电极层,使所述透明电极层涵盖于所述遮光层内;

刻蚀所述光阻层,显露所述透明电极层,其中,所述透明电极层设置多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过桥接电极相互连接。

## 显示面板、基板与其制造方法

### 技术领域

[0001] 本申请涉及一种面板结构技术,特别是涉及一种显示面板、基板与其制造方法。

### 背景技术

[0002] 主动开关式液晶显示器(Thin Film Transistor-Liquid Crystal Display,TFT-LCD)中,其显示面板包括相对设置的阵列基板与对向基板构成,对向基板可为彩色滤光层基板,或彩色滤光层结合在阵列基板,而对向基板为涂布透明电极的玻璃基板。就垂直配向(Vertical Alignment,VA)像素结构而言,阵列基板侧的像素结构主要实现显示面板的电学功能,决定像素电容效应、配向延迟效应、灰阶电压写入特性和保持特性的主要方面。对向基板侧的像素结构主要实现显示面板的光学功能,决定显示面板的对比度和色域度等方面。从电学输入至光学输出,完成此垂直配向显示转换作业的过程元素是像素负荷电容,包含液晶电容和电荷储存电容,像素负荷电容的功能是保证像素电压的稳定性。

[0003] 然而,源极线、栅极线与像素电极之间会产生设计需求之外的寄生电容,此寄生电容会干扰到像素电压,影响显示效果。而且,随着显示画面的尺寸不断增大,解析度不断增高,寄生电容对像素负载(loading)的影响也越来越大。所谓的像素负载是指栅极线与源极线的负载,包括电流传输效率、电压的承载和信号传输的稳定度等要求。因此,寄生电容对画面显示的不稳定性更为明显。

### 发明内容

[0004] 本申请的目的在于,提供一种显示面板、基板与其制造方法,减少源极线、栅极线与像素电极之间的重合面积。

[0005] 本申请提出的一种显示面板,所述显示面板,包括:阵列基板,包括显示区,所述显示区配置多个像素单元,所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域;对向基板,与所述阵列基板对向设置;彩色滤光层,设置于所述阵列基板及所述对向基板其一;第一电极,设置于所述阵列基板面向所述对向基板的表面;第二电极,设置于所述对向基板面向所述阵列基板的表面;液晶层,位于所述阵列基板以及所述对向基板之间;其中,所述第二电极包括多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过第一桥接电极相互连接。

[0006] 本申请解决其技术问题还可采用以下技术措施进一步实现。

[0007] 在本申请的一实施例中,所述彩色滤光层设置于所述对向基板,所述彩色滤光层包括多个色阻,所述多个对向电极设置于所述多个色阻上。

[0008] 在本申请的一实施例中,所述彩色滤光层设置于所述阵列基板,所述彩色滤光层包括多个色阻,所述多个色阻分别设置于所述多个像素单元,每一对向电极与其对应色阻的位置相互对应或大致相互对应。

[0009] 在本申请的一实施例中,所述多个对向电极的涵盖面积与配置范围为相同、相异

或局部相同。

[0010] 在本申请的一实施例中,所述多个对向电极的形状为相同、相异或局部相同。

[0011] 在本申请的一实施例中,所述多个对向电极的形状包括多边形与圆形中至少其一。

[0012] 在本申请的一实施例中,所述多边形包括四边形与六边形中至少其一。

[0013] 在本申请的一实施例中,所述第一桥接电极的配置范围介于像素单元宽度之内。

[0014] 在本申请的一实施例中,所述第一桥接电极的形状包括蜂巢形、十字形、线形、圆形与多边形中至少其一。

[0015] 在本申请的一实施例中,所述多边形包括三角形、四边形与六边形中至少其一。

[0016] 在本申请的一实施例中,所述线形包括直线、曲线、弧线与折线中至少其一。

[0017] 在本申请的一实施例中,所述第一桥接电极包括多个平行配置的线形电极。

[0018] 在本申请的一实施例中,还包括第二桥接电极,所述第二桥接电极设置位置对应所述栅极线,并连接于所述多个平行配置的线形电极之间。

[0019] 在本申请的一实施例中,所述第二桥接电极的宽度小于或等于所述栅极线的宽度。

[0020] 在本申请的一实施例中,所述第二桥接电极的形状包括蜂巢形、十字形、线形、圆形与多边形中至少其一。

[0021] 在本申请的一实施例中,所述多边形包括三角形、四边形与六边形中至少其一。

[0022] 在本申请的一实施例中,所述线形包括直线、曲线、弧线与折线中至少其一。

[0023] 在本申请的一实施例中,所述第二桥接电极包括多个平行配置的线形电极。

[0024] 本申请的次一目的为一种显示面板,包括:阵列基板,包括显示区,所述显示区配置多个像素单元,所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域;对向基板,与所述阵列基板对向设置;彩色滤光层,设置于所述阵列基板及所述对向基板其一;第一电极,设置于所述阵列基板面向所述对向基板的表面;第二电极,设置于所述对向基板面向所述阵列基板的表面;液晶层,位于所述阵列基板以及所述对向基板之间;其中,所述第二电极包括多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过第一桥接电极相互连接;相邻的所述多个像素单元之间设置有第二桥接电极,所述第二桥接电极的位置对应所述栅极线,并与所述第一桥接电极连接,所述第二桥接电极的宽度小于或等于所述栅极线的宽度。

[0025] 本申请的另一目的为一种基板的制造方法,包括:提供已设置透明电极层的基板;设置光阻层于所述透明电极层上;图案化所述光阻层,使其暴露出超出多个像素单元中每一者侧边的透明电极层;刻蚀所述透明电极层,使所述透明电极层涵盖于所述遮光层内;刻蚀所述光阻层,显露所述透明电极层,其中,所述透明电极层设置多个对向电极,所述多个对向电极与所述多个像素单元为位置相对设置,每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围,相邻的所述多个对向电极以源极线方向而通过桥接电极相互连接。

[0026] 本申请可以在不大幅改变现有生产流程的前提,通过图形化缩小对向基板的透明电极配置范围,降低与栅极线与源极线的重合区域,较能降低寄生电容或避免寄生电容的

产生,以避免或减少对像素运作时工作电压稳定性的影响,保持画面显示的稳定性,提高产品光学品位。其次,本申请技术可用于多种类型的液晶显示面板的制程中,适用性较高。

### 附图说明

- [0027] 图1为范例性的显示面板中横截面示意图。
- [0028] 图2是范例性的像素阵列示意图。
- [0029] 图3是范例性的液晶显示像素及其相关开关组件的等效电容负载示意图。
- [0030] 图4是范例性的液晶显示像素及其相关开关组件的等效电容负载示意图。
- [0031] 图5为范例性的对向基板的透明电极的配置示意图。
- [0032] 图6与图7为本申请一实施例的显示面板的局部结构示意图。
- [0033] 图8与图9为本申请一实施例的显示面板的局部结构示意图。
- [0034] 图10为本申请一实施例的对向基板制造方法。
- [0035] 图11为本申请一实施例的对向基板设置示意图。

### 具体实施方式

[0036] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0037] 附图和说明被认为在本质上是示出性的,而不是限制性的。在图中,结构相似的单元是以相同标号表示。另外,为了理解和便于描述,附图中示出的每个组件的尺寸和厚度是任意示出的,但是本发明不限于此。

[0038] 在附图中,为了清晰起见,夸大了层、膜、面板、区域等的厚度,亦夸大电路的配置范围。在附图中,为了理解和便于描述,夸大了一些层和区域的厚度,亦夸大电路的配置范围。将理解的是,当例如层、膜、区域、电路或基底的组件被称作“在”另一组件“上”时,所述组件可以直接在所述另一组件上,或者也可以存在中间组件。

[0039] 另外,在说明书中,除非明确地描述为相反的,否则词语“包括”将被理解为意指包括所述组件,但是不排除任何其它组件。此外,在说明书中,“在……上”意指位于目标组件上方或者下方,而不意指必须位于基于重力方向的顶部上。

[0040] 为更进一步阐述本发明为达成预定发明目的所采取的技术手段及功效,以下结合附图及具体实施例,对依据本发明提出的一种显示面板、基板与其制造方法,其具体实施方式、结构、特征及其功效,详细说明如后。

[0041] 图1为范例性的显示面板中横截面示意图。图2是范例性的像素阵列示意图。图3是范例性的液晶显示像素及其相关开关组件的等效电容负载示意图。图4是范例性的液晶显示像素及其相关开关组件的等效电容负载示意图。图5为范例性的对向基板的透明电极的配置示意图。如图1至图5,一种显示面板10,包括:相对设置的阵列基板100与对向基板200。阵列基板100,包括显示区110,显示区110配置有排列成二维阵列的多个像素单元120,每一像素单元120设置于栅极线(亦称扫描线)112与源极线(亦称数据线)111相互交叉形成的像素区域,并通过主动开关TFT与所述栅极线112与所述源极线111连接。这些像素单元120由

多条源极线111以及多条栅极线112所控制及驱动。每一条源极线111的数据讯号是由一源极驱动单元(Source Driver)30所提供,每一条栅极线112的栅极讯号由一栅极驱动单元(Gate Driver)40所提供。彩色滤光层400设置于所述阵列基板100及所述对向基板200其一。第一电极130设置于所述阵列基板100面向所述对向基板200的表面;第二电极230设置于所述对向基板200面向所述阵列基板100的表面;两基板之间设置有多个光间隔柱500,用以定义液晶空间;液晶层300位于所述阵列基板100以及所述对向基板200之间,填满所述液晶空间。图1所绘示彩色滤光层400是配置于所述阵列基板100,亦能配置于所述对向基板200。即阵列基板100与对向基板200的组合包括:对向基板200可为彩色滤光层基板;或者,彩色滤光层400结合在阵列基板100,对向基板200为涂布透明电极的玻璃基板。

[0042] 就垂直配向(Vertical Alignment,VA)像素结构而言,每一像素单元120是与多个电容相关。阵列基板100侧的像素单元120主要实现显示面板10的电学功能,决定像素电容效应、配向延迟效应、灰阶电压写入特性和保持特性的主要方面。对向基板200侧的像素单元120主要实现显示面板10的光学功能,决定显示面板10的对比度和色域度等方面。从电学输入至光学输出,完成此垂直配向显示的转换作业,其过度元素是像素负荷电容,主要包含一个位于上下层电极间的液晶层电容所设置并与其相关的液晶电容 $C_{lc}$ ,一个位于栅极线讯号通过后维持工作电压稳定性的电荷储存电容 $C_{st}$ ,以及与开关组件(主动开关,TFT)的栅极端以及源极端相关的电容 $C_{gs}$ 。像素负荷电容的功能是保证像素电压 $V_{pixel}$ 的稳定性。显示面板10的像素总电容值可能会因为像素大小、液晶层300的厚度、储存电容器的大小以及其他数种熟悉此技艺者所熟知的技术的影响而产生变化。如图3,液晶电容 $C_{lc}$ 以及电荷储存电容 $C_{st}$ 均连接到基准电压 $V_{com}$ 。如第4图,电荷储存电容 $C_{st}$ 是连接到栅极线112。

[0043] 如图5,对向基板200在位置相对于像素单元120的部位涂布有第二电极(像素电极)230。若此第二电极230范围过大时,源极线111、栅极线112与第二电极230之间会产生设计需求之外的寄生电容,此寄生电容除像素总电容值之外,还会干扰到像素运作时的工作电压,进而影响显示效果。

[0044] 图6与图7为本申请一实施例的显示面板的局部结构示意图,范例性面板结构请参阅图1至图5。在本申请的一实施例中,一种显示面板10,包括:阵列基板100,包括显示区110,所述显示区110配置多个像素单元120,每一像素单元120设置于栅极线112与源极线111相互交叉形成的像素区域;对向基板200,与所述阵列基板100对向设置;彩色滤光层400,设置于所述阵列基板100及所述对向基板200其一;第一电极130,设置于所述阵列基板100面向所述对向基板200的表面;第二电极230,设置于所述对向基板200面向所述阵列基板100的表面;液晶层300,位于所述阵列基板100以及所述对向基板200之间;其中,所述第二电极230包括多个对向电极233,所述多个对向电极233与所述多个像素单元120为位置相对设置,每一对向电极233的配置区域相等、大致相等或小于其对应像素单元120的配置范围,相邻的所述多个对向电极233以源极线111方向而通过第一桥接电极231相互连接。

[0045] 在本申请的一实施例中,所述彩色滤光层400设置于所述对向基板200,所述彩色滤光层400包括多个色阻,所述多个对向电极233设置于所述多个色阻上。

[0046] 在本申请的一实施例中,所述彩色滤光层400设置于所述阵列基板100,所述彩色滤光层400包括多个色阻,所述多个色阻分别设置于所述多个像素单元120,每一对向电极233与其对应色阻的位置相互对应或大致相互对应。

- [0047] 在本申请的一实施例中,所述多个对向电极233的涵盖面积为相同、相异或局部相同。
- [0048] 在本申请的一实施例中,所述多个对向电极233的配置范围为相同、相异或局部相同。
- [0049] 在本申请的一实施例中,所述多个对向电极233的形状为相同、相异或局部相同。
- [0050] 在本申请的一实施例中,所述多个对向电极233的形状包括多边形与圆形中至少其一。
- [0051] 在本申请的一实施例中,所述多边形包括四边形与六边形中至少其一。
- [0052] 在本申请的一实施例中,所述第一桥接电极231的配置范围介于像素单元120宽度之内。
- [0053] 如图6与图7所示,在本申请的一实施例中,所述第一桥接电极231的形状为线形。
- [0054] 在本申请的一实施例中,所述第一桥接电极231的形状为线形时,其为直线、曲线、弧线与折线中至少其一。
- [0055] 在本申请的一实施例中,所述第一桥接电极231的形状亦可为蜂巢形、十字形、圆形与多边形中至少其一。
- [0056] 在本申请的一实施例中,所述第一桥接电极231的形状为所述多边形时,其为三角形、四边形与六边形中至少其一。
- [0057] 在本申请的一实施例中,所述第一桥接电极231包括多个平行配置的线形电极。
- [0058] 图8与图9为本申请一实施例的显示面板的局部结构示意图,请配合参阅图6与图7以利于理解,范例性面板结构请参阅图1至图5。在本申请的一实施例中,还包括第二桥接电极232设置位置对应所述栅极线112,并连接于多个平行配置的线形电极(第一桥接电极231)之间。
- [0059] 在本申请的一实施例中,所述第二桥接电极232的宽度介于所述栅极线112的宽度之内。
- [0060] 在本申请的一实施例中,所述第二桥接电极232的形状包括蜂巢形、十字形、线形、圆形与多边形中至少其一。
- [0061] 在本申请的一实施例中,所述第二桥接电极232的形状为所述多边形时,其为三角形、四边形与六边形中至少其一。
- [0062] 在本申请的一实施例中,所述第二桥接电极232的形状为线形时,其为直线、曲线、弧线与折线中至少其一。
- [0063] 在本申请的一实施例中,所述第二桥接电极232包括多个平行配置的线形电极。
- [0064] 在本申请的一实施例中,请配合图1至图9以利于理解,一种显示面板,包括:阵列基板100,包括显示区110,所述显示区110配置多个像素单元120,每一像素单元120设置于栅极线112与源极线111相互交叉形成的像素区域;对向基板200,与所述阵列基板100对向设置;彩色滤光层400,设置于所述阵列基板100及所述对向基板200其一;第一电极130,设置于所述阵列基板100面向所述对向基板200的表面;第二电极230,设置于所述对向基板200面向所述阵列基板100的表面;液晶层300,位于所述阵列基板100以及所述对向基板200之间;其中,所述第二桥接电极232包括多个对向电极233,所述多个对向电极233与所述多个像素单元120为位置相对设置,每一对向电极233的配置区域相等、大致相等或小于其对

应像素单元120的配置范围,相邻的所述多个对向电极233以源极线111方向而通过第一桥接电极231相互连接;相邻的所述多个像素单元120之间设置有第二桥接电极232,所述第二桥接电极232的位置对应所述栅极线112,并与所述第一桥接电极231连接,所述第二桥接电极232的宽度介于所述栅极线112的宽度之内。

[0065] 在一些实施例中,所述第二桥接电极232连接在所述第一桥接电极231之间。

[0066] 图10为本申请一实施例的对向基板制造方法,图11为本申请一实施例的对向基板设置示意图。请同时配合图10与图11以利于了理。所述对向基板制造方法包括:

[0067] 步骤S110,提供已设置透明电极层230a的基板。此步骤是指提供已完成现行基板制程,表面已涂布透明电极层的对向基板200。

[0068] 步骤S120,设置光阻层234于所述透明电极层230a上。

[0069] 步骤S130,图案化所述光阻层234,使其暴露出超出多个像素单元120中每一者侧边的透明电极层230a。在一些实施例中,会对基板进行曝光与显影,以露出预定消除的透明电极层230a。

[0070] 步骤S140,刻蚀所述透明电极层230a,使所述透明电极层230a涵盖于所述遮光层内。

[0071] 步骤S150,刻蚀所述光阻层234,显露所述透明电极层230a。

[0072] 于步骤S140与步骤S150中,所述透明电极层230a已被图案化而设置前述的第二电极230,即所述透明电极层230a设置有多对对向电极233,所述多个对向电极233与所述多个像素单元120为位置相对设置,每一对对向电极233的配置区域相等、大致相等或小于其对应像素单元120的配置范围,相邻的所述多个对向电极233以源极线111方向而通过桥接电极相互连接。

[0073] 在一些实施例中,前述桥接电极相为第一桥接电极231,所述透明电极层230a更包括第二桥接电极232以栅极线112方向串接所述第一桥接电极231。

[0074] 在一些实施例中,本申请的所述显示面板包括液晶显示面板,然不限于此,其亦可为OLED(Organic Light-Emitting Diode,有机发光二极管)显示面板,W-OLED(White-Organic Light-Emitting Diode,白色有机发光二极管)显示面板,QLED(Quantum Dot Light Emitting Diodes,量子点发光二极管)显示面板,等离子体显示面板,曲面型显示面板或其他类型显示面板。

[0075] 本申请可以在不大幅改变现有生产流程的前提下,通过图形化缩小对向基板的透明电极配置范围,降低与栅极线与源极线的重合区域,较能降低寄生电容或避免寄生电容的产生,较能避免或减少对像素运作时工作电压稳定性的影响,保持画面显示的稳定性,提高产品光学品位。其次,本申请技术可使用于多种类型的液晶显示面板的制程中,适用性较高。

[0076] “在一些实施例中”及“在各种实施例中”等用语被重复地使用。此用语通常不是指相同的实施例;但它也可以是指相同的实施例。“包含”、“具有”及“包括”等用词是同义词,除非其前后文意显示出其它意思。

[0077] 以上所述,仅是本申请具体的实施例而已,并非对本申请作任何形式上的限制,虽然本申请已以具体实施例揭露如上,然而并非用以限定本申请,任何熟悉本专业的技术人员,在不脱离本申请技术方案范围内,当可利用上述揭示的技术内容作出些许更动或修饰

为等同变化的等效实施例,但凡是未脱离本申请技术方案的内容,依据本申请的技术实质对以上实施例所作的任何简单修改、等同变化与修饰,均仍属于本申请技术方案的范围。

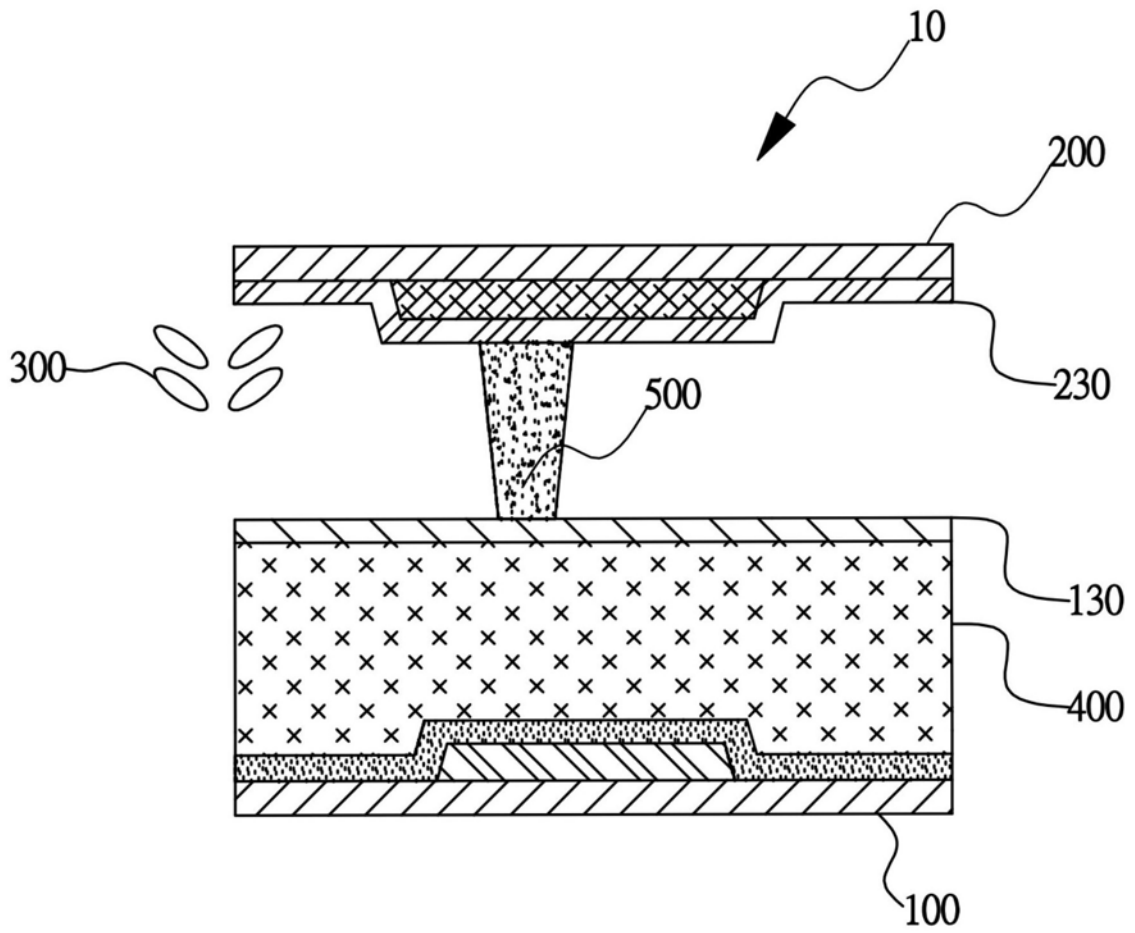


图1

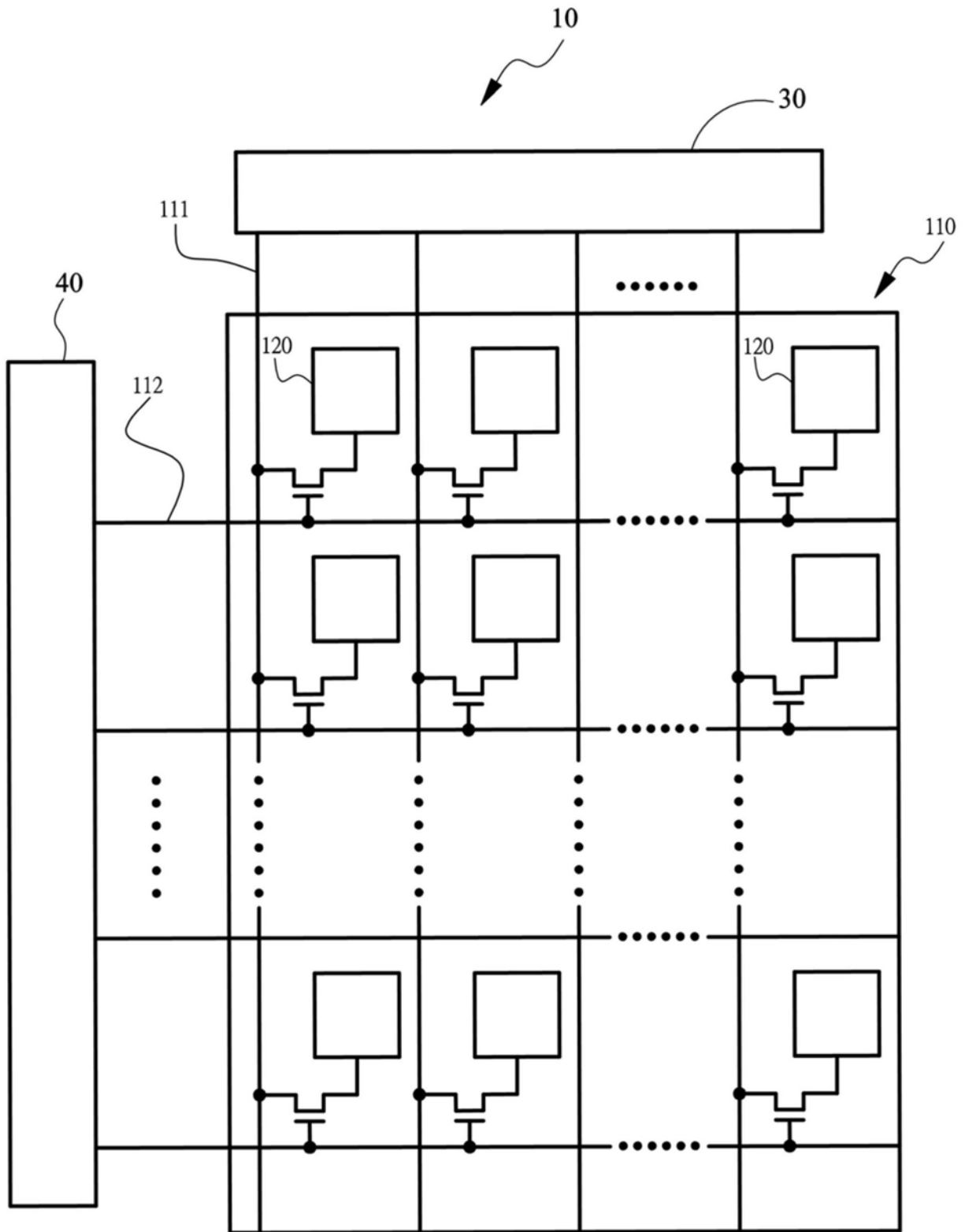


图2

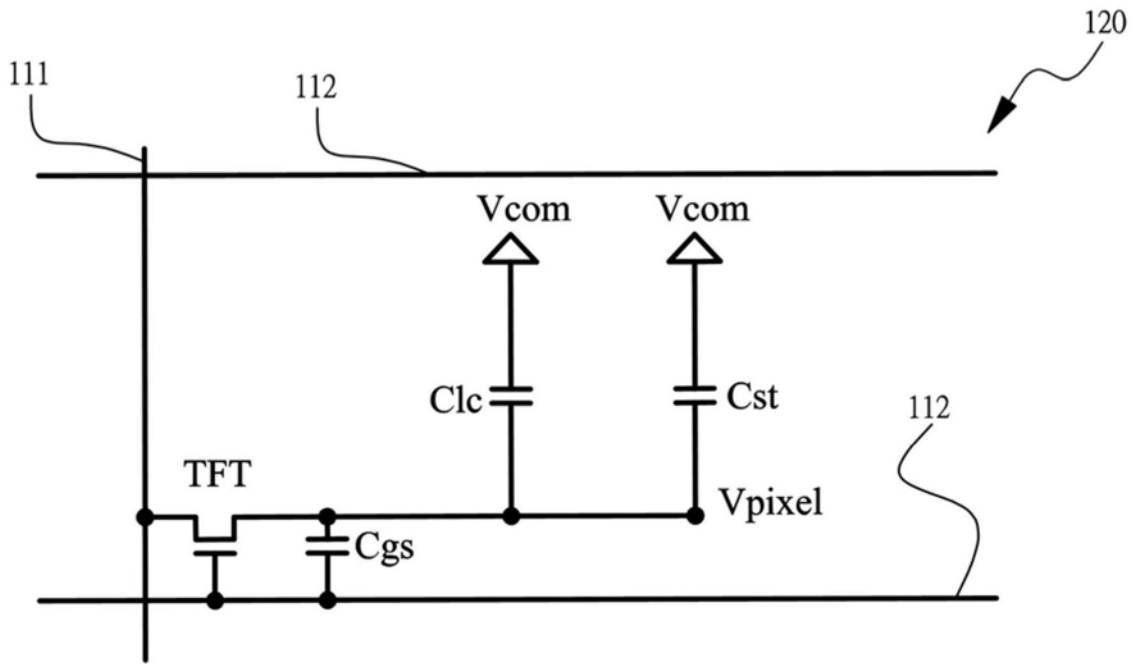


图3

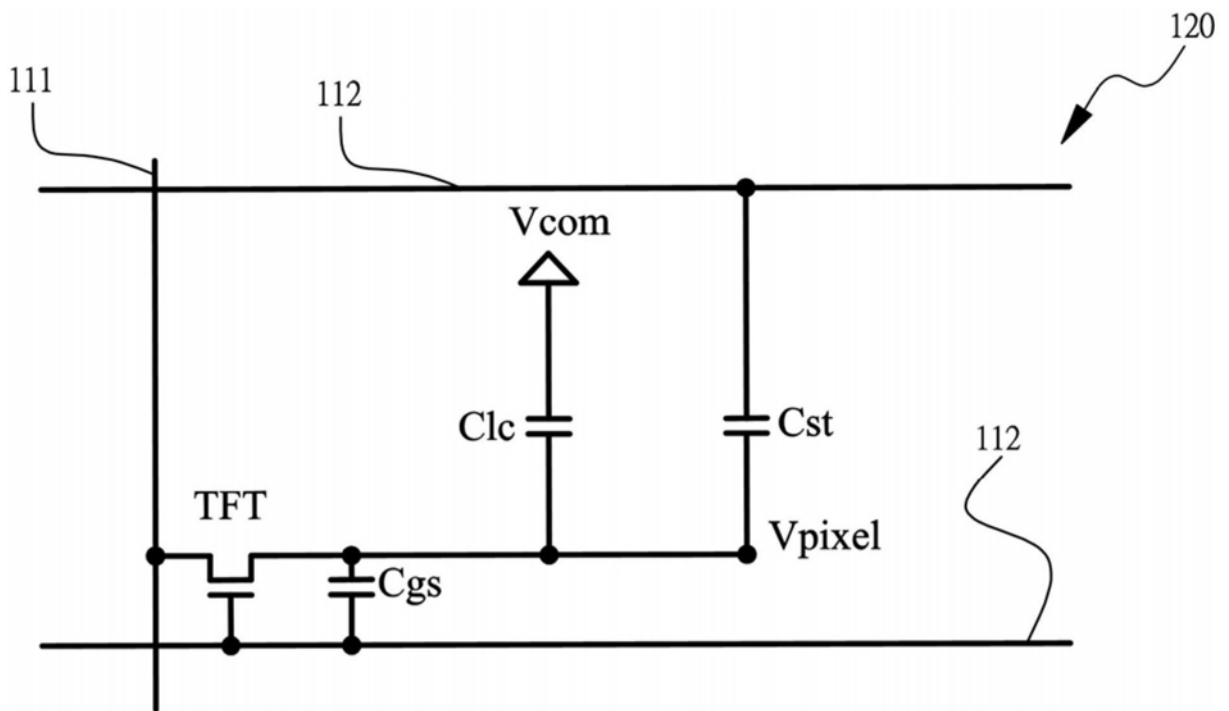


图4

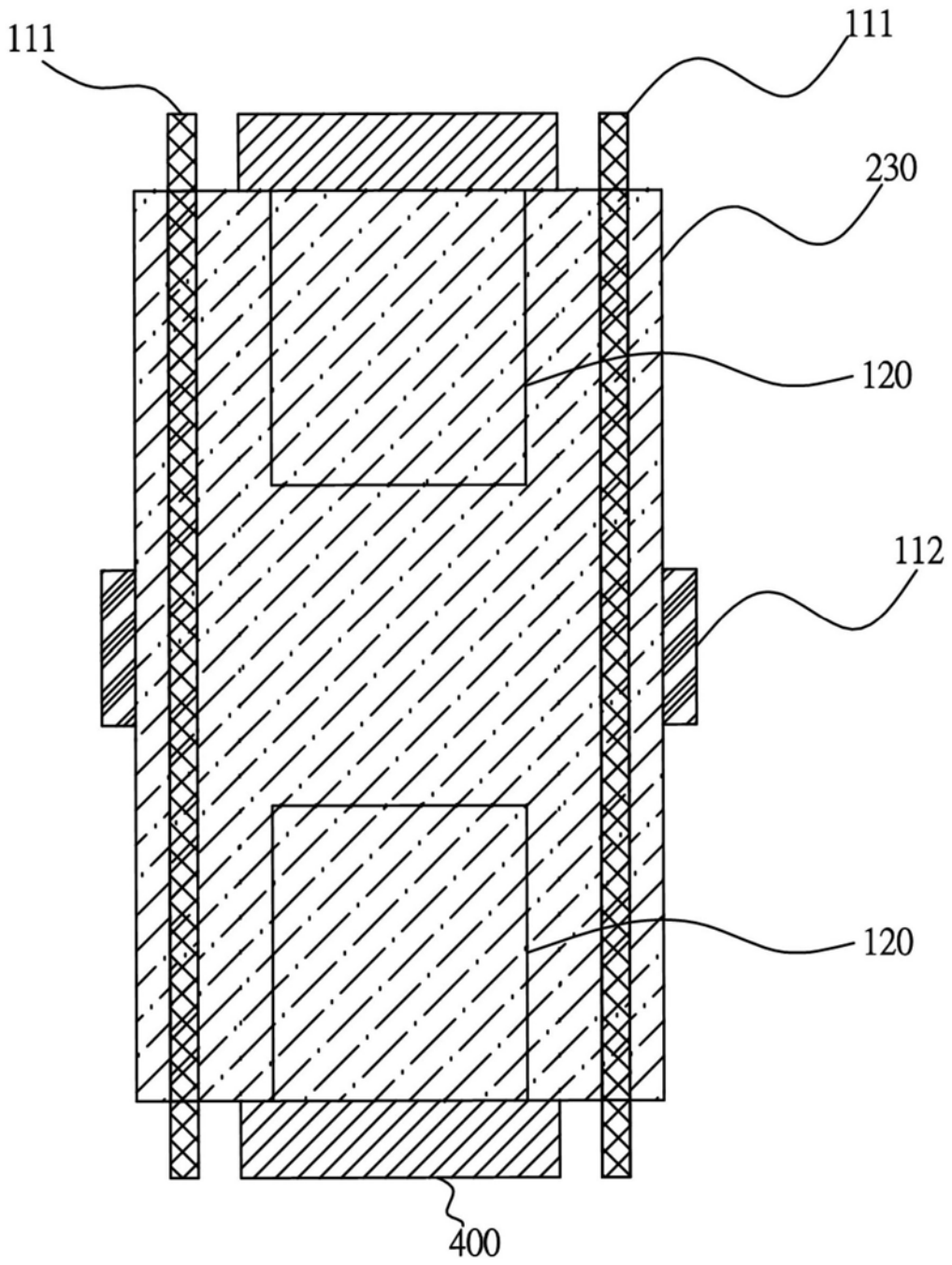


图5

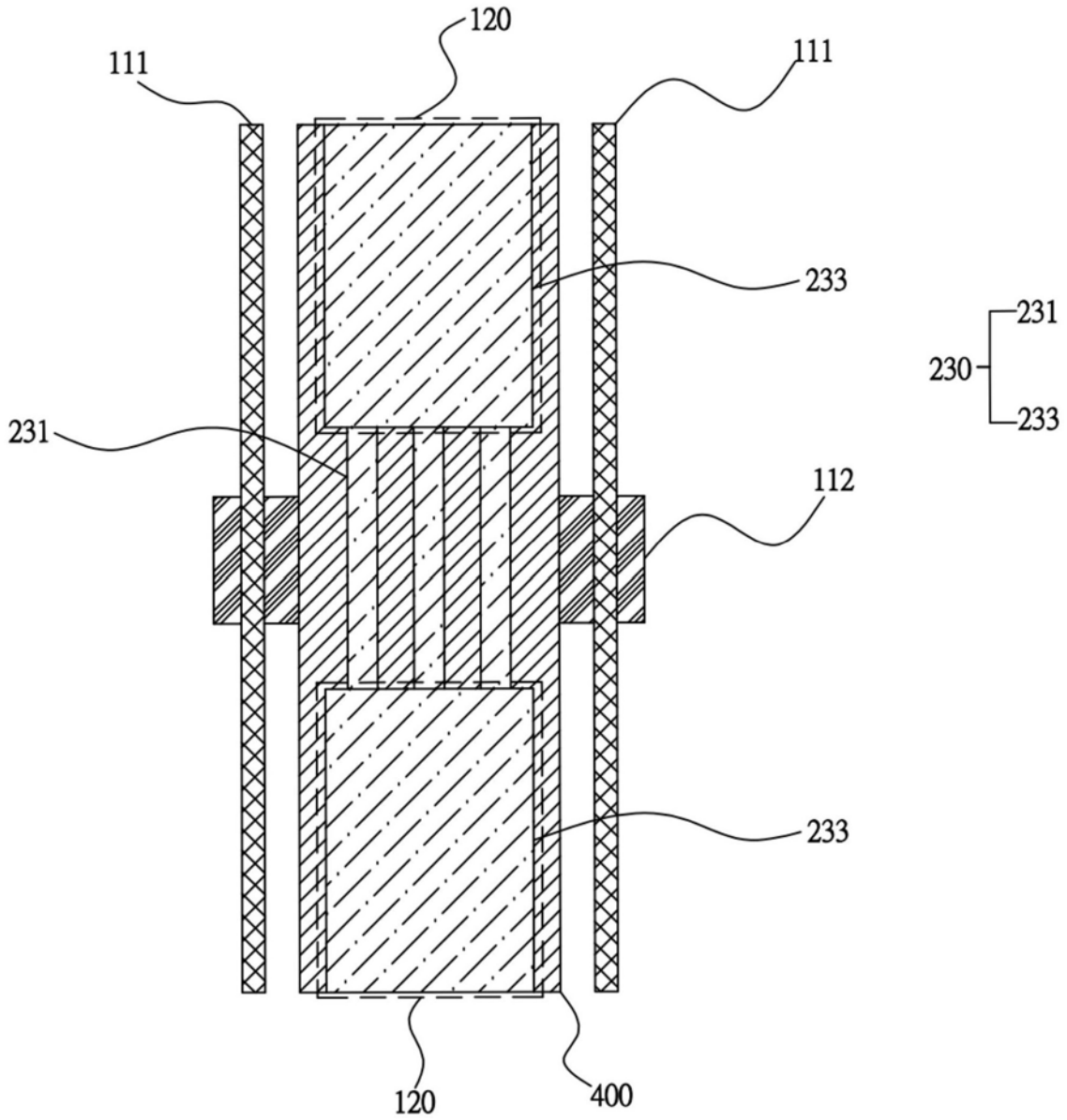


图6

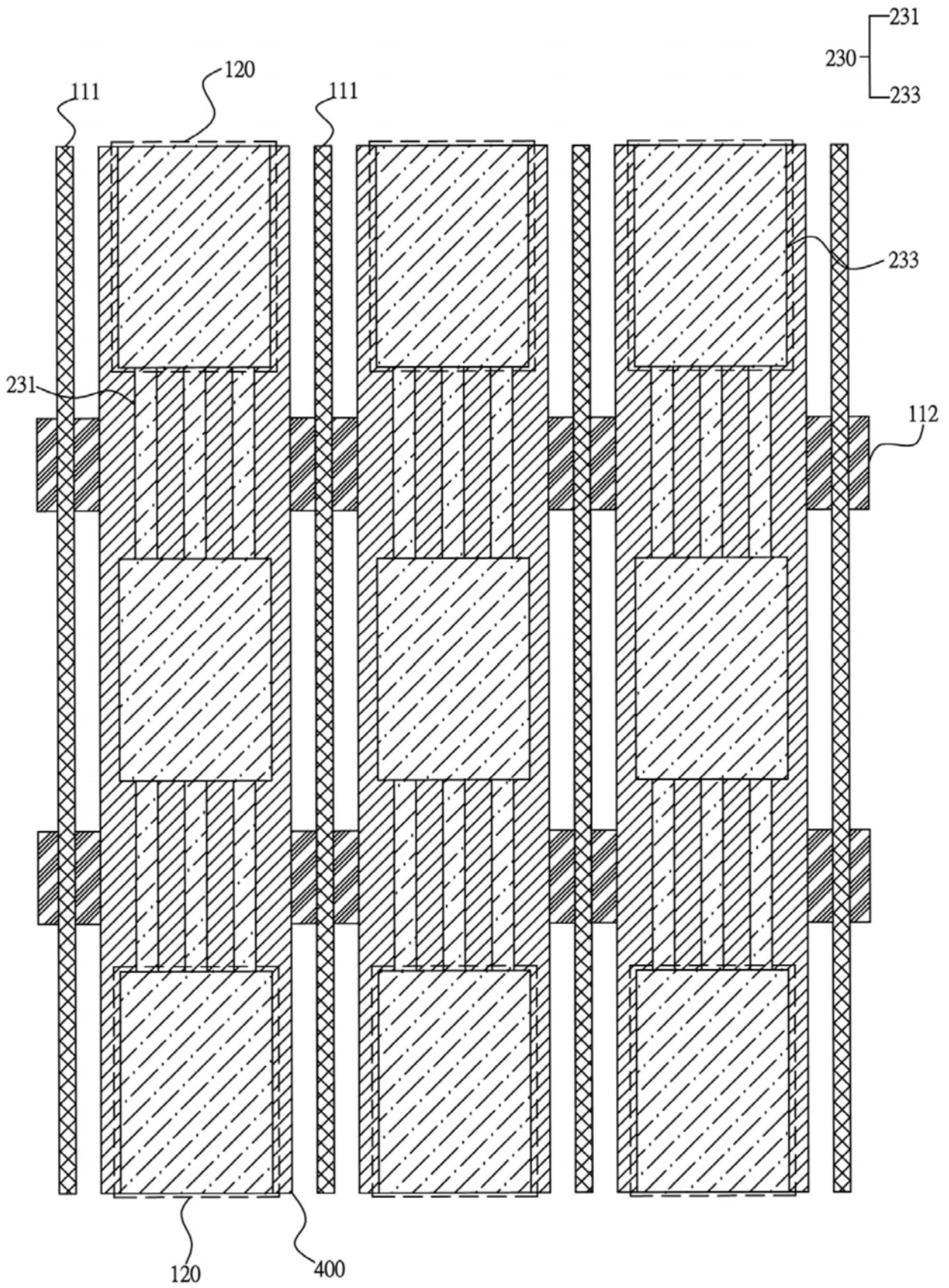


图7

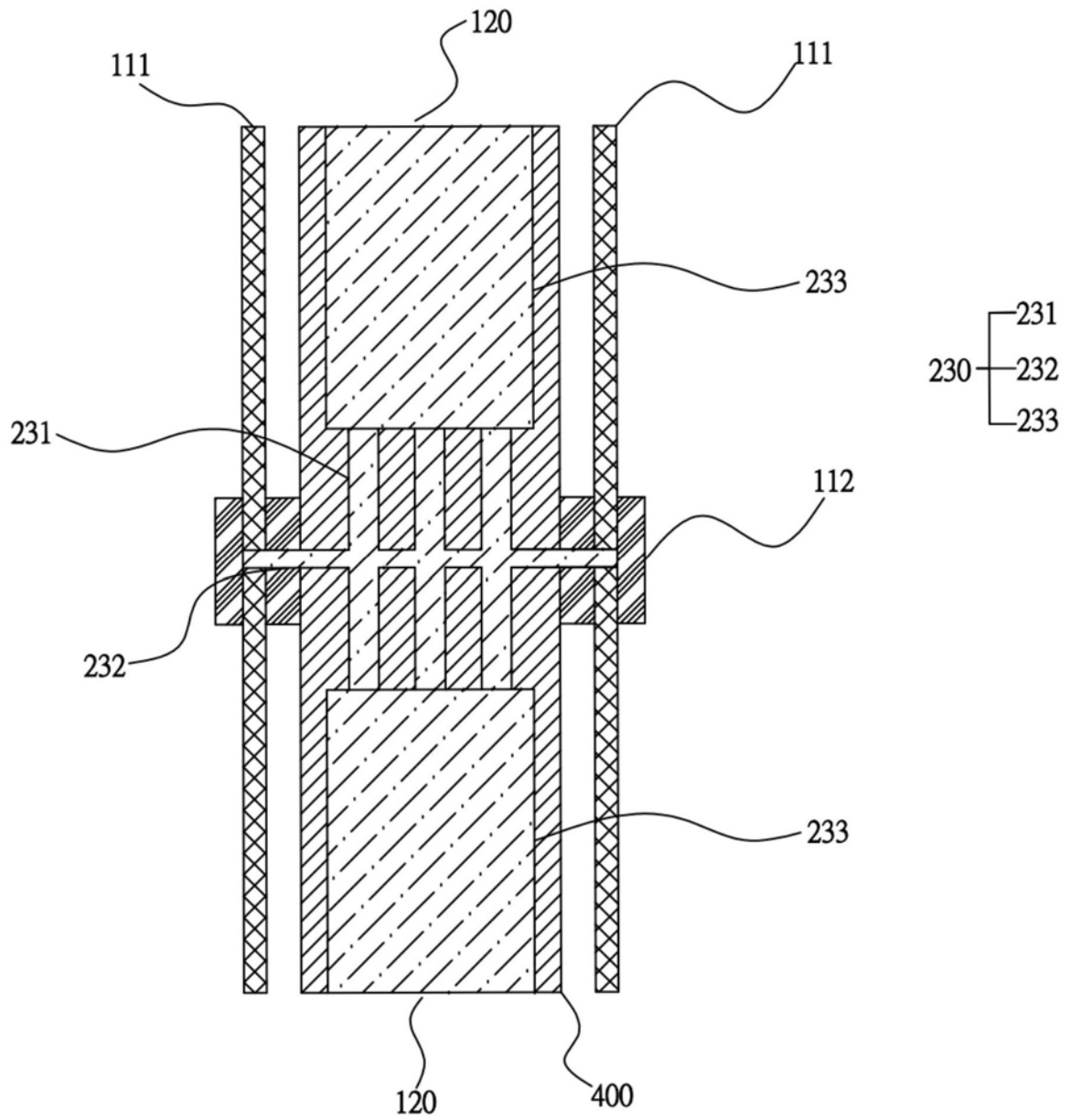


图8

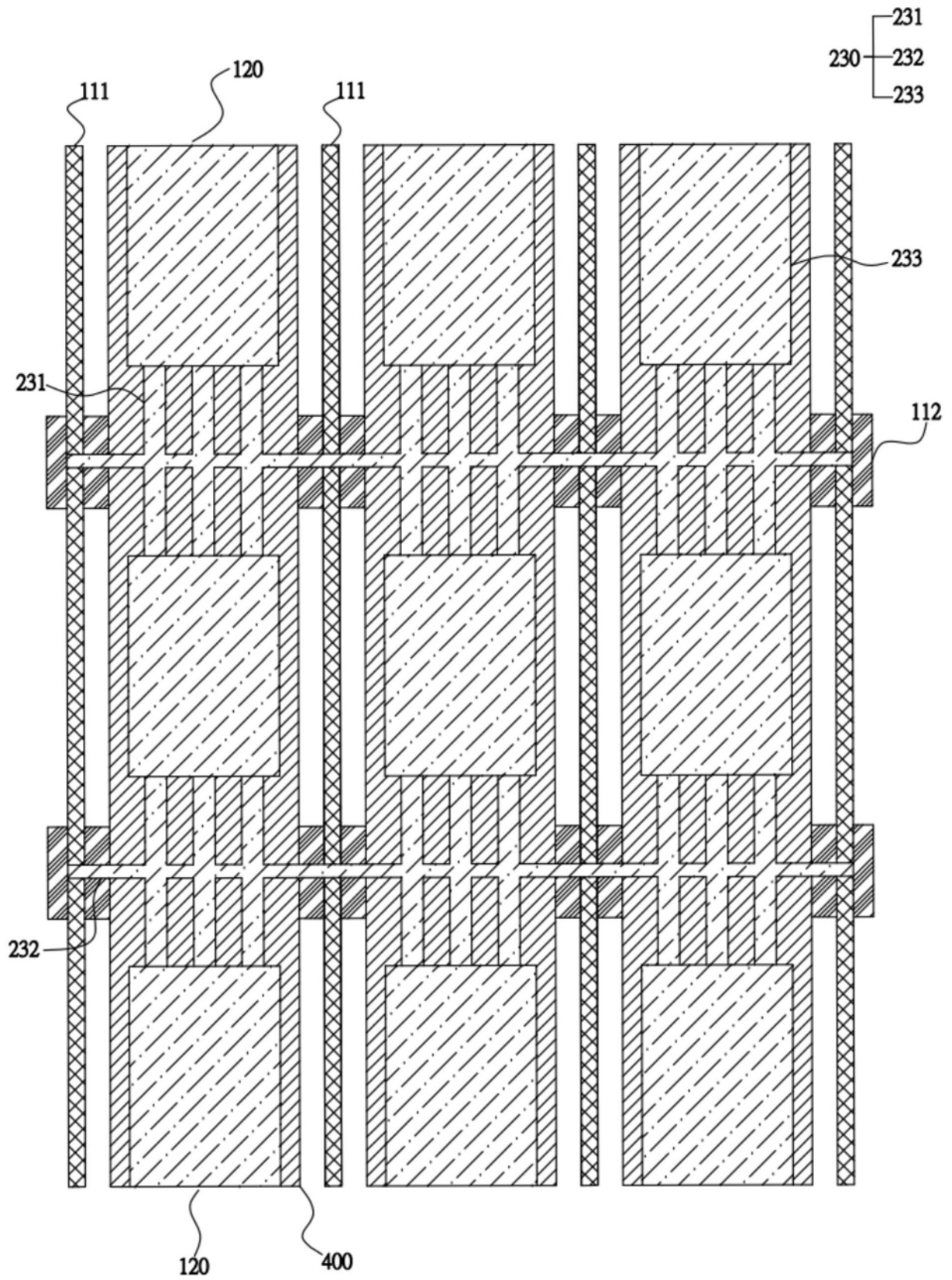


图9

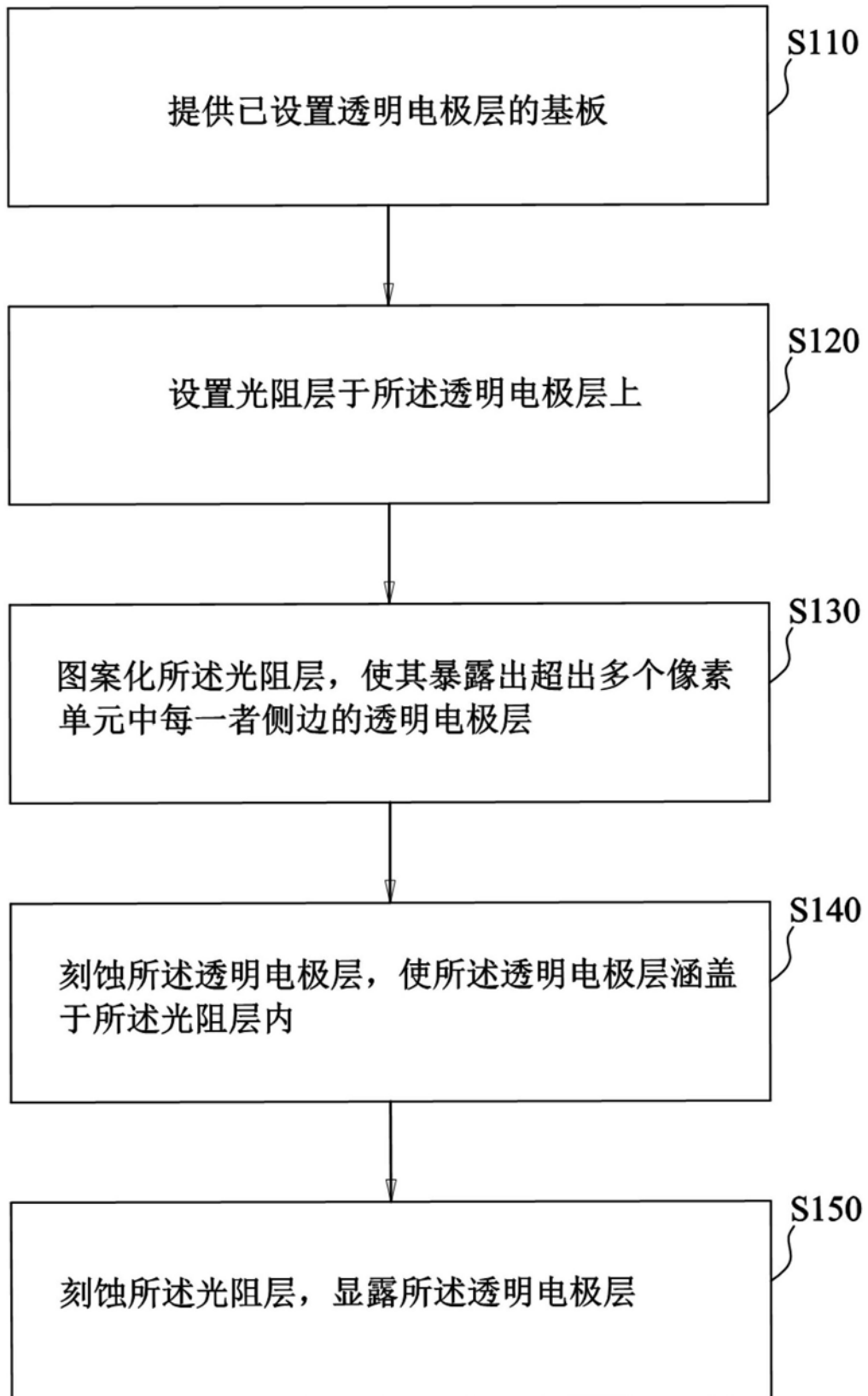


图10

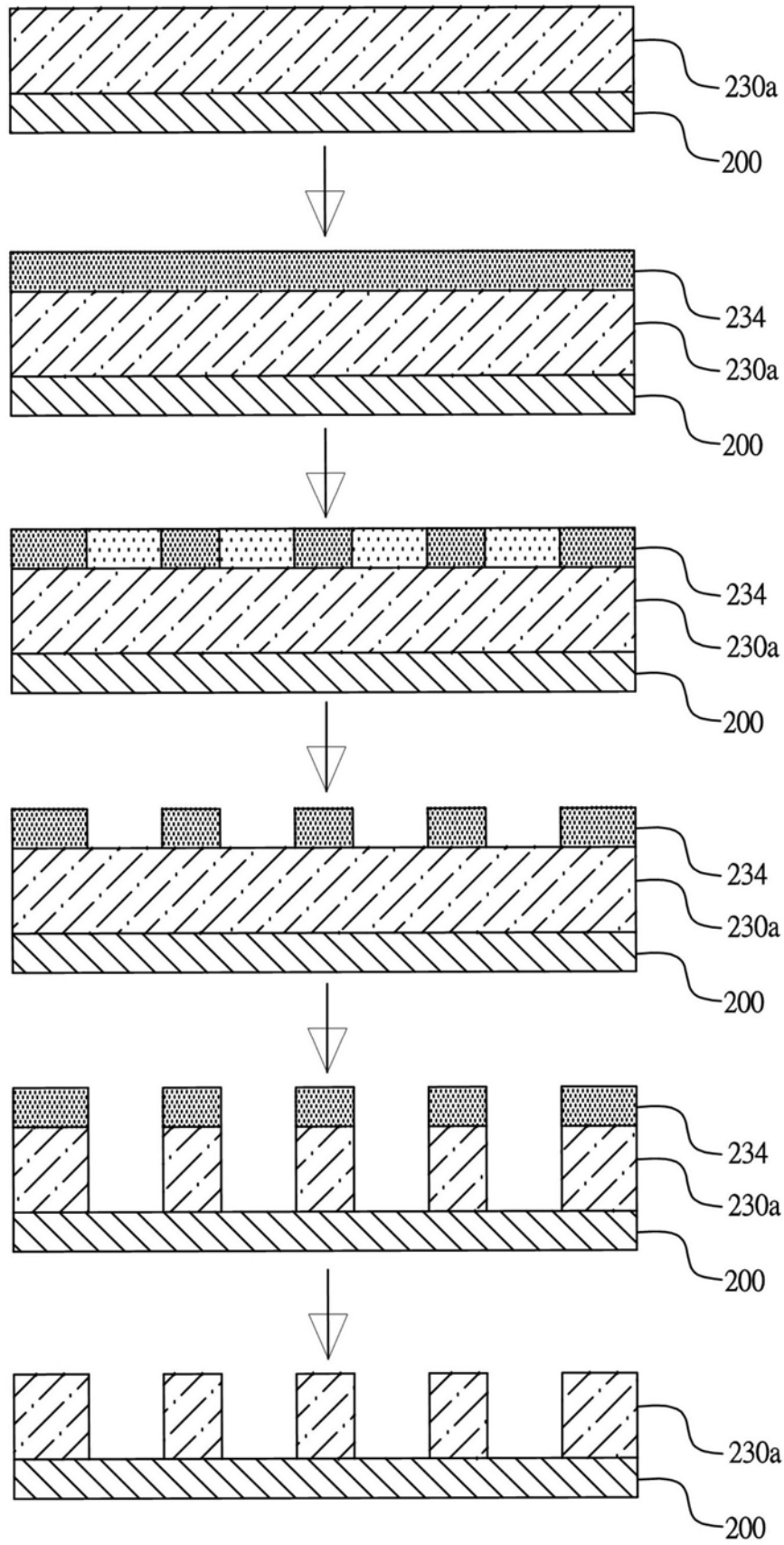


图11

专利名称(译)	显示面板、基板与其制造方法		
公开(公告)号	<a href="#">CN109445208A</a>	公开(公告)日	2019-03-08
申请号	CN201811573690.4	申请日	2018-12-21
[标]申请(专利权)人(译)	惠科股份有限公司		
申请(专利权)人(译)	惠科股份有限公司		
当前申请(专利权)人(译)	惠科股份有限公司		
[标]发明人	杨春辉		
发明人	杨春辉		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1335		
CPC分类号	G02F1/134309 G02F1/133514 G02F1/136286 G02F2001/13606		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本申请公开了一种显示面板、基板与其制造方法，显示面板，包括：阵列基板配置多个像素单元，所述多个像素单元设置于由栅极线与源极线相互交叉形成的像素区域；对向基板与所述阵列基板对向设置；彩色滤光层设置于所述阵列基板及所述对向基板其一；第一电极设置于所述阵列基板面向所述对向基板的表面；第二电极设置于所述对向基板面向所述阵列基板的表面；液晶层位于所述阵列基板以及所述对向基板之间；其中，所述第二电极包括多个对向电极，所述多个对向电极与所述多个像素单元为位置相对设置，每一对向电极的配置区域相等、大致相等或小于其对应像素单元的配置范围，相邻的所述多个对向电极以源极线方向通过第一桥接电极相互连接。

