



(12)实用新型专利

(10)授权公告号 CN 208903048 U

(45)授权公告日 2019.05.24

(21)申请号 201821469220.9

(22)申请日 2018.09.07

(73)专利权人 武汉华星光电技术有限公司

地址 430079 湖北省武汉市东湖开发区高新大道666号生物城C5栋

(72)发明人 王川

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int. Cl.

G02F 1/1343(2006.01)

G02F 1/1362(2006.01)

(ESM)同样的发明创造已同日申请发明专利

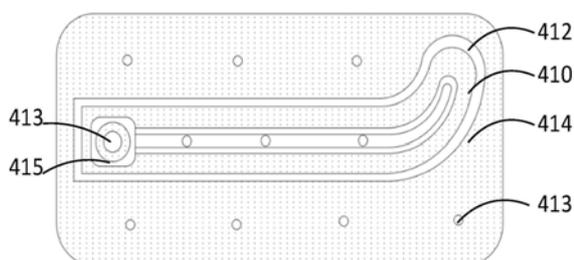
权利要求书1页 说明书4页 附图3页

(54)实用新型名称

阵列基板及液晶显示器

(57)摘要

本实用新型涉及一种阵列基板,包括阵列分布的像素单元,所述像素单元包括:第一电极层,设置于玻璃基板上;介电层,设置于所述第一电极层表面;以及,第二电极层,设置于所述介电层表面,所述第二电极层包括图案化的电极图案;其中,所述电极图案包括主体电极图案,和位于所述主体电极图案至少一侧的辅助电极图案,所述辅助电极图案与所述第一电极层通过过孔电性连接,所述辅助电极图案与所述主体电极图案之间形成用以驱动液晶偏转的平行电场;本实用新型的有益效果:通过减小第一电极层和第二电极层之间电容,达到减少像素单元充电时间的目的。



1. 一种阵列基板,其特征在于:所述阵列基板包括阵列分布的像素单元,所述像素单元包括:

第一电极层,设置于玻璃基板上;

介电层,设置于所述第一电极层表面;以及,

第二电极层,设置于所述介电层表面,所述第二电极层包括图案化的电极图案;

其中,所述电极图案包括主体电极图案,和位于所述主体电极图案至少一侧的辅助电极图案,所述辅助电极图案与所述第一电极层通过过孔电性连接,所述辅助电极图案与所述主体电极图案之间形成用以驱动液晶偏转的平行电场。

2. 如权利要求1所述的阵列基板,其特征在于:所述主体电极图案与所述第一电极层形成重叠区域与非重叠区域,所述辅助电极图案对应所述非重叠区域与所述主体电极图案间隔设置。

3. 如权利要求2所述的阵列基板,其特征在于:所述阵列基板还包括阵列分布的薄膜晶体管,所述介电层上形成有第一过孔,所述辅助电极图案通过所述第一过孔与所述第一电极层连接;所述主体电极图案通过所述第一过孔与所述薄膜晶体管的漏极连接。

4. 如权利要求3所述的阵列基板,其特征在于:所述辅助电极图案对应所述非重叠区域呈间隔分布,一所述辅助电极图案至少对应一所述第一过孔。

5. 如权利要求3所述的阵列基板,其特征在于:所述第一电极层上形成有第二过孔,所述第二过孔的孔径大于所述第一过孔的孔径,且所述第二过孔对应所述重叠区域嵌套于所述第一过孔上,使得对应所述第一过孔中的所述主体电极图案通过所述介电层与所述第一电极层绝缘。

6. 如权利要求1所述的阵列基板,其特征在于:所述辅助电极图案与所述主体电极图案等间距设置。

7. 如权利要求3所述的阵列基板,其特征在于:所述主体电极图案和所述第一电极层分别与所述薄膜晶体管的金属导线连接,形成用以驱动液晶偏转的电压差。

8. 如权利要求3所述的阵列基板,其特征在于:所述介电层内设置至少对应一所述第一过孔。

9. 如权利要求1所述的阵列基板,其特征在于:所述辅助电极图案和所述主体电极图案经由同一道制作工艺形成,且成分均为氧化铟锡。

10. 一种液晶显示器,其特征在于:包括如权利要求1-9任一权项所述的阵列基板。

阵列基板及液晶显示器

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种阵列基板,及具有该阵列基板的液晶显示器。

背景技术

[0002] 目前,液晶显示装置作为电子设备的显示部件已经广泛的应用于各种电子产品中,而薄膜晶体管-液晶显示器(Thin Film Transistor-Liquid Crystal Display,简称 TFT-LCD)则是液晶显示装置中的一个重要部件。

[0003] 如说明书附图图1所述,现有技术的阵列基板,包括薄膜晶体管,主要由背光、偏光板、阵列基板、彩色膜片基板和液晶构成。如图1所示,每一个像素单元都由玻璃基板101,遮挡层102和缓冲层103构成,其中缓冲层103和栅极绝缘层105之间夹着多晶硅104,层间绝缘层106层置于多晶硅104正上方,源漏极109以U型结构镶嵌置与层间绝缘层107和平坦层108之间。第一电极层110和第二电极层111由介电层112进行搭接。所述栅极106是开关电极,绝缘层105用于分隔栅极106与源漏极109和信号线。扫描线与薄膜晶体管的栅极106相连,控制一行薄膜晶体管器件的开关。薄膜晶体管的源漏极109与信号线相连,源漏极109与薄膜晶体管像素电极相连。当薄膜晶体管开关导通时,信号线上的信号与漏极109,经过薄膜晶体管开关传到源极109上,加到像素电极的液晶分子上,控制液晶分子的扭曲。引线电极与阵列基板的边缘,与驱动电路等模块组件相连。

[0004] 薄膜晶体管基板为阵列基板,在时钟信号的控制下对像素单元中第二电极层110与第一电极层111构成的电容进行充电。

[0005] 现有技术的充电方式,并没有通过改变第二电极层110与第一电极层111之间的电场可以控制薄膜晶体管基板与彩色膜片基板间液晶的旋转方向,从而改变光的偏振方向,控制不同像素格中光的透出量,进而达到不同的显示效果。

[0006] 综上所述,现有技术的薄膜晶体管液晶显示器存在充电时间较短的问题。

实用新型内容

[0007] 本实用新型提供一种薄膜晶体管,通过在顶部透明电极旁边新增加一层透明电极,并将其与底部透明电极通过钝化层孔搭接,从而实现减小顶部透明电极与底部透明电极之间的电容,以解决现有技术的薄膜晶体管充电耗时较长,充电效率低下的技术问题。

[0008] 为解决上述问题,本实用新型提供的技术方案如下:

[0009] 一种阵列基板,所述阵列基板包括阵列分布的像素单元,所述像素单元包括:第一电极层,设置于玻璃基板上;介电层,设置于所述第一电极层表面;以及,第二电极层,设置于所述介电层表面,所述第二电极层包括图案化的电极图案;其中,所述电极图案包括主体电极图案,和位于所述主体电极图案至少一侧的辅助电极图案,所述辅助电极图案与所述第一电极层通过过孔电性连接,所述辅助电极图案与所述主体电极图案之间形成用以驱动液晶偏转的平行电场。

[0010] 根据本实用新型一优选实施例,所述主体电极图案与所述第一电极层形成重叠区域与非重叠区域,所述辅助电极图案对应所述非重叠区域与所述主体电极图案间隔设置。

[0011] 根据本实用新型一优选实施例,所述阵列基板还包括阵列分布的薄膜晶体管,所述介电层上形成有第一过孔,所述辅助电极图案通过所述第一过孔与所述第一电极层连接;所述主体电极图案通过所述第一过孔与所述薄膜晶体管的漏极连接。

[0012] 根据本实用新型一优选实施例,所述辅助电极图案对应所述非重叠区域呈间隔分布,一所述辅助电极图案至少对应一所述第一过孔。

[0013] 根据本实用新型一优选实施例,所述第一电极层上形成有第二过孔,所述第二过孔的孔径大于所述第一过孔的孔径,且所述第二过孔对应所述重叠区域嵌套于所述第一过孔上,使得对应所述第一过孔中的所述主体电极图案通过所述介电层与所述第一电极层绝缘。

[0014] 根据本实用新型一优选实施例,所述辅助电极图案与所述主体电极图案等间距设置。

[0015] 根据本实用新型一优选实施例,所述主体电极图案和所述第一电极层分别与所述薄膜晶体管的金属导线连接,形成用以驱动液晶偏转的电压差。

[0016] 根据本实用新型一优选实施例,所述介电层内设置至少对应一所述第一过孔。

[0017] 根据本实用新型一优选实施例,所述辅助电极图案和所述主体电极图案经由同一道制作工艺形成,且成分均为氧化铟锡。

[0018] 本实用新型的有益效果为:所述电极图案包括主体电极图案,和位于所述主体电极图案至少一侧的辅助电极图案,所述辅助电极图案与所述第一电极层通过过孔电性连接,从而实现减小辅助电极图案与主体电极图案之间的电容,减少像素单元充电时间,从而提高工作效率。

附图说明

[0019] 为了更清楚地说明本实用新型实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本实用新型的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1为现有技术的阵列基板的基板结构示意图。

[0021] 图2为本实用新型提供的阵列基板实施例一的基板结构示意图;

[0022] 图3为本实用新型提供的阵列基板实施例一的基板截面结构示意图;

[0023] 图4为本实用新型提供的阵列基板实施例一单个像素单元顶部平面结构图。

具体实施方式

[0024] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0025] 在本实用新型中,除非另有明确的规定和限定,第一特征在第二特征之“上”或之

“下”可以包括第一和第二特征直接接触,也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且,第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方,或仅仅表示第一特征水平高度小于第二特征。

[0026] 下文的公开提供了许多不同的实施方式或例子用来实现本实用新型的不同结构。为了简化本实用新型的公开,下文中对特定例子的部件和设置进行描述。当然,它们仅仅为示例,并且目的不在于限制本实用新型。此外,本实用新型可以在不同例子中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。此外,本实用新型提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

[0027] 阵列基板每个像素单元充电时间的长短与第二电极层与第一电极层所构成的电容有关,电阻R和电容C串联电路中,电容充电时间计算公式:充电时间 $T=R*C*\ln((E-V)/E)$,式中:R为该电路的等效电阻,C为电容值;RC串联电路的外加电压值,T为充电的时间,V--电容上要达到的电压、ln为自然对数。该电容C越大充电时间越长,电容C越小充电时间则越短,且电容值C或电阻值R愈小,时间常数R*C也愈小,电容的充电和放电速度就愈快,反之亦然。电容几乎存在于所有电子电路中,它可以作为“快速电池”使用。

[0028] 阵列基板是一种绝缘栅场效应管,等效为一个晶体管电路。栅极与栅线相连,源极与信号线相连,漏极与像素电极相连。液晶材料属于绝缘体,通常情况下电导率很低。阵列基板上的像素电极和彩膜基板上的共同电极形成液晶材料两端的电极。因此,液晶屏的像素电极部分等效于一个电容。同时,像素电极与栅极同时制作出来的存储电容电极之间隔着绝缘膜构成了存储电容,与液晶电容并联。因此,有源矩阵液晶显示器的一个单元像素等效为一个晶体管开关,连接两个并联液晶电容与存储电容的等效电路,其中液晶电容包括第二电极层和第一电极层,第二电极层和第一电极层承担着像素单元80%-90%的电容,因此提高第一电极层和第二电极层的电容即可提高像素单元的充电时间。

[0029] 开关的控制与栅线相连,当阵列基板栅极被扫描选通时,栅极上加一正高压脉冲,阵列基板导通。源极有信号输入,导通的阵列基板通过开态电流,将图像信号传送到导通阵列基板相连的第一电极层和第二电极层上后,两者同时充电,信号电压存储在第一电极层和第二电极层上。液晶像素的信号电压驱动液晶分子旋转,实现相应的显示,液晶电容起到保持图像显示的作用。

[0030] 实施例一

[0031] 如图2所示,每一个像素单元都由玻璃基板201,遮挡层202和缓冲层203构成,其中缓冲层203和栅极绝缘层205之间夹着多晶硅204,层间绝缘层206层置于多晶硅204正上方,源漏极209以U型结构镶嵌置与层间绝缘层207和平坦层208之间。第一电极层210和第二电极层211由介电层212进行搭接,介电层212内包括至少一对应第一过孔212,用于减小第一电极层210和第二电极层211之间电容,以及,此电容形成用于控制液晶偏转的电场。所述栅极206是开关电极,绝缘层205用于分隔栅极206与源漏极209和信号线。扫描线与薄膜晶体管的栅极206相连,控制一行薄膜晶体管器件的开关。薄膜晶体管的源漏极209与信号线相连,源漏极109与薄膜晶体管像素电极相连。当薄膜晶体管开关导通时,信号线上的信号与

漏极209,经过薄膜晶体管开关传到源极209上,加到像素电极的液晶分子上,控制液晶分子的扭曲。引线电极与阵列基板的边缘,与驱动电路等模块组件相连。

[0032] 薄膜晶体管基板为阵列基板,在时钟信号的控制下对像素单元中第二电极层210与第一电极层211构成的电容进行充电。

[0033] 图2和现有技术的本质区别为:该图在介电层212设置有第一过孔213,减小了形成用于控制液晶偏转的电场。

[0034] 优选的,所述第一过孔213的截面形状设置为圆形或方形以便于搭接。

[0035] 如图3所示,其第二电极层包括主体电极图案310和辅助电极图案313,其主体电极图案310与第二辅助电极图案313之间的电场与等效为电容结构用于控制液晶偏转所需要的电容,主体电极图案310与第一电极层311之间的电容分为两部分:主体电极图案310正下方与第一电极层311之间的电容和主体电极图案310边缘与第一电极层311之间的电容。主体电极图案310与第一电极层311之间的总电容为以上两部分电容之和。通过在主体电极图案310旁边增设一层第一辅助电极图案314,其中第二辅助电极图案313与主体电极图案进行过孔电连接,从而减小第一电极层311和主体电极图案310之间的距离,进而减小主体电极图案310边缘和第一电极层311之间的电容,进而减小像素单元充电的时间。

[0036] 如图4为图3的单元像素单元顶部平面结构示意图,本实施例中主体电极图案410旁边新增加一层第一辅助电极图案414并将其与第一电极层411通过第二辅助电极图案413搭接,所述主体电极图案410对主体电极图案410和第一电极层411进行搭接,所述辅助电极图案和所述主体电极图案经由同一道制作工艺形成,且成分均为氧化铟锡。所述辅助电极图案423穿插于第一电极层411和顶部透明410之间,从而实现减小主体电极图案410于第一电极层411之间电容,减少像素单元充电时间的目的。优选的,本实施例中还可以在第二电极层411旁边设置平坦层孔415,从而方便将主体电极图案410和第一电极层411进行搭接。

[0037] 优选的,所述主体电极图案410均匀的分布在第二电极层410一端。

[0038] 在本实施例中,所述像素序列可以为为OLED(OrganicLight-Emitting Diode,有机发光二极管)阵列,或QLED(QuantumDot Light Emitting Diodes,量子点发光二极管)阵列,或Micro LED(微型二极管)阵列。

[0039] 有益效果为:通过在第二电极层旁边新增加一层主体电极图案,并将其与第一电极层通过辅助电极图案搭接,从而实现减小第二电极层与第一电极层之间的电容,达到减少像素单元充电时间,从而提高工作效率。

[0040] 综上所述,虽然本实用新型已以优选实施例揭露如上,但上述优选实施例并非用以限制本实用新型,本领域的普通技术人员,在不脱离本实用新型的精神和范围内,均可作各种更动与润饰,因此本实用新型的保护范围以权利要求界定的范围为准。

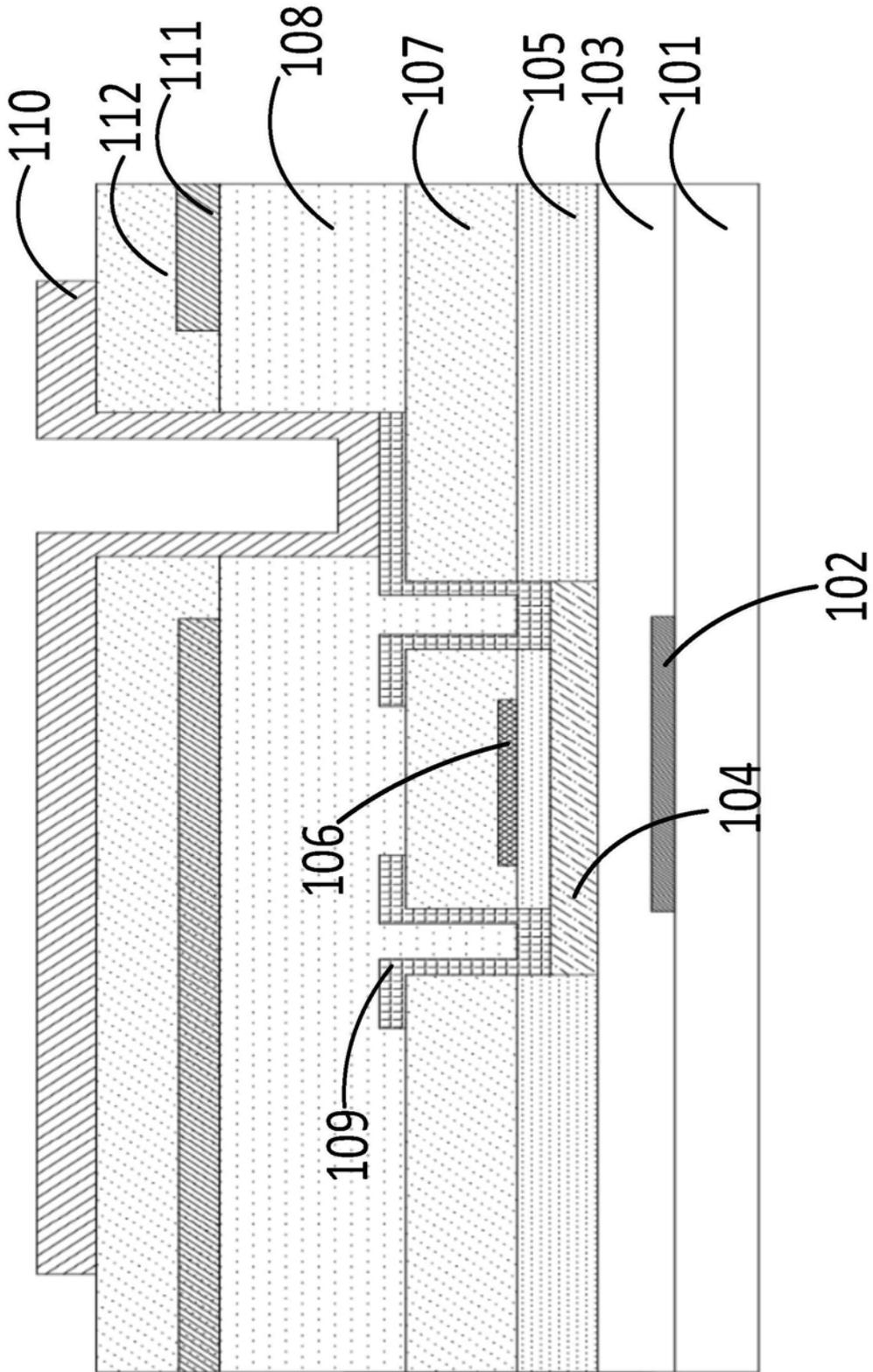


图1

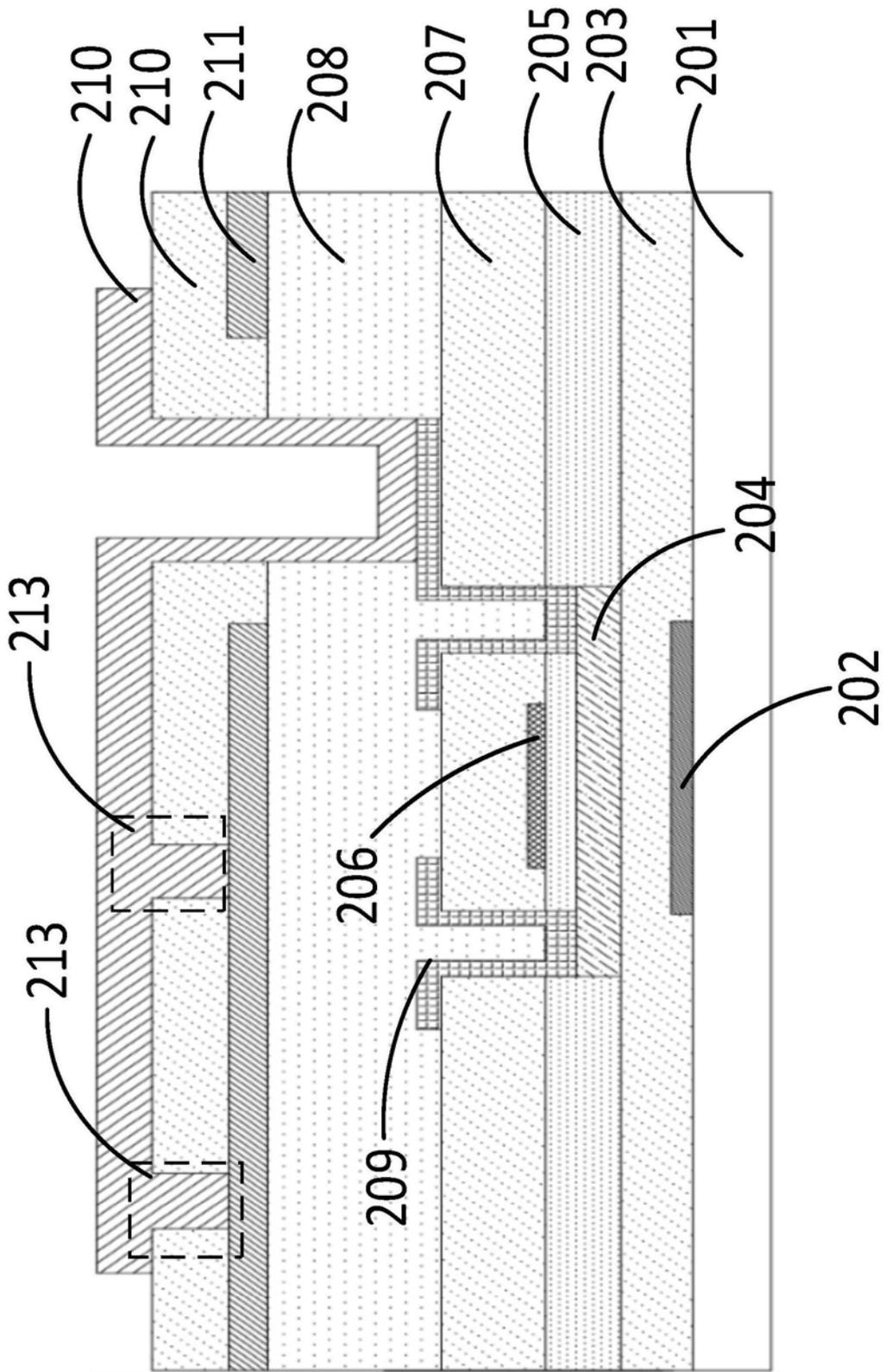


图2

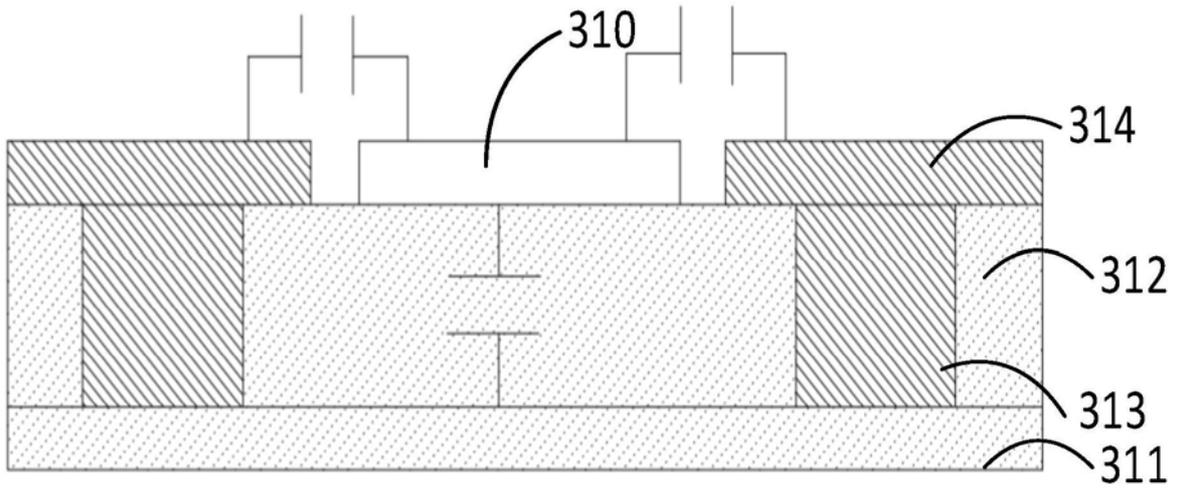


图3

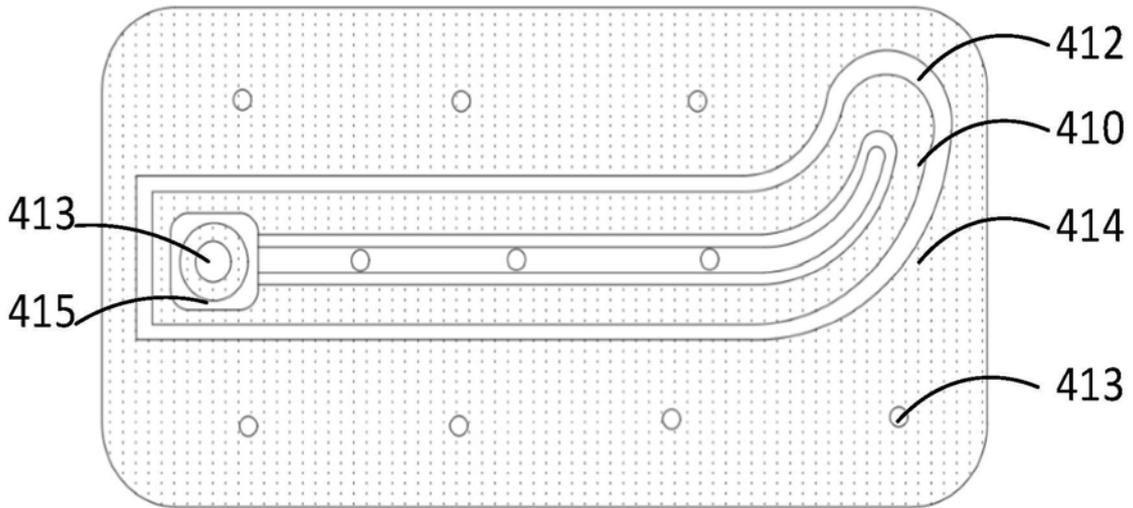


图4

专利名称(译)	阵列基板及液晶显示器		
公开(公告)号	CN208903048U	公开(公告)日	2019-05-24
申请号	CN201821469220.9	申请日	2018-09-07
[标]申请(专利权)人(译)	武汉华星光电技术有限公司		
申请(专利权)人(译)	武汉华星光电技术有限公司		
当前申请(专利权)人(译)	武汉华星光电技术有限公司		
[标]发明人	王川		
发明人	王川		
IPC分类号	G02F1/1343 G02F1/1362		
代理人(译)	黄威		
外部链接	Espacenet	SIPO	

摘要(译)

本实用新型涉及一种阵列基板，包括阵列分布的像素单元，所述像素单元包括：第一电极层，设置于玻璃基板上；介电层，设置于所述第一电极层表面；以及，第二电极层，设置于所述介电层表面，所述第二电极层包括图案化的电极图案；其中，所述电极图案包括主体电极图案，和位于所述主体电极图案至少一侧的辅助电极图案，所述辅助电极图案与所述第一电极层通过过孔电性连接，所述辅助电极图案与所述主体电极图案之间形成用以驱动液晶偏转的平行电场；本实用新型的有益效果：通过减小第一电极层和第二电极层之间电容，达到减少像素单元充电时间的目的。

