



(12)发明专利申请

(10)申请公布号 CN 110930959 A

(43)申请公布日 2020.03.27

(21)申请号 201911191356.7

(22)申请日 2019.11.28

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 郝思坤

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 何辉

(51)Int.Cl.

G09G 3/36(2006.01)

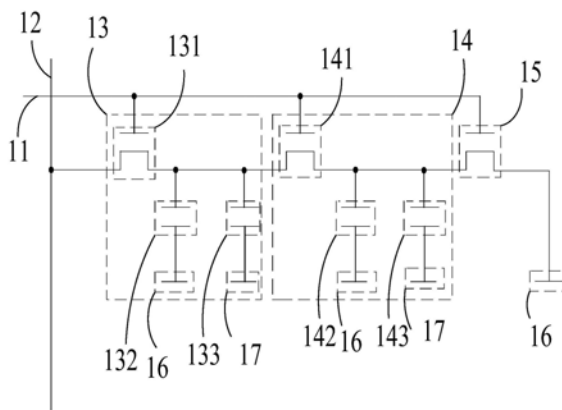
权利要求书2页 说明书8页 附图5页

(54)发明名称

像素驱动电路和液晶显示面板

(57)摘要

本发明提供一种像素驱动电路和液晶显示面板,该像素驱动电路通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元,并将第一晶体管、第二晶体管和第三晶体的栅极连接至扫描线,使得一条扫描线即可控制三个晶体管,同时使得第三晶体管的第二电极连接第一公共电极端,使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后,第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差,从而减小色偏,同时,由于一个子像素单元仅需一条扫描线控制,且减少了电容的数量,使得显示面板的开口率增大,同时,避免产生寄生电容,提高了显示效果。



1. 一种像素驱动电路,其特征在于,包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括:

第一公共电极端;

主子像素单元,包括第一晶体管、第一存储电容和第一液晶电容;

副子像素单元,包括第二晶体管、第二存储电容和第二液晶电容;

第三晶体管,所述第三晶体管的第二电极连接第一公共电极端;

其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极。

2. 如权利要求1所述的像素驱动电路,其特征在于,所述第一晶体管的第一电极与所述数据线连接,所述第一晶体管的第二电极连接所述第二晶体管的第一电极。

3. 如权利要求2所述的像素驱动电路,其特征在于,所述第一晶体管与所述第一存储电容串联,所述第一晶体管与所述第一液晶电容串联。

4. 如权利要求3所述的像素驱动电路,其特征在于,所述第一存储电容的第一极板与所述第一晶体管的第二电极连接,所述第一存储电容的第二极板与第一公共电极端连接。

5. 如权利要求4所述的像素驱动电路,其特征在于,还包括第二公共电极端,所述第一液晶电容的第一极板与所述第一晶体管的第二电极连接,所述第一液晶电容的第二极板与所述第二公共电极端连接。

6. 如权利要求5所述的像素驱动电路,其特征在于,所述第二晶体管与所述第二存储电容串联,所述第二晶体管与所述第二液晶电容串联。

7. 如权利要求6所述的像素驱动电路,其特征在于,所述第二存储电容的第一极板与所述第二晶体管的第二电极连接,所述第二存储电容的第二极板与所述第一公共电极端连接。

8. 如权利要求7所述的像素驱动电路,其特征在于,所述第二液晶电容的第一极板与所述第二晶体管的第二电极连接,所述第二液晶电容的第二极板与所述第二公共电极端连接。

9. 如权利要求1所述的像素驱动电路,其特征在于,所述第一晶体管的第一电极与所述数据线连接,所述第二晶体管的第一电极与所述数据线连接,所述第一晶体管的第一电极与所述第二晶体管的第一电极连接。

10. 一种液晶显示面板,其特征在于,包括像素驱动电路,所述像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括:

第一公共电极端;

主子像素单元,包括第一晶体管、第一存储电容和第一液晶电容;

副子像素单元,包括第二晶体管、第二存储电容和第二液晶电容;

第三晶体管,所述第三晶体管的第二电极连接第一公共电极端;

其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三

晶体管的第一电极。

像素驱动电路和液晶显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其是涉及一种像素驱动电路和液晶显示面板。

背景技术

[0002] 现有液晶显示面板通过电压驱动改变液晶分子的方向,从而将光线折射出来得到显示画面,而VA (Vertical Alignment,垂直取向)液晶显示面板由于具有较高的对比度被广泛应用,但VA型液晶显示面板存在色偏较严重的问题,为了解决色偏问题,现有液晶显示面板会将子像素的发光区域分为多个畴,使不同畴内的液晶分子的偏转方向不同,从而解决色偏,但该方式会造成显示面板的开口率较小,且存在寄生电容,从而影响显示效果。

[0003] 所以,现有液晶显示面板存在由于解决色偏导致的开口率较小,影响显示效果的技术问题。

发明内容

[0004] 本发明提供一种像素驱动电路和液晶显示面板,用于解决现有液晶显示面板存在由于解决色偏导致的开口率较小,影响显示效果的技术问题。

[0005] 为解决上述问题,本发明提供的技术方案如下:

[0006] 本发明提供一种像素驱动电路,该像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括:

[0007] 第一公共电极端;

[0008] 主子像素单元,包括第一晶体管、第一存储电容和第一液晶电容;

[0009] 副子像素单元,包括第二晶体管、第二存储电容和第二液晶电容;

[0010] 第三晶体管,所述第三晶体管的第二电极连接第一公共电极端;

[0011] 其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极。

[0012] 在本发明提供的像素驱动电路中,所述第一晶体管的第一电极与所述数据线连接,所述第一晶体管的第二电极连接所述第二晶体管的第一电极。

[0013] 在本发明提供的像素驱动电路中,所述第一晶体管与所述第一存储电容串联,所述第一晶体管与所述第一液晶电容串联。

[0014] 在本发明提供的像素驱动电路中,所述第一存储电容的第一极板与所述第一晶体管的第二电极连接,所述第一存储电容的第二极板与第一公共电极端连接。

[0015] 在本发明提供的像素驱动电路中,该像素驱动电路还包括第二公共电极端,所述第一液晶电容的第一极板与所述第一晶体管的第二电极连接,所述第一液晶电容的第二极板与所述第二公共电极端连接。

[0016] 在本发明提供的像素驱动电路中,所述第二晶体管与所述第二存储电容串联,所

述第二晶体管与所述第二液晶电容串联。

[0017] 在本发明提供的像素驱动电路中,所述第二存储电容的第一极板与所述第二晶体管的第二电极连接,所述第二存储电容的第二极板与所述第一公共电极端连接。

[0018] 在本发明提供的像素驱动电路中,所述第二液晶电容的第一极板与所述第二晶体管的第二电极连接,所述第二液晶电容的第二极板与所述第二公共电极端连接。

[0019] 在本发明提供的像素驱动电路中,所述第一晶体管的第一电极与所述数据线连接,所述第二晶体管的第一电极与所述数据线连接,所述第一晶体管的第一电极与所述第二晶体管的第一电极连接。

[0020] 同时,本发明提供一种液晶显示面板,该液晶显示面板包括像素驱动电路,所述像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括:

[0021] 第一公共电极端;

[0022] 主子像素单元,包括第一晶体管、第一存储电容和第一液晶电容;

[0023] 副子像素单元,包括第二晶体管、第二存储电容和第二液晶电容;

[0024] 第三晶体管,所述第三晶体管的第二电极连接第一公共电极端;

[0025] 其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极。

[0026] 有益效果:本发明提供一种像素驱动电路和液晶显示面板,该像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括第一公共电极端、主子像素单元、副子像素单元和第三晶体管,所述主子像素单元包括第一晶体管、第一存储电容和第一液晶电容;所述副子像素单元包括第二晶体管、第二存储电容和第二液晶电容;所述第三晶体管的第二电极电连接第一公共电极端,其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极;通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元,并将第一晶体管、第二晶体管和第三晶体的栅极连接至扫描线,使得一条扫描线即可控制三个晶体管,同时使得第三晶体管的第二电极连接第一公共电极端,使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后,第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差,从而减小色偏,同时,由于一个子像素单元仅需一条扫描线控制,且减少了电容的数量,使得显示面板的开口率增大,同时,避免产生寄生电容,提高了显示效果。

附图说明

[0027] 下面结合附图,通过对本发明的具体实施方式详细描述,将使本发明的技术方案及其它有益效果显而易见。

[0028] 图1为现有像素驱动电路的第一示意图。

[0029] 图2为现有像素驱动电路的第二示意图。

[0030] 图3为本发明实施例提供的像素驱动电路的第一示意图。

[0031] 图4为本发明实施例提供的像素驱动电路的第二示意图。

[0032] 图5为本发明实施例提供的液晶显示面板的示意图。

具体实施方式

[0033] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 在本发明的描述中,需要理解的是,术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本发明的描述中,“多个”的含义是两个或两个以上,除非另有明确具体的限定。

[0035] 在本发明的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接或可以相互通讯;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0036] 在本发明中,除非另有明确的规定和限定,第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触,也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且,第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方,或仅仅表示第一特征水平高度小于第二特征。

[0037] 下文的公开提供了许多不同的实施方式或例子用来实现本发明的不同结构。为了简化本发明的公开,下文中对特定例子的部件和设置进行描述。当然,它们仅仅为示例,并且目的不在于限制本发明。此外,本发明可以在不同例子中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。此外,本发明提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

[0038] 本发明针对现有液晶显示面板存在由于解决色偏导致的开口率较小,影响显示效果的技术问题,本发明实施例用以解决该问题。

[0039] 如图1所示,现有像素驱动电路包括数据线Data,第N级扫描线 G_N 、第N+1级扫描线 G_{N+1} 以及主像素单元A和副像素单元B,从图中可以看到,在对主像素单元A进行驱动时,需要对应主像素单元A的辅助电容 $C_{cs}(A)$ 、液晶电容 $C_{lc}(A)$ 和存储电容 $C_{st}(A)$,对副像素单元B进行驱动时,需要对应副像素单元B的辅助电容 $C_{cs}(B)$ 、液晶电容 $C_{lc}(B)$ 、存储电容 C_{st}

(B),且对主像素单元A的驱动需要采用 G_n 控制晶体管的栅极,当 G_n 控制晶体管的处于工作状态时,主像素单元A处的液晶分子偏转以控制背光模组的光的偏振方向,从而使得主像素单元A正常显示画面,对副像素单元B的驱动需要采用 G_{n+1} 控制晶体管的栅极,从而使得副像素单元B正常显示画面,则从图1中可以看出,在对主像素单元和副像素单元进行驱动时,需要采用两条扫描线控制一个像素单元,同时,还需要采用辅助电容辅助驱动电路,使得主像素单元A和副像素单元B存在电压差,从而避免出现色偏,从而使得像素单元正常发光,但该电路中存储电容较多,电路较不稳定,且需要采用两条扫描线控制,使得显示面板的开口率较小,从而影响显示效果;如图2所示,现有像素驱动电路包括数据线Data,第N级扫描线 G_n 、第N+1级扫描线 G_{n+1} 以及主像素单元A和副像素单元B,图2中通过 G_n 控制晶体管TFT1,使得TFT1、液晶电容 C_{LCA} 和存储电容 C_{STA} 控制主像素单元A正常显示、图2中通过 G_n 控制晶体管TFT2,使得TFT2、液晶电容 C_{LCB} 和存储电容 C_{STB} 控制副像素单元B正常显示,同时,通过 G_{n+1} 控制晶体管TFT3,使得TFT3和降压电容 C_{Down} 共同工作,控制副像素单元B降压,从而使得主像素单元A和副像素单元B存在电压差,从而避免压降,图2中 G_{n-1} 表示该连接点连接至 G_{n-1} ,但该像素驱动电路也使用两条扫描线控制一个像素单元,同时采用了降压电容降低副像素单元的电压,降低了开口率,影响显示效果,即现有的液晶显示面板存在由于解决色偏导致的开口率较小,影响显示效果的技术问题。

[0040] 如图3所示,本发明实施例提供一种像素驱动电路,该像素驱动电路包括:

[0041] 多条扫描线11与多条数据线12,所述多条扫描线11与多条数据线12限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线11和一条数据线12,所述子像素单元包括:

[0042] 第一公共电极端16;

[0043] 主子像素单元13,包括第一晶体管131、第一存储电容132和第一液晶电容133;

[0044] 副子像素单元14,包括第二晶体管141、第二存储电容142和第二液晶电容143;

[0045] 第三晶体管15,所述第三晶体管15的第二电极连接第一公共电极端16;

[0046] 其中,所述第一晶体管131、第二晶体管141和第三晶体管15的栅极连接至扫描线11,所述第一晶体管131的一电极与所述第二晶体管141的第一电极连接,所述第二晶体管141的第二电极连接所述第三晶体管15的第一电极。

[0047] 本发明实施例提供一种像素驱动电路和液晶显示面板,该像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括第一公共电极端、主子像素单元、副子像素单元和第三晶体管,所述主子像素单元包括第一晶体管、第一存储电容和第一液晶电容;所述副子像素单元包括第二晶体管、第二存储电容和第二液晶电容;所述第三晶体管的第二电极电连接第一公共电极端,其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极;通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元,并将第一晶体管、第二晶体管和第三晶体的栅极连接至扫描线,使得一条扫描线即可控制三个晶体管,同时使得第三晶体管的第二电极连接第一公共电极端,使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后,第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差,从

而减小色偏,同时,由于一个子像素单元仅需一条扫描线控制,且减少了电容的数量,使得显示面板的开口率增大,同时,避免产生寄生电容,提高了显示效果。

[0048] 在一种实施例中,如图3所示,所述第一晶体管131的第一电极与所述数据线12连接,所述第一晶体管131的第二电极连接所述第二晶体管141的第一电极;使第一晶体管连接数据线,第二晶体管连接第一晶体管,从而使得在扫描线控制第一晶体管、第二晶体管和第三晶体管开启时,数据线发出的电压信号需要先经过第一晶体管然后传递到第二晶体管然后传递到第三晶体管,从而使得副子像素单元正常显示时,主子像素单元也正常显示,使得显示时保证主子像素单元同时进行画面显示。

[0049] 在一种实施例中,如图3所示,所述第一晶体管131与所述第一存储电容132串联,所述第一晶体管131与所述第一液晶电容133串联,在第一晶体管打开,电压信号对第一存储电容进行充电,在该过程中,同时电压信号对第一液晶电容出现充电,使得第一液晶电容提供主子像素单元的液晶分子偏转电压,该过程中,第一存储电容与第一液晶电容并联,相应的进行充电过程,在第一晶体管关闭时,第一存储电容对第一液晶电容充电,以保证第一液晶电容电压稳定,使得液晶分子偏转稳定,该过程中,第一存储电容与第一液晶电容串联。

[0050] 在一种实施例中,如图3所示,所述第一存储电容132的第一极板与所述第一晶体管131的第二电极连接,所述第一存储电容132的第二极板与第一公共电极端16连接,将第一存储电容的一极板连接第一晶体管的第二电极,一极板连接第一公共电极端,使得电压信号在经过第一晶体管后,对第一存储电容进行充电。

[0051] 在一种实施例中,如图3所示,还包括第二公共电极端17,所述第一液晶电容133的第一极板与所述第一晶体管131的第二电极连接,所述第一液晶电容133的第二极板与所述第二公共电极端17连接,在电压信号经过第一晶体管后,电压信号对第二液晶电容进行充电。

[0052] 在一种实施例中,如图3所示,所述第二晶体管141与所述第二存储电容142串联,所述第二晶体管141与所述第二液晶电容143串联,在电压信号经过第二晶体管后,电压信号才能对第二存储电容和第二液晶电容进行充电,且第二存储电容与第二液晶电容此时并联,则电压信号对第二存储电容和第二液晶电容的充电互不影响,从而使得第二存储电容与第二液晶电容内的电压达到预定的需求。

[0053] 在一种实施例中,如图3所示,所述第二存储电容142的第一极板与所述第二晶体管141的第二电极连接,所述第二存储电容142的第二极板与所述第一公共电极端16连接;使第二存储电容一极板与第二晶体管的第二电极连接,则电压信号在经过第二晶体管后才能达到第二存储电容,从而对第二存储电容进行充电,从而使第二晶体管控制副子像素电容的存储电容的充电。

[0054] 在一种实施例中,如图3所示,所述第二液晶电容143的第一极板与所述第二晶体管141的第二电极连接,所述第二液晶电容143的第二极板与所述第二公共电极端17连接;第二液晶电容的一极板与第二晶体管连接,使得电压信号在经过第二晶体管后,能够传递到第二液晶电容,对第二液晶电容进行充电,而第二液晶电容此时与第二存储电容并联,使得对第二存储电容和第二液晶电容分开充电,不会互相影响。

[0055] 在一种实施例中,如图4所示,所述第一晶体管131的第一电极与所述数据线12连

接,所述第二晶体管141的第一电极与所述数据线12连接,所述第一晶体管131的第一电极与所述第二晶体管141的第一电极连接,在通过使第一晶体管和第二晶体管均连接至数据线,使得主子像素单元与副子像素单元分开控制,从而使得主子像素单元与副子像素单元互不干扰,且第二晶体管与第三晶体管连接,从而使得第三晶体管改变副子像素单元的电压,从而使得主子像素单元与副子像素单元存在电压差,从而解决色偏。

[0056] 在一种实施例中,所述第一电极为源极,所述第二电极为漏极;或者所述第一电极为漏极,所述第二电极为源极。

[0057] 在一种实施例中,所述子像素单元包括主子像素单元和副子像素单元,所述主子像素单元包括4个畴,所述副子像素单元包括4个畴,本发明实施例不限定畴的数量,对于2畴、4畴或者8畴均可。

[0058] 如图5所示,本发明实施例提供一种液晶显示面板,该液晶显示面板包括像素驱动电路,所述像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括:

[0059] 第一公共电极端;

[0060] 主子像素单元,包括第一晶体管、第一存储电容和第一液晶电容;

[0061] 副子像素单元,包括第二晶体管、第二存储电容和第二液晶电容;

[0062] 第三晶体管,所述第三晶体管的第二电极连接第一公共电极端;

[0063] 其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极。

[0064] 本发明实施例提供一种液晶显示面板,该液晶显示面板包括像素驱动电路,该像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括第一公共电极端、主子像素单元、副子像素单元和第三晶体管,所述主子像素单元包括第一晶体管、第一存储电容和第一液晶电容;所述副子像素单元包括第二晶体管、第二存储电容和第二液晶电容;所述第三晶体管的第二电极电连接第一公共电极端,其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极;通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元,并将第一晶体管、第二晶体管和第三晶体的栅极连接至扫描线,使得一条扫描线即可控制三个晶体管,同时使得第三晶体管的第二电极连接第一公共电极端,使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后,第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差,从而减小色偏,同时,由于一个子像素单元仅需一条扫描线控制,且减少了电容的数量,使得显示面板的开口率增大,同时,避免产生寄生电容,提高了显示效果。

[0065] 在一种实施例中,如图5所示,所述液晶显示面板阵列基板、彩膜基板以及位于所述阵列基板与所述彩膜基板之间的液晶层,所述阵列基板包括衬底、第一金属层21、有源层22、源漏极层23、像素电极层24,所述彩膜基板包括公共电极层和彩膜层;所述第一晶体管、第二晶体管、第三晶体管的栅极由所述第一金属层形成,所述第一晶体管的第一电极、第二

电极由所述源漏极层形成,所述第二晶体管的第一电极、第二电极由所述源漏极层形成,所述第三晶体管的第一电极、第二电极由所述源漏极层形成。

[0066] 需要说明的是,为了比较清晰的表示出第一晶体管、第二晶体管和第三晶体管,图5中以标号31包含第一晶体管、第二晶体管和第三晶体管的栅极、第一电极和第二电极,图5中的31包括第一金属层的部分、有源层的部分和源漏极层的部分,源漏极层的部分从左至右依次形成第一晶体管的第一电极、第二电极和第二晶体管的第一电极、第二电极、第三晶体管的第一电极、第二电极,其中,第一晶体管的第二电极与第二晶体管的第一电极共用同一部分,第二晶体管的第二电极与第三晶体管的第一电极共用同一部分。

[0067] 在一种实施例中,所述第一金属层21形成有扫描线213,所述源漏极层形成有数据线233。

[0068] 在一种实施例中,如图5所示,所述第一存储电容的第一极板231由所述源漏极层23形成,所述第一存储电容的第二极板211由所述第一金属层21形成;所述第一液晶电容的第一极板由像素电极层形成,所述第一液晶电容的第二极板由彩膜基板上的公共电极层形成,所述第一液晶电容的介质由液晶分子形成,所述第一液晶电容的第一极板与所述第一晶体管的第二电极连接,即源漏极层中的一部分与像素电极层的一部分连接。

[0069] 在一种实施例中,所述第二存储电容的第一极板232由所述源漏极层23形成,所述第二存储电容的第二极板212由所述第一金属层21形成;所述第二液晶电容的第一极板由像素电极层形成,所述第二液晶电容的第二极板由彩膜基板上的公共电极层形成,所述第二液晶电容的第一极板与所述第二晶体管的第二电极连接,即源漏极层中的一部分与像素电极层的一部分连接。。

[0070] 在一种实施例中,所述第一公共电极端由所述第一金属层形成,所述第一存储电容、所述第二存储电容与所述第三晶体管连接的第一公共电极端为第一金属层的不同部分,第一公共电极端的电压相同。

[0071] 在一种实施例中,所述第二公共电极端由所述公共电极层形成,所述第一液晶电容、所述第二液晶电容连接的第二公共电极端为公共电极层的不同部分,所述第二公共电极端的电压相同,且所述第一公共电极端与所述第二公共电极端的电压相同。

[0072] 根据以上实施例可知:

[0073] 本发明提供一种像素驱动电路和液晶显示面板,该像素驱动电路包括多条扫描线与多条数据线,所述多条扫描线与多条数据线限定出多个子像素单元,至少一个所述子像素单元连接一条扫描线和一条数据线,所述子像素单元包括第一公共电极端、主子像素单元、副子像素单元和第三晶体管,所述主子像素单元包括第一晶体管、第一存储电容和第一液晶电容;所述副子像素单元包括第二晶体管、第二存储电容和第二液晶电容;所述第三晶体管的第二电极电连接第一公共电极端,其中,所述第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,所述第一晶体管的一电极与所述第二晶体管的第一电极连接,所述第二晶体管的第二电极连接所述第三晶体管的第一电极;通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元,并将第一晶体管、第二晶体管和第三晶体管的栅极连接至扫描线,使得一条扫描线即可控制三个晶体管,同时使得第三晶体管的第二电极连接第一公共电极端,使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后,第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差,从而减小

色偏,同时,由于一个子像素单元仅需一条扫描线控制,且减少了电容的数量,使得显示面板的开口率增大,同时,避免产生寄生电容,提高了显示效果。

[0074] 以上对本发明实施例所提供的一种像素驱动电路和液晶显示面板进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的技术方案及其核心思想;本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例的技术方案的范围。

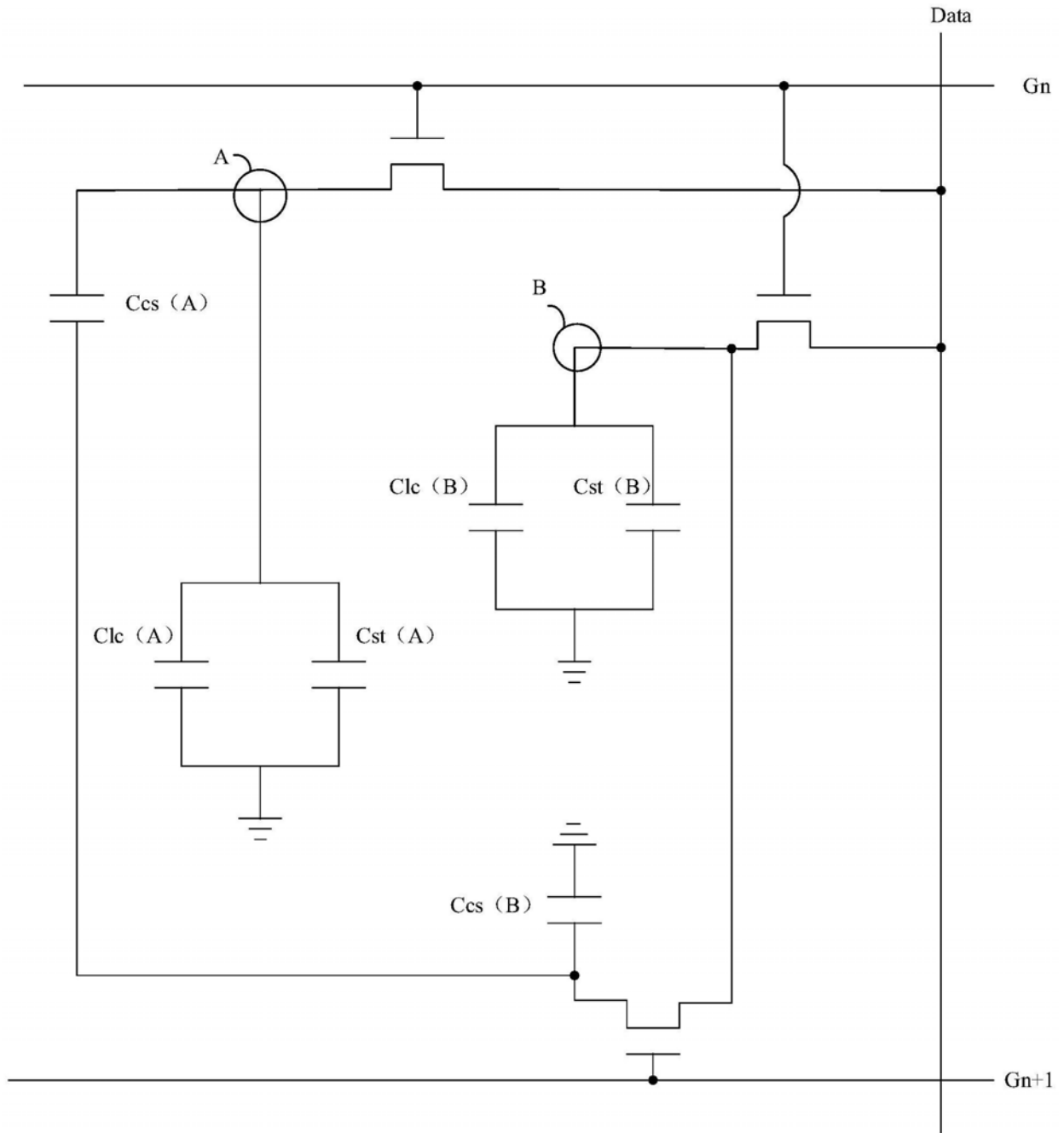


图1

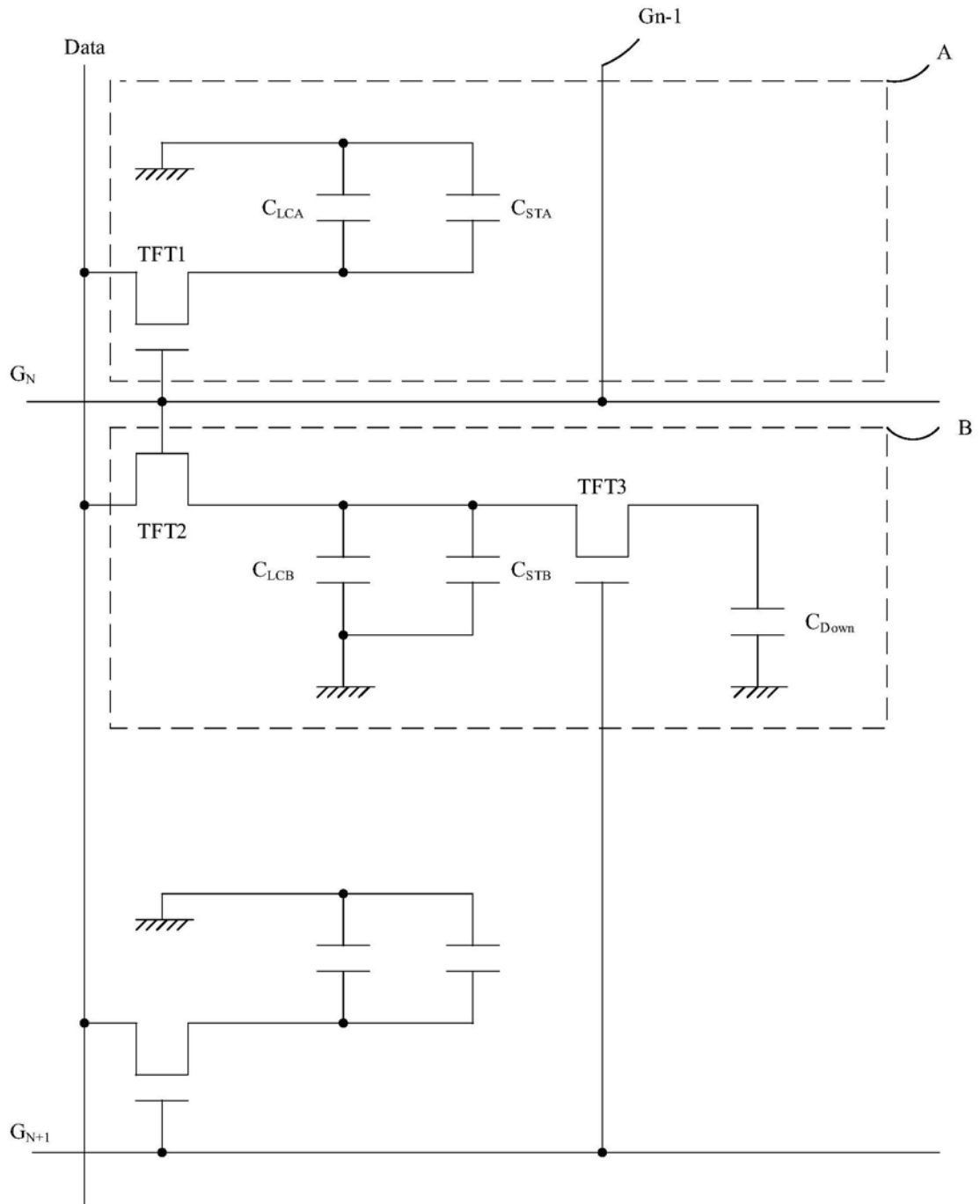


图2

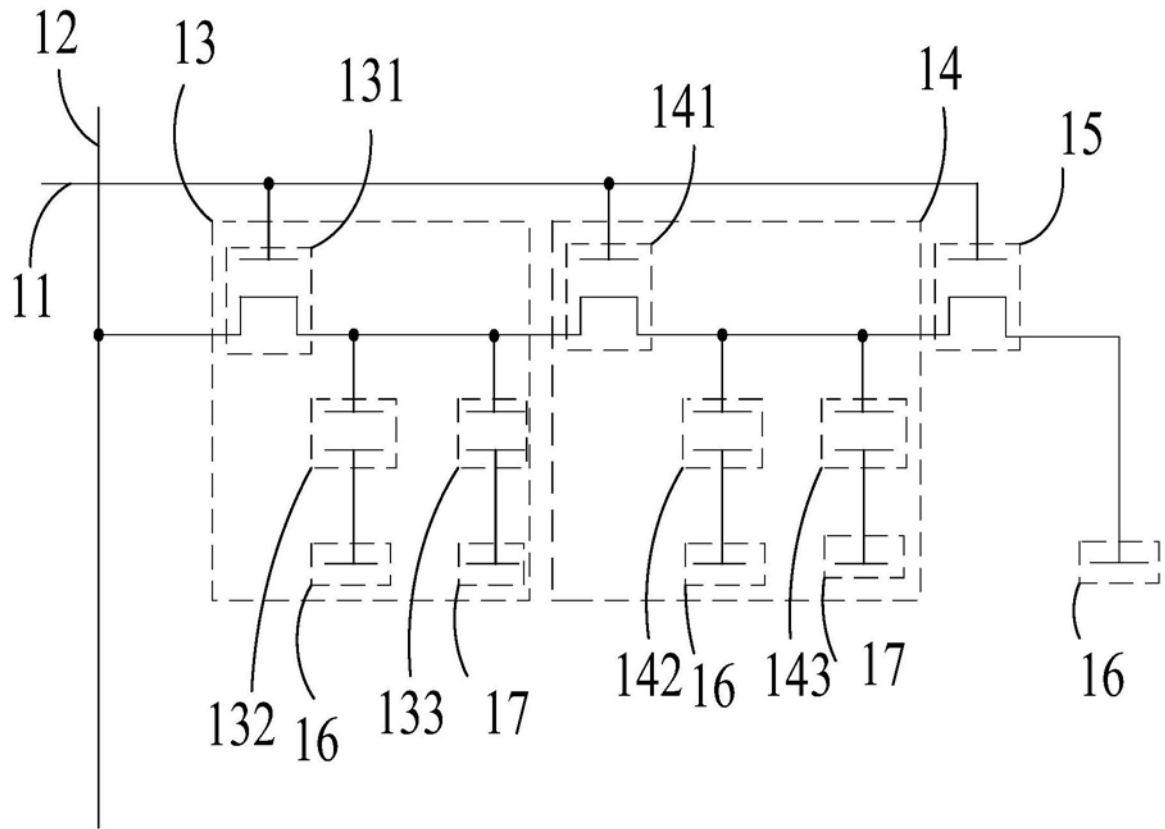


图3

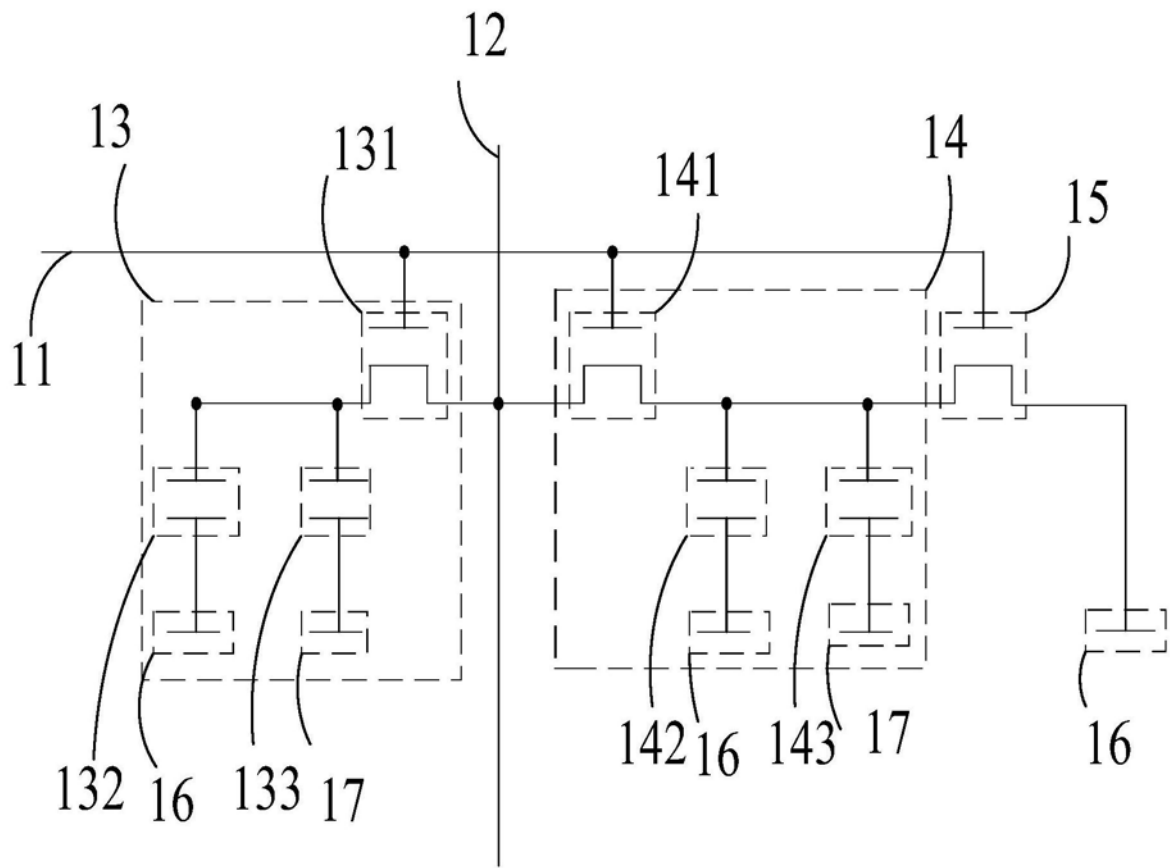


图4

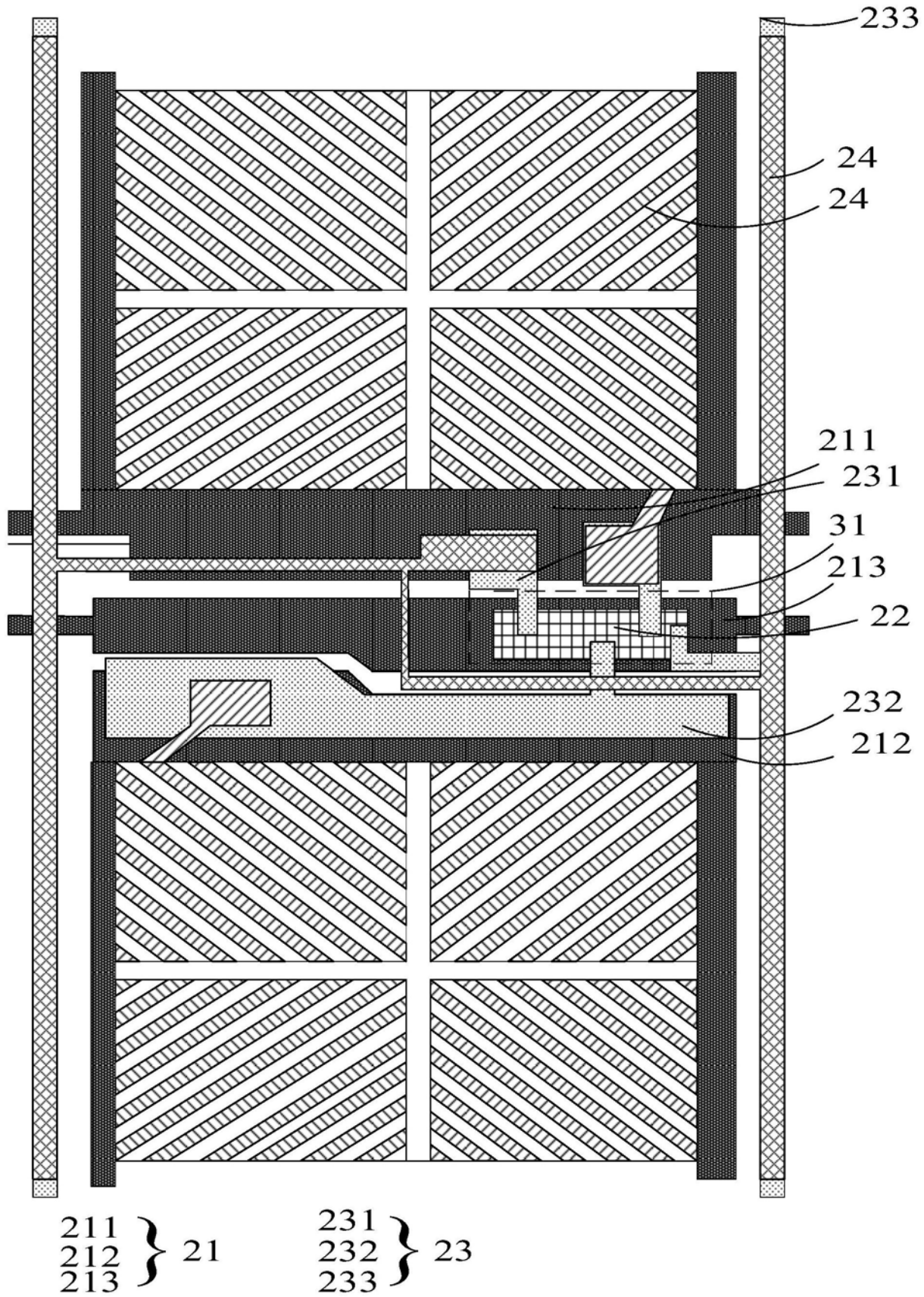


图5

专利名称(译)	像素驱动电路和液晶显示面板		
公开(公告)号	CN110930959A	公开(公告)日	2020-03-27
申请号	CN201911191356.7	申请日	2019-11-28
[标]发明人	郝思坤		
发明人	郝思坤		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36 G09G3/3648		
代理人(译)	何辉		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素驱动电路和液晶显示面板，该像素驱动电路通过使用第一晶体管、第二晶体管、第三晶体管控制主子像素单元和副子像素单元，并将第一晶体管、第二晶体管和第三晶体的栅极连接至扫描线，使得一条扫描线即可控制三个晶体管，同时使得第三晶体管的第二电极连接第一公共电极端，使得电压信号从第一晶体管、第二晶体管和第三晶体管经过后，第三晶体管连接第一公共电极端造成主子像素与副子像素之间存在电位差，从而减小色偏，同时，由于一个子像素单元仅需一条扫描线控制，且减少了电容的数量，使得显示面板的开口率增大，同时，避免产生寄生电容，提高了显示效果。

