



(12)发明专利申请

(10)申请公布号 CN 110764321 A

(43)申请公布日 2020.02.07

(21)申请号 201910985195.2

(22)申请日 2019.10.16

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 郝思坤

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 李汉亮

(51)Int.Cl.

G02F 1/1343(2006.01)

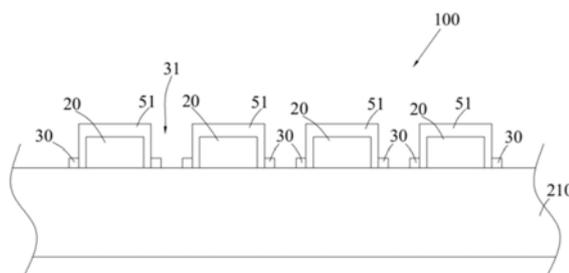
权利要求书1页 说明书4页 附图4页

(54)发明名称

薄膜晶体管像素电极层结构及显示面板

(57)摘要

本发明提供一种薄膜晶体管像素电极层结构,包括基板、图案化凸起结构设置在所述基板上方、像素电极层对应地覆盖在所述图案化凸起结构的上方,同时连接至像素电路区,以及,绝缘条设置在相邻的所述图案化凸起结构之间以形成绝缘凹槽。该薄膜晶体管像素电极层结构通过在米字型像素电极层空隙处形成绝缘凹槽,降低像素的驱动电压,节省液晶显示器的功耗。



1. 一种薄膜晶体管像素电极层结构,其特征在于:包括基板;  
图案化凸起结构,设置在所述基板上方;  
像素电极层,对应地覆盖在所述图案化凸起结构的上方,同时连接至像素电路区;以及  
绝缘条,设置在相邻的所述图案化凸起结构之间以形成绝缘凹槽。
2. 根据权利要求1所述的薄膜晶体管像素电极层结构,其特征在于:所述图案化凸起结构包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。
3. 根据权利要求1所述的薄膜晶体管像素电极层结构,其特征在于:所述像素电极层包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。
4. 根据权利要求2所述的薄膜晶体管像素电极层结构,其特征在于:所述像素电极层包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。
5. 根据权利要求1所述的薄膜晶体管像素电极层结构,其特征在于:所述绝缘条的厚度小于所述图案化凸起结构的厚度。
6. 根据权利要求1所述的薄膜晶体管像素电极层结构,其特征在于:所述绝缘条由氮化硅或氧化硅制作而成。
7. 一种显示面板,包括彩色滤光片基板、薄膜晶体管基板、以及设置于所述彩色滤光片基板和所述薄膜晶体管基板之间的液晶层;其中,所述彩色滤光片基板包括彩色滤光片和公共电极设置于所述彩色滤光片与所述液晶层之间;所述薄膜晶体管基板包括基板、及在基板上方依序设置的第一金属层、栅极绝缘层、有源层、第二金属层、钝化层、像素电极层;其特征在于,所述像素电极层包括图案化凸起结构、像素电极层对应地覆盖在图案化凸起结构上方,同时连接至像素电路区;以及,绝缘条设置在相邻图案化凸起结构之间以形成绝缘凹槽。
8. 根据权利要求7所述的显示面板,其特征在于:所述图案化凸起结构包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。
9. 根据权利要求7所述的显示面板,其特征在于:所述像素电极层包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。
10. 根据权利要求7所述的显示面板,其特征在于:所述绝缘条的厚度小于所述图案化凸起结构的厚度。

## 薄膜晶体管像素电极层结构及显示面板

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种薄膜晶体管像素电极层结构及显示面板。

### 背景技术

[0002] 液晶显示器是目前使用广泛的一种显示器,目前普遍采用的液晶显示器,通常由彩色滤光片(Color filter,CF)基板、薄膜晶体管(Thin film transistor,TFT)基板,以及两个基板中间的液晶层组成。其中液晶层里的液晶是一种高分子,像液体一般会流动,其分子结构为细长状,可透过电压来控制分子的排列方向,进而控制透光度,再加上彩色滤光片而产生灰阶之色彩效果。

[0003] 为了改善亮度、对比、色彩或视角等显示效果,有的会在玻璃基板上加上补偿膜,或者改变液晶分子排列方式,如扭曲向列型(Twisted nematic,TN)模式,垂直配向(Vertical alignment,VA)模式,以及为了解决视角过窄而开发出来的多象限垂直配向(Multi-domain vertical alignment,MVA)模式。另外一类与上述显示器不同,电极只位于基板的一侧,形成横向电场模式的显示器,如平面转换(In-plane switching,IPS)模式和边界电场切换(Fringe field switching,FFS)模式等。

[0004] VA模式薄膜晶体管显示器,以其高开口、高分辨率、广视角等特点为液晶电视等大尺寸面板采用,其像素结构通常是TFT基板的像素电极设计为鱼骨状,并分割为多个区域以改善视角特性,如图1所示,由一条垂直与一条水平的主要支干12将像素分割成四个区域、及多个间隔平行的分支11构成像素电极层10,并且像素电极层10连接至像素电路区15;CF基板的像素电极层则整面地作为像素的公共电极,对比于TFT基板的像素电极设计为鱼骨状,CF基板的像素电极层没有形状也没有图形设计。请参考图2,图2为图1剖面线A-A'的剖视示意图,如图所示,TFT基板的像素电极分支11,其结构在电场控制液晶分子的方向时,有着液晶旋转效率低、驱动电压功耗的问题。

### 发明内容

[0005] 为了解决上述技术问题,本发明实施例提供一种薄膜晶体管像素电极层结构,包括基板、图案化凸起结构设置在所述基板上方、像素电极层对应地覆盖在所述图案化凸起结构的上方,同时连接至像素电路区,以及,绝缘条设置在相邻的所述图案化凸起结构之间以形成绝缘凹槽。

[0006] 本发明其中之一优选实施例中,所述图案化凸起结构包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。

[0007] 本发明其中之一优选实施例中,所述像素电极层包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。

[0008] 本发明其中之一优选实施例中,所述图案化凸起结构包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连,并且,所述像素电极层包

括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。

[0009] 本发明其中之一优选实施例中,所述绝缘条的厚度小于所述图案化凸起结构的厚度。

[0010] 本发明其中之一优选实施例中,所述绝缘条由氮化硅或氧化硅制作而成。

[0011] 本发明实施例还提供了一种显示面板,包括彩色滤光片基板、薄膜晶体管基板、以及设置于所述彩色滤光片基板和所述薄膜晶体管基板之间的液晶层;其中,所述彩色滤光片基板包括彩色滤光片和公共电极设置于所述彩色滤光片与所述液晶层之间;所述薄膜晶体管基板包括基板、及在基板上方依序设置的第一金属层、栅极绝缘层、有源层、第二金属层、钝化层、像素电极层;其特征在于,所述像素电极层包括图案化凸起结构、像素电极层对应地覆盖在图案化凸起结构上方,同时连接至像素电路区;以及,绝缘条设置在相邻图案化凸起结构之间以形成绝缘凹槽。

[0012] 本发明其中之一优选实施例中,所述图案化凸起结构包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。

[0013] 本发明其中之一优选实施例中,所述像素电极层包括一条垂直与一条水平交叉形成的主要支干、及多个间隔平行的分支与所述主要支干相连。

[0014] 本发明其中之一优选实施例中,所述绝缘条的厚度小于所述图案化凸起结构的厚度。

[0015] 本发明提出了一种用于垂直配向(Vertical alignment,VA)模式液晶显示器的薄膜晶体管像素电极层结构,该薄膜晶体管像素电极层结构通过在米字型像素电极层空隙处形成绝缘凹槽,降低像素的驱动电压,节省液晶显示器的功耗。

## 附图说明

[0016] 为了更清楚地说明实施例或本提案中的技术方案,下面将对实施例或本提案技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是本提案的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0017] 图1为现有技术薄膜晶体管(Thin film transistor,TFT)基板的像素电极层示意图;

[0018] 图2为图1剖面线A-A'的剖视示意图;

[0019] 图3为本发明实施例提供的薄膜晶体管像素电极层结构示意图;

[0020] 图4为图3剖面线B-B'的剖视示意图;

[0021] 图5为本发明实施例提供的显示面板示意图。

## 具体实施方式

[0022] 以下各实施例的说明是参考附加的图示,用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本申请,而非用以限制本申请。在图中,结构相似的单元是用以相同标号表示。

[0023] 本发明实施例提供的薄膜晶体管 (Thin film transistor, TFT) 像素电极层结构, 包括基板、图案化凸起结构设置在基板上方、像素电极层对应地覆盖在图案化凸起结构的上方, 同时连接至该像素的像素电路区, 以及, 绝缘条设置在相邻的图案化凸起结构之间以形成绝缘凹槽。为方便理解, 以下实施例以一个像素为例进行说明, 实际数量不以此为限。

[0024] 请同时参考图3和图4, 图3为本发明实施例提供的薄膜晶体管像素电极层结构示意图, 图4为图3剖面线B-B' 的剖视示意图。本发明实施例提供的像素电极层结构100, 包括基板210、图案化凸起结构20设置在基板210上方、像素电极层50对应地覆盖在图案化凸起结构20上方, 同时连接至该像素的像素电路区55; 以及, 绝缘条30设置在相邻图案化凸起结构20之间以形成绝缘凹槽31。

[0025] 在一实施方式中, 图案化凸起结构20包括一条垂直与一条水平交叉形成的主要支干将像素分割成四个区域、及多个间隔平行的分支与主要支干相连构成米字形图案化凸起结构20。像素电极层50包括一条垂直与一条水平交叉形成的主要支干52将像素分割成四个区域、及多个间隔平行的分支51与主要支干52相连, 而构成一个像素的像素电极层50, 同时连接至该像素的像素电路区55。绝缘条30设置在每个像素电极分支51的两侧以形成绝缘凹槽31, 也就是对应图案化凸起结构20相邻之间的凹槽, 覆盖在其上方的像素电极分支51, 在米字型像素电极层空隙处设置有绝缘凹槽31。

[0026] 与现有的像素电极层结构相较, 如图2所示之TFT基板的像素电极分支11, 没有图案化凸起结构20与绝缘条30设置形成绝缘凹槽31的像素, 最强的电场位于像素电极边缘和位于像素电极上方的配向膜表面附近, 由于液晶分子通过配向膜提供液晶分子放置的方向, 最强的电场不能形成大的扭曲角。本发明的像素电极分支51透过图案化凸起结构20提供一定的高度, 加上绝缘条30的设置, 使得像素电极层50除了每个像素电极分支51之间的缝隙结构还具有绝缘凹槽31, 构成了具有阶梯状的沟槽。对于有图案化凸起结构20与绝缘条30设置形成绝缘凹槽31的像素, 电场最强的位置相对远离配向膜表面, 配向膜对这个位置的影响很小, 因此最强的电场可以形成大的扭转角, 具有大扭转角的液晶分子驱动相邻的液晶分子扭曲, 结果, 所有液晶分子具有大的扭曲角并且在低驱动电压下获得高透射率, 因而可以帮助液晶进行配向、降低驱动电压并提升穿透率。

[0027] 在一实施方式中, 像素电极层50可依产品设计需要, 进一步地包括条状像素电极53设置于像素电路区55、像素电极分支51与像素电极主要支干52外围。

[0028] 在一实施方式中, 像素电极层50可依产品设计需要, 绝缘条30除了设置于对应绝缘凹槽31的两侧, 进一步地包括设置在每一像素电极分支51的末端, 连接设置于同一像素电极分支51两侧的绝缘条30。

[0029] 在一实施方式中, 绝缘条30的厚度小于图案化凸起结构20的厚度。

[0030] 在一实施方式中, 绝缘条30由氮化硅或氧化硅制作而成。

[0031] 进一步地, 本发明实施例还提供一种显示面板, 请参阅图5, 为本发明实施例提供的显示面板500的示意图。请同时参考图3、图4和图5, 显示面板500包括彩色滤光片 (Color filter, CF) 基板400、薄膜晶体管 (Thin film transistor, TFT) 基板200、以及设置于所述CF基板400和所述TFT基板200之间的液晶层300; 其中, 所述CF基板400包括彩色滤光片420和公共电极430设置于所述彩色滤光片420与所述液晶层300之间; 所述TFT基板200包括基板210、及在基板210上方依序设置的第一金属层220、栅极绝缘层230、有源层240、第二金属

层250、钝化层260、像素电极层50,其中,所述像素电极层50包括图案化凸起结构20、像素电极层50对应地覆盖在图案化凸起结构20上方,同时连接至该像素的像素电路区55;以及,绝缘条30设置在相邻图案化凸起结构20之间以形成绝缘凹槽31。

[0032] 在一实施方式中,图案化凸起结构20包括一条垂直与一条水平交叉形成的主要支干将像素分割成四个区域、及多个间隔平行的分支与主要支干相连构成米字形图案化凸起结构20。

[0033] 在一实施方式中,像素电极层50包括一条垂直与一条水平交叉形成的主要支干52将像素分割成四个区域、及多个间隔平行的分支51与主要支干52相连;及绝缘条30设置在每个像素电极分支51的两侧。

[0034] 在一实施方式中,绝缘条30的厚度小于图案化凸起结构20的厚度。

[0035] 在一实施方式中,钝化层260和绝缘条30由氮化硅或氧化硅制作而成。

[0036] 本发明的像素电极分支51透过图案化凸起结构20提供一定的高度,加上绝缘条30的设置,使得像素电极层50具有沟槽状的缝隙结构,可以帮助液晶进行配向,因而可以降低驱动电压并提升穿透率。

[0037] 本发明TFT基板的像素电极层通过在米字型像素电极空隙处形成绝缘凹槽,降低像素的驱动电压,节省液晶显示器的功耗。

[0038] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

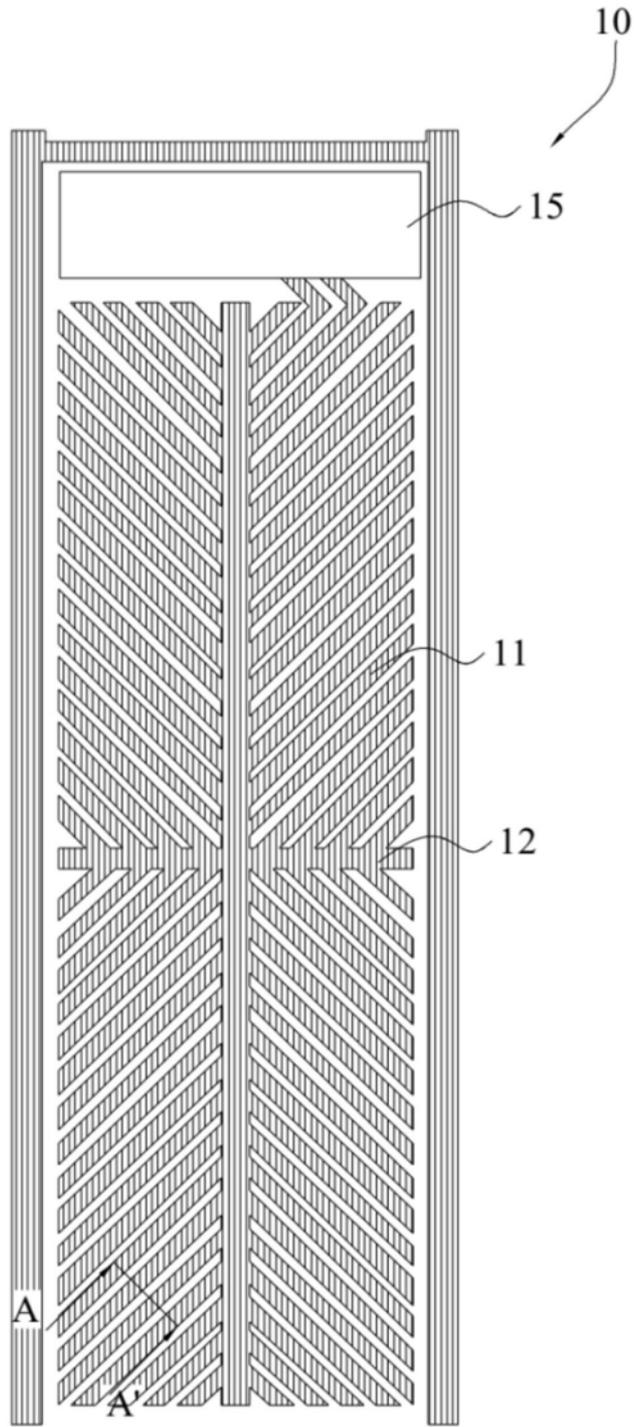


图1

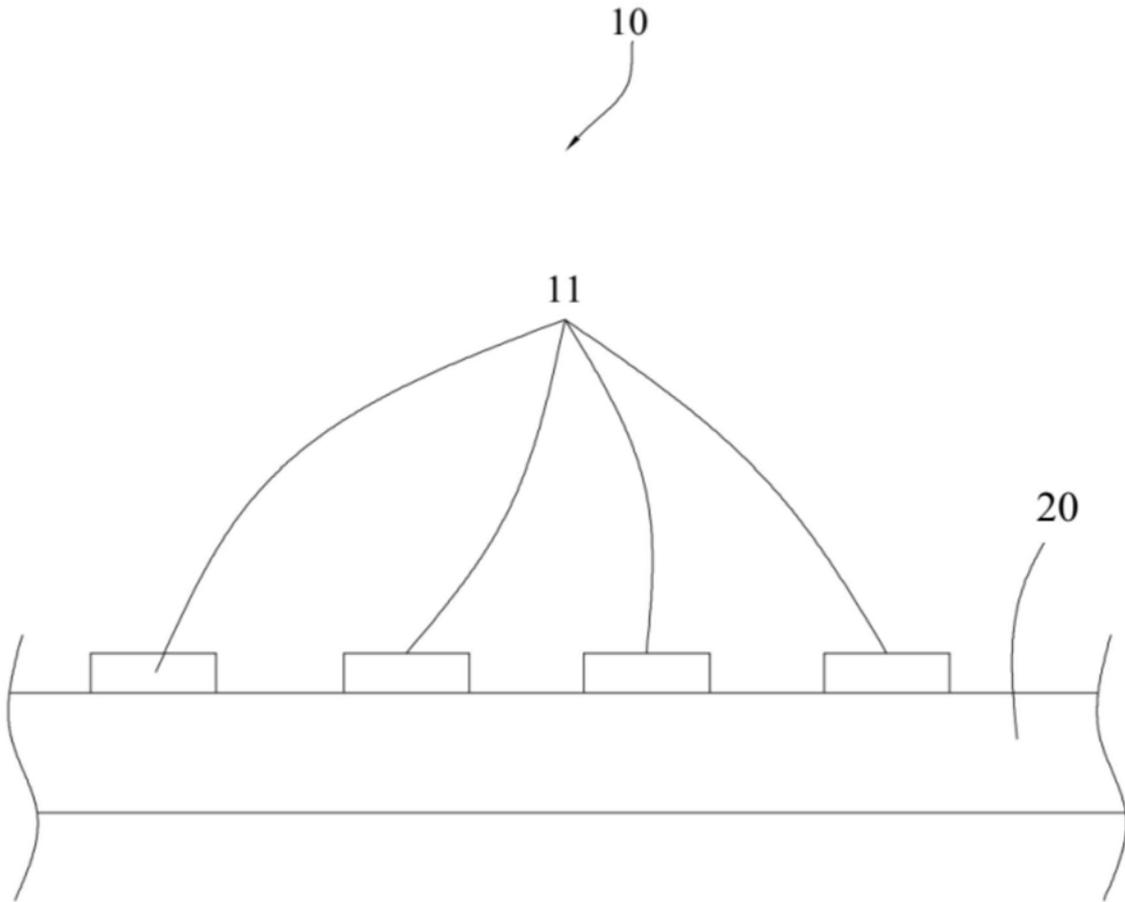


图2

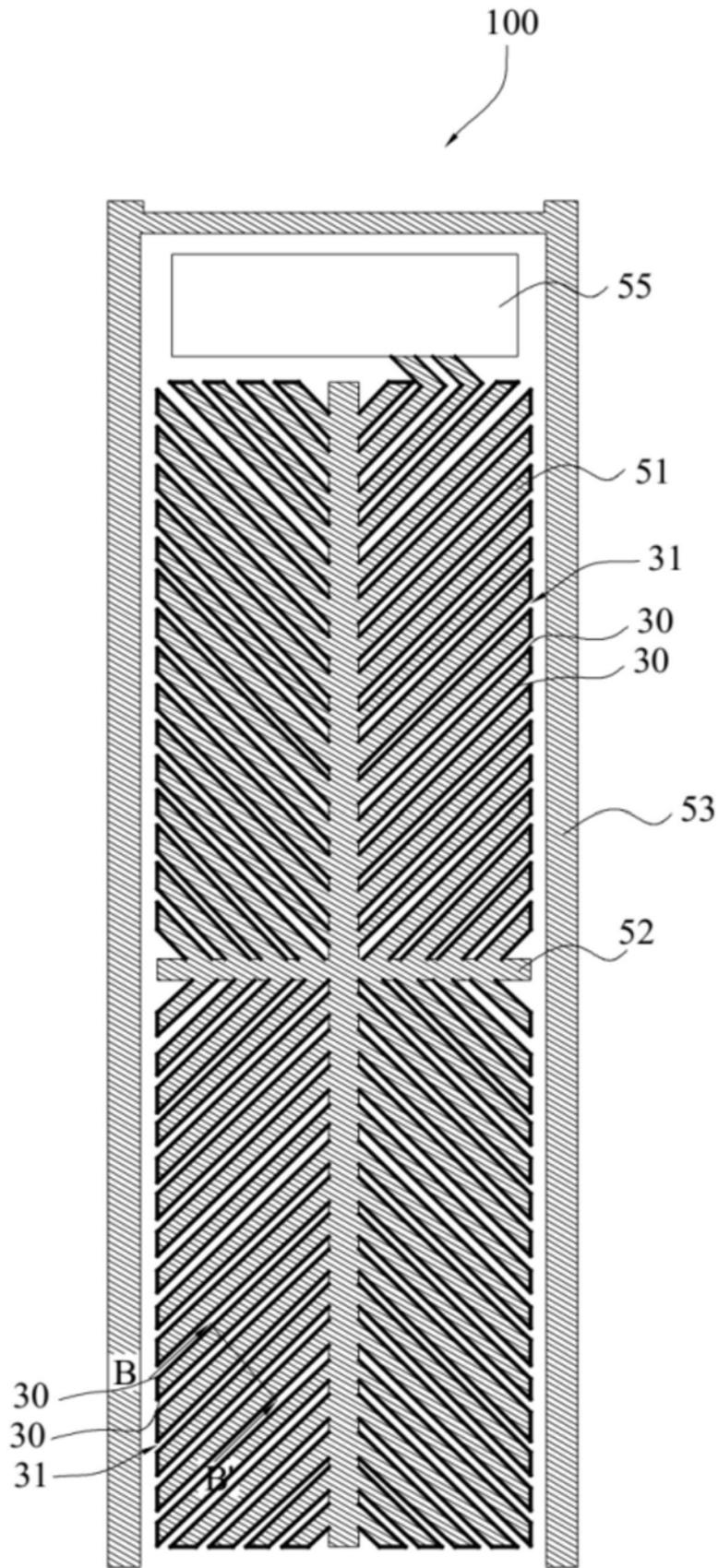


图3

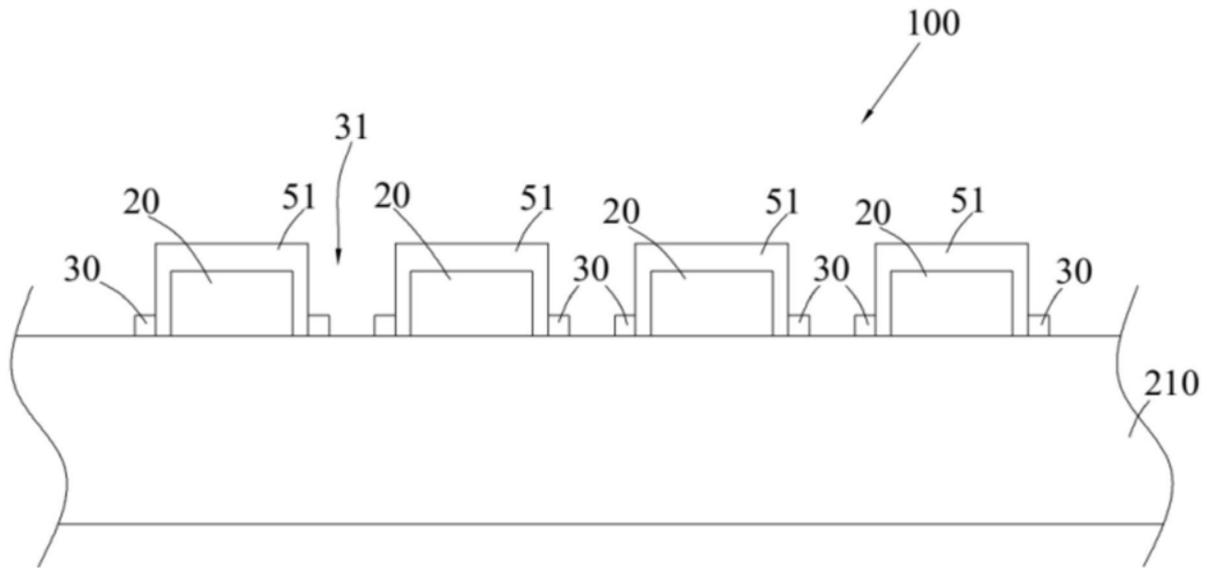


图4

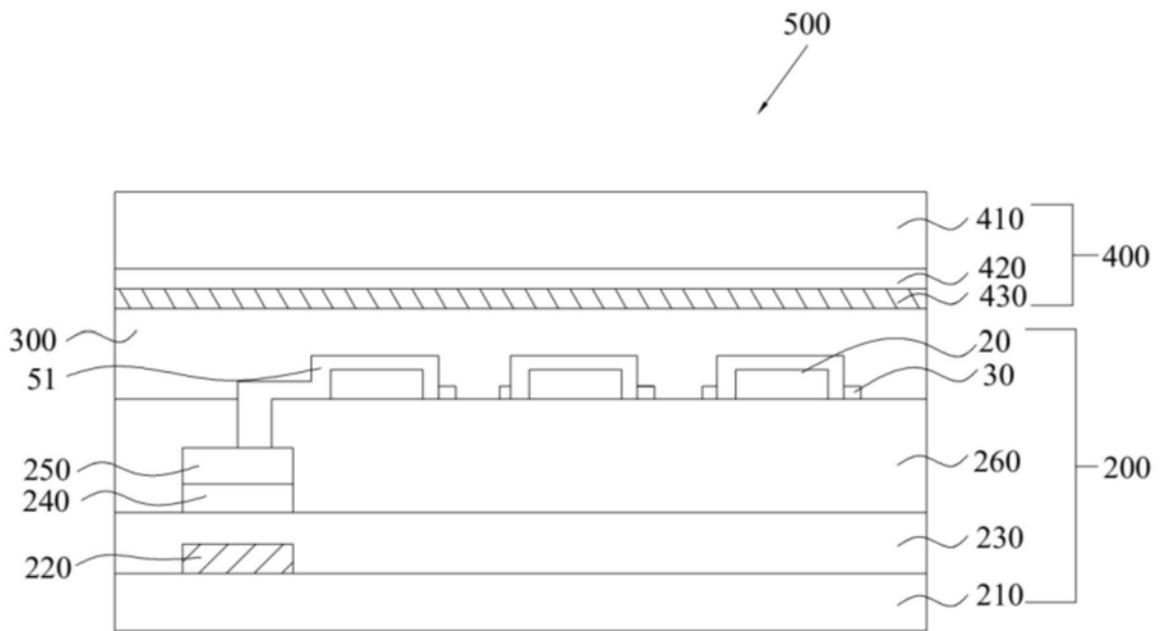


图5

专利名称(译)	薄膜晶体管像素电极层结构及显示面板		
公开(公告)号	<a href="#">CN110764321A</a>	公开(公告)日	2020-02-07
申请号	CN201910985195.2	申请日	2019-10-16
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	郝思坤		
发明人	郝思坤		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309		
代理人(译)	李汉亮		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种薄膜晶体管像素电极层结构，包括基板、图案化凸起结构设置在所述基板上方、像素电极层对应地覆盖在所述图案化凸起结构的上方，同时连接至像素电路区，以及，绝缘条设置在相邻的所述图案化凸起结构之间以形成绝缘凹槽。该薄膜晶体管像素电极层结构通过在米字型像素电极层空隙处形成绝缘凹槽，降低像素的驱动电压，节省液晶显示器的功耗。

