



(12)发明专利申请

(10)申请公布号 CN 110531557 A

(43)申请公布日 2019.12.03

(21)申请号 201910820617.0

(22)申请日 2019.08.29

(71)申请人 上海中航光电子有限公司

地址 201108 上海市闵行区华宁路3388号

(72)发明人 傅炯樑 简守甫 孙丽娜 秦丹丹
秦锋

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 杨晓萍

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

H01L 27/12(2006.01)

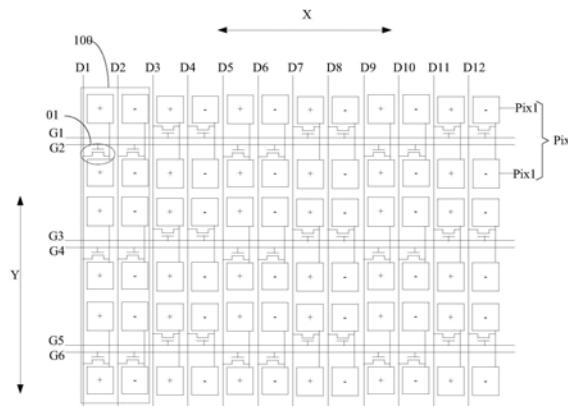
权利要求书1页 说明书6页 附图10页

(54)发明名称

阵列基板、液晶显示面板及显示装置

(57)摘要

本发明公开了一种阵列基板、液晶显示面板及显示装置，各子像素包括沿第二方向排列的两个亚子像素，与各子像素对应的开关晶体管位于两个亚子像素之间，且与两个亚子像素均连接；每一子像素对应两条栅线，且两条栅线均位于子像素中的两个亚子像素之间，子像素与对应的两条栅线中的其中一条栅线连接。即每一行子像素对应的开关晶体管和两条栅线均位于两行亚子像素之间，对于黑矩阵来说，黑矩阵在两行亚子像素之间等宽设置以覆盖每个子像素对应的开关晶体管和对应的两条栅线，因此，从阵列基板整体来看，沿第一方向延伸的黑矩阵是等宽设置的，因此不会造成麻点感。



1. 一种阵列基板，其特征在于，包括衬底基板、位于所述衬底基板上呈矩阵排列的多个子像素、与各所述子像素一一对应连接的开关晶体管、多条沿第一方向延伸的栅线、以及多条沿第二方向延伸的数据线，所述第一方向与所述第二方向交叉设置；其中：

各所述子像素包括沿第二方向排列的两个亚子像素，与各所述子像素对应的开关晶体管位于所述两个亚子像素之间，且与所述两个亚子像素均连接；

每一列子像素的一侧均设置有一条所述数据线，且每一列子像素分别通过对应的开关晶体管与位于其一侧的同一条所述数据线连接；

每一所述子像素对应两条栅线，且与其对应的所述两条栅线均位于所述子像素中的所述两个亚子像素之间，所述子像素通过对应的所述开关晶体管与对应的所述两条栅线中的其中一条栅线连接；

以沿所述第一方向每相邻的两列子像素为一单元组，同一所述单元组中同一行的子像素分别连接同一栅线，相邻两个单元组中同一行的子像素分别连接不同的栅线。

2. 如权利要求1所述的阵列基板，其特征在于，同一所述子像素中，所述两个亚子像素的畴方向不同。

3. 如权利要求2所述的阵列基板，其特征在于，对于沿所述第二方向的同一列子像素，任意相邻两个所述子像素中，其中一个所述子像素与奇数行栅线连接，另一个所述子像素与偶数行栅线连接。

4. 如权利要求1-3任一项所述的阵列基板，其特征在于，还包括多条连接走线，每一所述连接走线连接两条不同的数据线，且一条所述数据线仅与一条所述连接走线连接；

同一帧画面中同一列所述子像素的极性相同，相邻两列所述子像素的极性不同，与同一所述连接走线连接的两条数据线所对应的两列子像素的极性相同，且连接的栅线不同。

5. 如权利要求4所述的阵列基板，其特征在于，与同一所述连接走线连接的两条数据线分别为第n条数据线与第n+2条数据线。

6. 如权利要求4所述的阵列基板，其特征在于，同一列的子像素的颜色相同；

与同一所述连接走线连接的两条数据线所对应的两列子像素的颜色相同。

7. 如权利要求6所述的阵列基板，其特征在于，沿第一方向，所述子像素按照R、G和B的排列规律重复排列；

所述第n条数据线与第n+6条数据线连接同一所述连接走线。

8. 如权利要求6所述的阵列基板，其特征在于，沿第一方向，所述子像素按照R、G、B和W的排列规律重复排列；

所述第n条数据线与第n+8条数据线连接同一所述连接走线。

9. 一种液晶显示面板，其特征在于，包括如权利要去1-8任一项所述的阵列基板。

10. 一种显示装置，其特征在于，包括如权利要求9所述的液晶显示面板。

阵列基板、液晶显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤指一种阵列基板、液晶显示面板及显示装置。

背景技术

[0002] 薄膜晶体管液晶显示(Thin Film Transistor-Liquid Crystal Display,TFT-LCD)面板广泛应用于移动产品如手机,平板电脑中。目前,为改善显示竖纹,采用如图1所示的双栅设计,相邻两行子像素 Pix' 之间设置有两条栅线 Gn' ,四个相邻子像素 Pix' 的晶体管 $01'$ 相邻设置,遮挡晶体管 $01'$ 的黑矩阵较宽,在显示时,视觉上会有麻点感。虽然,可以通过加宽较窄处黑矩阵的宽度来减小黑矩阵的宽度差异,但对子像素 Pix' 开口率影响较大,会损失10%以上的开口率,从而降低显示面板的透过率。

发明内容

[0003] 有鉴于此,本发明实施例提供一种阵列基板、液晶显示面板及显示装置,用以改善现有技术中存在的麻点问题。

[0004] 本发明实施例提供的一种阵列基板,包括衬底基板、位于所述衬底基板上呈矩阵排列的多个子像素、与各所述子像素一一对应连接的开关晶体管、多条沿第一方向延伸的栅线、以及多条沿第二方向延伸的数据线,所述第一方向与所述第二方向交叉设置;其中:

[0005] 各所述子像素包括沿第二方向排列的两个亚子像素,与各所述子像素对应的开关晶体管位于所述两个亚子像素之间,且与所述两个亚子像素均连接;

[0006] 每一列子像素的一侧均设置有一条所述数据线,且每一列子像素分别通过对应的开关晶体管与位于其一侧的同一条所述数据线连接;

[0007] 每一所述子像素对应两条栅线,且与其对应的所述两条栅线均位于所述子像素中的所述两个亚子像素之间,所述子像素通过对对应的所述开关晶体管与对应的所述两条栅线中的其中一条栅线连接;

[0008] 以沿所述第一方向每相邻的两列子像素为一单元组,同一所述单元组中同一行的子像素分别连接同一栅线,相邻两个单元组中同一行的子像素分别连接不同的栅线。

[0009] 可选地,在本发明实施例提供的阵列基板中,同一所述子像素中,所述两个亚子像素的畴方向不同。

[0010] 可选地,在本发明实施例提供的阵列基板中,对于沿所述第二方向的同一列子像素,任意相邻两个所述子像素中,其中一个所述子像素与奇数行栅线连接,另一个所述子像素与偶数行栅线连接。

[0011] 可选地,在本发明实施例提供的阵列基板中,还包括多条连接走线,每一所述连接走线连接两条不同的数据线,且一条所述数据线仅与一条所述连接走线连接;

[0012] 同一帧画面中同一列所述子像素的极性相同,相邻两列所述子像素的极性不同,与同一所述连接走线连接的两条数据线所对应的两列子像素的极性相同,且连接的栅线不同。

- [0013] 可选地，在本发明实施例提供的阵列基板中，与同一所述连接走线连接的两条数据线分别为第n条数据线与第n+2条数据线。
- [0014] 可选地，在本发明实施例提供的阵列基板中，同一列的子像素的颜色相同；
- [0015] 与同一所述连接走线连接的两条数据线所对应的两列子像素的颜色相同。
- [0016] 可选地，在本发明实施例提供的阵列基板中，沿第一方向，所述子像素按照R、G和B的排列规律重复排列；
- [0017] 所述第n条数据线与第n+6条数据线连接同一所述连接走线。
- [0018] 可选地，在本发明实施例提供的阵列基板中，沿第一方向，所述子像素按照R、G、B和W的排列规律重复排列；
- [0019] 所述第n条数据线与第n+8条数据线连接同一所述连接走线。
- [0020] 相应地，本发明实施例还提供了一种液晶显示面板，包括本发明实施例提供的上述任一种阵列基板。
- [0021] 相应地，本发明实施例还提供了一种显示装置，包括本发明实施例提供的上述液晶显示面板。

[0022] 本发明有益效果如下：

[0023] 本发明实施例提供的一种阵列基板、液晶显示面板及显示装置，各子像素包括沿第二方向排列的两个亚子像素，与各子像素对应的开关晶体管位于两个亚子像素之间，且与两个亚子像素均连接；每一子像素对应两条栅线，且两条栅线均位于子像素中的两个亚子像素之间，子像素与对应的两条栅线中的其中一条栅线连接。即每一行子像素对应的开关晶体管和两条栅线均位于两行亚子像素之间，对于黑矩阵来说，黑矩阵在两行亚子像素之间等宽设置以覆盖每个子像素对应的开关晶体管和对应的两条栅线，因此，从阵列基板整体来看，沿第一方向延伸的黑矩阵是等宽设置的，因此不会造成麻点感。并且，与各开关晶体管对应连接的栅线位于各子像素中的两个亚子像素之间，这样，一个子像素中，由于工艺对位造成的像素电极与栅线之间的电容C_{pg}差异可以利用两个亚子像素进行自补偿。

附图说明

- [0024] 图1为现有的双栅设计的显示面板的结构示意图；
- [0025] 图2为本发明一种实施例提供的阵列基板的结构示意图；
- [0026] 图3为本发明另一种实施例提供的阵列基板的结构示意图；
- [0027] 图4为本发明又一种实施例提供的阵列基板的结构示意图；
- [0028] 图5为本发明又一种实施例提供的阵列基板的结构示意图；
- [0029] 图6为本发明又一种实施例提供的阵列基板的结构示意图；
- [0030] 图7为本发明又一种实施例提供的阵列基板的结构示意图；
- [0031] 图8为现有双畴结构的子像素的结构示意图；
- [0032] 图9为本发明又一种实施例提供的阵列基板的结构示意图；
- [0033] 图10为本发明实施例提供的液晶显示面板的结构示意图；
- [0034] 图11为本发明实施例提供的显示装置的结构示意图。

具体实施方式

[0035] 为使本发明的上述目的、特征和优点能够更为明显易懂，下面将结合附图和实施例对本发明做进一步说明。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的实施方式；相反，提供这些实施方式使得本发明更全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。在图中相同的附图标记表示相同或类似的结构，因而将省略对它们的重复描述。本发明中所描述的表达位置与方向的词，均是以附图为例进行的说明，但根据需要也可以做出改变，所做改变均包含在本发明保护范围内。本发明的附图仅用于示意相对位置关系不代表真实比例。

[0036] 需要说明的是，在以下描述中阐述了具体细节以便于充分理解本发明。但是本发明能够以多种不同于在此描述的其它方式来实施，本领域技术人员可以在不违背本发明内涵的情况下做类似推广。因此本发明不受下面公开的具体实施方式的限制。说明书后续描述为实施本申请的较佳实施方式，然所述描述乃以说明本申请的一般原则为目的，并非用以限定本申请的范围。本申请的保护范围当视所附权利要求所界定者为准。

[0037] 下面结合附图，对本发明实施例提供的阵列基板、液晶显示面板及显示装置进行具体说明。

[0038] 本发明实施例提供的一种阵列基板，如图2所示，包括衬底基板、位于衬底基板上呈矩阵排列的多个子像素Pix、与各子像素Pix一一对应连接的开关晶体管01、多条沿第一方向X延伸的栅线Gn(图2中以n=1~6为例)、以及多条沿第二方向Y延伸的数据线Dm(图2中以m=1~12为例)，第一方向X与第二方向Y交叉设置；其中：

[0039] 各子像素Pix包括沿第二方向Y排列的两个亚子像素Pix1，与各子像素Pix对应的开关晶体管01位于两个亚子像素Pix1之间，且与两个亚子像素Pix1均连接；

[0040] 每一列子像素Pix的一侧均设置有一条数据线Dm，且每一列子像素Pix分别通过对称的开关晶体管01与位于其一侧的同一条数据线Dm连接；

[0041] 每一子像素对应两条栅线Gn，且与其对应的两条栅线Gn均位于子像素Pix中的两个亚子像素Pix1之间，子像素Pix通过对应的开关晶体管01与对应的两条栅线Gn中的其中一条栅线Gn连接；

[0042] 以沿第一方向X每相邻的两列子像素Pix为一单元组100，同一单元组100中同一行的子像素Pix分别连接同一栅线Gn，相邻两个单元组100中同一行的子像素Pix分别连接不同的栅线Gn。

[0043] 本发明实施例提供的阵列基板，各子像素包括沿第二方向排列的两个亚子像素，与各子像素对应的开关晶体管位于两个亚子像素之间，且与两个亚子像素均连接；每一子像素对应两条栅线，且两条栅线均位于子像素中的两个亚子像素之间，子像素与对应的两条栅线中的其中一条栅线连接。即每一行子像素对应的开关晶体管和两条栅线均位于两行亚子像素之间，对于黑矩阵来说，黑矩阵在两行亚子像素之间等宽设置以覆盖每个子像素对应的开关晶体管和对应的两条栅线，因此，从阵列基板整体来看，沿第一方向延伸的黑矩阵是等宽设置的，因此不会造成麻点感。并且，与各开关晶体管对应连接的栅线位于各子像素中的两个亚子像素之间，这样，一个子像素中，由于工艺对位造成的像素电极与栅线之间的电容Cpg差异可以利用两个亚子像素进行自补偿。

[0044] 需要说明的是，在本发明实施例提供的阵列基板中，位于同一行的开关晶体管是

指理想状态下位于同一行，在实际应用中允许有对位等工艺上的位置差异存在，在此不作限定。

[0045] 可选地，在本发明实施例提供的阵列基板中，第一方向和第二方向可以相互垂直，在此不作限定。

[0046] 进一步地，在本发明实施例提供的阵列基板中，第一方向可以为行方向，第二方向为列方向，或者，第一方向为列方向，第二方向为行方向，在此不作限定。本发明附图中以第一方向为行方向，第二方向为列方向为例进行示意说明的。

[0047] 可选地，在本发明实施例提供的阵列基板中，如图3所示，图3为本发明另一实施例提供的阵列基板的结构示意图；对于沿第二方向Y的同一列子像素Pix，任意相邻两个子像素Pix中，其中一个子像素Pix与奇数行栅线Gn连接，另一个子像素Pix与偶数行栅线Gn连接。

[0048] 这样位于各子像素Pix两个亚子像素Pix1之间但是与该两个亚子像素Pix1不相连的另一条栅线Gn，当工艺对位发生错位时，对于同一列子像素Pix，由于相邻两个子像素Pix连接的栅线分别为第奇数条栅线Gn和第偶数条栅线Gn，因此奇数位置的子像素Pix的像素电极与栅线之间的电容Cpg与偶数位置的子像素Pix的像素电极与栅线之间的电容Cpg可以相互补偿。

[0049] 可选地，在本发明实施例提供的阵列基板中，如图4至图7所示，图4为本发明又一种实施例提供的阵列基板的结构示意图；图5为本发明又一种实施例提供的阵列基板的结构示意图；图6为本发明又一种实施例提供的阵列基板的结构示意图；图7为本发明又一种实施例提供的阵列基板的结构示意图；还包括多条连接走线Sk(图4和图5以k=1~6为例进行示意说明，图6和图7以k=1~8为例进行示意说明)，每一连接走线Sk连接两条不同的数据线Dm，且一条数据线Dm仅与一条连接走线Sk连接；

[0050] 同一帧画面中同一列子像素Pix的极性相同，相邻两列子像素Pix的极性不同，与同一连接走线Sk连接的两条数据线所对应的两列子像素Pix的极性相同，且连接的栅线Gn不同。这样，向与同一连接走线Sk连接的两条数据线Dm提供数据信号时，只有当栅线Gn打开对应的子像素Pix时，对应的子像素Pix才能够接收到数据信号，从而确保与同一连接走线Sk连接的两条数据线Dm所对应的两列子像素Pix不会发生信号串扰。并且，两条不同的数据线Dm共用一条连接走线Sk，可以减少用于提供数据信号的源驱动电路的数据输出端口，从而简化源极驱动电路，降低生产成本。

[0051] 可选地，在本发明实施例提供的阵列基板中，如图4和图6所示，与同一连接走线Sk连接的两条数据线Dm分别为第n条数据线Dn与第n+2条数据线Dn+2。即与同一连接走线Sk连接的两条数据线Dn和Dn+2之间间隔一条数据线Dn+1，使连接走线尽可能短，并且尽可能的减少连接走线Sk的交叠条数。因为连接走线Sk交叠的条数越多，并排设置的连接走线的条数就越多，连接走线Sk发生短路的风险越大，并且会增加阵列基板侧边的宽度，即不利于显示面板的窄边框设计。因此，本发明实施例提供的上述阵列基板，使与同一连接走线Sk连接的两条数据线Dm之间的距离尽可能的近，可以减少并排设置的连接走线Sk的条数，降低连接走线Sk发生短路的风险越大，并且降低阵列基板侧边的宽度。

[0052] 可选地，在本发明实施例提供的阵列基板中，如图5和图7所示，同一列的子像素Pix的颜色相同；

[0053] 与同一连接走线Sk连接的两条数据线Dm所对应的两列子像素Pix的颜色相同。这样,当显示纯色画面时,与同一连接走线Sk连接的两条数据线Dm所对应的两列子像素Pix上的数据信号相同,即在一帧画面内,同一连接走线Sk接收的数据信号一直保持不变,从而可以节省功耗。

[0054] 可选地,在本发明实施例提供的阵列基板中,如图5所示,沿第一方向X,子像素Pix按照R、G和B的排列规律重复排列;

[0055] 第n条数据线Dn与第n+6条数据线Dn+6连接同一连接走线Sk,从而实现与同一连接走线Sk连接的两条数据线Dm所对应的两列子像素Pix的颜色相同。

[0056] 可选地,在本发明实施例提供的阵列基板中,如图7所示,沿第一方向X,子像素Pix按照R、G、B和W的排列规律重复排列;

[0057] 第n条数据线Dn与第n+8条数据线Dn+8连接同一连接走线Sk。从而实现与同一连接走线Sk连接的两条数据线Dm所对应的两列子像素Pix的颜色相同。

[0058] 在具体实施时,在本发明实施例提供的阵列基板中,为了实现窄边框,可以使两列子像素共用一条数据线,从而减少阵列基板上数据线的数量。

[0059] 众所周知,液晶显示面板主要是通过利用像素电极与公共电极之间的电场控制液晶的转动,从而控制液晶的穿透率。液晶显示面板按照工作模式主要包括纵向电场模式和横向电场模式。其中横向电场模式液晶显示面板由于色偏小、色彩还原度高、响应速度快、对比度高、视角宽等特点,在实际应用中越来越广泛。现有的横向电场模式液晶显示面板,公共电极为面状电极,像素电极隔着绝缘层与公共电极相对设置,当像素电极与公共电极施加电压时,在液晶层中产生大致平行基板的电场,驱动液晶分子旋转。为了提高视野角度,目前通常采用如图8双畴结构,即像素电极11具有两个对称设置的延伸方向。但是在双畴结构中,在两个畴之间液晶分子翻转会发生异常,因此需要黑矩阵进行遮挡,从而会损失一部分的开口率。

[0060] 而在本发明实施例提供的阵列基板中,由于每个子像素的两个亚子像素之间具有开关晶体管和栅线,黑矩阵恰好是设置在每一子像素中两个亚子像素之间的,因此,鉴于此,可以将本发明实施例提供的阵列基板设置为双畴结构。

[0061] 可选地,在本发明实施例提供的阵列基板中,如图9所示,图9为本发明又一种实施例提供的阵列基板的结构示意图;每一子像素Pix中两个亚子像素Pix1的畴不相同,即两个亚子像素Pix1的像素电极11的延伸方向不同,相当于将子像素设置为双畴结构,从而利用双畴结构提高显示面板的光透过率,并且,相比单畴,可以提高视野角度,即在一定视野范围内,光透过率不会降低。并且,由于在本发明中开关晶体管和栅线设置在相邻像两个亚子像素之间设置,在相邻两个亚子像素之间会有黑矩阵,所以,黑矩阵在遮挡开关晶体管的同时正好可以遮挡两个亚子像素之间显示异常的区域,所以不需要考虑双畴结构存在的由于两个畴之间液晶分子翻转会发生异常所产生的显示暗区。

[0062] 可选地,在本发明实施例提供的阵列基板中,如图10所示,同一子像素Pix中,两个亚子像素Pix1对称设置。并且位于同一行的亚子像素Pix1的畴方向相同,在此不作限定。

[0063] 当然,在具体实施时,也可以将每一子像素中两个亚子像素的畴设置为相同,在此不作限定。

[0064] 基于同一发明构思,本发明实施例还提供了一种液晶显示面板,如图10所示,图10

为本发明实施例提供的液晶显示面板的结构示意图；包括本发明实施例提供的上述任一阵列基板10。由于该液晶显示面板解决问题的原理与前述一种阵列基板相似，因此该液晶显示面板的实施可以参见前述阵列基板的实施，重复之处不再赘述。

[0065] 在具体实施时，如图10所示，在液晶显示面板中还设置有与阵列基板10相对设置的彩膜基板20，以及位于彩膜基板20和阵列基板10之间的液晶层30。

[0066] 在具体实施时，彩膜基板上一般设置有黑矩阵和彩膜层，公共电极可以设置在彩膜基板上，也可以设置在阵列基板上，而阵列基板的各子像素中一般包括像素电极。具体地，液晶显示面板的其它膜层和结构可参考现有技术，在此不作赘述。

[0067] 基于同一发明构思，本发明实施例还提供了一种显示装置，包括本发明实施例提供的上述任一种显示器件。该显示装置可以为：如图11所示的手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述显示面板的实施例，重复之处不再赘述。

[0068] 本发明实施例提供的阵列基板、液晶显示面板及显示装置，阵列基板，各子像素包括沿第二方向排列的两个亚子像素，与各子像素对应的开关晶体管位于两个亚子像素之间，且与两个亚子像素均连接；每一子像素对应两条栅线，且两条栅线均位于子像素中的两个亚子像素之间，子像素与对应的两条栅线中的其中一条栅线连接。即每一行子像素对应的开关晶体管和两条栅线均位于两行亚子像素之间，对于黑矩阵来说，黑矩阵在两行亚子像素之间等宽设置以覆盖每个子像素对应的开关晶体管和对应的两条栅线，因此，从阵列基板整体来看，沿第一方向延伸的黑矩阵是等宽设置的，因此不会造成麻点感。并且，与各开关晶体管对应连接的栅线位于各子像素中的两个亚子像素之间，这样，一个子像素中，由于工艺对位造成的像素电极与栅线之间的电容C_{pg}差异可以利用两个亚子像素进行自补偿。

[0069] 尽管已描述了本发明的优选实施例，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些实施例作出另外的变更和修改。所以，所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

[0070] 显然，本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

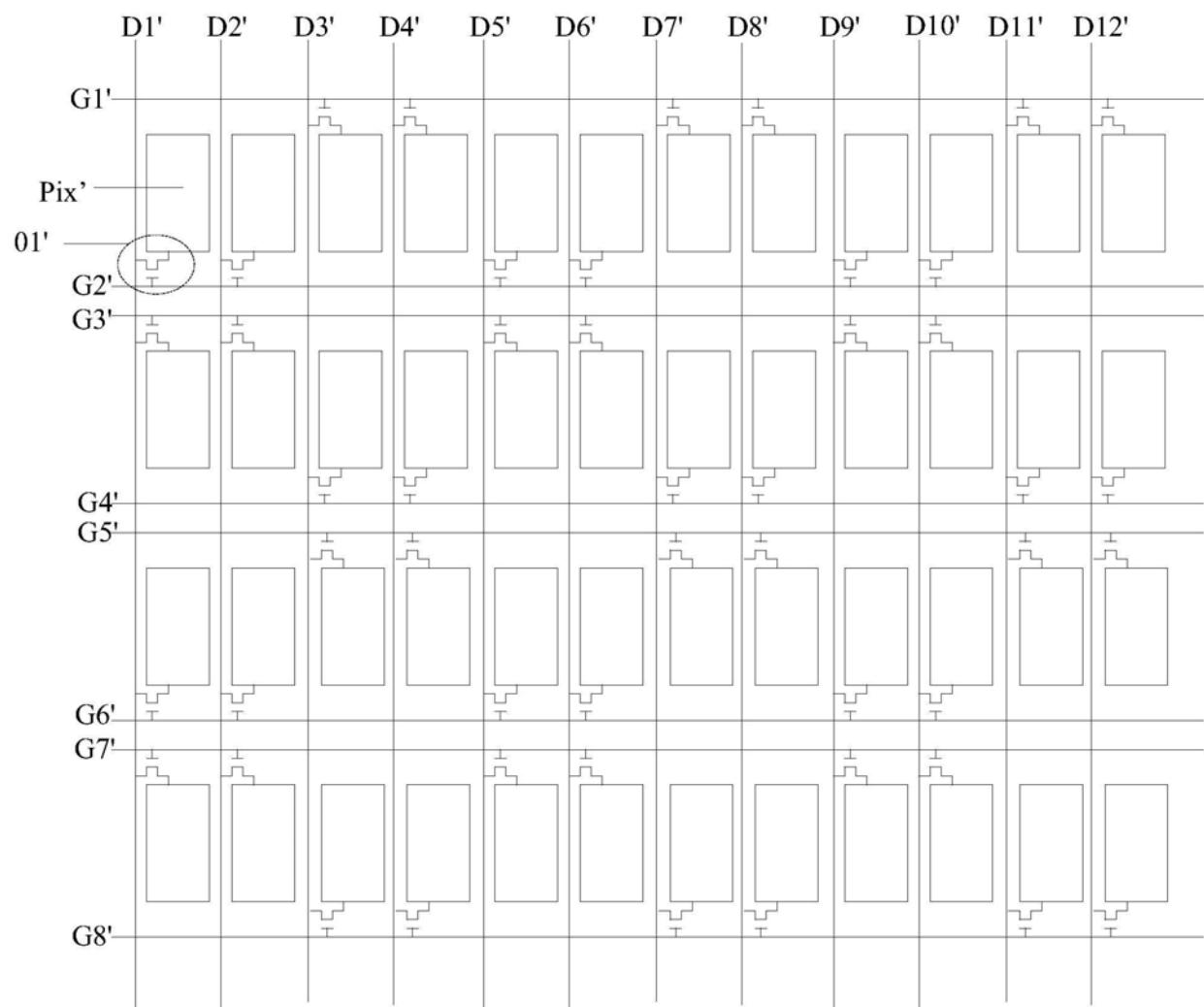


图1

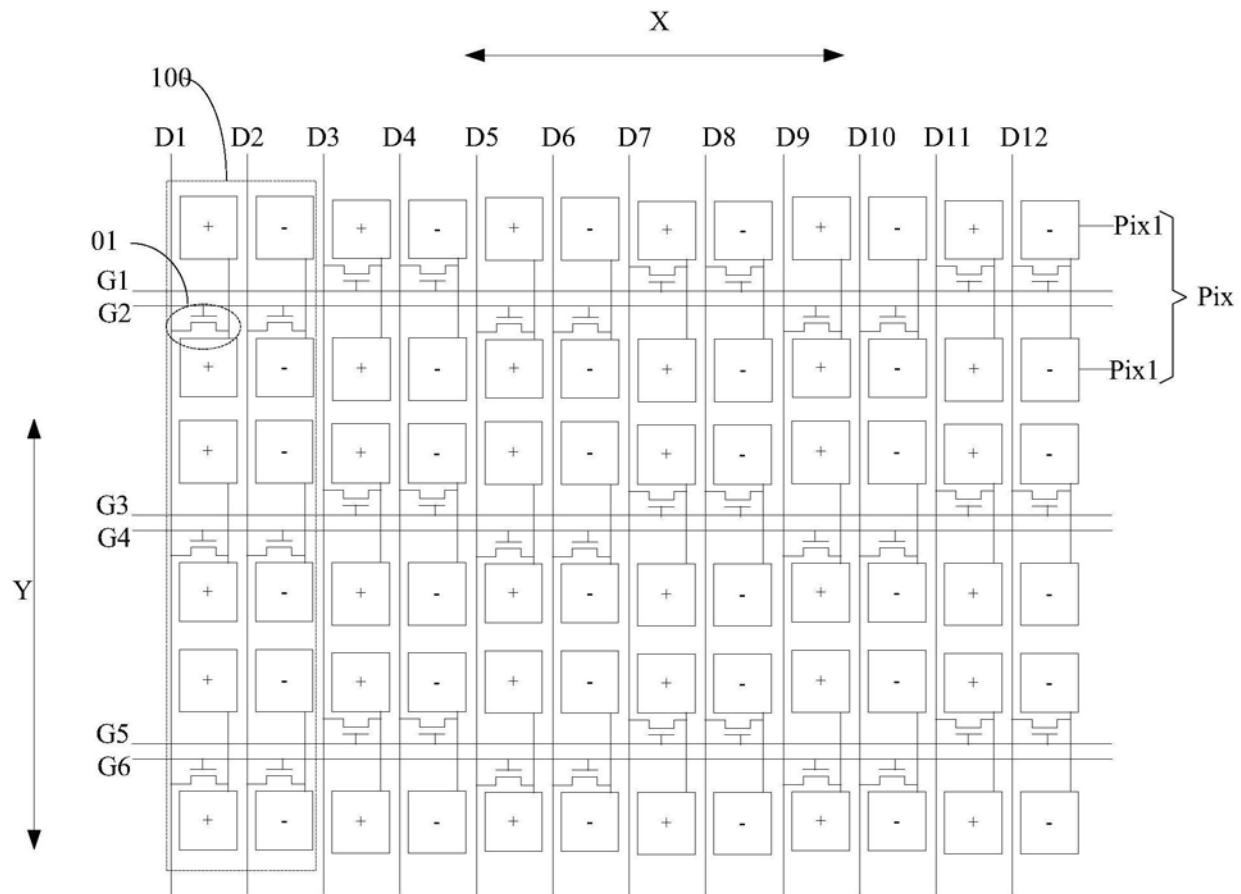


图2

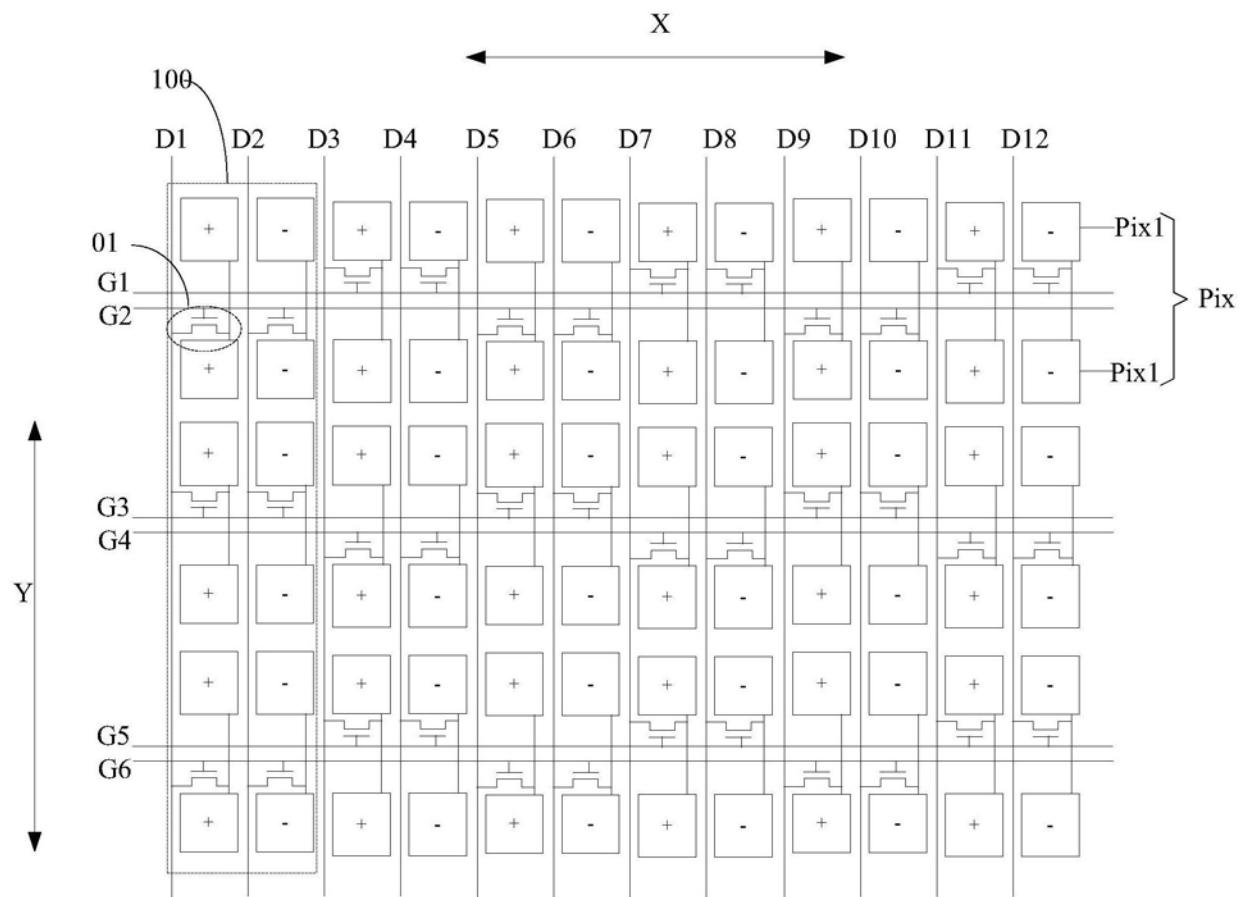


图3

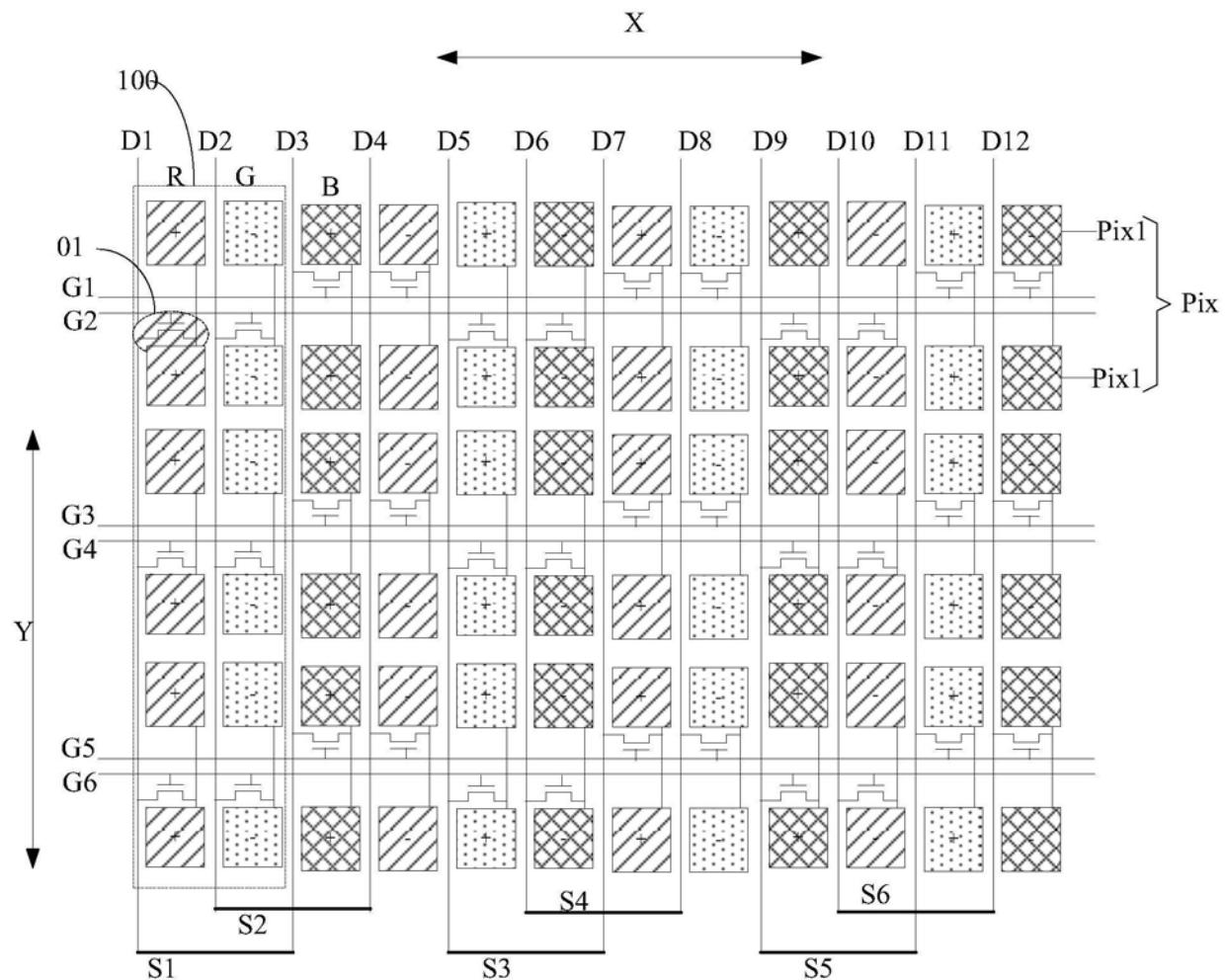


图4

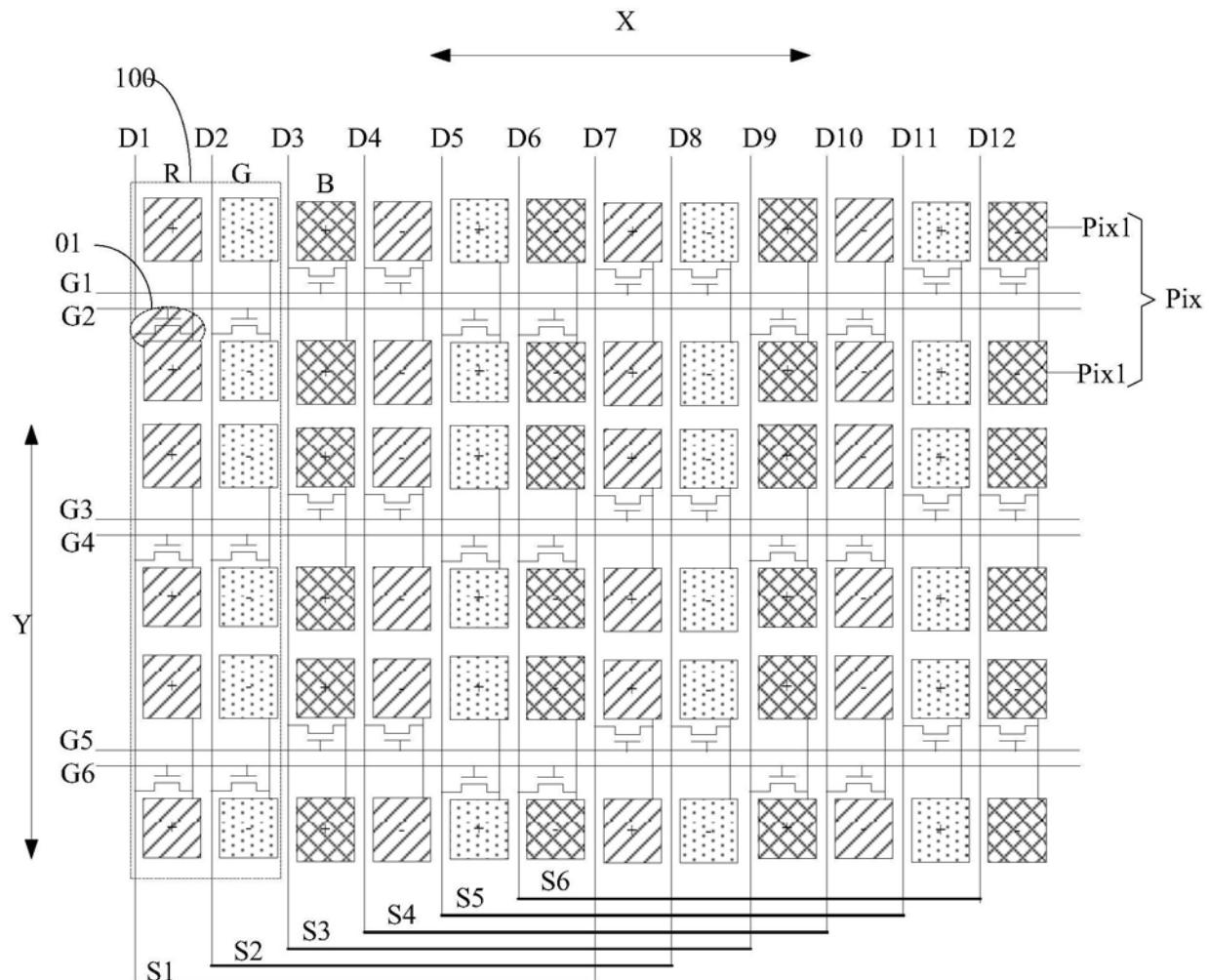


图5

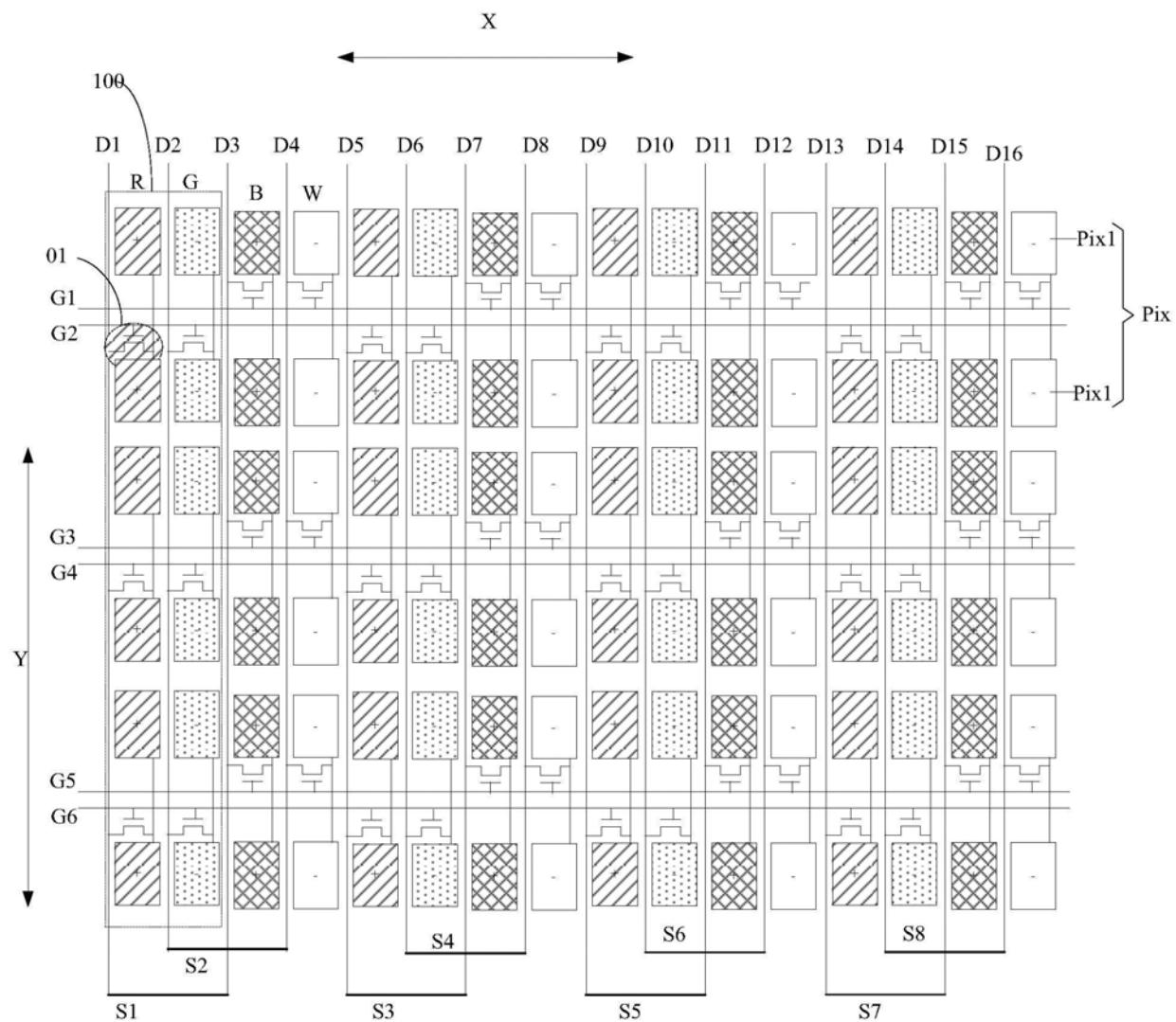


图6

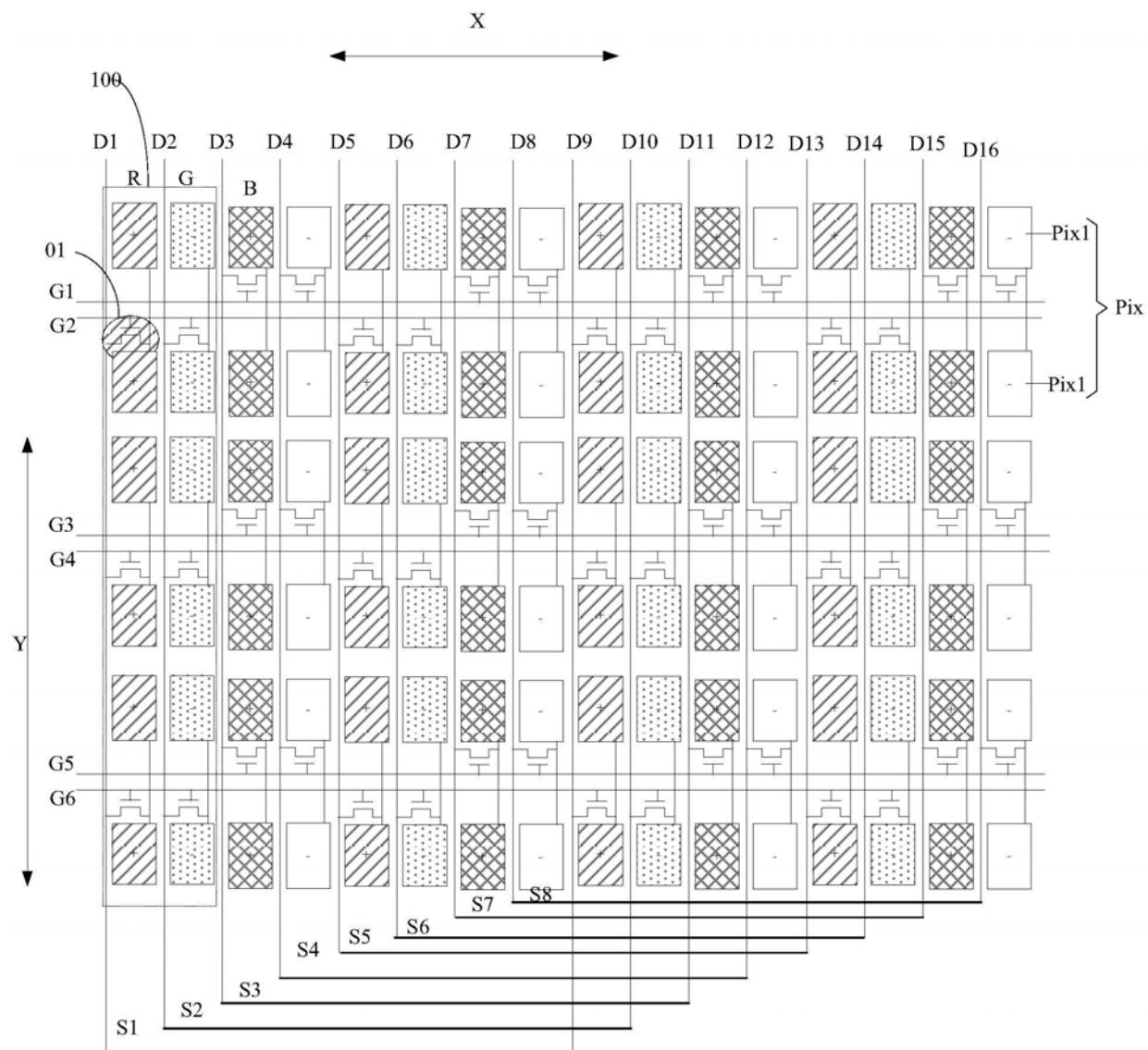


图7

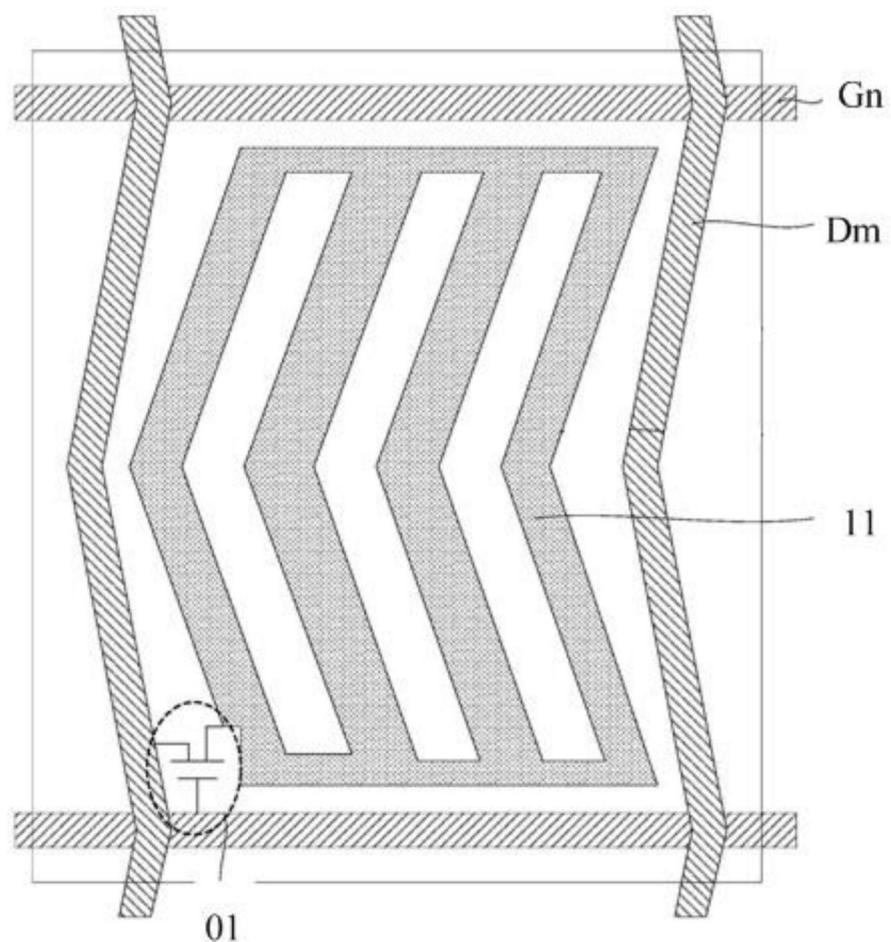


图8

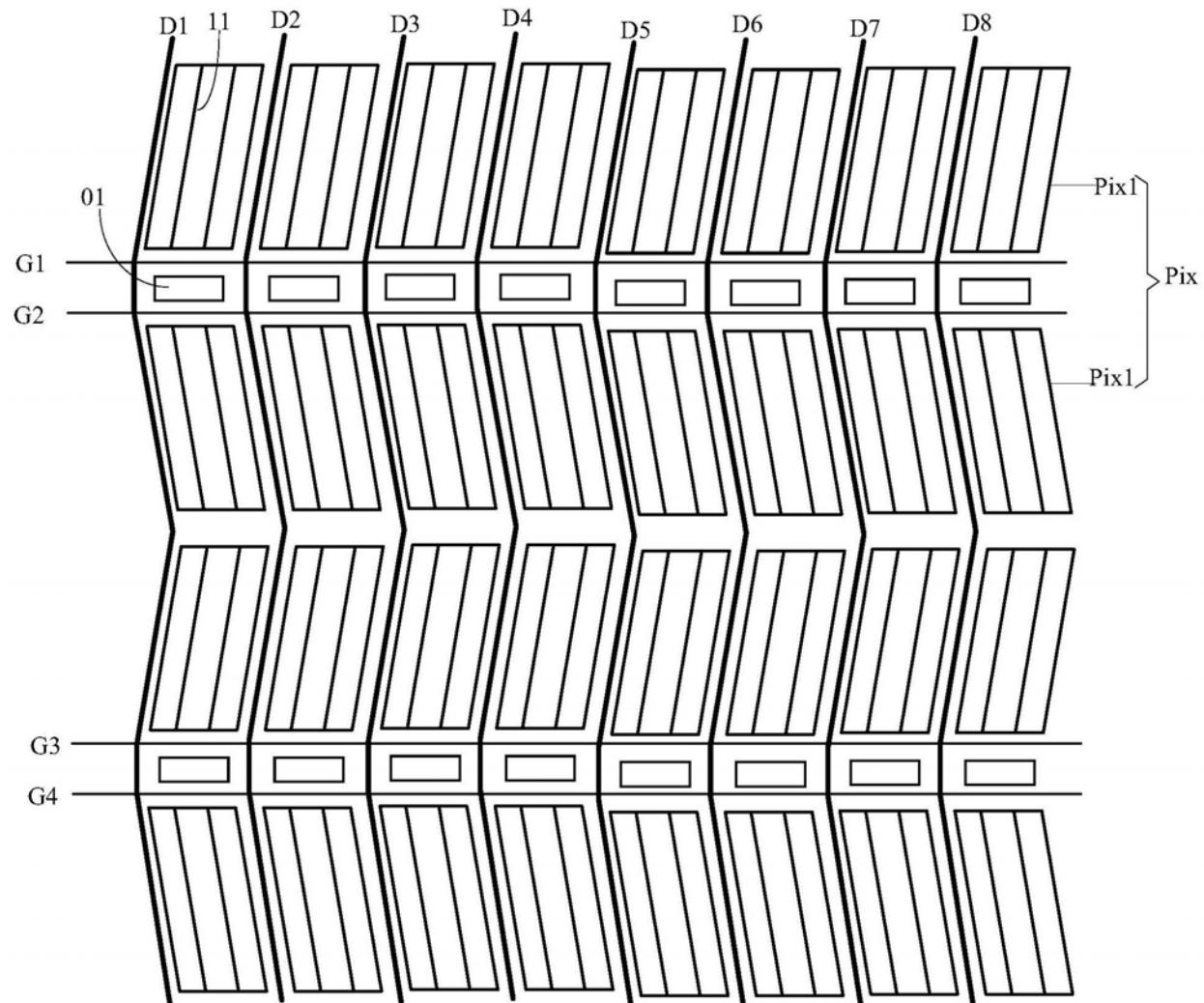


图9

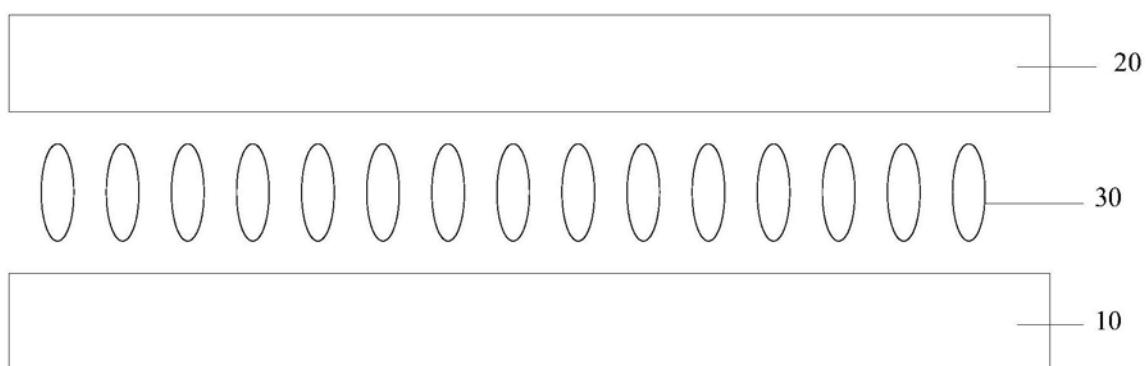


图10

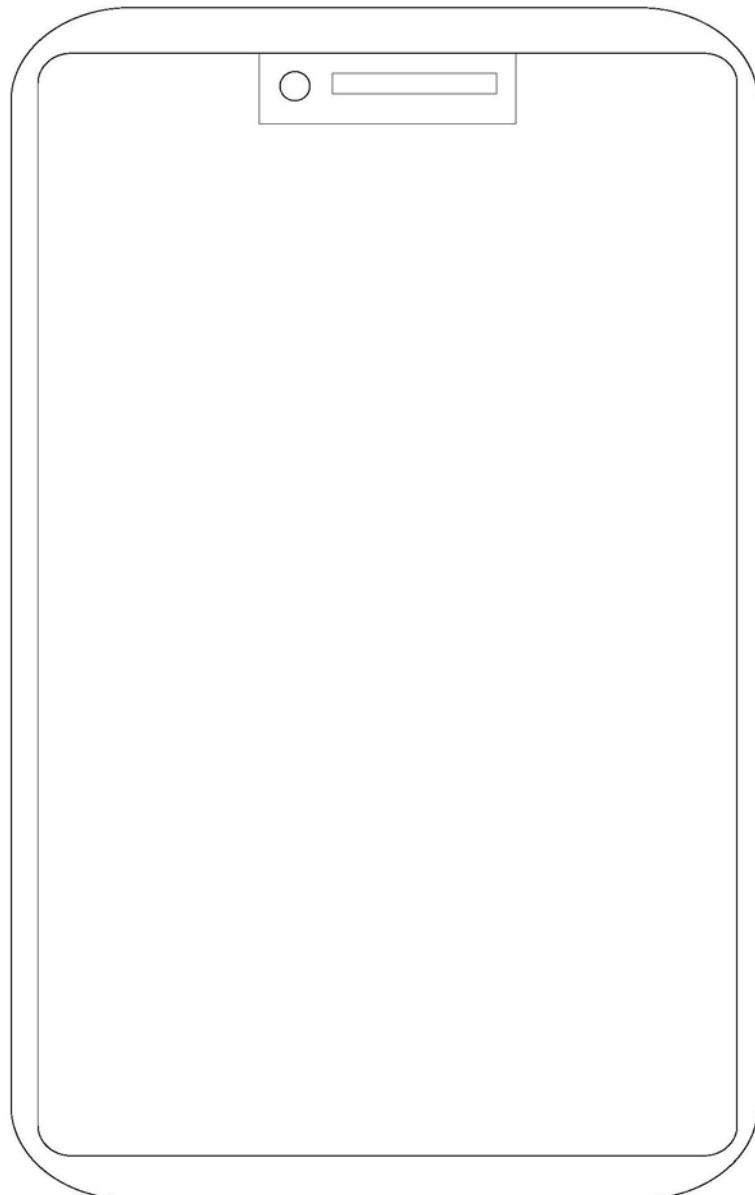


图11

专利名称(译)	阵列基板、液晶显示面板及显示装置		
公开(公告)号	CN110531557A	公开(公告)日	2019-12-03
申请号	CN201910820617.0	申请日	2019-08-29
[标]申请(专利权)人(译)	上海中航光电子有限公司		
申请(专利权)人(译)	上海中航光电子有限公司		
当前申请(专利权)人(译)	上海中航光电子有限公司		
[标]发明人	傅炯樑 简守甫 孙丽娜 秦丹丹 秦峰		
发明人	傅炯樑 简守甫 孙丽娜 秦丹丹 秦峰		
IPC分类号	G02F1/1362 G02F1/1343 H01L27/12		
CPC分类号	G02F1/134309 G02F1/1362 G02F1/136209 G02F1/136286 H01L27/1214		
代理人(译)	杨晓萍		
外部链接	Espacenet Sipo		

摘要(译)

本发明公开了一种阵列基板、液晶显示面板及显示装置，各子像素包括沿第二方向排列的两个亚子像素，与各子像素对应的开关晶体管位于两个亚子像素之间，且与两个亚子像素均连接；每一子像素对应两条栅线，且两条栅线均位于子像素中的两个亚子像素之间，子像素与对应的两条栅线中的其中一条栅线连接。即每一行子像素对应的开关晶体管和两条栅线均位于两行亚子像素之间，对于黑矩阵来说，黑矩阵在两行亚子像素之间等宽设置以覆盖每个子像素对应的开关晶体管和对应的两条栅线，因此，从阵列基板整体来看，沿第一方向延伸的黑矩阵是等宽设置的，因此不会造成麻点感。

