



(12)发明专利申请

(10)申请公布号 CN 110928094 A

(43)申请公布日 2020.03.27

(21)申请号 201911411959.3

H01L 27/12(2006.01)

(22)申请日 2019.12.31

(71)申请人 成都中电熊猫显示科技有限公司  
地址 610200 四川省成都市双流区公兴街  
道青栏路1778号

(72)发明人 李智炜 薛彦鹏 陈盈惠 殷桂华  
胡珂 罗艳梅 刘翔 储周硕  
李广圣 孙学军

(74)专利代理机构 北京同立钧成知识产权代理  
有限公司 11205  
代理人 黄溪 刘芳

(51)Int.Cl.  
G02F 1/1362(2006.01)  
G02F 1/1368(2006.01)  
G02F 1/1335(2006.01)

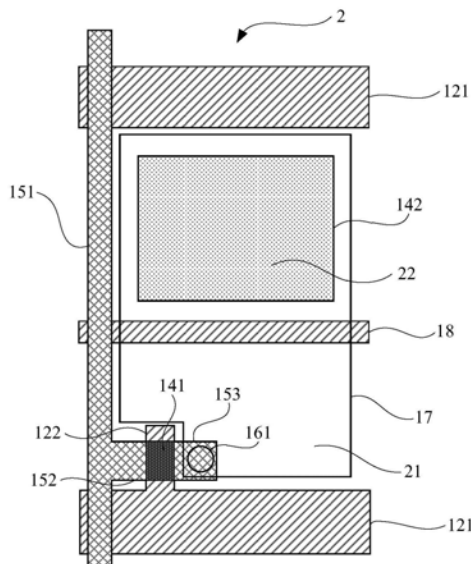
权利要求书1页 说明书8页 附图5页

(54)发明名称

阵列基板及液晶面板

(57)摘要

本发明提供一种阵列基板及液晶面板。本发明提供的阵列基板,包括基板、形成在基板上的栅极、覆盖栅极及基板的栅极绝缘层、形成在栅极绝缘层上的有源层以及与有源层连接的源极和漏极、由纵横交错的数据线和扫描线分隔为阵列排布的多个子像素、以及通过过孔与漏极连接的像素电极,栅极绝缘层上还设有遮挡层,遮挡层局部遮挡像素电极,遮挡层为孤岛结构,且遮挡层覆盖的区域的光透过率低于其他透光区的光透过率。本发明的阵列基板可以改善色偏,且结构较为简单,不影响液晶响应。



1. 一种阵列基板,其特征在於,包括基板、形成在所述基板上的栅极、覆盖所述栅极及所述基板的栅极绝缘层、形成在所述栅极绝缘层上的有源层以及与所述有源层连接的源极和漏极、由纵横交错的数据线和扫描线分隔为阵列排布的多个子像素、以及通过过孔与所述漏极连接的像素电极,所述栅极绝缘层上还设有遮挡层,所述遮挡层局部遮挡所述像素电极,所述遮挡层为孤岛结构,且所述遮挡层覆盖的区域的透过率低于其他透光区的透过率。

2. 根据权利要求1所述的阵列基板,其特征在於,所述基板上还形成有存储电容线,所述遮挡层的边缘靠近相对应的所述数据线、所述扫描线及所述存储电容线,以将所述子像素分为透过率不同的明像素区域和暗像素区域;其中,所述暗像素区域为对应设置有所述遮挡层的区域。

3. 根据权利要求1所述的阵列基板,其特征在於,所述遮挡层内形成有多个间隙。

4. 根据权利要求3所述的阵列基板,其特征在於,所述遮挡层由平行间隔排列的多个遮挡条组成。

5. 根据权利要求4所述的阵列基板,其特征在於,所述遮挡条的延伸方向与液晶的配向方向平行。

6. 根据权利要求5所述的阵列基板,其特征在於,所述遮挡条的宽度为 $2-8\mu\text{m}$ ,所述间隙的宽度为 $2-6\mu\text{m}$ 。

7. 根据权利要求3-6任一项所述的阵列基板,其特征在於,在所述子像素的行排列方向上,相邻三个所述子像素依次为第一颜色子像素、第二颜色子像素和第三颜色子像素,所述第一颜色子像素、所述第二颜色子像素和所述第三颜色子像素内分别设置有第一遮挡层、第二遮挡层和第三遮挡层,所述第一遮挡层、所述第二遮挡层和所述第三遮挡层的透过率不同;其中,所述第一颜色子像素、所述第二颜色子像素和所述第三颜色子像素的颜色不同。

8. 根据权利要求7所述的阵列基板,其特征在於,所述第一颜色子像素、所述第二颜色子像素、所述第三颜色子像素的大视角亮度衰减速度逐渐减小,且所述第一遮挡层、所述第二遮挡层和所述第三遮挡层的透过率依次减小。

9. 根据权利要求1所述的阵列基板,其特征在於,所述有源层和所述遮挡层是经过所述栅极绝缘层上设置的半导体层进行图形化处理形成的。

10. 一种液晶面板,其特征在於,包括权利要求1-9任一项所述的阵列基板。

## 阵列基板及液晶面板

### 技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种阵列基板及液晶面板。

### 背景技术

[0002] 液晶面板通常由彩膜基板、阵列基板以及配置于两个基板之间的液晶分子层构成,两个基板的相对内侧分别设置有公共电极和像素电极,通过施加电压控制液晶分子层中的液晶分子改变方向,将背光模组的光线折射出来产生画面。

[0003] 目前,常见的液晶面板的显示模式主要包括TN(扭曲向列)模式、VA(垂直取向排列)模式、IPS(面内开关切换)模式等。其中,VA显示模式是指液晶分子与基板垂直取向的模式,VA显示模式的液晶面板具有高对比度、高穿透率的画面显示优势,但视角较差。为了改善视角,在VA显示模式的液晶面板中,像素内液晶分子的长轴在不加电的状态下与滤光片垂直,每个像素被划分为多个畴区(多畴),在加电状态下,每个畴区内的液晶分子向各自的方向偏转,通过这种方式,将同一像素中的液晶分子取向分为多个方向,由此补偿各个角度的视角,进而实现各个视角方向的均匀显示,以有效改善不同观察角度的灰阶显示状态下的视角特性。

[0004] 八畴划分是常采用的一种像素畴区的划分,但是通常的八畴像素中,由于采用了较多数量的薄膜晶体管以及响应的电容,控制方式较为复杂,且会使得像素的开口率受到影响。

### 发明内容

[0005] 本发明提供一种阵列基板及液晶面板,阵列基板可以改善色偏,且结构较为简单,不影响液晶响应。

[0006] 一方面,本发明提供一种阵列基板,包括基板、形成在基板上的栅极、覆盖栅极及基板的栅极绝缘层、形成在栅极绝缘层上的有源层以及与有源层连接的源极和漏极、由纵横交错的数据线和扫描线分隔为阵列排布的多个子像素、以及通过过孔与漏极连接的像素电极,栅极绝缘层上还设有遮挡层,遮挡层局部遮挡像素电极,遮挡层为孤岛结构,且遮挡层覆盖的区域的光透过率低于其他透光区的光透过率。

[0007] 可选的,基板上还形成有存储电容线,遮挡层的边缘靠近相对应的数据线、扫描线及存储电容线,以将子像素分为光透过率不同的明像素区域和暗像素区域;其中,暗像素区域为对应设置有遮挡层的区域。

[0008] 可选的,遮挡层内形成有多个间隙。

[0009] 可选的,遮挡层由平行间隔排列的多个遮挡条组成。

[0010] 可选的,遮挡条的延伸方向与液晶的配向方向平行。

[0011] 可选的,遮挡条的宽度为2-8 $\mu\text{m}$ ,间隙的宽度为2-6 $\mu\text{m}$ 。

[0012] 可选的,在子像素的行排列方向上,相邻三个子像素依次为第一颜色子像素、第二颜色子像素和第三颜色子像素,第一颜色子像素、第二颜色子像素和第三颜色子像素内分

别设置有第一遮挡层、第二遮挡层和第三遮挡层,第一遮挡层、第二遮挡层和第三遮挡层的光透过率不同;其中,第一颜色子像素、第二颜色子像素和第三颜色子像素的颜色不同。

[0013] 可选的,第一颜色子像素、第二颜色子像素、第三颜色子像素的大视角亮度衰减速度逐渐减小,且第一遮挡层、第二遮挡层和第三遮挡层的遮挡层的光透过率依次减小。

[0014] 可选的,有源层和遮挡层是经过栅极绝缘层上设置的半导体层进行图形化处理形成的。

[0015] 另一方面,本发明提供一种液晶面板,包括如上所述的阵列基板。

[0016] 本发明提供的阵列基板及液晶面板,阵列基板包括基板,基板上形成有栅极,栅极上形成有覆盖基板的栅极绝缘层,栅极绝缘层上形成有源层,在栅极绝缘层及有源层上还设置有源极和漏极,源极和漏极均与有源层接触,其中,在栅极绝缘层上还形成有遮挡层,遮挡层为不与有源层连接的独立结构,遮挡层可透光,且遮挡层覆盖的区域的光透过率低于其他区域的光透过率,这样液晶面板的背光依然可以透过遮挡层,且遮挡层可以减弱背光,通过遮挡层可以在阵列基板的一个子像素内产生两个明暗不同的透光区域,进而可以将一个子像素分为明像素区域和暗像素区域两个区域,虽然两个区域内的液晶分子的偏转都相同,但由于遮挡层使得暗像素区域与明像素区域形成不同的光透过率,因而可以在一个像素区域内形成类八畴效果,可以有效改善色偏,且由于未改变成盒结构,因而不会影响暗像素区域及明像素区域内的液晶响应。

## 附图说明

[0017] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单介绍,显而易见地,下面描述中的附图是本发明的一些实施例。对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为本发明实施例一提供的阵列基板的局部剖视图;

[0019] 图2为图1的俯视图;

[0020] 图3为本发明实施例一提供的阵列基板的类八畴示意图;

[0021] 图4为本发明实施例一提供的另一种阵列基板的局部俯视图;

[0022] 图5为本发明实施例一提供的第三种阵列基板的局部俯视图;

[0023] 图6为本发明实施例一提供的第四种阵列基板的局部俯视图。

[0024] 附图标记说明:

[0025] 1-阵列基板;11-基板;121-扫描线;122-栅极;13-栅极绝缘层;141-有源层;142-遮挡层;1421-遮挡条;1422-间隙;1423-第一遮挡层;1424-第二遮挡层;1425-第三遮挡层;151-数据线;152-源极;153-漏极;16-平坦层;161-过孔;17-像素电极;18-存储电容线;19-液晶分子;2-子像素;21-明像素区域;22-暗像素区域;23-第一颜色子像素;24-第二颜色子像素;25-第三颜色子像素。

## 具体实施方式

[0026] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是

本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0027] 实施例一

[0028] 图1为本发明实施例一提供的阵列基板的局部剖视图;图2为图1的俯视图;图3为本发明实施例一提供的阵列基板的类八畴示意图;图4为本发明实施例一提供的另一种阵列基板的局部俯视图;图5为本发明实施例一提供的第三种阵列基板的局部俯视图;图6为本发明实施例一提供的第四种阵列基板的局部俯视图。

[0029] 如图1至图6所示,本实施例提供一种阵列基板1,该阵列基板1包括基板11、形成在基板11上的栅极122、覆盖栅极122及基板11的栅极绝缘层13、形成在栅极绝缘层13上的有源层141以及与有源层141连接的源极152和漏极153,栅极绝缘层13上还设有遮挡层142,遮挡层142为孤岛结构,且遮挡层142覆盖的区域的透过率低于其他透光区的透过率。

[0030] 本实施例提供的阵列基板1包括基板11、栅极122、栅极绝缘层13、有源层141、源极152和漏极153,栅极122由沉积在基板11上的栅极绝缘层13经过光刻工艺形成,在栅极122上还形成有栅极绝缘层13,栅极绝缘层13覆盖栅极122和基板11,栅极绝缘层13可对栅极122进行保护,以将栅极122与有源层141、源极152和漏极153隔离开,以避免栅极122和有源层141、源极152、漏极153接触而短路,而且在刻蚀有源层141、源极152和漏极153的过程中,栅极绝缘层13还可避免栅极122被刻蚀液腐蚀,因而可保护栅极122不被损伤,以保证栅极122的工作稳定性。

[0031] 有源层141形成在栅极绝缘层13的上方,且在有源层141的两侧还分别形成有源极152和漏极153,源极152和漏极153均与有源层141接触,源极152、有源层141和漏极153之间形成薄膜晶体管,其中,可以先在栅极绝缘层13上通过光刻工艺形成有源层141,然后再通过光刻工艺在栅极绝缘层13上形成源极152和漏极153,并且通过设计合适的掩膜图形,以使源极152和漏极153分别形成在有源层141两侧并与有源层141接触。

[0032] 另外,可以理解的是,在源极152和漏极153上还形成有平坦层16,平坦层16也为绝缘层,平坦层16覆盖源极152、漏极153、有源层141及整个栅极绝缘层13,平坦层16可对阵列基板1整体进行保护,且平坦层16的平整度通常较好,因而可以使阵列基板1形成平整性较好的多层结构;并且,在平坦层16上还形成有像素电极17,并且在平坦层16上对应漏极153的部位开设有穿孔161,穿孔161连通至漏极153,像素电极17通常沉积在平坦层16上,这样像素电极17在形成过程中可以流入穿孔161内,并与漏极153接触,这样像素电极17与漏极153接触,可以连通薄膜晶体管与像素电极17。示例性的,像素电极17可以为氧化铟锡ITO半导体层。

[0033] 如图1至图6所示,本实施例中,在栅极绝缘层13上还形成有遮挡层142,遮挡层142与栅极绝缘层13上形成的有源层141并不连接,即遮挡层142与有源层141及源极152、漏极153之间形成的薄膜晶体管结构相互独立,遮挡层142在栅极绝缘层13上为“孤岛”结构。

[0034] 其中,遮挡层142由可透光材料制成,并且遮挡层142覆盖区域的透光率低于其他透光区的透光率,即遮挡层142的透光率较低,这样液晶面板的背光在透过遮挡层142及其他透光区时,光透过率不同,在未设置遮挡层142的区域,背光透过栅极绝缘层13和平坦层16时具有较高的透过率,而在设置遮挡层142的区域,背光在透过栅极绝缘层13后,在透过遮挡层142时,遮挡层142会使得背光减弱,进而在背光经过遮挡层142后继续通过平坦层16

和像素电极17后,由于遮挡层142的透过率并不是100%,所以光强会减弱,因而遮挡层142覆盖的区域会使得背光衰减,从而在遮挡层142覆盖区域和遮挡层142未覆盖的其他透光区会形成两种不同亮度的区域。

[0035] 本实施例中,通过设置遮挡层142,使阵列基板1的每个子像素2区域内,形成明暗不同的两个区域,明像素区域21为未设置遮挡层142的透光区,暗像素区域22为设置有遮挡层142的区域,这样通过遮挡层142将一个子像素2分为亮度不同的明像素区域21和暗像素区域22,虽然在这两个区域内,液晶分子19的偏转都相同,但是由于遮挡层142使得暗像素区域22内的背光产生衰减,因而两个区域内的光透过率不同,如图3所示,这样会在一个子像素2内利用两个四畴可以形成“类八畴”结构,可以改善色偏。

[0036] 需要说明的是,虽然设置遮挡层142的区域形成暗像素区域22,该区域内的光透过率有所下降,但是由于本实施例对像素的其他结构未做改变,因而形成的“类八畴”结构的开口率较高,这对子像素2的整体亮度会有所补偿。另外,本实施例对液晶面板的成盒结构未做修改,因而对于子像素2内形成的明像素区域21和暗像素区域22的液晶响应不受影响,这两个区域内的液晶响应均较快,这可以相应提高液晶面板的工作效率。

[0037] 在一种可能的实施方式中,栅极绝缘层13上形成的半导体层可以图形化形成有源层141和遮挡层142。本实施例中,有源层141和遮挡层142可以同时形成在栅极绝缘层13上,具体的,可以首先在栅极绝缘层13上形成半导体层,例如,半导体层可以为铟镓锌氧化物IGZO层,本实施例对此不作限制。

[0038] 在栅极绝缘层13上沉积形成半导体层后,可以通过光刻工艺形成有源层141和遮挡层142。其中,在半导体层上形成光刻胶层后,可以通过掩膜版工艺,通过对光刻胶层的曝光和显影,将掩膜版图形转移到光刻胶层上形成光刻胶图形,之后在光刻胶图形的保护下对半导体层进行刻蚀,最后在去除剩余光刻胶后,便形成有源层141和遮挡层142。

[0039] 由于遮挡层142和有源层141同时通过半导体层形成,这样在形成阵列基板1的像素结构的过程中,遮挡层142和有源层141可以采用同一道光刻工序形成,因而不会增加曝光次数,另外在不增加薄膜晶体管结构的情况下实现像素结构的多畴显示;并且,遮挡层142由半导体层形成,这在半导体层光刻的过程中减少了对半导体层材料的浪费,增强了半导体层材料的利用率。

[0040] 以半导体层为IGZO层为例,遮挡层142由IGZO半导体材料形成,IGZO层的光透过率小于100%,目前将IGZO层作为薄膜晶体管的有源层141的阵列基板1中,已知IGZO层的可见光透过率最高可以达到80%-90%,其中,IGZO层作为有源层141时的透过率的测试结果为85%。以IGZO层的光透过率为85%为例,当明像素区域21的透过率在电压作用下为4.5%时,则暗像素区域22的透过率为3.8%;当明像素区域21的透过率在电压作用下为5%时,则暗像素区域22的透过率为4.2%。可见,在相同的驱动电压下,暗像素区域22透过率恒为明像素区域21透过率的85%,使得同一个子像素在显示时,在同一时刻,形成一个明像素区域21和一个暗像素区域22。

[0041] 如图2至图6所示,阵列基板1可以由纵横交错的数据线151和扫描线121分隔为阵列排布的多个子像素2,每个子像素2内,遮挡层142在纵向上可以位于与有源层141相对的一侧区域内。

[0042] 可以理解的是,阵列基板1上间隔设置有多条扫描线121和数据线151,扫描线121

之间相互平行且间距可以相等,数据线151之间相互平行且间距可以相等,扫描线121和数据线151之间相互垂直,相邻的扫描线121和数据线151之间形成一个子像素2,多条扫描线121和多条数据线151将阵列基板1分隔为多个阵列排布的子像素2。其中,扫描线121可以设置在基板11上并与每个子像素2内的栅极122连接,数据线151可以设置在栅极绝缘层13上并与每个子像素2内的源极152连接。

[0043] 在每个子像素2内,在沿阵列基板1的纵向方向上,即沿数据线151的延长方向,遮挡层142与有源层141相对设置,即遮挡层142位于与有源层141相对的一侧区域内。以图2中所示出的结构为例,在一个子像素2内,有源层141位于子像素2的下侧区域,即源极152、有源层141和漏极153形成的薄膜晶体管位于子像素2的下侧区域,并且可以靠近下侧的扫描线121;而遮挡层142则位于子像素2的上侧区域。这样在一个子像素2内,下侧区域为光透过率较高的明像素区域21,上侧区域为透过率较低的暗像素区域22。

[0044] 其中,可以理解的是,由于有源层141及源极152、漏极153不透光,因而明像素区域21内,对应薄膜晶体管的部位不透光。

[0045] 如图2至图6所示,可选的,基板11上还可以形成有存储电容线18,存储电容线18可以与扫描线121平行,且存储电容线18可以位于相邻两条扫描线121之间,遮挡层142和有源层141可以位于存储电容线18的相对两侧。可以理解的是,阵列基板1上还设置有存储电容线18,存储电容线18与像素电极17存之间形成电容,该电容的作用主要是保持电压,以让充好电的电压能够保持到下一次更新画面。

[0046] 具体的,存储电容线18可以形成在基板11上,并且存储电容线18与栅极122线平行设置,在子像素2内,存储电容线18位于子像素2的边界上的两条扫描线121之间,并且遮挡层142和有源层141可以分别位于存储电容线18的两侧,即存储电容线18的一侧为明像素区域21,存储电容线18的另一侧由于设置有遮挡层142,因而另一侧的覆盖遮挡层142的区域形成暗像素区域22。

[0047] 另外,可以理解的是,由于遮挡层142独立设置,其不与任何电路连通,因而遮挡层142相当于绝缘层,遮挡层142不会和像素电极17之间形成电容,在此不再赘述。

[0048] 在一种具体实施方式中,遮挡层142的边缘可以靠近相对应的数据线151、扫描线121及存储电容线18,以将子像素2分为光透过率不同的明像素区域21和暗像素区域22;其中,暗像素区域22为对应设置有遮挡层142的区域。遮挡层142和薄膜晶体管可以分别位于子像素2中存储电容线18的两侧,并且遮挡层142的边缘可以朝向其所在的一侧区域的边缘扩展,即遮挡层142的各边分别靠近相对应的数据线151、扫描线121、存储电容线18,这样遮挡层142占据存储电容线18一侧的近乎全部区域,因而在一个子像素2区域内,以存储电容线18为界限,存储电容线18两侧分别为光透过率不同的明像素区域21和暗像素区域22。

[0049] 示例性的,以存储电容线18设置在相邻两条扫描线121的正中间为例,由于在一个子像素2区域内,遮挡层142占据存储电容线18一侧的几乎全部区域,因而以存储电容线18为界,可以将一个子像素2分为相同的两个区域,其中一个为明像素区域21,另一个设置有遮挡层142的区域为暗像素区域22。

[0050] 如图4所示,为了增强对遮挡层142形成的暗像素区域22的光透过率的调控,在一种可能的实施方式中,遮挡层142内可以形成有多个间隙1422。

[0051] 通过在遮挡层142内形成间隙1422,遮挡层142内对应间隙1422的位置未覆盖遮挡

层142材料,这样间隙1422的光透过率与子像素2的其他透光区的光透过率一致,即间隙1422对应的部位的光透过率高于遮挡层142内其他区域的光透过率,这样可以相应提高遮挡层142的等效光透过率。并且,可以根据实际需求,设置间隙1422的数量及间隙1422大小,从而可以调控间隙1422在遮挡层142内的占比,以此调整遮挡层142的等效光透过率,使遮挡层142整体的等效透过率提高。

[0052] 在实际应用中,可以根据不同需求,来具体设计遮挡层142内的间隙1422数量、大小和形状等,以调整遮挡层142的整体光透过率,以此通过遮挡层142实现暗像素区域22的光透过率降低程度的可调控性。示例性的,间隙1422可以为网孔或狭缝等形状。

[0053] 可以理解的是,在遮挡层142内形成间隙1422的这种结构形式,可以在对半导体层进行光刻的过程中,通过采用特定形状的掩膜版,将掩膜版图形转移到半导体层上,以形成有源层141和遮挡层142,并且遮挡层142内形成相应的间隙1422,因而无需增加曝光次数,在一次光刻工序中即可使半导体层形成有源层141和具有间隙1422的遮挡层142,在此不再赘述。

[0054] 如图4所示,在一种具体实施方式中,遮挡层142可以由平行间隔排列的多个遮挡条1421组成。本实施例中,通过光刻工艺中的掩膜版曝光显影并对半导体层进行刻蚀后,形成的遮挡层142可以为多个平行间隔排列的多个遮挡条1421,相邻遮挡条1421之间具有间隙1422,间隙1422的光透过率高于遮挡层142内其他区域的光透过率,以此调节遮挡层142的整体光透过率。示例性的,遮挡条1421的延伸方向可以与扫描线121的延伸方向相同,或者,遮挡条1421的延伸方向可以与数据线151的延伸方向相同。

[0055] 在另一种具体实施方式中,遮挡条1421的延伸方向可以与液晶的配向方向平行。如图5所示,在暗像素区域22内,以遮挡层142其中的一个遮挡条1421为例,该遮挡条1421可以为与暗像素区域22内的液晶分子的配向方向相同的“回”字型结构,多个遮挡条1421之间为内外间隔,遮挡层142包括由内到外扩展的多层“回”字型的遮挡条1421。通过使遮挡条1421的延伸方向与液晶的配向方向相同,这样在液晶面板的工作过程中,可以更好的调整遮挡层142所在的暗像素区域22的光透过率。

[0056] 另外,且相邻遮挡条1421之间的间隙1422大小可以相同。具体的,遮挡条1421的宽度可以为 $2\text{-}8\mu\text{m}$ ,间隙1422的宽度可以为 $2\text{-}6\mu\text{m}$ 。示例性的,遮挡条1421的宽度可以为 $8\mu\text{m}$ 、 $6\mu\text{m}$ 、 $4\mu\text{m}$ 或 $2\mu\text{m}$ ,间隙1422的宽度可以为 $2\mu\text{m}$ 、 $3\mu\text{m}$ 、 $4\mu\text{m}$ 、 $5\mu\text{m}$ 或 $6\mu\text{m}$ 。

[0057] 另外,在一些其他实施例中,可以不采用在遮挡层142内形成间隙1422的结构形式来调节遮挡层142的光透过率,也可以通过半色调掩模版工艺,来减薄遮挡层142的厚度,以此来调节遮挡层142的光透过率,本实施例对此不作限制。可以理解的是,首先需要保证半导体层形成的有源层141的厚度,以保证薄膜晶体管的性能,进而通过半色调掩模版工艺来调整遮挡层142的厚度。

[0058] 如图6所示,在一种可能的实施方式中,在子像素2的行排列方向上,相邻三个子像素2依次可以为第一颜色子像素23、第二颜色子像素24和第三颜色子像素25,第一颜色子像素23、第二颜色子像素24和第三颜色子像素25内分别设置有第一遮挡层1423、第二遮挡层1424和第三遮挡层1425,第一遮挡层1423、第二遮挡层1424和第三遮挡层1425的光透过率可以不同;其中,第一颜色子像素23、第二颜色子像素24和第三颜色子像素25的颜色可以不同。

[0059] 在实际应用中,对于在行排列方向上的子像素2,即在扫描线121延伸方向的子像素2,其中每三个相邻的子像素2依次可以为第一颜色子像素23、第二颜色子像素24和第三颜色子像素25,并且第一颜色子像素23、第二颜色子像素24和第三颜色子像素25的颜色不同。由于三者的颜色不同,因而三者的亮度衰减速度不同,这样会使液晶面板具有大视角偏色的问题。

[0060] 本实施例中,第一颜色子像素23、第二颜色子像素24、第三颜色子像素25内设置的遮挡层142分别为第一遮挡层1423、第二遮挡层1424和第三遮挡层1425,通过使第一遮挡层1423、第二遮挡层1424和第三遮挡层1425的光透过率不同,以此改善大视角偏色的问题。示例性的,可以通过使这三种颜色子像素内的遮挡层142中的间隙1422占据的总面积不同的方式,其中,第一遮挡层1423、第二遮挡层1424和第三遮挡层1425覆盖的总面积可以相同,但三者中的间隙1422在总面积中的占比不同,以此使三种颜色子像素2内的遮挡层142的等效光透过率不同。

[0061] 具体的,第一颜色子像素23、第二颜色子像素24、第三颜色子像素25的大视角亮度衰减速度可以逐渐减小,且第一遮挡层1423、第二遮挡层1424和第三遮挡层1425的光透过率可以依次减小。

[0062] 本实施例中,通过使亮度衰减速度较快的第一颜色子像素23中的第一遮挡层1423的光透过率较高,使亮度衰减速度较慢的第三颜色子像素25中的第三遮挡层1425的光透过率较低,以使液晶面板在大视角下的第一颜色子像素23、第二颜色子像素24、第三颜色子像素25的亮度趋于一致,这样可以解决由于子像素2的亮度衰减速度不同,而导致的大视角色偏的问题。

[0063] 其中,第一遮挡层1423中的间隙1422的占比可以较大,第二遮挡层1424中的间隙1422的占比适中,而第三遮挡层1425中的间隙1422的占比可以较小。

[0064] 示例性的,本实施例中,第一颜色子像素23可以为红色子像素,第二颜色子像素24可以为绿色子像素,第三颜色子像素25可以为蓝色子像素,红色子像素的亮度衰减速度大于绿色子像素的亮度衰减速度,绿色子像素的亮度衰减速度大于蓝色子像素的亮度衰减速度。

[0065] 另外,本实施例对第一颜色子像素23、第二颜色子像素24及第三颜色子像素25的具体颜色进行限定,只要满足对于亮度衰减速度快的子像素2,其内部设置的遮挡层142使其光透过率高,对于亮度衰减速度慢的子像素2,其内部设置的遮挡层142使其光透过率低即可。

[0066] 本实施例提供的阵列基板及液晶面板,阵列基板包括基板,基板上形成有栅极,栅极上形成有覆盖基板的栅极绝缘层,栅极绝缘层上形成有源层,在栅极绝缘层及有源层上还设置有源极和漏极,源极和漏极均与有源层接触,其中,在栅极绝缘层上还形成有遮挡层,遮挡层为不与有源层连接的独立结构,遮挡层可透光,且遮挡层覆盖的区域的光透过率低于其他区域的光透过率,这样液晶面板的背光依然可以透过遮挡层,且遮挡层可以减弱背光,通过遮挡层可以在阵列基板的一个子像素内产生两个明暗不同的透光区域,进而可以将一个子像素分为明像素区域和暗像素区域两个区域,虽然两个区域内的液晶分子的偏转都相同,但由于遮挡层使得暗像素区域与明像素区域形成不同的光透过率,因而可以在一个像素区域内形成类八畴效果,可以有效改善色偏,且由于未改变成盒结构,因而不会影

响暗像素区域及明像素区域内的液晶响应。

[0067] 实施例二

[0068] 本实施例提供一种液晶面板,该液晶面板可以包括彩膜基板11、液晶分子层和实施例一所述的阵列基板1,彩膜基板11和阵列基板1相对设置,液晶分子层位于彩膜基板11和阵列基板1之间。

[0069] 液晶面板通常由相对设置的阵列基板1、彩膜基板11以及夹设在阵列基板1和彩膜基板11之间的液晶分子层组成,通过在阵列基板1和彩膜基板11之间施加驱动电压,可控制液晶分子层内的液晶分子19旋转,从而使背光模组的背光源发出的光线折射出来产生画面。

[0070] 其中,阵列基板1的具体结构、功能以及工作原理,均已在实施例一中进行了详细介绍,此处不再赘述。本发明提供的液晶面板由相对设置的彩膜基板、阵列基板以及设置在两者之间的液晶分子层组成,阵列基板包括基板,基板上形成有栅极,栅极上形成有覆盖基板的栅极绝缘层,栅极绝缘层上形成有源层,在栅极绝缘层及有源层上还设置有源极和漏极,源极和漏极均与有源层接触,其中,在栅极绝缘层上还形成有遮挡层,遮挡层为不与有源层连接的独立结构,遮挡层可透光,且遮挡层覆盖的区域的光透过率低于其他区域的光透过率,这样液晶面板的背光依然可以透过遮挡层,且遮挡层可以减弱背光,通过遮挡层可以在阵列基板的一个子像素内产生两个明暗不同的透光区域,进而可以将一个子像素分为明像素区域和暗像素区域两个区域,虽然两个区域内的液晶分子的偏转都相同,但由于遮挡层使得暗像素区域与明像素区域形成不同的光透过率,因而可以在一个像素区域内形成类八畴效果,可以有效改善色偏,且由于未改变成盒结构,因而不会影响暗像素区域及明像素区域内的液晶响应。

[0071] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。



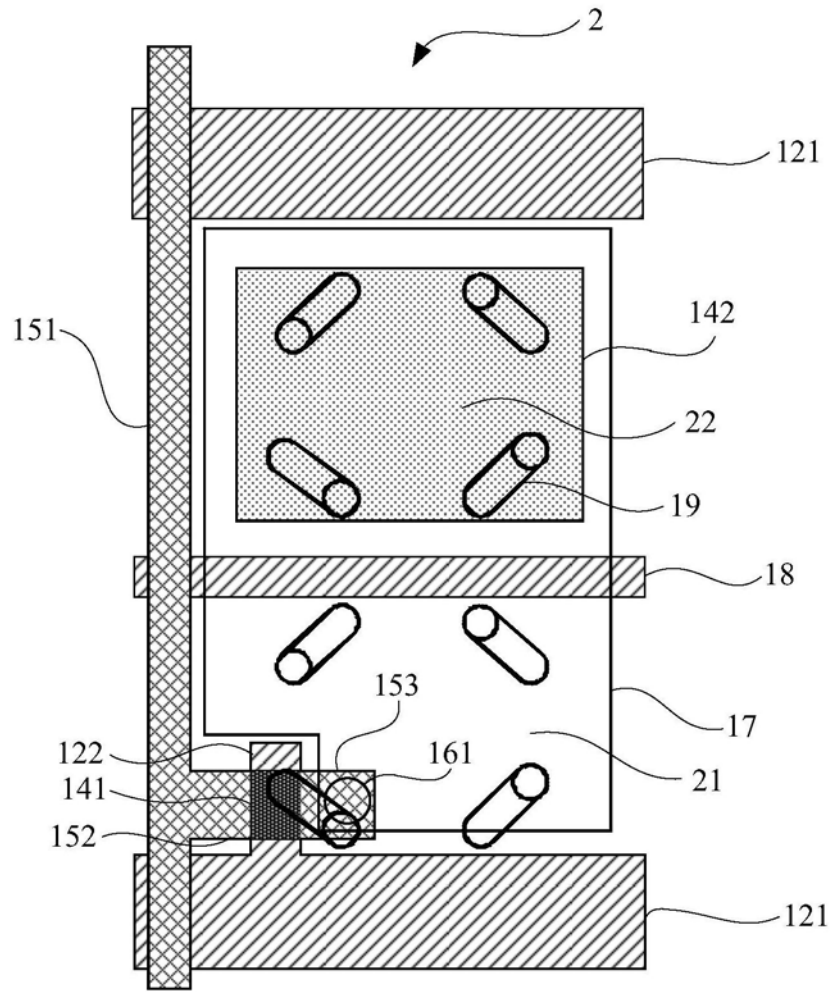


图3

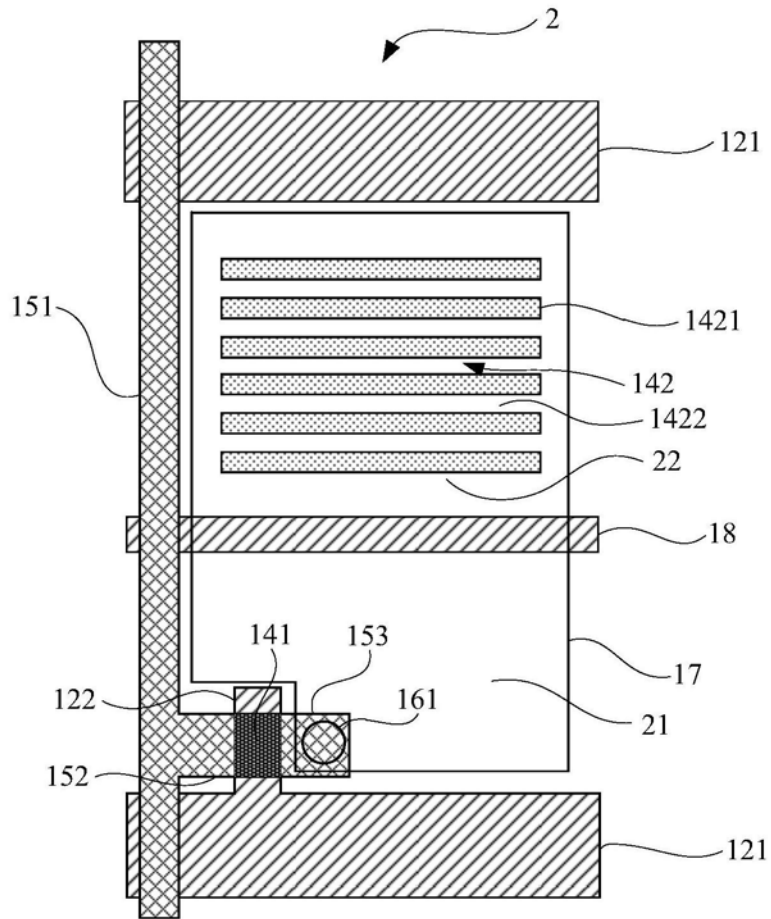


图4

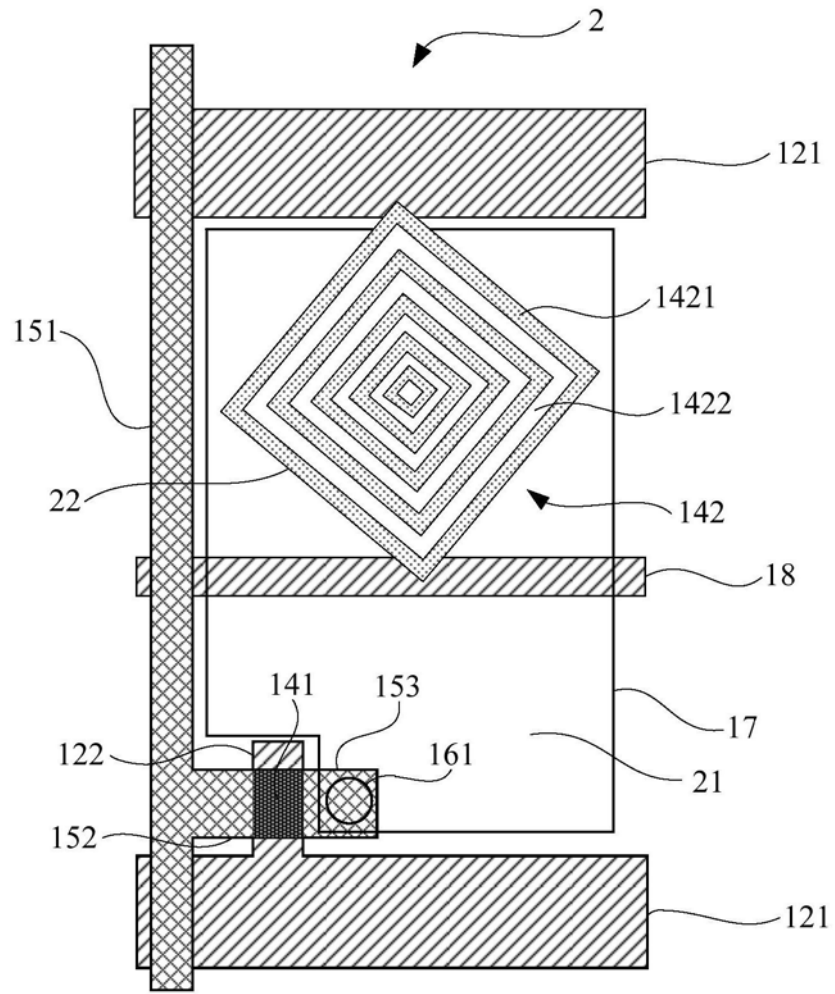


图5

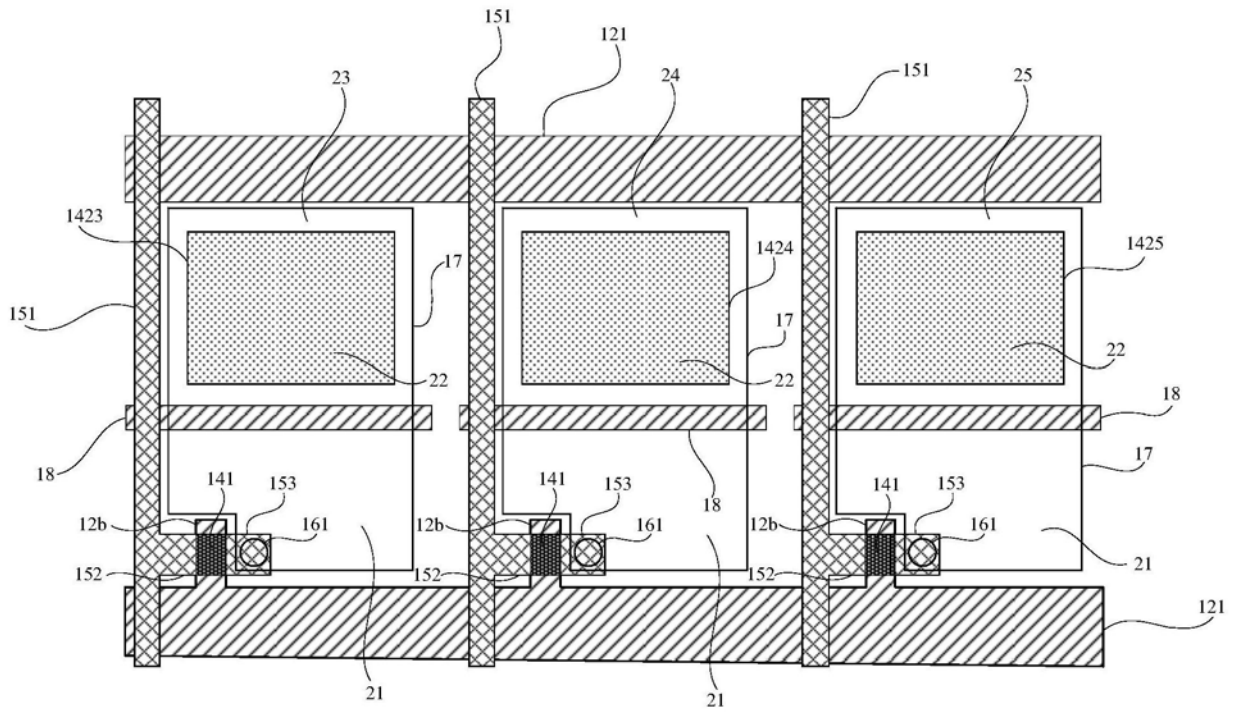


图6

专利名称(译)	阵列基板及液晶面板		
公开(公告)号	<a href="#">CN110928094A</a>	公开(公告)日	2020-03-27
申请号	CN201911411959.3	申请日	2019-12-31
[标]发明人	李智炜 薛彦鹏 陈盈惠 殷桂华 胡珂 罗艳梅 刘翔 储周硕 李广圣 孙学军		
发明人	李智炜 薛彦鹏 陈盈惠 殷桂华 胡珂 罗艳梅 刘翔 储周硕 李广圣 孙学军		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1335 H01L27/12		
CPC分类号	G02F1/133512 G02F1/133514 G02F1/136209 G02F1/136286 G02F1/1368 H01L27/1237 H01L27/1244		
代理人(译)	黄溪 刘芳		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种阵列基板及液晶面板。本发明提供的阵列基板，包括基板、形成在基板上的栅极、覆盖栅极及基板的栅极绝缘层、形成在栅极绝缘层上的有源层以及有源层连接的源极和漏极、由纵横交错的数据线和扫描线分隔为阵列排布的多个子像素、以及通过过孔与漏极连接的像素电极，栅极绝缘层上还设有遮挡层，遮挡层局部遮挡像素电极，遮挡层为孤岛结构，且遮挡层覆盖的区域的光透过率低于其他透光区的光透过率。本发明的阵列基板可以改善色偏，且结构较为简单，不影响液晶响应。

