



# (12)发明专利申请

(10)申请公布号 CN 110286537 A

(43)申请公布日 2019. 09. 27

(21)申请号 201910580640.7

(22)申请日 2019.06.28

(71)申请人 武汉天马微电子有限公司

地址 430205 湖北省武汉市东湖新技术开发区东一产业园流芳园路8号

(72)发明人 董良 光明星 钟本顺

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362(2006.01)

G09G 3/36(2006.01)

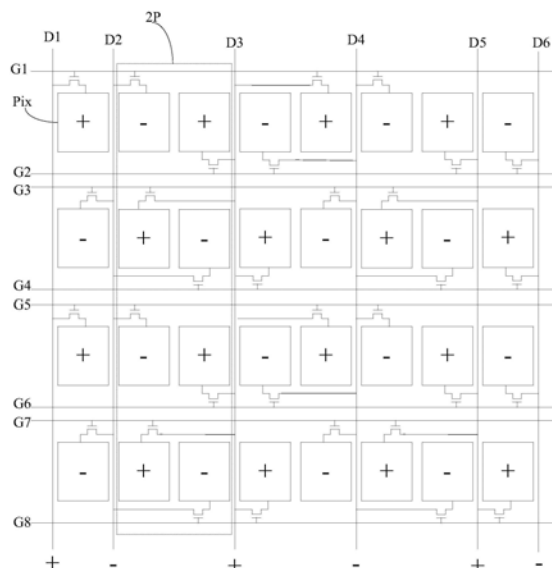
权利要求书3页 说明书8页 附图21页

## (54)发明名称

阵列基板、其驱动方法、液晶显示面板及显示装置

## (57)摘要

本发明公开了一种阵列基板、其驱动方法、液晶显示面板及显示装置,由于同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与数据线相邻,另一个子像素与数据线间隔一个子像素。因此,当数据线施加相同的数据信号中,虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况,由于亮度不同的子像素不相邻,因此可以改善由于相邻列子像素亮度不同而产生的竖纹。



1. 一种阵列基板,其特征在于,包括衬底基板、位于所述衬底基板上呈矩阵排列的 $2N$ 列子像素、 $N+2$ 条数据线和多条栅线;其中,

每行子像素的两侧分别设置有一条所述栅线,且相邻的两行子像素之间设置有两条所述栅线;

以第 $2n$ 列子像素和 $2n+1$ 列子像素为一单元组;每一所述单元组的两侧分别设置有一条所述数据线,且相邻两个所述单元组之间设置有一条所述数据线;且第1列子像素靠近所述衬底基板一侧和最后一列子像素靠近所述衬底基板另一侧分别设置有一条所述数据线;

各所述子像素分别与位于其两侧的数据线中的其中一条数据线连接,同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;

针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与所述数据线相邻,另一个子像素与所述数据线间隔一个子像素;

位于同一行,且与同一条所述数据线连接的两个所述子像素分别连接位于该行子像素两侧的不同栅线。

2. 如权利要求1所述的阵列基板,其特征在于,

第1条数据线与第1列的奇数行的子像素连接;第2条数据线分别与第1列的偶数行子像素、第2列的奇数行子像素以及第3列的偶数行子像素连接;第 $m$ 条数据线分别与第 $2m-4$ 列的偶数行子像素、第 $2m-3$ 列的奇数行子像素,第 $2m-2$ 列的偶数行子像素以及第 $2m-1$ 列的奇数行子像素连接;第 $k$ 条数据线分别与第 $2k-4$ 列的奇数行子像素、第 $2k-3$ 列的偶数行子像素,第 $2k-2$ 列的奇数行子像素以及第 $2k-1$ 列的偶数行子像素连接; $m$ 为大于2且小于或等于 $N$ 的任意奇数, $k$ 为大于1且小于或者等于 $N$ 的任意偶数;

若 $N$ 为奇数,第 $N+1$ 条数据线分别与第 $2N-2$ 列的奇数行子像素、第 $2N-1$ 列的偶数行子像素以及第 $2N$ 列的奇数行子像素连接;第 $N+2$ 条数据线与第 $2N$ 列的偶数行子像素连接;若 $N$ 为偶数,第 $N+1$ 条数据线分别与第 $2N-2$ 列的偶数行子像素、第 $2N-1$ 列的奇数行子像素以及第 $2N$ 列的偶数行子像素连接;第 $N+2$ 条数据线与第 $2N$ 列的奇数行子像素连接。

3. 如权利要求1所述的阵列基板,其特征在于,

第1条数据线与第1列的偶数行的子像素连接;第2条数据线分别与第1列的奇数行子像素、第2列的偶数行子像素以及第3列的奇数行子像素连接;第 $m$ 条数据线分别与第 $2m-4$ 列的奇数行子像素、第 $2m-3$ 列的偶数行子像素,第 $2m-2$ 列的奇数行子像素以及第 $2m-1$ 列的偶数行子像素连接;第 $k$ 条数据线分别与第 $2k-4$ 列的偶数行子像素、第 $2k-3$ 列的奇数行子像素,第 $2k-2$ 列的偶数行子像素以及第 $2k-1$ 列的奇数行子像素连接; $m$ 为大于2且小于或等于 $N$ 的任意奇数, $k$ 为大于2且小于或等于 $N$ 的任意偶数;

若 $N$ 为奇数,第 $N+1$ 条数据线分别与第 $2N-2$ 列的偶数行子像素、第 $2N-1$ 列的奇数行子像素以及第 $2N$ 列的偶数行子像素连接;第 $N+2$ 条数据线与第 $2N$ 列的奇数行子像素连接;若 $N$ 为偶数,第 $N+1$ 条数据线分别与第 $2N-2$ 列的奇数行子像素、第 $2N-1$ 列的偶数行子像素以及第 $2N$ 列的奇数行子像素连接;第 $N+2$ 条数据线与第 $2N$ 列的偶数行子像素连接。

4. 如权利要求1-3任一项所述的阵列基板,其特征在于,

第 $2x$ 列子像素和第 $2x-1$ 列子像素与奇数行栅线连接,第 $2y$ 列子像素和第 $2y-1$ 列子像素与偶数行栅线连接;

或者,第 $2x$ 列子像素和第 $2x-1$ 列子像素与偶数行栅线连接,第 $2y$ 列子像素和第 $2y-1$ 列子像素与奇数行栅线连接;

其中, $x$ 为大于或等于2且小于或等于 $N$ 的任意偶数; $y$ 为大于或等于1且小于或等于 $N$ 的任意奇数。

5.如权利要求1-3任一项所述的阵列基板,其特征在于,

对于同一列子像素,以每相邻的两个子像素为一组,相邻两组中,一组中的两个子像素均与奇数行栅线连接,另一组中的两个子像素均与偶数行栅线连接。

6.一种阵列基板,其特征在于,包括衬底基板、位于所述衬底基板上呈矩阵排列的 $2N$ 列子像素、 $N+1$ 条数据线和多条栅线;其中,

每行所述子像素的两侧分别设置有一条所述栅线,且相邻的两行所述子像素之间设置有两条所述栅线;

以第 $2n-1$ 列子像素和 $2n$ 列子像素为一单元组;每一所述单元组的两侧分别设置有一条所述数据线,且相邻两个所述单元组之间设置有一条所述数据线; $n$ 为大于0且小于或等于 $N$ 的任意整数;

各所述子像素分别与位于其两侧的数据线中的其中一条数据线连接,同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;

针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与所述数据线相邻,另一个子像素与所述数据线间隔一个子像素;

位于同一行,且与同一条所述数据线连接的两个所述子像素分别连接位于该行子像素两侧的不同栅线。

7.如权利要求6所述的阵列基板,其特征在于,

第1条数据线与第1列的奇数行的子像素连接;第 $k$ 条数据线分别与第 $2k-3$ 列的偶数行子像素、第 $2k-2$ 列的奇数行子像素,第 $2k-1$ 列的偶数行子像素以及第 $2k$ 列的奇数行子像素连接;第 $m$ 条数据线分别与第 $2m-3$ 列的奇数行子像素、第 $2m-2$ 列的偶数行子像素,第 $2m-1$ 列的奇数行子像素以及第 $2m$ 列的偶数行子像素连接; $k$ 为大于1且小于或者等于 $N$ 的任意偶数, $m$ 为大于2且小于或等于 $N$ 的任意奇数;

若 $N$ 为奇数,第 $N+1$ 条数据线分别与第 $2N-1$ 列的奇数行子像素以及第 $2N$ 列的偶数行子像素连接;若 $N$ 为偶数,第 $N+1$ 条数据线分别与第 $2N-1$ 列的奇数行子像素以及第 $2N$ 列的偶数行子像素连接。

8.如权利要求6所述的阵列基板,其特征在于,

第1条数据线与第1列的偶数行的子像素连接;第 $k$ 条数据线分别与第 $2k-3$ 列的奇数行子像素、第 $2k-2$ 列的偶数行子像素,第 $2k-1$ 列的奇数行子像素以及第 $2k$ 列的偶数行子像素连接;第 $m$ 条数据线分别与第 $2m-3$ 列的偶数行子像素、第 $2m-2$ 列的奇数行子像素,第 $2m-1$ 列的偶数行子像素以及第 $2m$ 列的奇数行子像素连接; $k$ 为大于1且小于或者等于 $N$ 的任意偶数, $m$ 为大于2且小于或等于 $N$ 的任意偶数;

若 $N$ 为奇数,第 $N+1$ 条数据线分别与第 $2N-1$ 列的偶数行子像素以及第 $2N$ 列的奇数行子像素连接;若 $N$ 为偶数,第 $N+1$ 条数据线分别与第 $2N-1$ 列的偶数行子像素以及第 $2N$ 列的奇数行子像素连接。

9. 如权利要求6-8任一项所述的阵列基板,其特征在于,  
第 $2i$ 列子像素和第 $2i-3$ 列子像素与奇数行栅线连接,第 $2i-2$ 列子像素和第 $2i-1$ 列子像素与偶数行栅线连接;  
或者,第 $2i$ 列子像素和第 $2i-3$ 列子像素与偶数行栅线连接,第 $2i-2$ 列子像素和第 $2i-1$ 列子像素与奇数行栅线连接;  
其中, $i$ 为大于或等于2且小于或等于 $N$ 的任意数。
10. 如权利要求1-3任一项所述的阵列基板,其特征在于,  
对于同一列子像素,以每相邻的两个子像素为一组,相邻两组中,一组中的两个子像素均与奇数行栅线连接,另一组中的两个子像素均与偶数行栅线连接。
11. 一种液晶显示面板,其特征在于,包括如权利要求1-10任一项所述的阵列基板。
12. 一种显示装置,其特征在于,包括如权要求11所述的液晶显示面板。
13. 一种如权利要求1-10任一项所述的阵列基板的驱动方法,其特征在于,包括:  
显示每一帧画面时,逐行向栅线输出扫描信号;  
且一帧画面中,向同一数据线输出的数据信号的极性相同,向相邻数据线输出的数据信号的极性相反;相邻两帧画面中,向同一数据线输出的数据信号的极性相反。

## 阵列基板、其驱动方法、液晶显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤指一种阵列基板、其驱动方法、液晶显示面板及显示装置。

### 背景技术

[0002] 薄膜晶体管液晶显示(Thin Film Transistor-Liquid Crystal Display,TFT-LCD)面板广泛应用于移动产品如手机,平板电脑中。目前,为实现全面屏窄边框产品,采用如图1所示的双栅设计,两行栅线 $gate_m$ 控制一行子像素 $Pix$ 的开启或关闭,一条数据线 $datan$ 连接两列子像素 $Pix$ ,从而数据线 $datan$ 可减少一半。

[0003] 液晶显示面板在显示时亮度由像素电压(即公共电极与像素电极的电压差)决定,在显示时,施加的公共电压是固定的,像素电极的电压是通过数据线施加的。但是,在上述双栅设计中,如图2所示,当第一行栅线 $gate_1$ 扫描结束后,由于第二行栅线 $gate_2$ 还在扫描,因此相邻两列子像素 $Pix$ 受栅线 $gate_m$ 的耦合情况不同,导致其最佳公共电压不相同。当相邻两列子像素 $Pix$ 施加相同的数据信号时,由于耦合情况不同,导致最终两列子像素 $Pix$ 上的像素电压不同,从而导致显示时由于亮度不同产生竖纹。

### 发明内容

[0004] 有鉴于此,本发明实施例提供了一种阵列基板、其驱动方法、液晶显示面板及显示装置,用以缓解现有技术中存在的竖纹问题。

[0005] 本发明实施例提供的一种阵列基板,包括衬底基板、位于所述衬底基板上呈矩阵排列的 $2N$ 列子像素、 $N+2$ 条数据线和多条栅线;其中,

[0006] 每行子像素的两侧分别设置有一条所述栅线,且相邻的两行子像素之间设置有两条所述栅线;

[0007] 以第 $2n$ 列子像素和 $2n+1$ 列子像素为一单元组;每一所述单元组的两侧分别设置有一条所述数据线,且相邻两个所述单元组之间设置有一条所述数据线;且第1列子像素靠近所述衬底基板一侧和最后一列子像素靠近所述衬底基板另一侧分别设置有一条所述数据线;

[0008] 各所述子像素分别与位于其两侧的数据线中的其中一条数据线连接,同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;

[0009] 针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与所述数据线相邻,另一个子像素与所述数据线间隔一个子像素;

[0010] 位于同一行,且与同一条所述数据线连接的两个所述子像素分别连接位于该行子像素两侧的不同栅线。

[0011] 本发明实施例提供的一种阵列基板,包括衬底基板、位于所述衬底基板上呈矩阵排列的 $2N$ 列子像素、 $N+1$ 条数据线和多条栅线;其中,

[0012] 每行所述子像素的两侧分别设置有一条所述栅线,且相邻的两行所述子像素之间设置有两条所述栅线;

[0013] 以第 $2n-1$ 列子像素和 $2n$ 列子像素为一单元组;每一所述单元组的两侧分别设置有一条所述数据线,且相邻两个所述单元组之间设置有一条所述数据线; $n$ 为大于0且小于或等于 $N$ 的任意整数;

[0014] 各所述子像素分别与位于其两侧的数据线中的其中一条数据线连接,同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;

[0015] 针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与所述数据线相邻,另一个子像素与所述数据线间隔一个子像素;

[0016] 位于同一行,且与同一条所述数据线连接的两个所述子像素分别连接位于该行子像素两侧的不同栅线。

[0017] 相应地,本发明实施例还提供了一种液晶显示面板,包括本发明实施例提供的阵列基板。

[0018] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的液晶显示面板。

[0019] 相应地,本发明实施例还提供了一种上述阵列基板的驱动方法,包括:

[0020] 显示每一帧画面时,逐行向栅线输出扫描信号;

[0021] 且一帧画面中,向同一数据线输出的数据信号的极性相同,向相邻数据线输出的数据信号的极性相反;相邻两帧画面中,向同一数据线输出的数据信号的极性相反。

[0022] 本发明有益效果如下:

[0023] 本发明实施例提供的阵列基板、其驱动方法、液晶显示面板及显示装置,由于同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与数据线相邻,另一个子像素与数据线间隔一个子像素。因此,当数据线施加相同的数据信号中,虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况,由于亮度不同的子像素不相邻,因此可以改善由于相邻列子像素亮度不同而产生的竖纹。

## 附图说明

[0024] 图1相关技术中双栅设计的液晶显示面板的结构示意图;

[0025] 图2为图1所示的液晶显示面板中相邻两条栅线对应的时序图;

[0026] 图3为本发明一种实施例提供的阵列基板的结构示意图;

[0027] 图4为本发明另一种实施例提供的阵列基板的结构示意图;

[0028] 图5为本发明又一种实施例提供的阵列基板的结构示意图;

[0029] 图6为本发明又一种实施例提供的阵列基板的结构示意图;

[0030] 图7为本发明又一种实施例提供的阵列基板的结构示意图;

[0031] 图8为本发明又一种实施例提供的阵列基板的结构示意图;

[0032] 图9为本发明又一种实施例提供的阵列基板的结构示意图;

- [0033] 图10为本发明又一种实施例提供的阵列基板的结构示意图；  
[0034] 图11为本发明又一种实施例提供的阵列基板的结构示意图；  
[0035] 图12为本发明又一种实施例提供的阵列基板的结构示意图；  
[0036] 图13为本发明又一种实施例提供的阵列基板的结构示意图；  
[0037] 图14为本发明又一种实施例提供的阵列基板的结构示意图；  
[0038] 图15为本发明又一种实施例提供的阵列基板的结构示意图；  
[0039] 图16为本发明又一种实施例提供的阵列基板的结构示意图；  
[0040] 图17为本发明又一种实施例提供的阵列基板的结构示意图；  
[0041] 图18为本发明又一种实施例提供的阵列基板的结构示意图；  
[0042] 图19为本发明又一种实施例提供的阵列基板的结构示意图；  
[0043] 图20为本发明又一种实施例提供的阵列基板的结构示意图；  
[0044] 图21为本发明一种实施例提供的液晶显示面板的结构示意图；  
[0045] 图22为本发明一种实施例提供的显示装置的结构示意图。

### 具体实施方式

[0046] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,显然,所描述的实施例仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0047] 附图中各部件的形状和大小不反映真实比例,目的只是示意说明本发明内容。

[0048] 本发明实施例提供的一种阵列基板,包括衬底基板、如图3至图12所示,位于衬底基板上呈矩阵排列的 $2N$ 列子像素 $P_{ix}$ 、 $N+2$ 条数据线和多条栅线;其中, $N$ 为大于或等于1的任意数,说明书附图中以 $N=4$ 为例进行示意;

[0049] 每行子像素 $P_{ix}$ 的两侧分别设置有一条栅线 $G_m$ ,且相邻的两行子像素 $P_{ix}$ 之间设置有两条栅线 $G_m$ ;

[0050] 以第 $2n$ 列子像素 $P_{ix}$ 和 $2n+1$ 列子像素 $P_{ix}$ 为一单元组 $2P$ ;每一单元组 $2P$ 的两侧分别设置有一条数据线 $D_i$ ,且相邻两个单元组 $2P$ 之间设置有一条数据线 $D_i$ ;且第1列子像素 $P_{ix}$ 靠近衬底基板一侧和最后一列子像素 $P_{ix}$ 靠近衬底基板另一侧分别设置有一条数据线 $D_i$ ;

[0051] 各子像素 $P_{ix}$ 分别与位于其两侧的数据线 $D_i$ 中的其中一条数据线 $D_i$ 连接,同一列中相邻的子像素 $P_{ix}$ 连接不同的数据线 $D_i$ ,同一行中相邻的两个子像素 $P_{ix}$ 连接不同的数据线 $D_i$ ;

[0052] 针对每一行子像素 $P_{ix}$ ,同一数据线 $D_i$ 连接位于该数据线 $D_i$ 两侧且位置不相邻的两个子像素 $P_{ix}$ ,且同一行中与同一条数据线 $D_i$ 连接的两个子像素 $P_{ix}$ 中,一个子像素 $P_{ix}$ 与数据线 $D_i$ 相邻,另一个子像素 $P_{ix}$ 与数据线 $D_i$ 间隔一个子像素 $P_{ix}$ ;

[0053] 位于同一行,且与同一条数据线 $D_i$ 连接的两个子像素 $P_{ix}$ 分别连接位于该行子像素 $P_{ix}$ 两侧的不同栅线 $G_m$ 。

[0054] 在本发明实施例提供的阵列基板中,由于同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像

素中,一个子像素与数据线相邻,另一个子像素与数据线间隔一个子像素。因此,当数据线施加相同的数据信号中,虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况,由于亮度不同的子像素不相邻,因此可以改善由于相邻列子像素亮度不同而产生的竖纹。

[0055] 另外,本发明实施例提供的阵列基板还可以实现点反转的驱动方式,从而提高显示面板的品质。

[0056] 可选地,在本发明实施例提供的一种阵列基板中,如图3至图7所示,第1条数据线D1与第1列的奇数行的子像素Pix连接;第2条数据线D2分别与第1列的偶数行子像素Pix、第2列的奇数行子像素Pix以及第3列的偶数行子像素Pix连接;第m条数据线Dm分别与第2m-4列的偶数行子像素Pix、第2m-3列的奇数行子像素Pix,第2m-2列的偶数行子像素Pix以及第2m-1列的奇数行子像素Pix连接;第k条数据线Dk分别与第2k-4列的奇数行子像素Pix、第2k-3列的偶数行子像素Pix,第2k-2列的奇数行子像素Pix以及第2k-1列的偶数行子像素Pix连接;m为大于2且小于或等于N的任意奇数,k为大于1且小于或者等于N的任意偶数;

[0057] 若N为奇数,第N+1条数据线DN+1分别与第2N-2列的奇数行子像素Pix、第2N-1列的偶数行子像素Pix以及第2N列的奇数行子像素Pix连接;第N+2条数据线DN+2与第2N列的偶数行子像素Pix连接;若N为偶数,第N+1条数据线DN+1分别与第2N-2列的偶数行子像素Pix、第2N-1列的奇数行子像素Pix以及第2N列的偶数行子像素Pix连接;第N+2条数据线DN+2与第2N列的奇数行子像素Pix连接。

[0058] 可选地,在本发明实施例提供的另一阵列基板中,如图8至图12所示,第1条数据线D1与第1列的偶数行的子像素Pix连接;第2条数据线D2分别与第1列的奇数行子像素Pix、第2列的偶数行子像素Pix以及第3列的奇数行子像素Pix连接;第m条数据线Dm分别与第2m-4列的奇数行子像素Pix、第2m-3列的偶数行子像素Pix,第2m-2列的奇数行子像素Pix以及第2m-1列的偶数行子像素Pix连接;第k条数据线Dk分别与第2k-4列的偶数行子像素Pix、第2k-3列的奇数行子像素Pix,第2k-2列的偶数行子像素Pix以及第2k-1列的奇数行子像素Pix连接;m为大于2且小于或等于N的任意奇数,k为大于2且小于或等于N的任意偶数;

[0059] 若N为奇数,第N+1条数据线DN+1分别与第2N-2列的偶数行子像素Pix、第2N-1列的奇数行子像素Pix以及第2N列的偶数行子像素Pix连接;第N+2条数据线DN+2与第2N列的奇数行子像素Pix连接;若N为偶数,第N+1条数据线DN+1分别与第2N-2列的奇数行子像素Pix、第2N-1列的偶数行子像素Pix以及第2N列的奇数行子像素Pix连接;第N+2条数据线DN+2与第2N列的偶数行子像素Pix连接。

[0060] 在具体实施时,在本发明实施例提供的阵列基板中,针对每一行中与同一数据线连接的两个子像素,只要保证该两个子像素分别连接位于该行子像素两侧的不同栅线即可,在此不作限定。下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0061] 可选地,在本发明实施例提供的阵列基板中,如图4和图9所示,第2x列子像素Pix和第2x-1列子像素Pix与奇数行栅线Gm连接,第2y列子像素Pix和第2y-1列子像素Pix与偶数行栅线Gm连接;

[0062] 其中,x为大于或等于2且小于或等于N的任意偶数;y为大于或等于1且小于或等于N的任意奇数。

[0063] 或者,可选地,在本发明实施例提供的阵列基板中,如图3和图8所示,第 $2x$ 列子像素 $P_{ix}$ 和第 $2x-1$ 列子像素 $P_{ix}$ 与偶数行栅线 $G_m$ 连接,第 $2y$ 列子像素 $P_{ix}$ 和第 $2y-1$ 列子像素 $P_{ix}$ 与奇数行栅线 $G_m$ 连接;

[0064] 其中, $x$ 为大于或等于2且小于或等于 $N$ 的任意偶数; $y$ 为大于或等于1且小于或等于 $N$ 的任意奇数。

[0065] 可选地,在本发明实施例提供的阵列基板中,如图7和图12,对于同一列子像素 $P_{ix}$ ,每相邻的两个子像素 $P_{ix}$ 中,一个子像素 $P_{ix}$ 与奇数行栅线 $G_m$ 连接,另一个子像素 $P_{ix}$ 均与偶数行栅线 $G_m$ 连接。

[0066] 或者,在本发明实施例提供的阵列基板中,对于同一列子像素 $P_{ix}$ ,以每相邻的 $a$ 个子像素 $P_{ix}$ 为一组,相邻两组中,一组中的 $a$ 个子像素 $P_{ix}$ 均与奇数行栅线 $G_m$ 连接,另一组中的 $a$ 个子像素 $P_{ix}$ 均与偶数行栅线 $G_m$ 连接。其中, $a$ 为大于或等于2的整数。即每一列子像素中,一半子像素 $P_{ix}$ 与奇数行栅线 $G_m$ 连接,一半子像素 $P_{ix}$ 与偶数行栅线 $G_m$ 连接。且与奇数行栅线 $G_m$ 连接的组,和与偶数行栅线 $G_m$ 连接的组是交替设置的,这样当阵列基板在制备时沿数据线方向发生对位错时,每一列子像素 $P_{ix}$ 中,一半子像素 $P_{ix}$ 与栅线 $G_m$ 的距离变小,一半子像素 $P_{ix}$ 与栅线 $G_m$ 的距离变大,即每一列子像素 $P_{ix}$ 中,一半子像素 $P_{ix}$ 会变暗,一半子像素 $P_{ix}$ 会变亮,变暗的子像素 $P_{ix}$ 与变亮的子像素 $P_{ix}$ 是交替设置的,因此可以改善阵列基板在制备时由于沿数据线方向发生对位错位导致的亮暗竖纹。

[0067] 可选地,在本发明实施例提供的阵列基板中,如图5和图6、图10和图11所示,对于同一列子像素 $P_{ix}$ ,以每相邻的两个子像素 $P_{ix}$ 为一组,相邻两组中,一组中的两个子像素 $P_{ix}$ 均与奇数行栅线 $G_m$ 连接,另一组中的两个子像素 $P_{ix}$ 均与偶数行栅线 $G_m$ 连接。

[0068] 基于同一发明构思,本发明实施例还提供了另一种阵列基板,包括衬底基板、如图13至图20所示,位于衬底基板上呈矩阵排列的 $2N$ 列子像素 $P_{ix}$ 、 $N+1$ 条数据线 $D_i$ 和多条栅线 $G_m$ ;其中,

[0069] 每行子像素 $P_{ix}$ 的两侧分别设置有一条栅线 $G_m$ ,且相邻的两行子像素 $P_{ix}$ 之间设置有两条栅线 $G_m$ ;

[0070] 以第 $2n-1$ 列子像素 $P_{ix}$ 和 $2n$ 列子像素 $P_{ix}$ 子像素 $P_{ix}$ 为一单元组;每一单元组的两侧分别设置有一条数据线 $D_i$ ,且相邻两个单元组之间设置有一条数据线 $D_i$ ; $n$ 为大于0且小于或等于 $N$ 的任意整数;

[0071] 各子像素 $P_{ix}$ 分别与位于其两侧的数据线 $D_i$ 中的其中一条数据线 $D_i$ 连接,同一列中相邻的子像素 $P_{ix}$ 连接不同的数据线 $D_i$ ,同一行中相邻的两个子像素 $P_{ix}$ 连接不同的数据线 $D_i$ ;

[0072] 针对每一行子像素,同一数据线 $D_i$ 连接位于该数据线 $D_i$ 两侧且位置不相邻的两个子像素 $P_{ix}$ ,且同一行中与同一条数据线 $D_i$ 连接的两个子像素 $P_{ix}$ 中,一个子像素 $P_{ix}$ 与数据线 $D_i$ 相邻,另一个子像素 $P_{ix}$ 与数据线 $D_i$ 间隔一个子像素 $P_{ix}$ ;

[0073] 位于同一行,且与同一条数据线 $D_i$ 连接的两个子像素 $P_{ix}$ 分别连接位于该行子像素 $P_{ix}$ 两侧的不同栅线 $G_m$ 。

[0074] 在本发明实施例提供的阵列基板中,由于同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像

素中,一个子像素与数据线相邻,另一个子像素与数据线间隔一个子像素。因此,当数据线施加相同的数据信号中,虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况,由于亮度不同的子像素不相邻,因此可以改善由于相邻列子像素亮度不同而产生的竖纹。

[0075] 另外,本发明实施例提供的阵列基板还可以实现点反转的驱动方式,从而提高显示面板的品质。

[0076] 可选地,在本发明实施例提供的一种阵列基板中,如图13至图16所示,第1条数据线D1与第1列的奇数行的子像素Pix连接;第k条数据线Dk分别与第2k-3列的偶数行子像素Pix、第2k-2列的奇数行子像素Pix,第2k-1列的偶数行子像素Pix以及第2k列的奇数行子像素Pix连接;第m条数据线Dm分别与第2m-3列的奇数行子像素Pix、第2m-2列的偶数行子像素Pix,第2m-1列的奇数行子像素Pix以及第2m列的偶数行子像素Pix连接;k为大于1且小于或者等于N的任意偶数,m为大于2且小于或等于N的任意奇数;

[0077] 若N为奇数,第N+1条数据线DN+1分别与第2N-1列的奇数行子像素Pix以及第2N列的偶数行子像素Pix连接;若N为偶数,第N+1条数据线DN+1分别与第2N-1列的奇数行子像素Pix以及第2N列的偶数行子像素Pix连接。

[0078] 可选地,在本发明实施例提供的另一种阵列基板中,如图17至图20所示,第1条数据线D1与第1列的偶数行的子像素Pix连接;第k条数据线Dk分别与第2k-3列的奇数行子像素Pix、第2k-2列的偶数行子像素Pix,第2k-1列的奇数行子像素Pix以及第2k列的偶数行子像素Pix连接;第m条数据线Dm分别与第2m-3列的偶数行子像素Pix、第2m-2列的奇数行子像素Pix,第2m-1列的偶数行子像素Pix以及第2m列的奇数行子像素Pix连接;k为大于1且小于或者等于N的任意偶数,m为大于2且小于或等于N的任意偶数;

[0079] 若N为奇数,第N+1条数据线DN+1分别与第2N-1列的偶数行子像素Pix以及第2N列的奇数行子像素Pix连接;若N为偶数,第N+1条数据线DN+1分别与第2N-1列的偶数行子像素Pix以及第2N列的奇数行子像素Pix连接。

[0080] 在具体实施时,在本发明实施例提供的阵列基板中,针对每一行中与同一数据线连接的两个子像素,只要保证该两个子像素分别连接位于该行子像素两侧的不同栅线即可,在此不作限定。下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。可选地,在本发明实施例提供的阵列基板中,如图13和图17所示,

[0081] 第2i列子像素Pix和第2i-3列子像素Pix与奇数行栅线Gm连接,第2i-2列子像素Pix和第2i-1列子像素Pix与偶数行栅线Gm连接;其中,i为大于或等于2且小于或等于N的任意数。

[0082] 或者,可选地,在本发明实施例提供的阵列基板中,如图14和图18所示,

[0083] 第2i列子像素Pix和第2i-3列子像素Pix与偶数行栅线Gm连接,第2i-2列子像素Pix和第2i-1列子像素Pix与奇数行栅线Gm连接;其中,i为大于或等于2且小于或等于N的任意数。

[0084] 在具体实施时,在本发明实施例提供的阵列基板中,对于同一列子像素Pix,以每相邻的a个子像素Pix为一组,相邻两组中,一组中的a个子像素Pix均与奇数行栅线Gm连接,另一组中的a个子像素Pix均与偶数行栅线Gm连接。其中,a为大于或等于2的整数。即每一列

子像素中,一半子像素Pix与奇数行栅线Gm连接,一半子像素Pix与偶数行栅线Gm连接。且与奇数行栅线Gm连接的组,和与偶数行栅线Gm连接的组是交替设置的,这样当阵列基板在制备时沿数据线方向发生对位错时,每一列子像素Pix中,一半子像素Pix与栅线Gm的距离变小,一半子像素Pix与栅线Gm的距离变大,即每一列子像素Pix中,一半子像素Pix会变暗,一半子像素Pix会变亮,变暗的子像素Pix与变亮的子像素Pix是交替设置的,因此可以改善阵列基板在制备时由于沿数据线方向发生对位错位导致的亮暗竖纹。

[0085] 可选地,在本发明实施例提供的阵列基板中,如图15、图16、图19和图20所示,对于同一列子像素Pix,以每相邻的两个子像素Pix为一组,相邻两组中,一组中的两个子像素Pix均与奇数行栅线Gm连接,另一组中的两个子像素Pix均与偶数行栅线Gm连接。

[0086] 基于同一发明构思,本发明实施例还提供了一种上述阵列基板的驱动方法,包括:

[0087] 显示每一帧画面时,逐行向栅线Gm输出扫描信号;

[0088] 且一帧画面中,参见图3至图20,向同一数据线Di输出的数据信号的极性相同,向相邻数据线Di和Di+1输出的数据信号的极性相反;

[0089] 相邻两帧画面中,向同一数据线Di输出的数据信号的极性相反。

[0090] 本发明实施例采用上述驱动方法,可以实现点反转的驱动方式,从而提高显示面板的品质。

[0091] 基于同一发明构思,本发明实施例还提供了一种液晶显示面板,包括本发明实施例提供的上述任一种阵列基板。由于该液晶显示器解决问题的原理与前述一种阵列基板相似,因此该液晶显示面板的实施可以参见前述阵列基板的实施,重复之处不再赘述。

[0092] 具体地,如图21所示,液晶显示面板中,阵列基板具有显示区AA和非显示区BB;栅线Gm、数据线Di和子像素Pix位于显示区AA;非显示区BB包括栅极驱动电路100和源驱动电路200。

[0093] 在具体实施时,在本发明实施中,液晶显示面板中可以包括2个栅极驱动电路100。可选的,如图21所示,各栅极驱动电路中的一个输出端连接阵列基板中的一条栅线,并且这2个栅极驱动电路中的同一级的输出端连接同一条栅线。

[0094] 在具体实施时,在本发明实施中,液晶显示面板中也可以包括1个栅极驱动电路。

[0095] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述任一种液晶显示面板。该显示装置可以为:如图22所示的手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述液晶显示面板的实施例,重复之处不再赘述。

[0096] 本发明实施例提供的上述阵列基板、其驱动方法、液晶显示面板及显示装置,由于同一列中相邻的子像素连接不同的数据线,同一行中相邻的两个子像素连接不同的数据线;针对每一行子像素,同一数据线连接位于该数据线两侧且位置不相邻的两个子像素,且同一行中与同一条数据线连接的两个子像素中,一个子像素与数据线相邻,另一个子像素与数据线间隔一个子像素。因此,当数据线施加相同的数据信号中,虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况,由于亮度不同的子像素不相邻,因此可以改善由于相邻列子像素亮度不同而产生的竖纹。

[0097] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围

之内,则本发明也意图包含这些改动和变型在内。

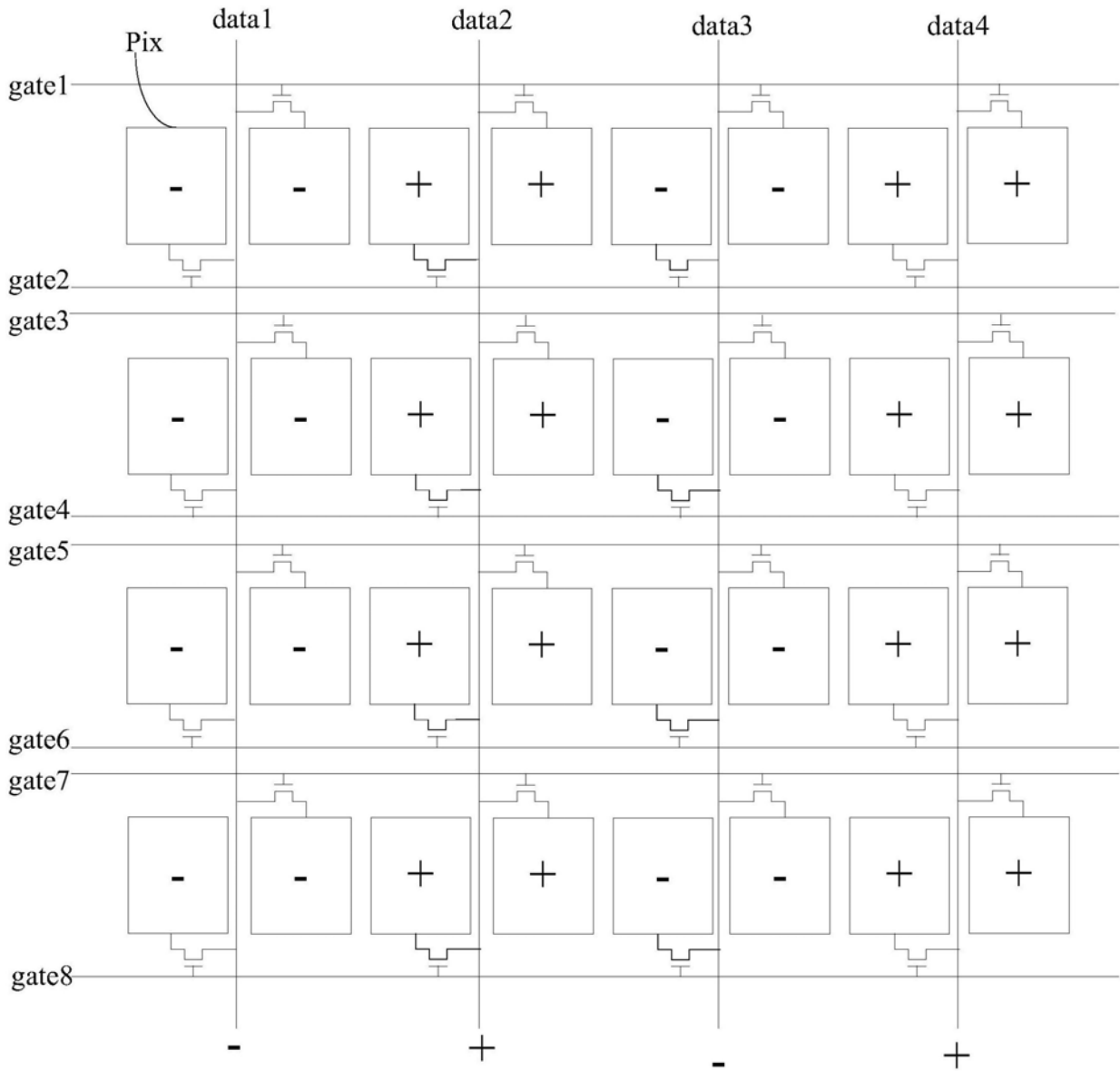


图1

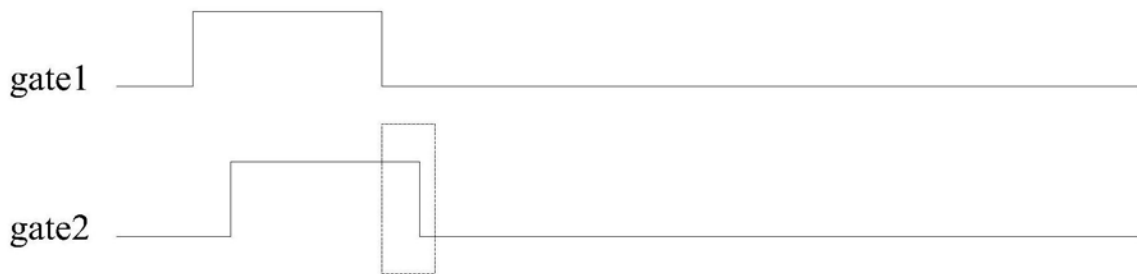


图2

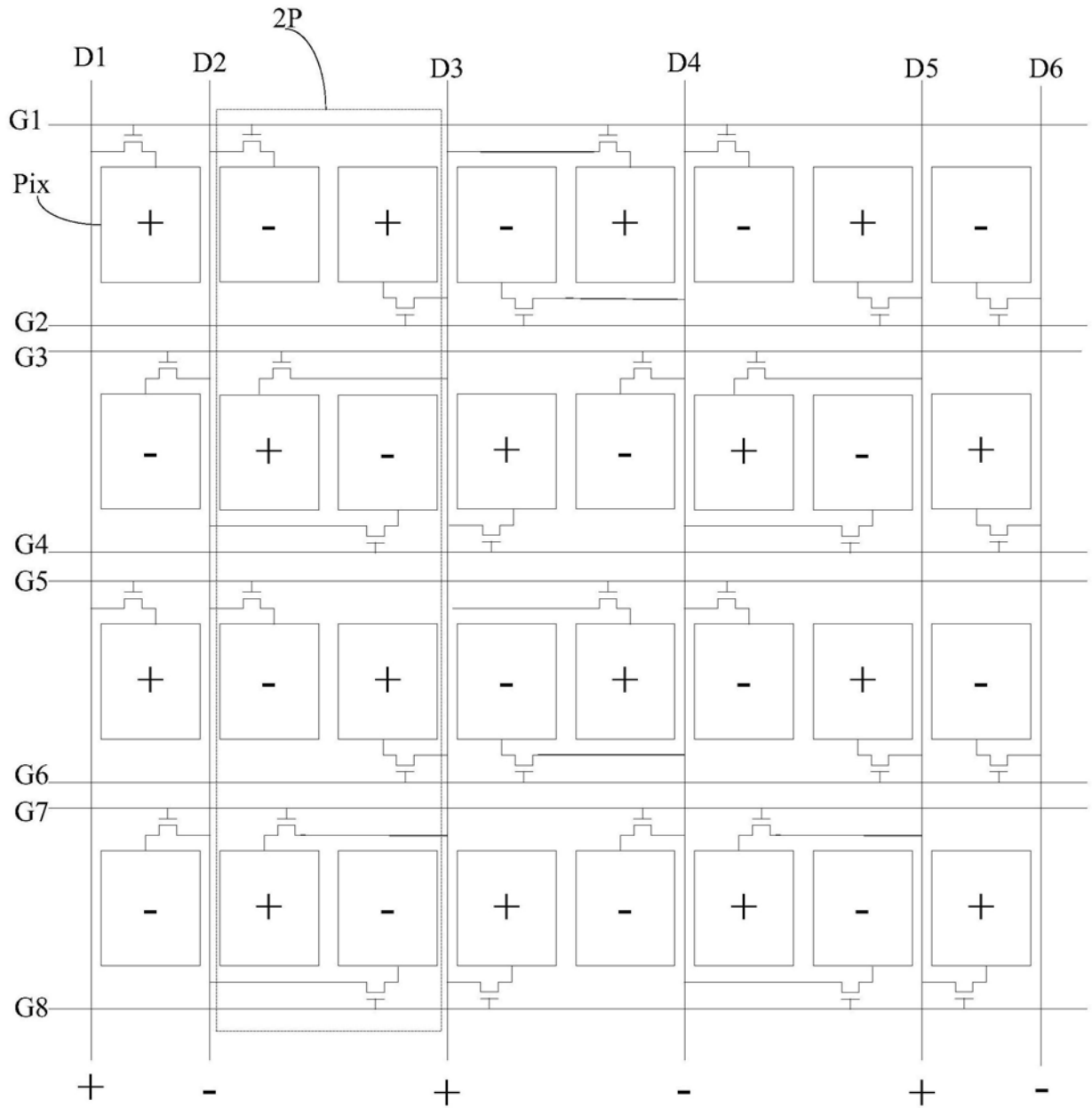


图3

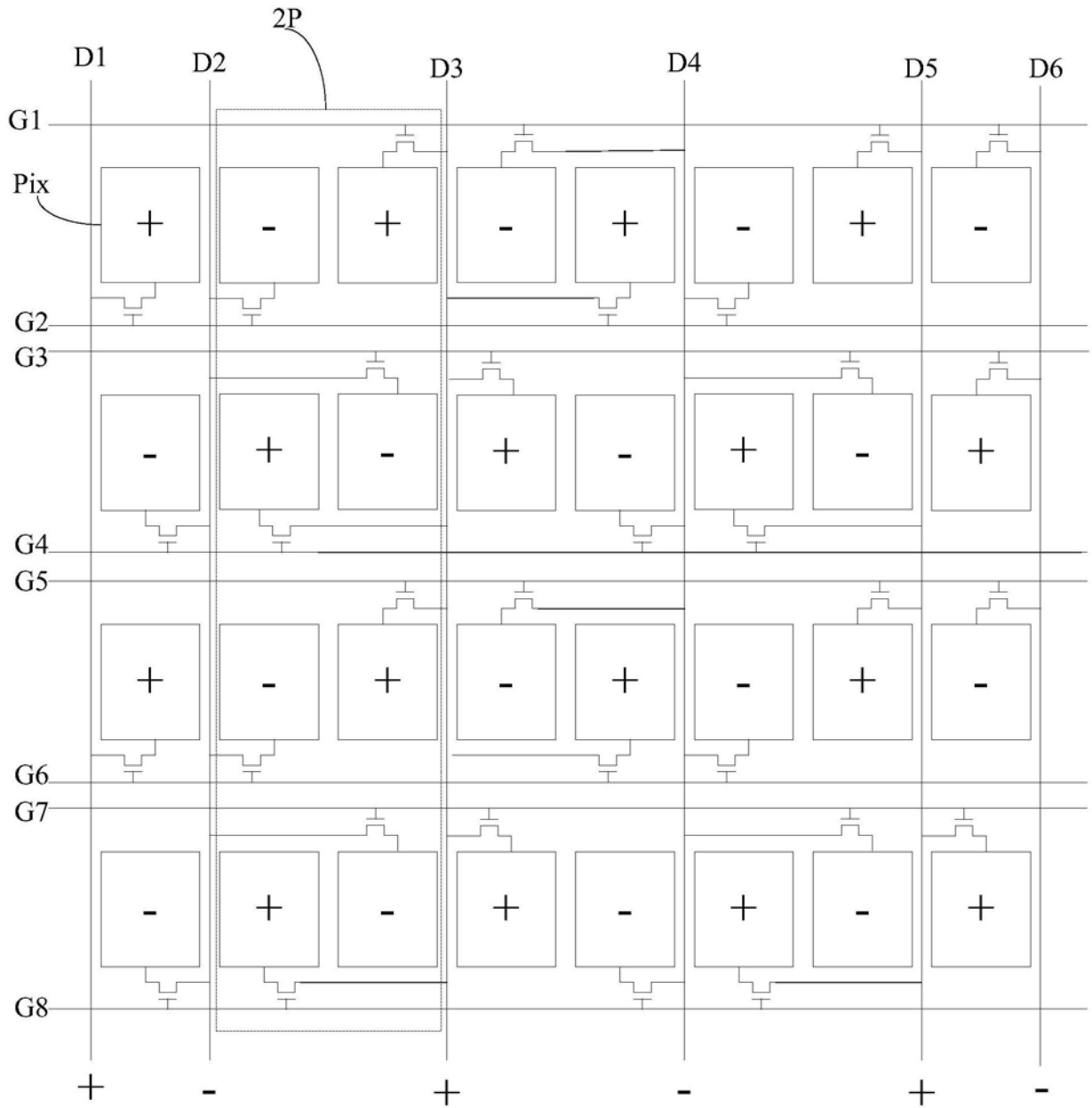


图4

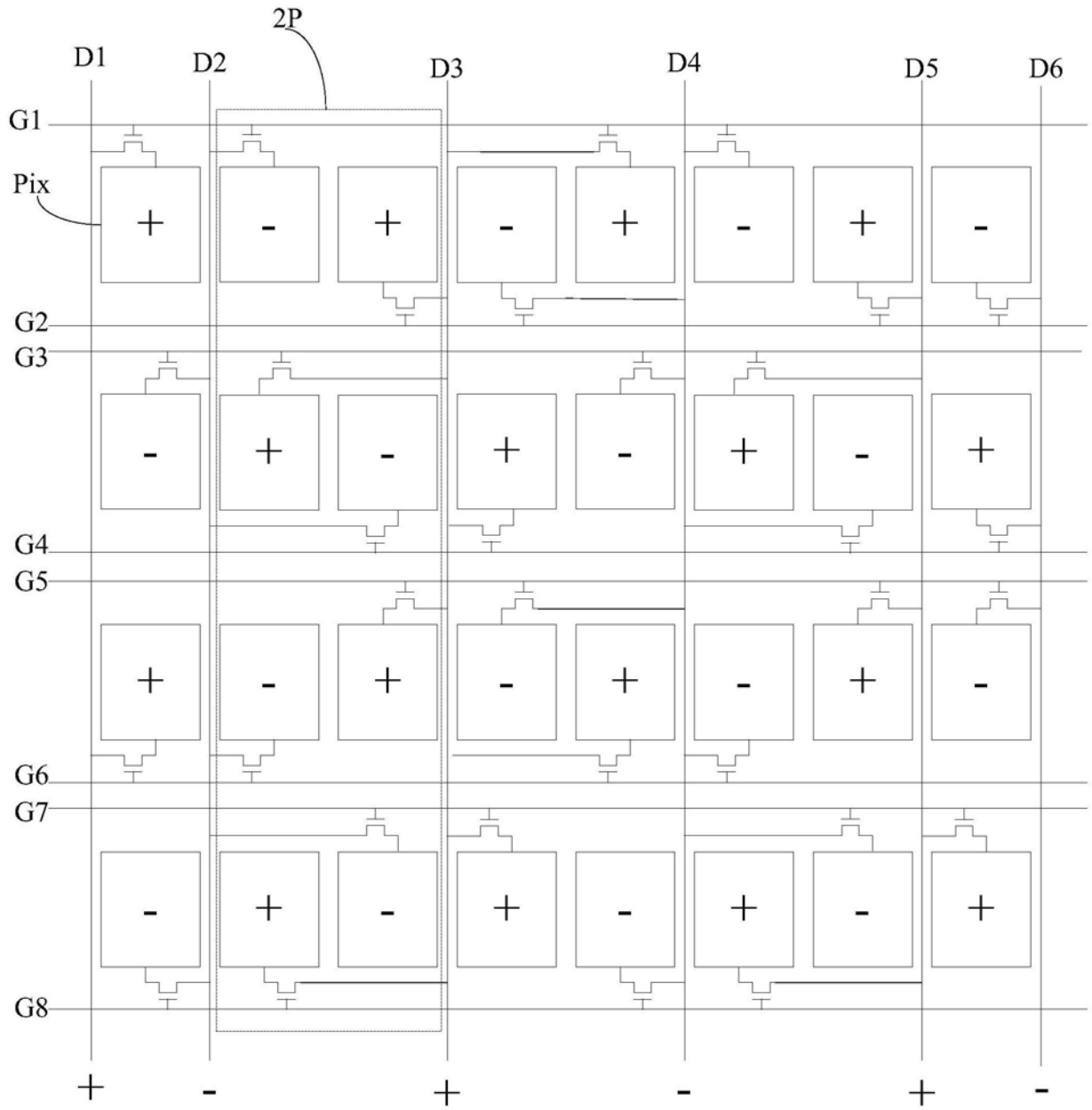


图5

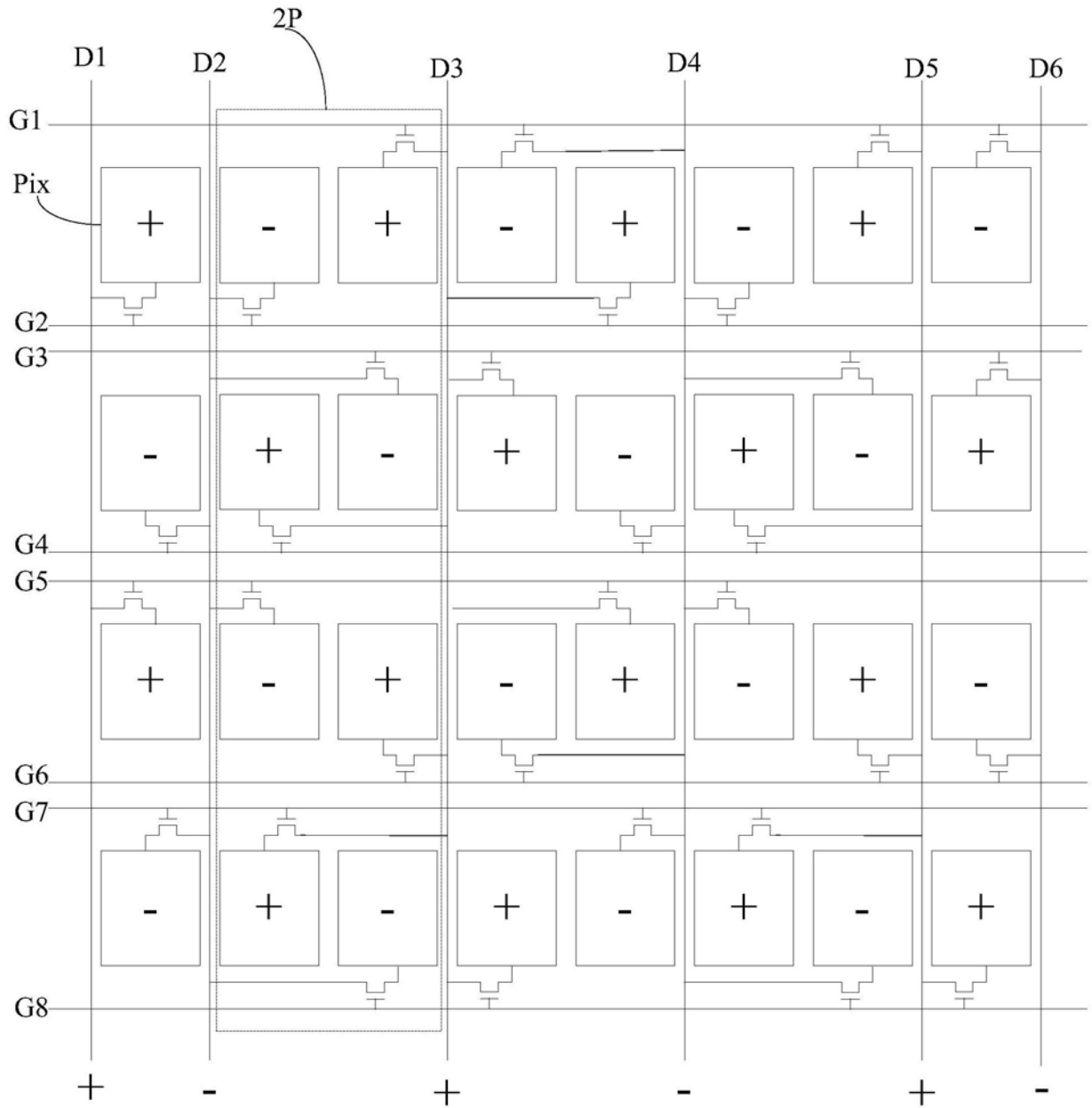


图6

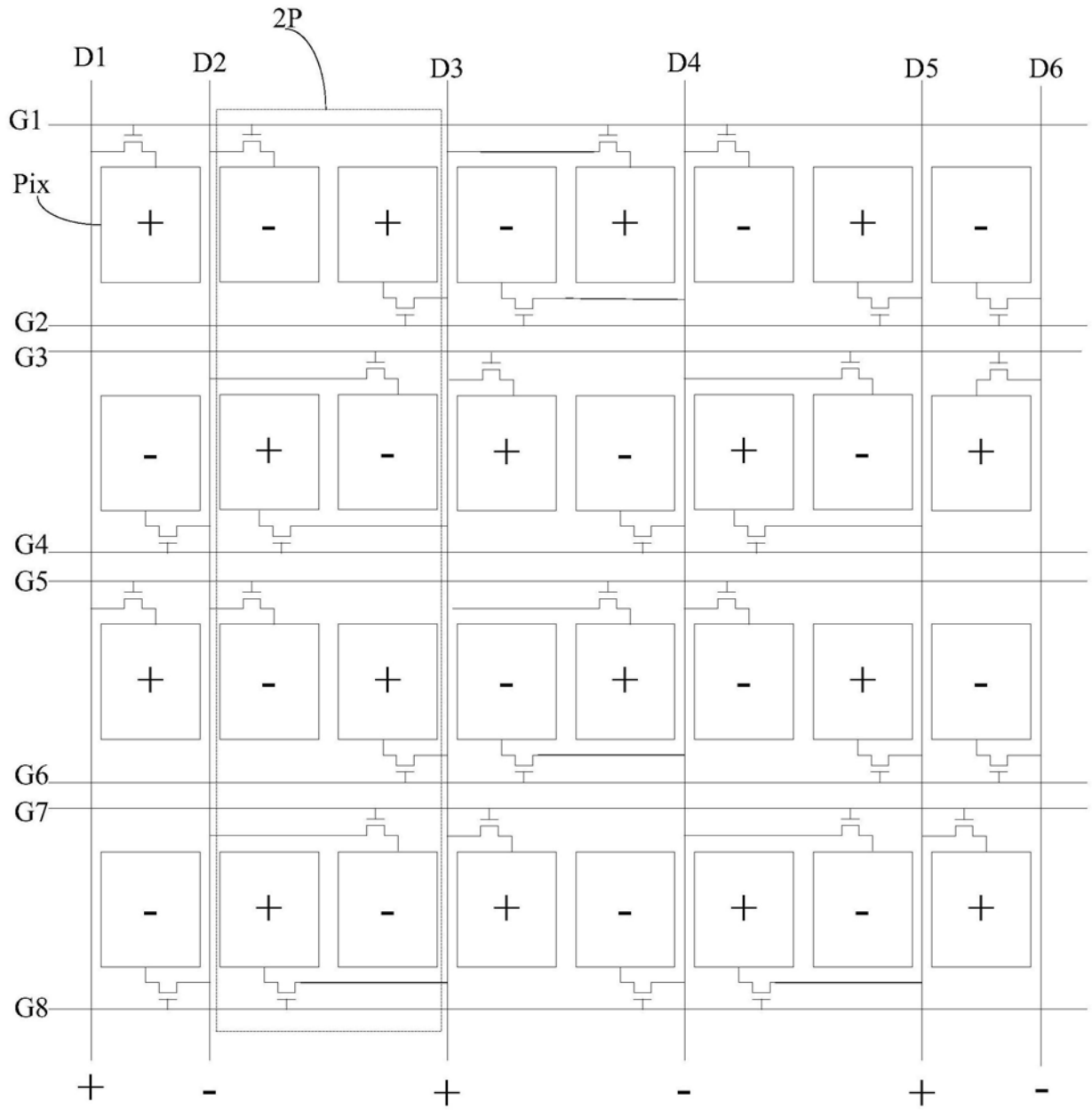


图7

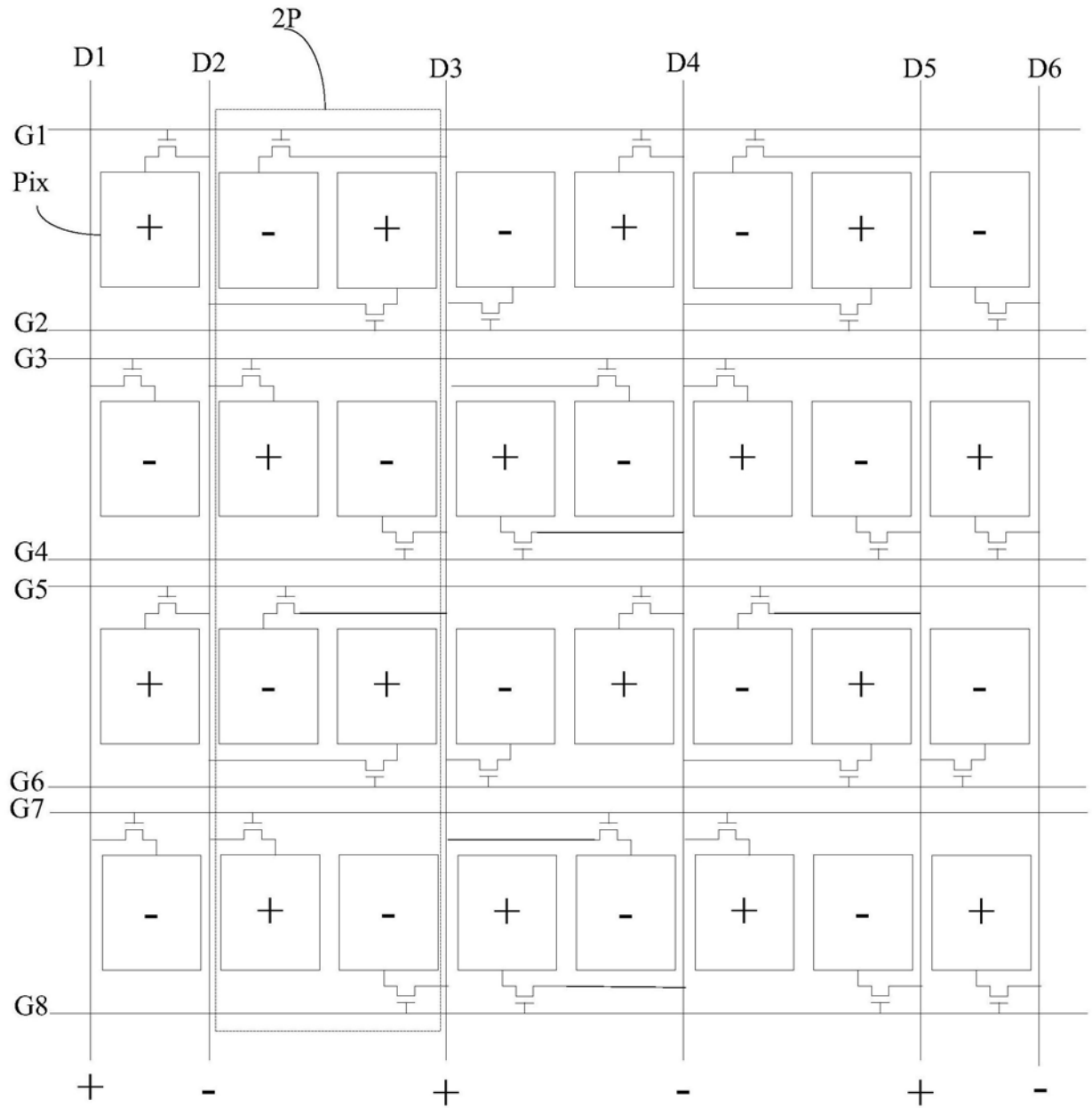


图8

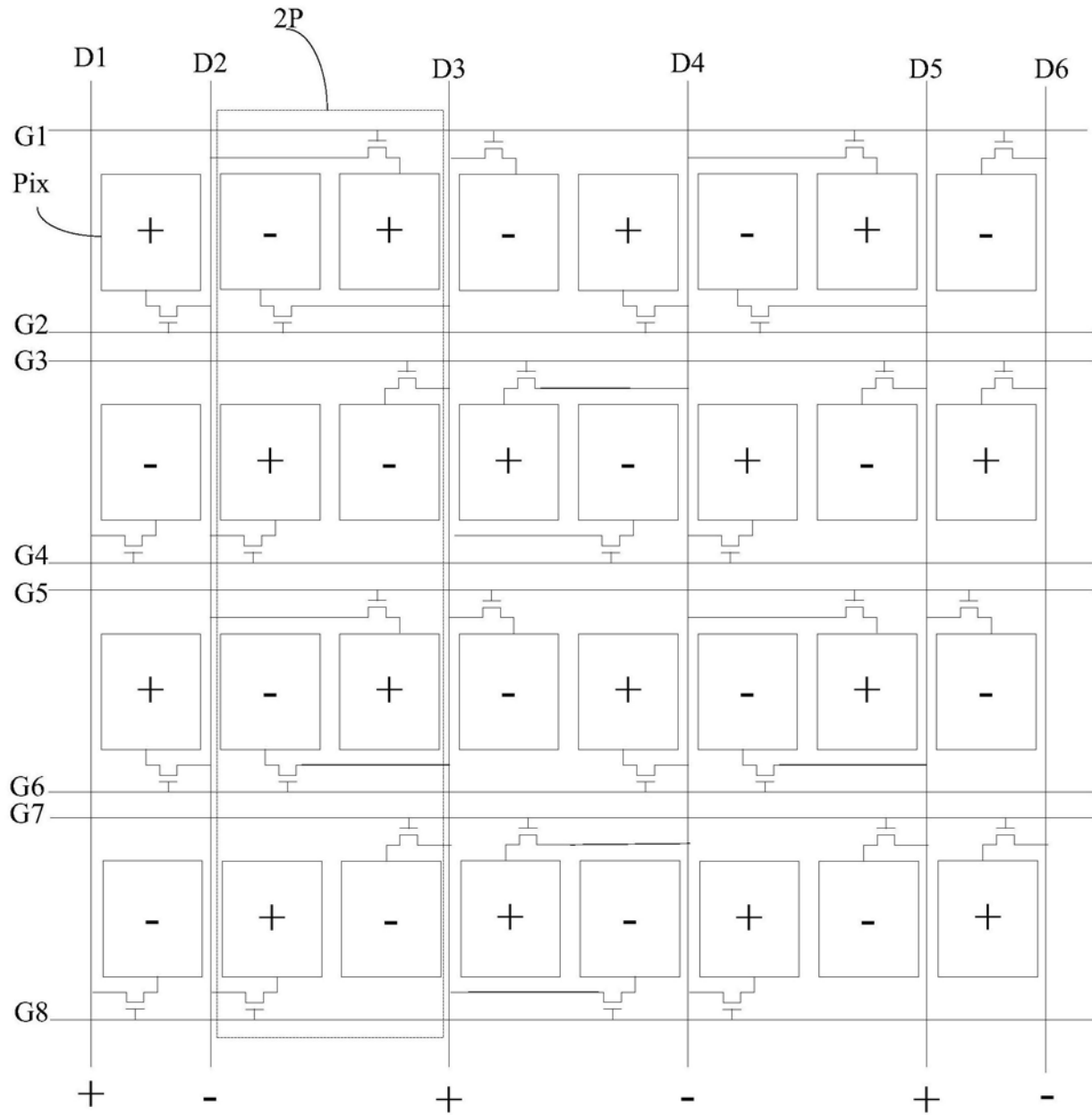


图9

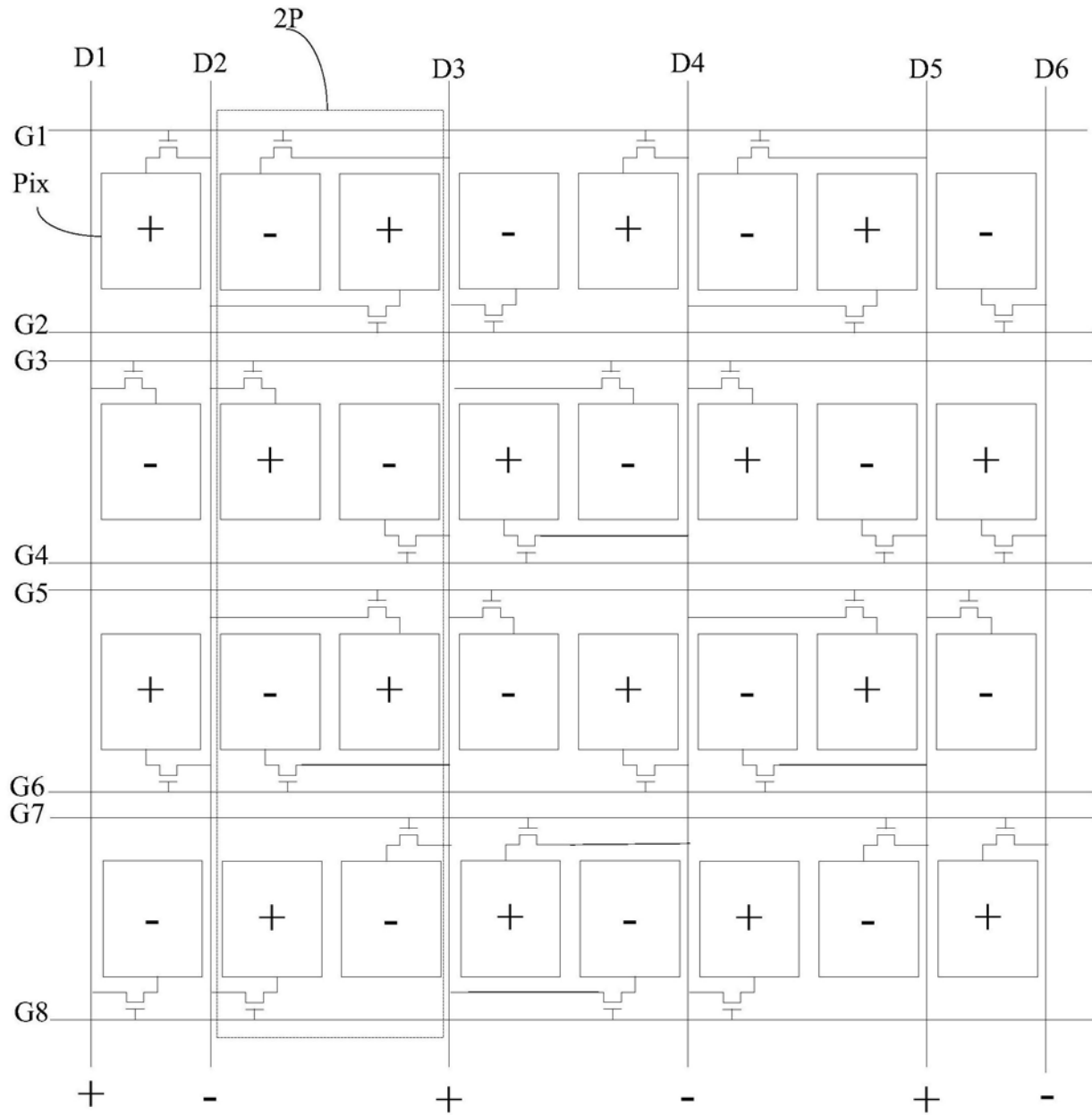


图10

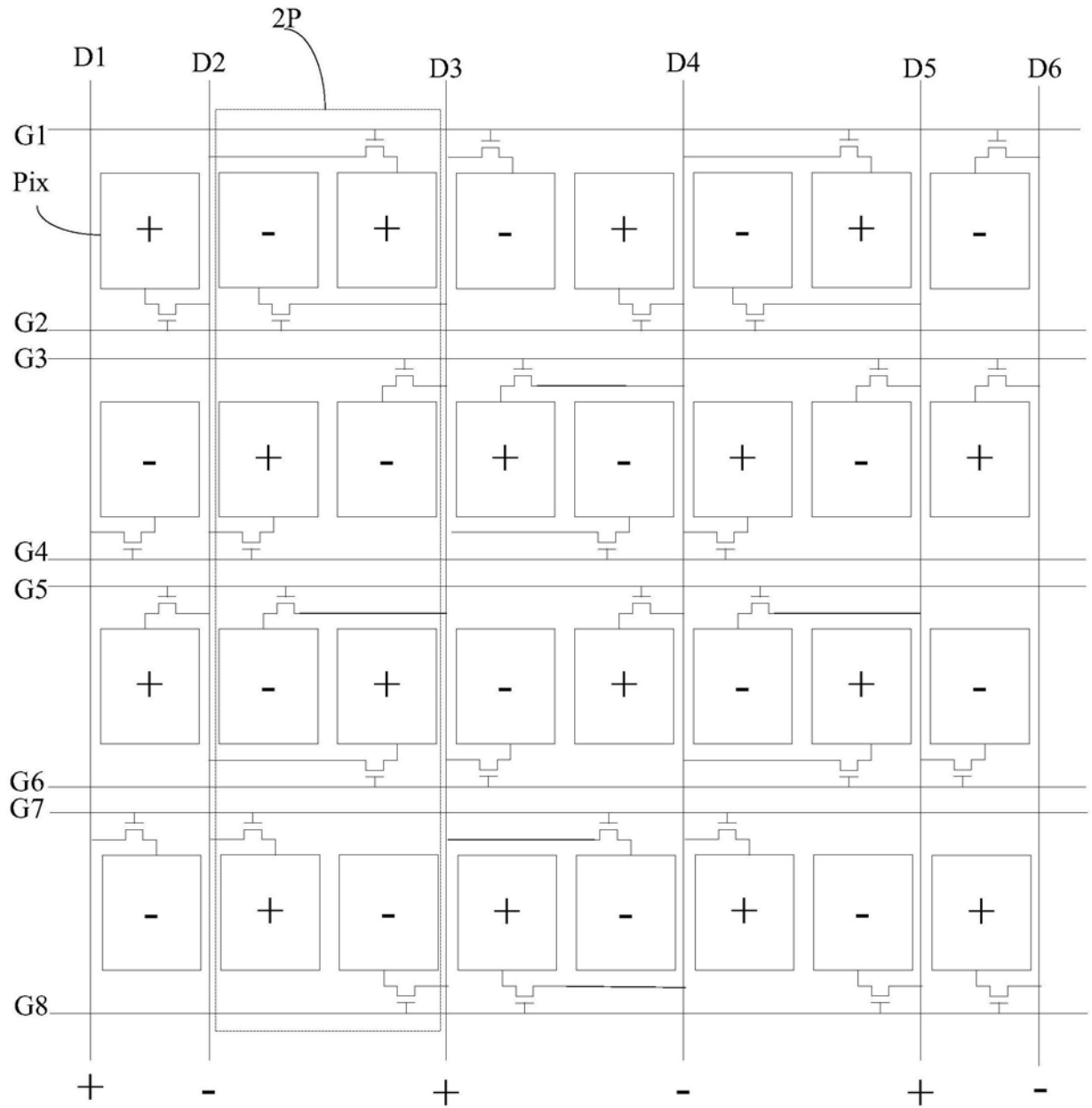


图11

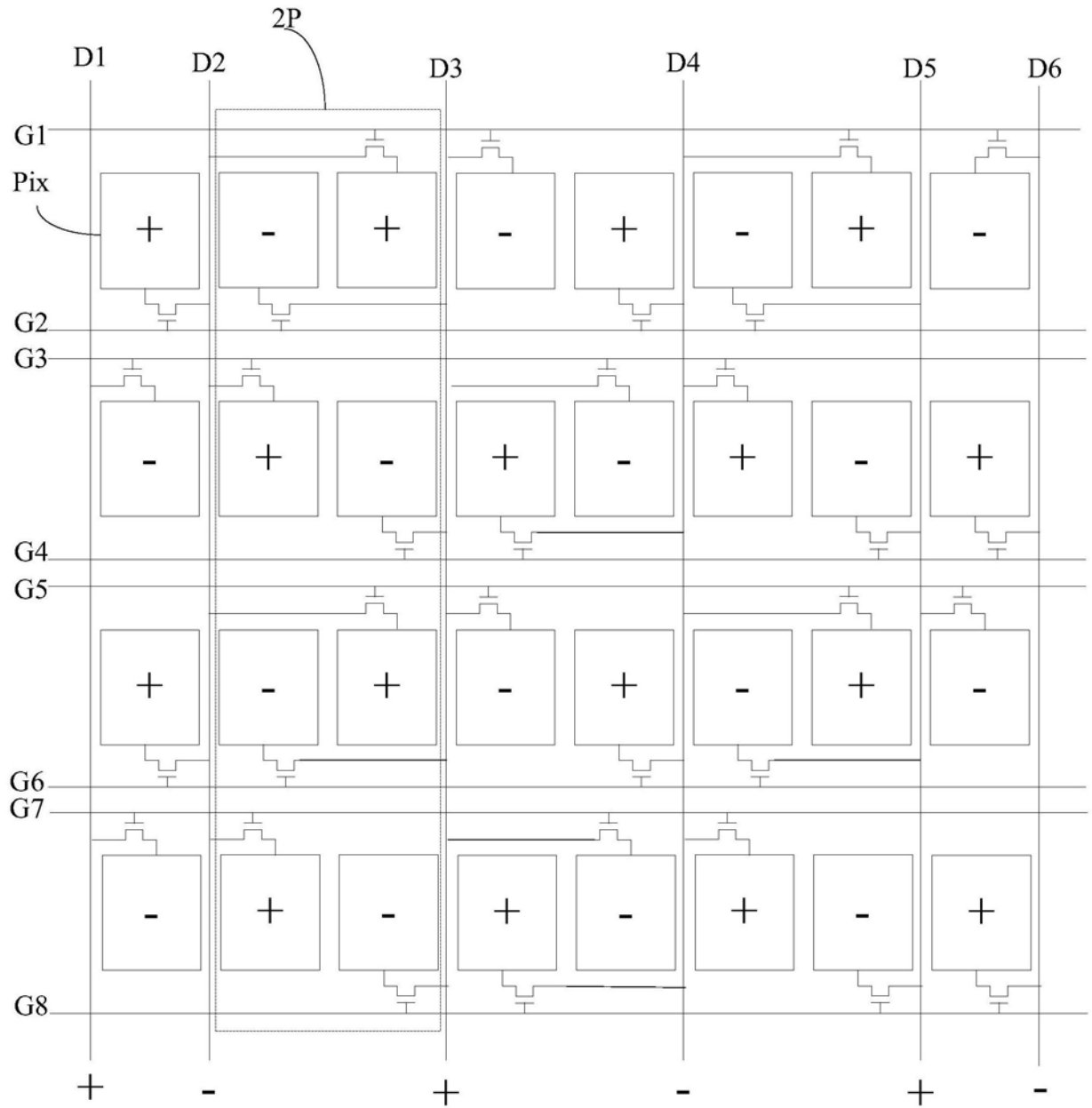


图12

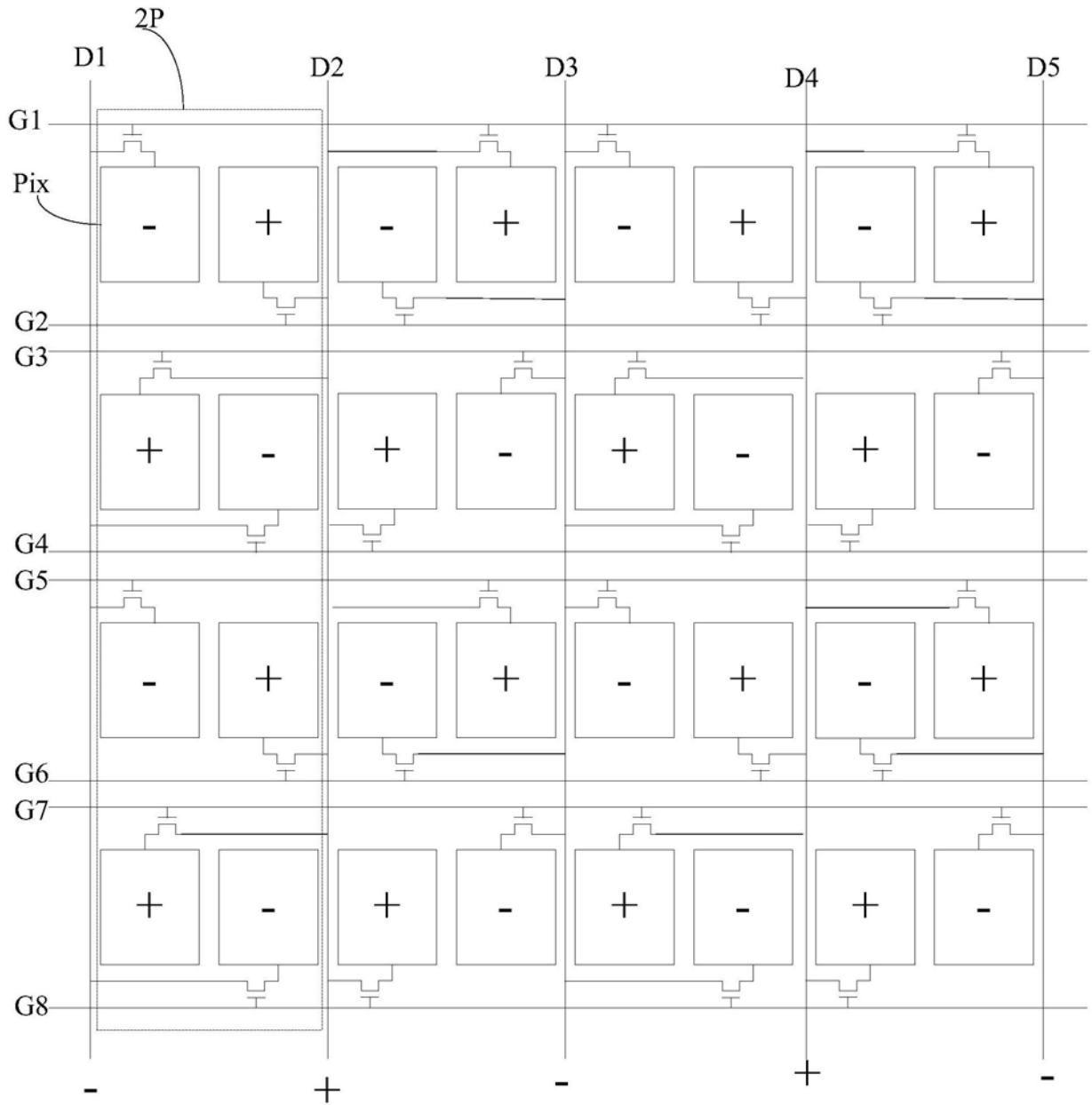


图13

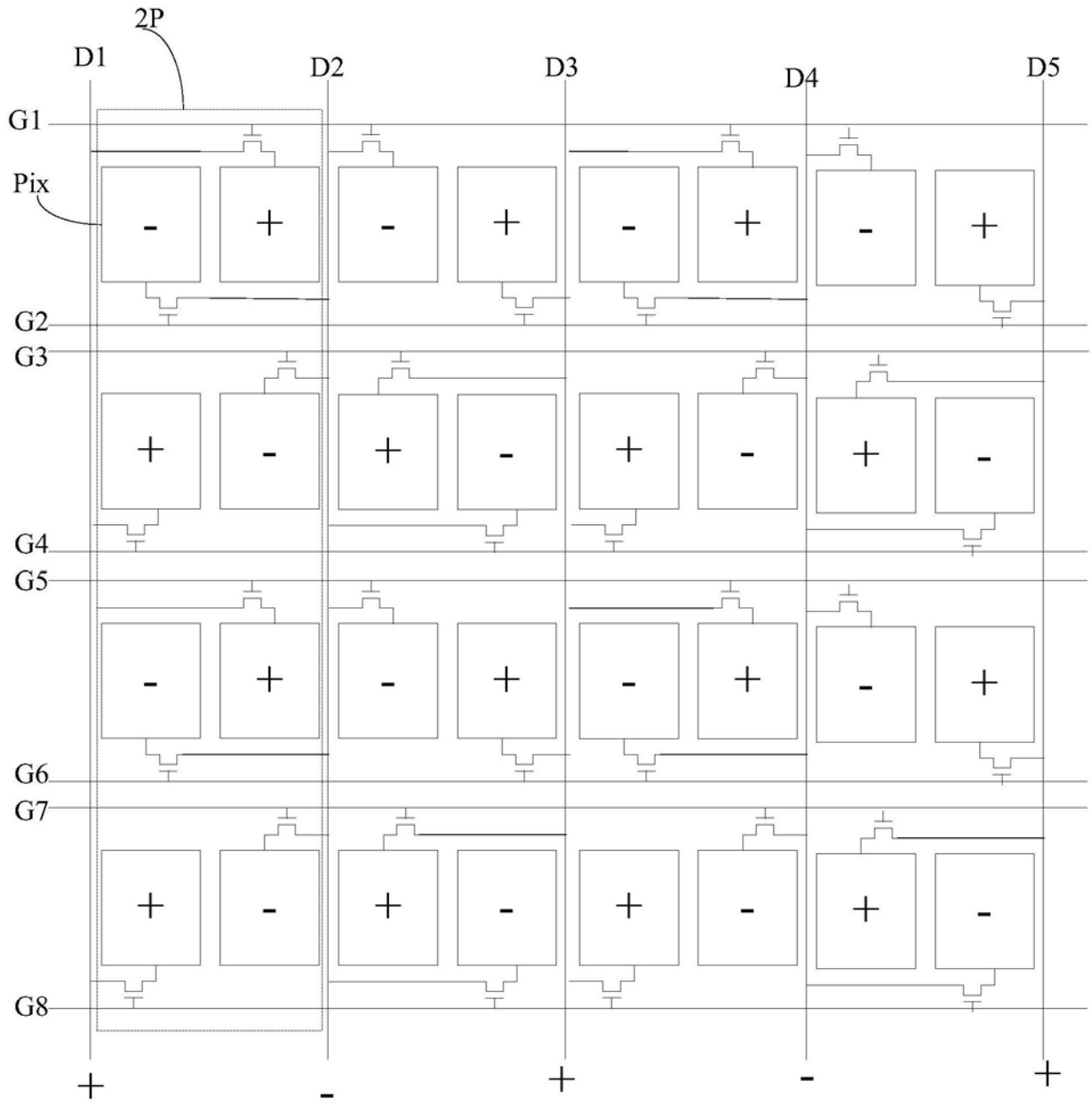


图14

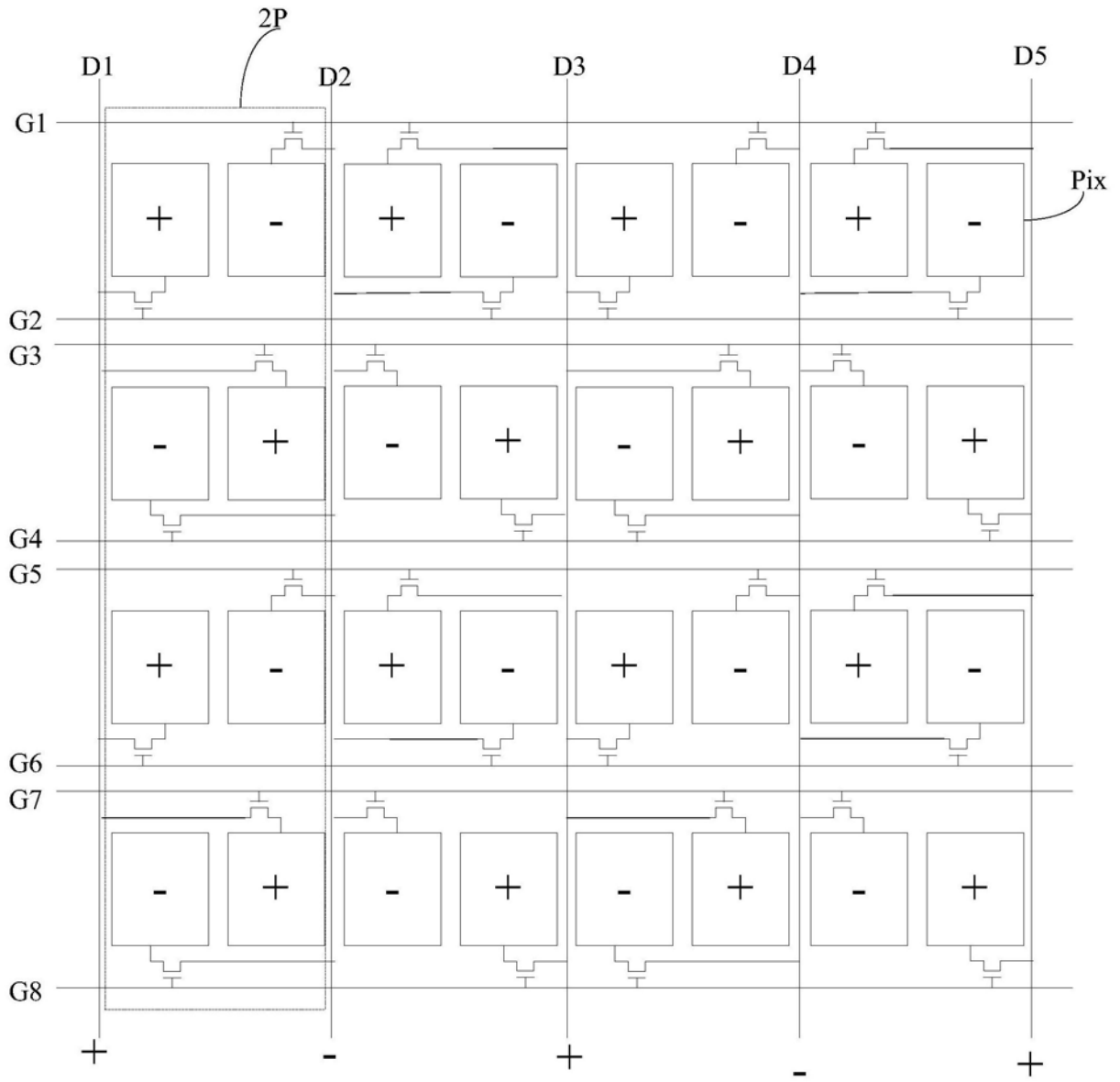


图15

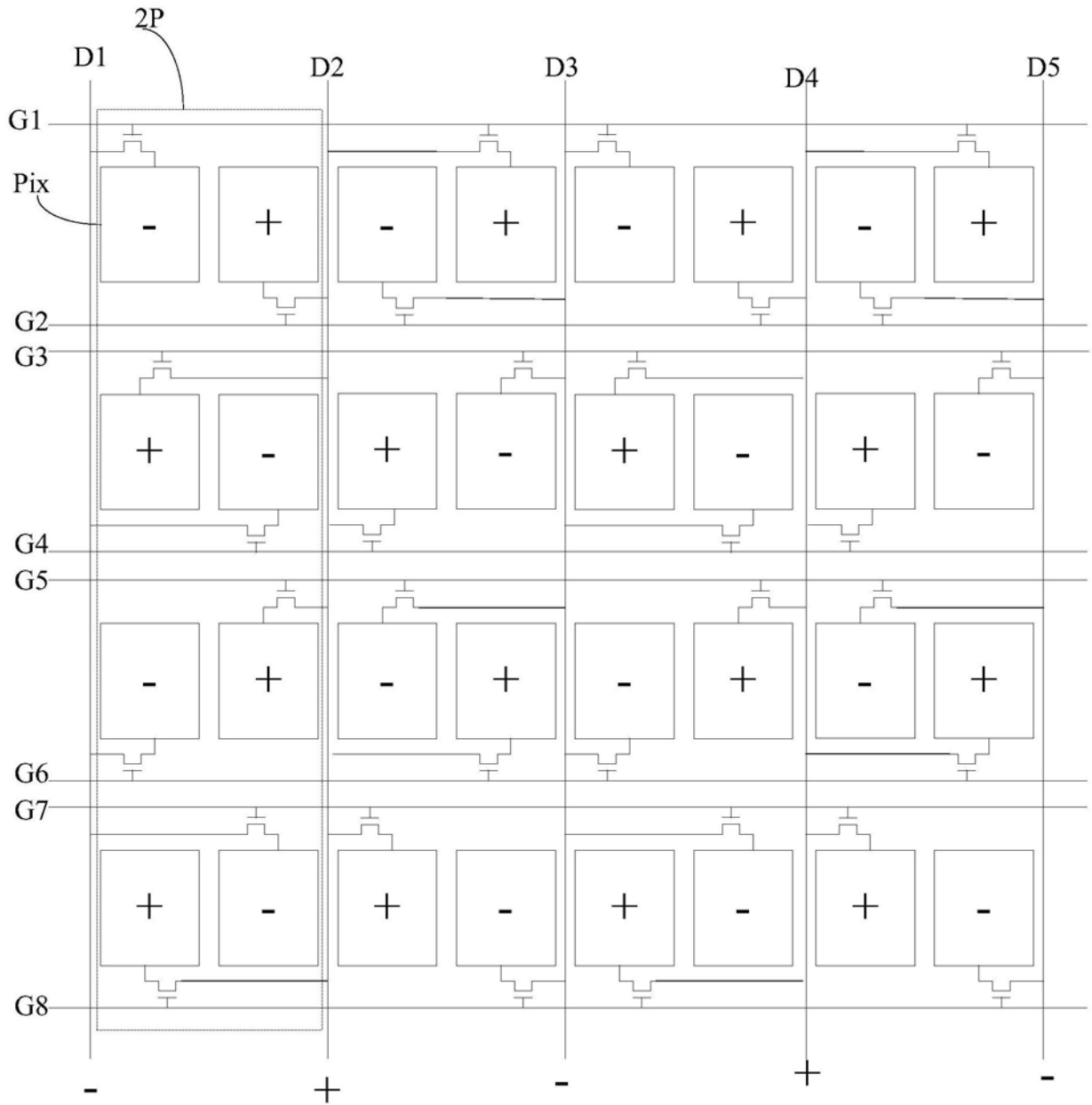


图16

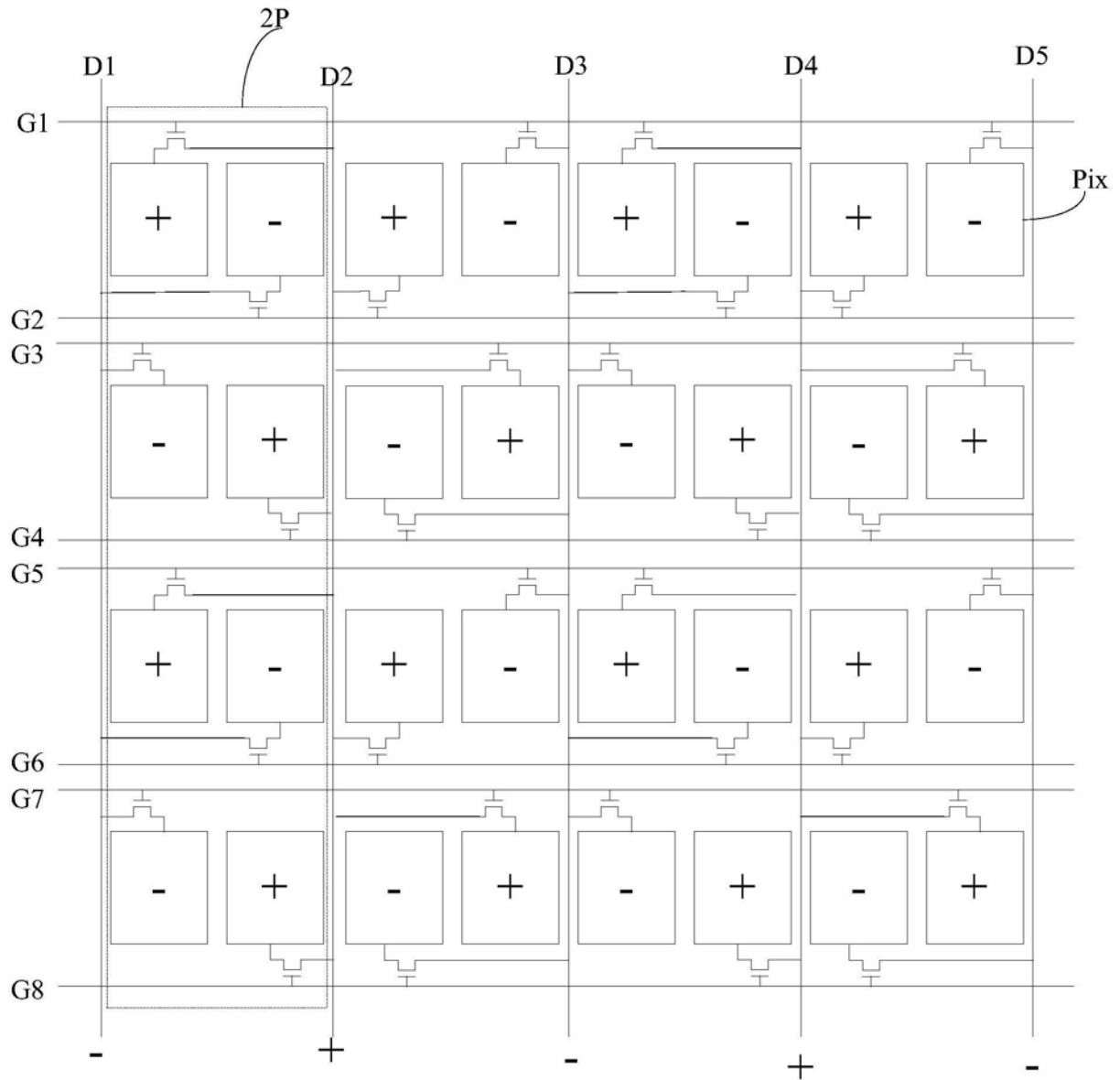


图17

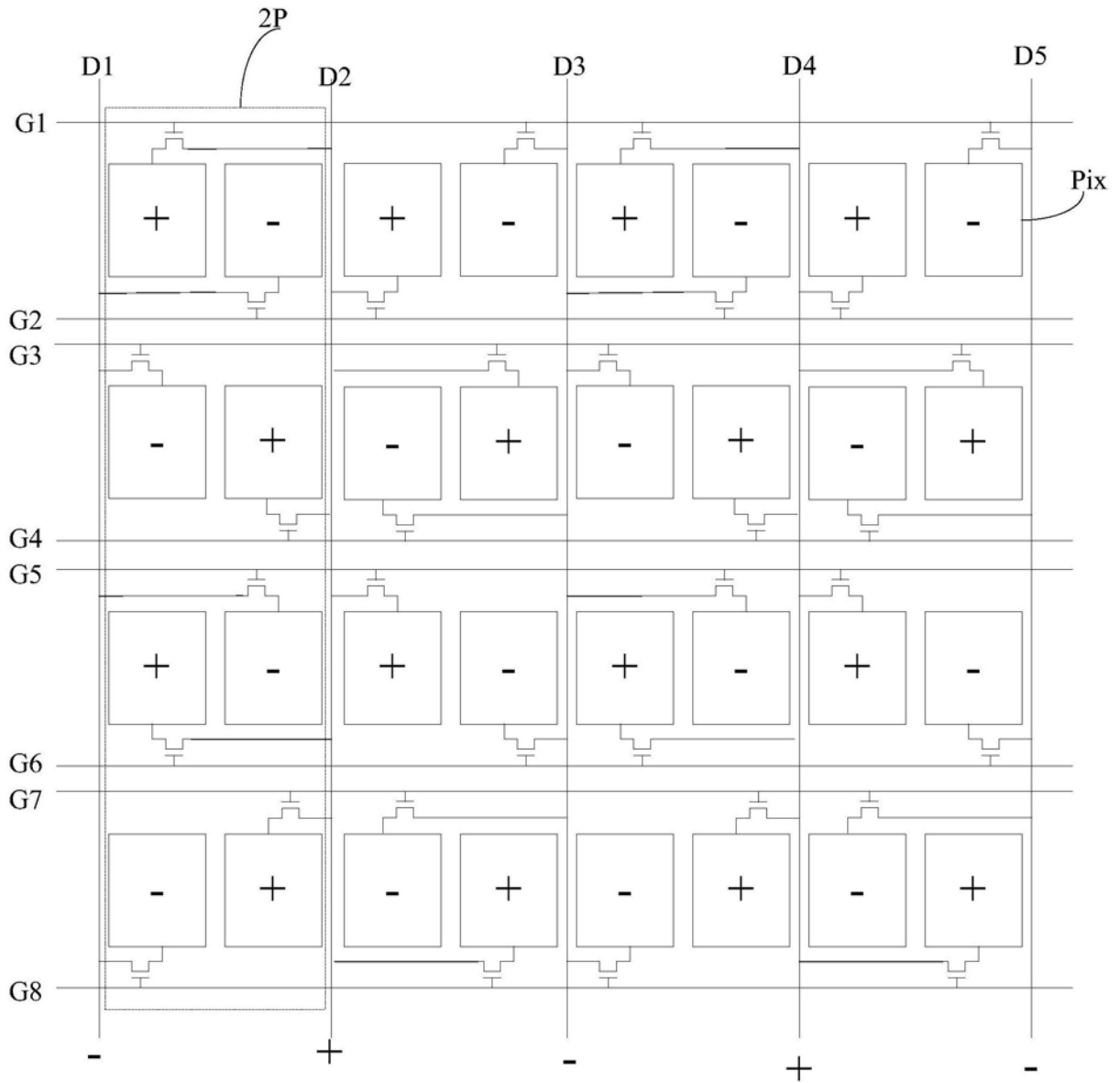


图18

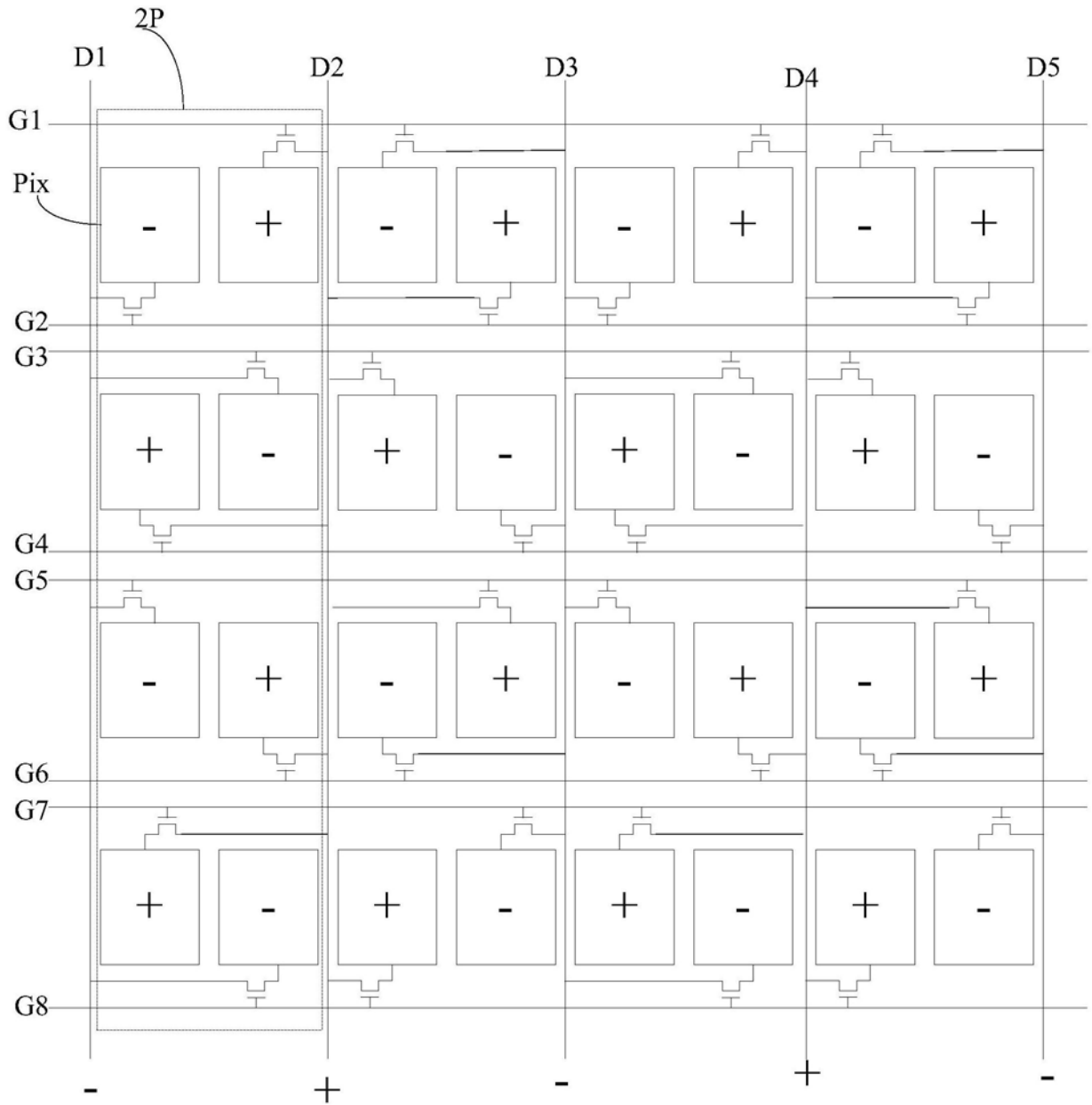


图19

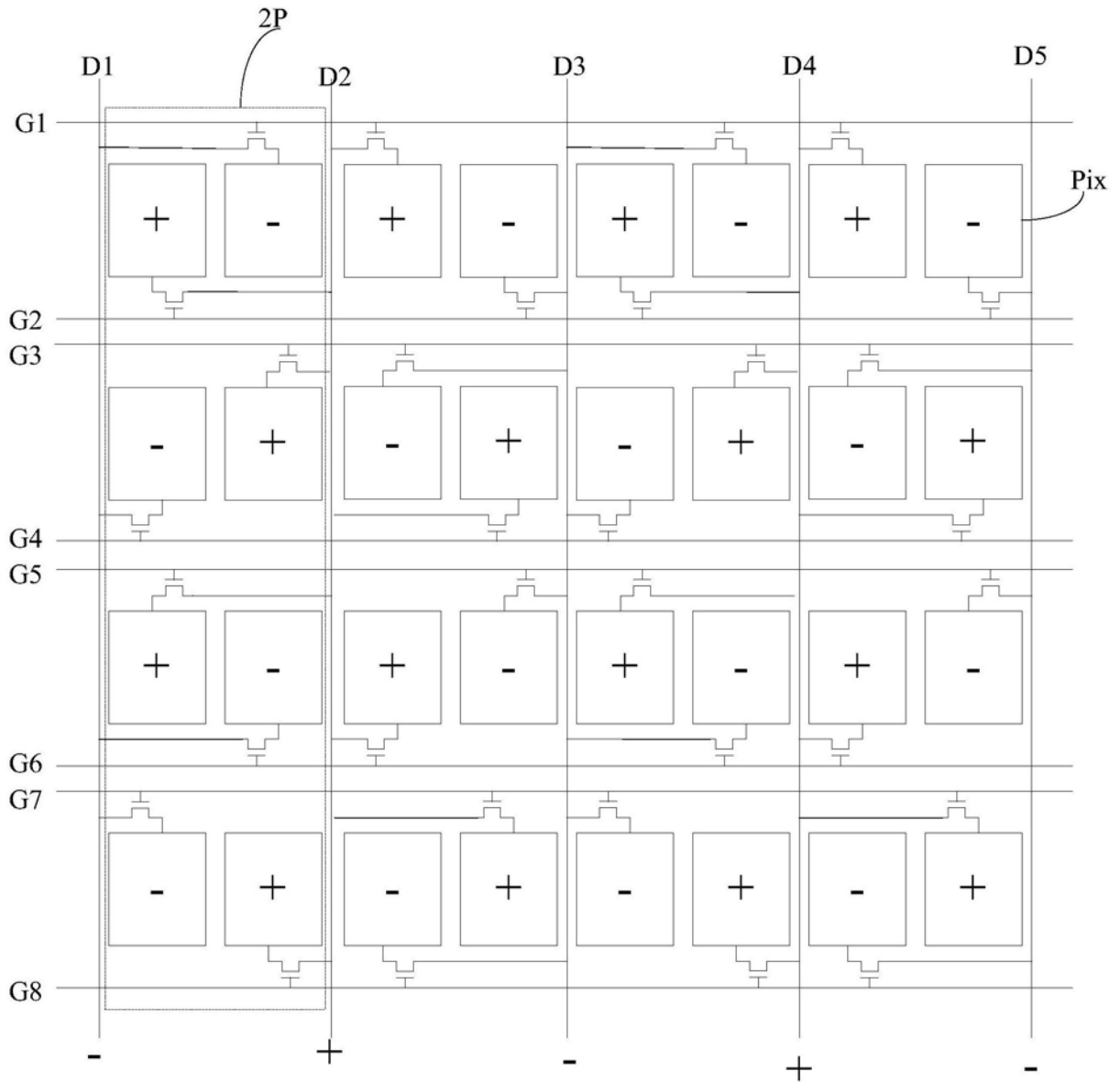


图20

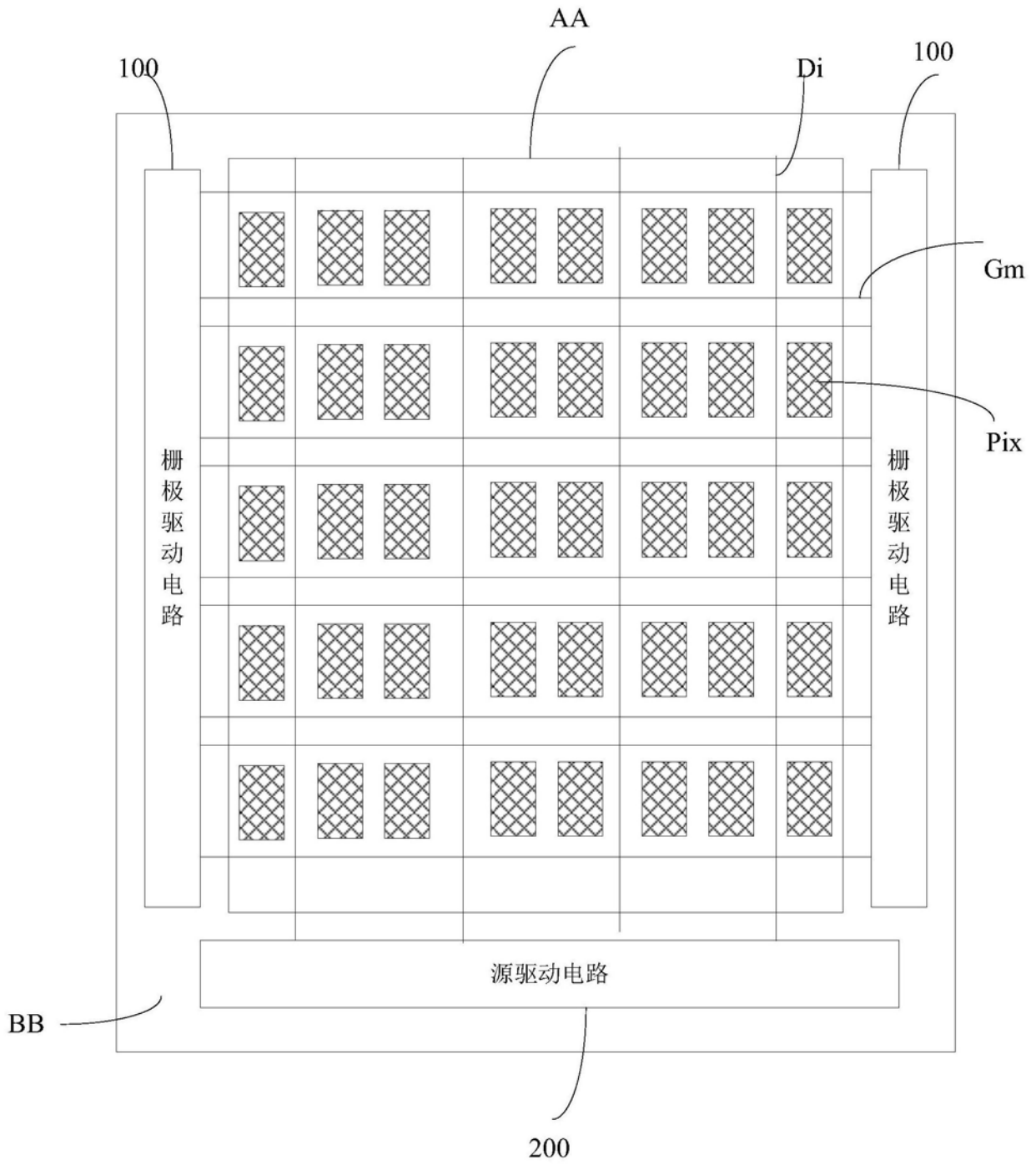


图21

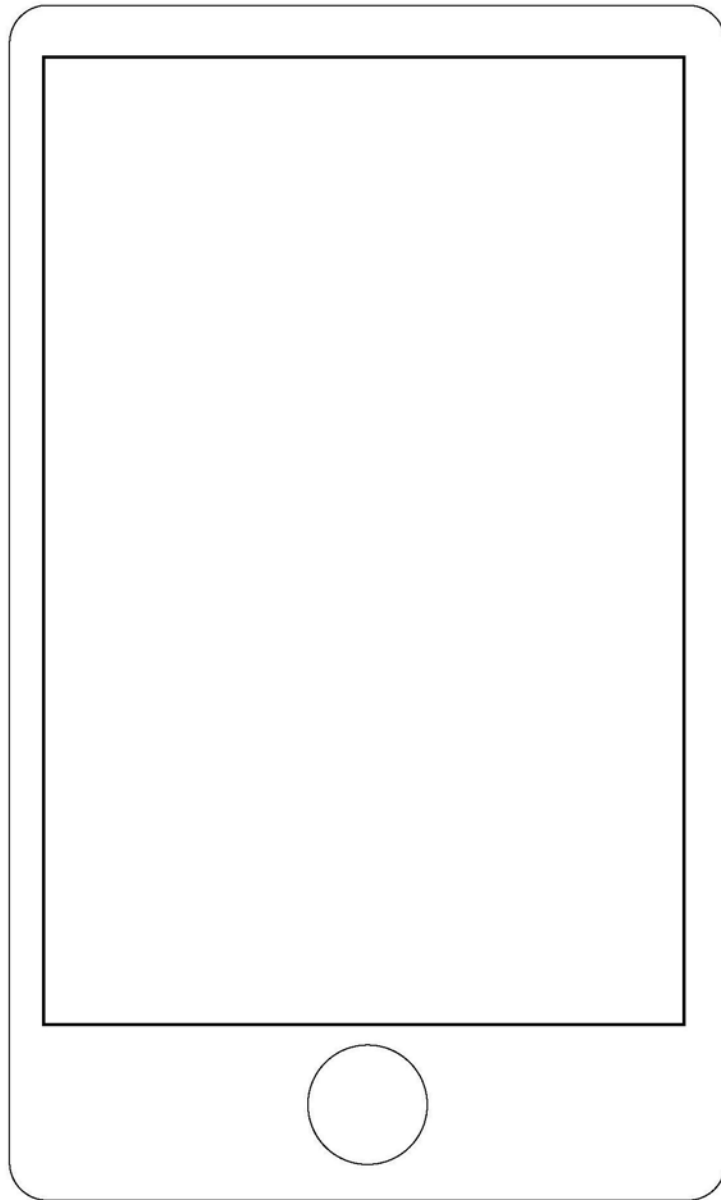


图22

专利名称(译)	阵列基板、其驱动方法、液晶显示面板及显示装置		
公开(公告)号	<a href="#">CN110286537A</a>	公开(公告)日	2019-09-27
申请号	CN201910580640.7	申请日	2019-06-28
[标]申请(专利权)人(译)	武汉天马微电子有限公司		
申请(专利权)人(译)	武汉天马微电子有限公司		
当前申请(专利权)人(译)	武汉天马微电子有限公司		
[标]发明人	董良 钟本顺		
发明人	董良 光明星 钟本顺		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G02F1/1362 G02F1/136286 G09G3/3648		
代理人(译)	黄志华		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种阵列基板、其驱动方法、液晶显示面板及显示装置，由于同一列中相邻的子像素连接不同的数据线，同一行中相邻的两个子像素连接不同的数据线；针对每一行子像素，同一数据线连接位于该数据线两侧且位置不相邻的两个子像素，且同一行中与同一条数据线连接的两个子像素中，一个子像素与数据线相邻，另一个子像素与数据线间隔一个子像素。因此，当数据线施加相同的数据信号中，虽然在同一行中与同一数据线连接的两个子像素同样存耦合不相同的情况，由于亮度不同的子像素不相邻，因此可以改善由于相邻列子像素亮度不同而产生的竖纹。

