



(12)发明专利申请

(10)申请公布号 CN 109683362 A

(43)申请公布日 2019.04.26

(21)申请号 201910058009.0

(22)申请日 2019.01.22

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 郝思坤

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G02F 1/133(2006.01)

G02F 1/1343(2006.01)

G02F 1/1362(2006.01)

G09G 3/36(2006.01)

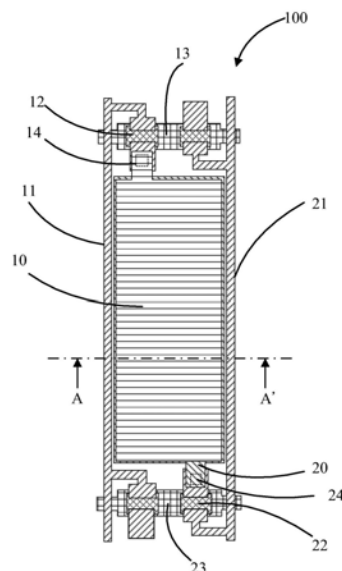
权利要求书2页 说明书6页 附图8页

(54)发明名称

液晶像素电路结构单元、液晶显示面板及其驱动方法

(57)摘要

本揭示提供液晶像素电路结构单元、液晶显示面板及驱动液晶像素电路结构单元的方法。液晶像素电路结构单元包括一第一像素电极、以及一第二像素电极。所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘。



1. 一种液晶像素电路结构单元,包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的第二晶体管、一电连接所述第二晶体管的第一栅极线,一第二数据线、以及一第二栅极线,其特征在于,所述液晶像素的电路结构单元更包括:

一第二像素电极、以及一第二晶体管;其中

所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘;且

所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二栅极线电连接所述第二晶体管。

2. 如权利要求1所述的液晶像素电路结构单元,其特征在于,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

3. 如权利要求1所述的液晶像素电路结构单元,其特征在于,所述第一像素电极与所述第二像素电极为透明电极。

4. 一种液晶显示面板包括一液晶像素数阵列基板、及一控制单元,所述液晶像素数阵列基板包括一基板、及多个液晶像素电路结构单元设置于基板上,其中,每一液晶像素电路结构单元包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的第二晶体管、一电连接所述第二晶体管的第一栅极线,一第二数据线、以及一第二栅极线,其特征在于,所述液晶像素的电路结构单元更包括:

一第二像素电极、以及一第二晶体管;其中

所述第二像素电极与所述第一像素电极在所述基板上重迭设置且彼此绝缘;且

所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二栅极线电连接所述第二晶体管。

5. 如权利要求4所述的液晶显示面板,其特征在于,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

6. 如权利要求4所述的液晶显示面板,其特征在于,所述第一像素电极与所述第二像素电极为透明电极。

7. 一种驱动液晶像素电路结构单元的方法,其中,所述液晶像素电路结构单元包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的第二晶体管、一电连接所述第二晶体管的第一栅极线,一第二数据线、以及一第二栅极线,其中,所述液晶像素的电路结构单元更包括:一第二像素电极、以及一第二晶体管;其中,所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘;且所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二栅极线电连接所述第二晶体管,其中,所述驱动液晶像素电路结构单元的方法包括:

提供所述第一数据线及所述第一栅极线一高准位电压以开启第二晶体管并且对第一像素电极充电,其特征在于:

提供所述第二数据线及所述第二栅极线所述高准位电压以开启第一晶体管并且对第二像素电极充电。

8. 根据权利要求7所述的驱动液晶像素电路结构单元的方法,其特征在于,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

9. 根据权利要求7所述的驱动液晶像素电路结构单元的方法,其特征在于,所述第一像

素电极与所述第二像素电极为透明电极。

10. 根据权利要求7所述的驱动液晶像素电路结构单元的方法, 其特征在于, 所述液晶像素电路结构单元更包括一第一通道层与一第二通道层, 所述第一像素电极通过所述第一通道层与第一数据线电连接, 所述第二像素电极通过所述第二通道层与第二数据线电连接。

## 液晶像素电路结构单元、液晶显示面板及其驱动方法

### 【技术领域】

[0001] 本揭示涉及显示技术领域,特别涉及一种液晶像素电路结构单元、液晶显示面板和驱动液晶像素电路结构单元的方法。

### 【背景技术】

[0002] 透明显示器可以在显示图像同时仍看得到后面的背景,有可能为当前的显示行业新的发展方向,将给用户带来更好的生活体验。透明显示器具有许多独特的性能,如薄型、重量轻、功耗低等,可以应用在智能窗、公共信息显示(PID)、讨论墙、头戴式显示器(HMD)和流行的消费电子产品上面。

[0003] 目前透明显示技术可分为有机发光二极管(OLED)、胆甾液晶(Cholesteric Liquid Crystal,CH-LC),和聚合物分散液晶(Polymer-Dispersed Liquid Crystal,PD-LC)。OLED透明显示器为自发光模式,当环境光亮度很高时,容易导致背景的能见度下降。另外目前OLED透明显示技术在大尺寸产品的技术还不成熟,不能大规模量产。

[0004] 图1为习知的液晶像素电路结构单元,包括一数据线1、一闸极线2、一晶体管3及一像素电极4。但是现有的CH-LC和PD-LC均需要高驱动电路电压,目前的源极驱动集成电路(Source Driver IC)不能满足该类驱动需求。

[0005] 故,有需要提供一种液晶像素电路结构单元、液晶显示面板和驱动液晶像素电路结构单元的方法,以解决现有技术存在的问题。

### 【发明内容】

[0006] 为解决上述技术问题,本揭示的一目的在于提供液晶像素电路结构单元、液晶显示面板和驱动液晶像素电路结构单元的方法,能实现高驱动电压,满足CH-LC和PD-LC的驱动需求。

[0007] 为达成上述目的,本揭示提供一种液晶像素电路结构单元,包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的晶体管、一电连接所述晶体管的第二闸极线,一第二数据线、以及一第二闸极线,其中,所述液晶像素的电路结构单元更包括:

[0008] 一第二像素电极、以及一第二晶体管;其中

[0009] 所述第二像素电极与所述第一像素电极重叠设置且彼此绝缘;且

[0010] 所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二闸极线电连接所述第二晶体管。

[0011] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

[0012] 于本揭示其中的一实施例中,所述第一像素电极与所述第二像素电极为透明电极。

[0013] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一第一通道层与

一第二通道层,所述第一像素电极通过所述第一通道层与第一数据线电连接,所述第二像素电极通过所述第二通道层与第二数据线电连接。

[0014] 本揭示还提供一种液晶显示面板包括一液晶像素数阵列基板、及一控制单元。所述液晶像素数阵列基板包括一基板、及多个液晶像素电路结构单元设置于基板上,其中,每一液晶像素电路结构单元包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的第二晶体管、一电连接所述第二晶体管的第二栅极线,一第二数据线、以及一第二栅极线,其中,所述液晶像素的电路结构单元更包括:

[0015] 一第二像素电极、以及一第二晶体管;其中

[0016] 所述第二像素电极与所述第一像素电极在所述基板上重迭设置且彼此绝缘;且

[0017] 所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二栅极线电连接所述第二晶体管。

[0018] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

[0019] 于本揭示其中的一实施例中,所述第一像素电极与所述第二像素电极为透明电极。

[0020] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一第一通道层与一第二通道层,所述第一像素电极通过所述第一通道层与第一数据线电连接,所述第二像素电极通过所述第二通道层与第二数据线电连接。

[0021] 本揭示还提供一种驱动液晶像素电路结构单元的方法,其中,所述液晶像素电路结构单元包括:一第一像素电极、一电连接所述第一像素电极的第一数据线、一电连接并控制所述第一数据线的第二晶体管、一电连接所述第二晶体管的第二栅极线,一第二数据线、以及一第二栅极线,其中,所述液晶像素的电路结构单元更包括:一第二像素电极、以及一第二晶体管;其中,所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘;且所述第二数据线通过所述第二晶体管与所述第二像素电极电连接,所述第二栅极线电连接所述第二晶体管,其中,所述驱动液晶像素电路结构单元的方法包括:

[0022] 提供所述第一数据线及所述第二栅极线一高准位电压以开启第二晶体管并且对第一像素电极充电,其中:

[0023] 提供所述第二数据线及所述第二栅极线所述高准位电压以开启第二晶体管并且对第二像素电极充电。

[0024] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一绝缘层,设置于所述第一像素电极与所述第二像素电极之间。

[0025] 于本揭示其中的一实施例中,所述第一像素电极与所述第二像素电极为透明电极。

[0026] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一第一通道层与一第二通道层,所述第一像素电极通过所述第一通道层与第一数据线电连接,所述第二像素电极通过所述第二通道层与第二数据线电连接。

[0027] 由于本揭示的实施例的所述液晶像素电路结构单元、液晶显示面板和驱动液晶像素电路结构单元的方法,包括第一像素电极、以及第二像素电极且所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘。因此,可以第一数据线先对第一像素电极充电,然后

以第二对第二像素电极充电,通过第一像素电极与第二像素电极的电容耦合,提升像素电极的电压,使液晶两端形成较高的电压差。能实现高驱动电压,满足CH-LC和PD-LC的驱动需求。

[0028] 为了让本揭示的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

### 【附图说明】

[0029] 图1显示一习知的液晶像素电路结构单元的结构示意图;

[0030] 图2显示根据本揭示的一实施例的液晶像素电路结构单元的结构示意图;

[0031] 图3显示根据本揭示的一实施例的液晶像素阵列基板的结构示意图;

[0032] 图4显示根据本揭示的一实施例的液晶像素电路结构单元的驱动方法的流程方块示意图;

[0033] 图5显示根据本揭示的一实施例的驱动液晶像素电路结构单元的等效电路示意图;

[0034] 图6显示根据本揭示的一实施例的驱动液晶像素电路结构单元的方法的驱动时序示意图;

[0035] 图7显示根据本揭示的一实施例的液晶像素电路结构单元的制做过程示意图;

[0036] 图8显示图2一实施例的液晶像素电路结构单元沿AA'线的剖面结构示意图;以及

[0037] 图9显示根据本揭示的一实施例的液晶显示面板的结构侧视示意图。

### 【具体实施方式】

[0038] 为了让本揭示的上述及其他目的、特征、优点能更明显易懂,下文将特举本揭示优选实施例,并配合所附图式,作详细说明如下。再者,本揭示所提到的方向用语,例如上、下、顶、底、前、后、左、右、内、外、侧层、周围、中央、水平、横向、垂直、纵向、轴向、径向、最上层或最下层等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本揭示,而非用以限制本揭示。

[0039] 在图中,结构相似的单元是以相同标号表示。

[0040] 参照图2,本揭示的一实施例的本揭示提供一种液晶像素电路结构单元100,包括:一第一像素电极10、一电连接所述第一像素电极10的第一数据线11、一电连接并控制所述第一数据线11的第一晶体管12、一电连接所述第一晶体管12的第一闸极线13,一第二数据线21、以及一第二闸极线23,其中,所述液晶像素电路结构单元100更包括:

[0041] 一第二像素电极20、以及一第二晶体管22;其中

[0042] 所述第二像素电极20重迭设置于所述第一像素电极10的下方且彼此绝缘;且

[0043] 所述第二数据线21通过所述第二晶体管22与所述第二像素电极20电连接,所述第二闸极线23电连接所述第二晶体管22。

[0044] 参照图2与图8,于本揭示其中的一实施例中,所述液晶像素电路结构单元100更包括一绝缘层30,设置于所述第一像素电极10与所述第二像素电极20之间。

[0045] 具体的,所述液晶像素电路结构单元100设置于一基板200上。各线路之间均有绝缘材料,例如绝缘层30,进行适当的绝缘。

[0046] 于本揭示其中的一实施例中,所述第一像素电极10与所述第二像素电极20为透明电极。

[0047] 具体的,透明电极的材料可为氧化铟锡(Indium Tin Oxide,IOT)、镍金双金属薄层(Ni/Au)、银/氧化银锌(Ag/AZO)双层结构等等,本揭示不限于此。

[0048] 于本揭示其中的一实施例中,所述液晶像素电路结构单元100更包括一第一通道层14与一第二通道层24,所述第一像素电极10通过所述第一通道层14与第一数据线11电连接,所述第二像素电极20通过所述第二通道层24与第二数据线21连接。

[0049] 参照图3、2与9,本揭示还提供一种液晶显示面板1000。所述液晶显示面板1000包括一液晶像素数阵列基板1001、及一控制单元1002。所述液晶像素数阵列基板1001,包括一基板200、及多个液晶像素电路结构单元100设置于基板200上,其中,每一液晶像素电路结构单元100包括:一第一像素电极10、一电连接所述第一像素电极10的第一数据线11、一电连接并控制所述第一数据线11的第一晶体管12、一电连接所述第一晶体管12的第一闸极线13,一第二数据线21、以及一第二闸极线23,其中,所述液晶像素的电路结构单元100更包括:

[0050] 一第二像素电极20、以及一第二晶体管22;其中

[0051] 所述第二像素电极20与所述第一像素电极10在所述基板200上重叠设置且彼此绝缘;且

[0052] 所述第二数据线21通过所述第二晶体管22与所述第二像素电极20电连接,所述第二闸极线23电连接所述第二晶体管22。

[0053] 参照图3,具体的,多个液晶像素电路结构单元100共享数据线与闸极线,此部分与习知技术类似,本揭示于此不特别说明。

[0054] 参照图2与图8,于本揭示其中的一实施例中,所述液晶像素电路结构单元100更包括一绝缘层30,设置于所述第一像素电极10与所述第二像素电极20之间。

[0055] 于本揭示其中的一实施例中,所述第一像素电极与所述第二像素电极为透明电极。

[0056] 具体的,透明电极的材料可为氧化铟锡(Indium Tin Oxide,IOT)、镍金双金属薄层(Ni/Au)、银/氧化银锌(Ag/AZO)双层结构等等,本揭示不限于此。

[0057] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一第一通道层14与一第二通道层24,所述第一像素电极10通过所述第一通道层14与第一数据线11电连接,所述第二像素电极20通过所述第二通道层24与第二数据线21电连接。

[0058] 参照图4、3与2,本揭示还提供一种驱动液晶像素电路结构单元的方法,其中,所述液晶像素电路结构单元100包括:一第一像素电极10、一电连接所述第一像素电极10的第一数据线11、一电连接并控制所述第一数据线11的第一晶体管12、一电连接所述第一晶体管12的第一闸极线13,一第二数据线21、以及一第二闸极线23,其中,所述液晶像素电路结构单元100更包括:一第二像素电极20、以及一第二晶体管22;其中,所述第二像素电极20与所述第一像素电极10重叠设置且彼此绝缘;且所述第二数据线21通过所述第二晶体管22与所述第二像素电极20电连接,所述第二闸极线23电连接所述第二晶体管22,其中,所述驱动液晶像素电路结构单元的方法包括:

[0059] 方块101:提供所述第一数据线及所述第一闸极线一高准位电压以开启第一晶体

管并且对第一像素电极充电,其中:

[0060] 方块102:提供所述第二数据线及所述第二闸极线所述高准位电压以开启第二晶体管并且对第二像素电极充电。

[0061] 参照图5,具体的,液晶像素电路结构单元100的等效电路如图所示。每个像素内包含两个等效电容:液晶电容C1c和耦合电容Cb。液晶电容C1c由CF基板公共电极和阵列基板像素电极形成,耦合电容Cb由重迭设置的所述第二像素电极20与所述第一像素电极10形成。

[0062] 参照图6,液晶像素电路结构单元100的驱动时序如图所示。

[0063] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一绝缘层(图未示),设置于所述第一像素电极10与所述第二像素电极20之间。

[0064] 于本揭示其中的一实施例中,所述第一像素电极10与所述第二像素电极20为透明电极。

[0065] 具体的,透明电极的材料可为氧化铟锡(Indium Tin Oxide, ITO)、镍金双金属薄层(Ni/Au)、银/氧化银锌(Ag/AZO)双层结构等等,本揭示不限于此。

[0066] 于本揭示其中的一实施例中,所述液晶像素电路结构单元更包括一第一通道层14与一第二通道层24,所述第一像素电极10通过所述第一通道层14与第一数据线11电连接,所述第二像素电极20通过所述第二通道层24与第二数据线21电连接。

[0067] 参照图7,具体的,本揭示的实施例的所述液晶像素电路结构单元100的制作过程包括:在一基板上制作闸极线13、23;在基板上制作晶体管12、22及其电极;形成资料线11、21;制作第二通道层24;制作第二像素电极20;制作一绝缘层30(参照图2与图8,);制作第一通道层14;以及制作第一像素电极10。

[0068] 由于本揭示的实施例的所述液晶像素电路结构单元、液晶像素数阵列基板和驱动液晶像素电路结构单元的方法,包括第一像素电极、以及第二像素电极且所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘。因此,可以第一数据线先对第一像素电极充电,然后以第二对第二像素电极充电,通过第一像素电极与第二像素电极的电容耦合,提升像素电极的电压,使液晶两端形成较高的电压差。能实现高驱动电压,满足CH-LC和PD-LC的驱动需求。

[0069] 尽管已经相对于一个或多个实现方式示出并描述了本揭示,但是本领域技术人员基于对本说明书和附图的阅读和理解将会想到等价变型和修改。本揭示包括所有这样的修改和变型,并且仅由所附权利要求的范围限制。特别地关于由上述组件执行的各种功能,用于描述这样的组件的术语旨在对应于执行所述组件的指定功能(例如其在功能上是等价的)的任意组件(除非另外指示),即使在结构上与执行本文所示的本说明书的示范性实现方式中的功能的公开结构不等同。此外,尽管本说明书的特定特征已经相对于若干实现方式中的仅一个被公开,但是这种特征可以与如可以对给定或特定应用而言是期望和有利的其他实现方式的一个或多个其他特征组合。而且,就术语“包括”、“具有”、“含有”或其变形被用在具体实施方式或权利要求中而言,这样的术语旨在以与术语“包含”相似的方式包括。

[0070] 以上仅是本揭示的优选实施方式,应当指出,对于本领域普通技术人员,在不脱离本揭示原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本揭示的保

护范围。

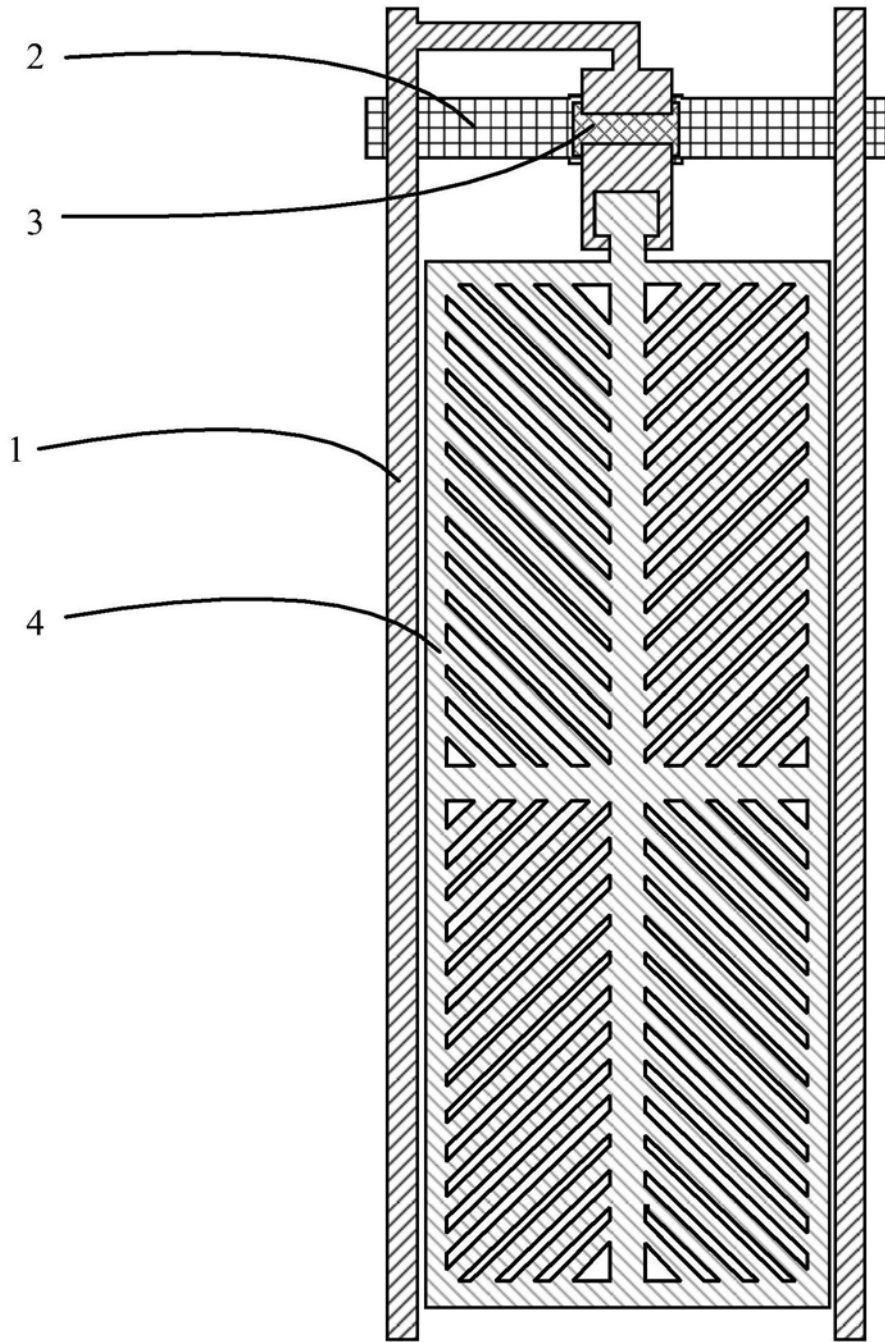


图1

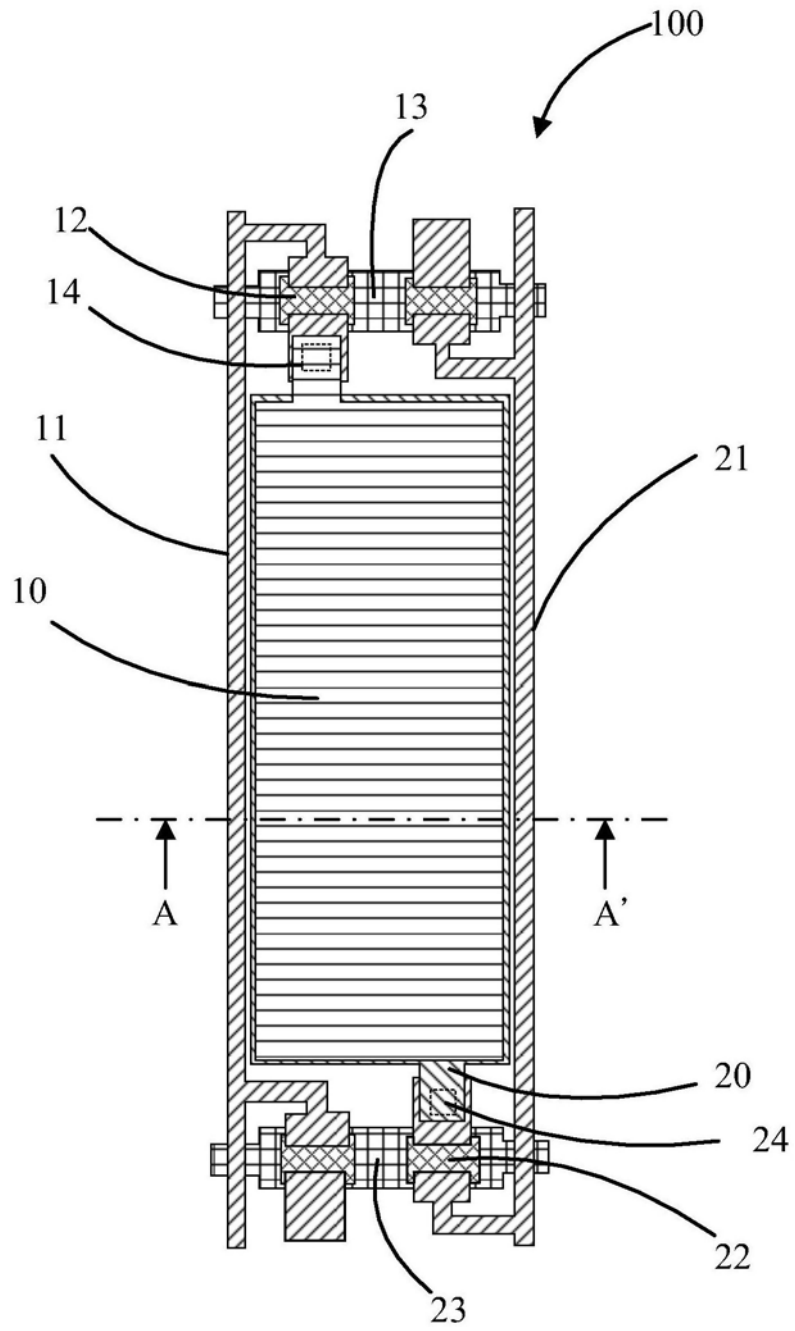


图2

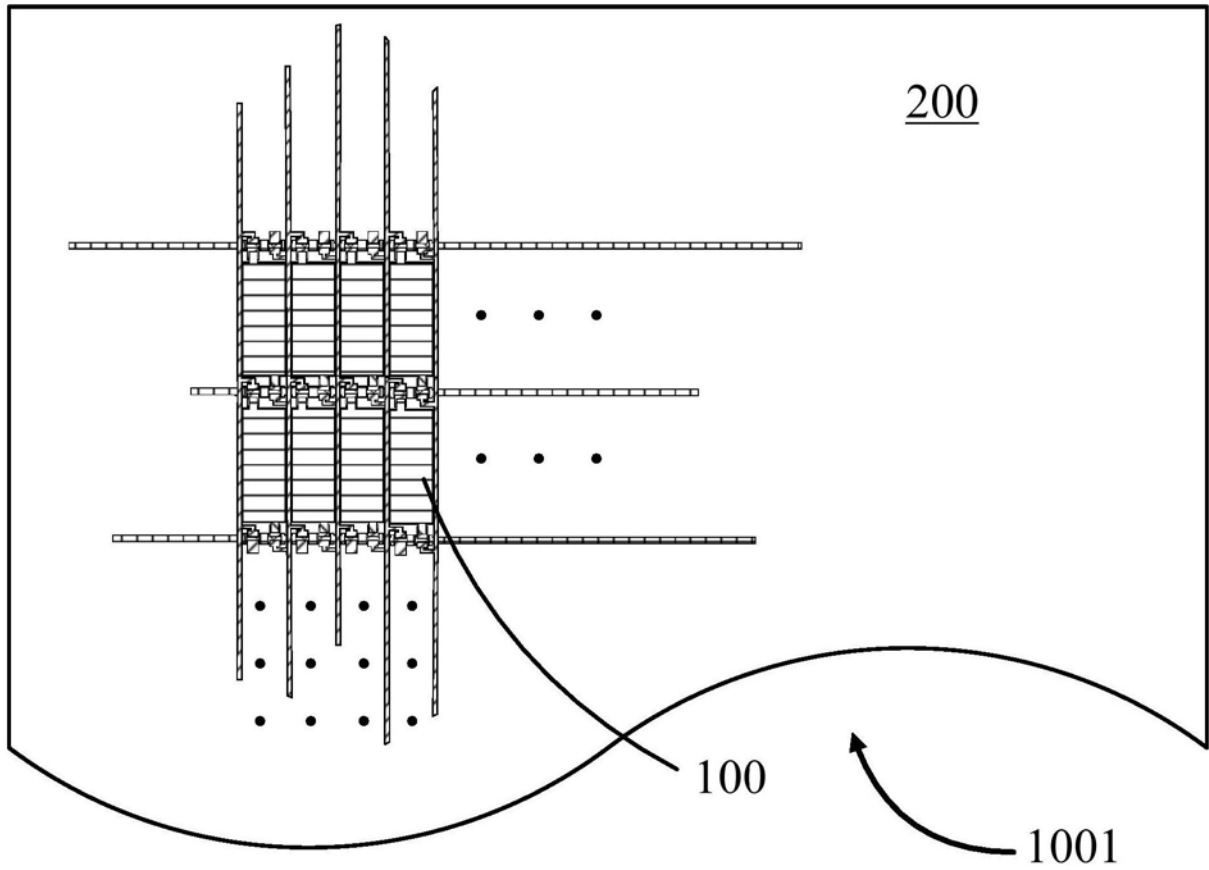


图3

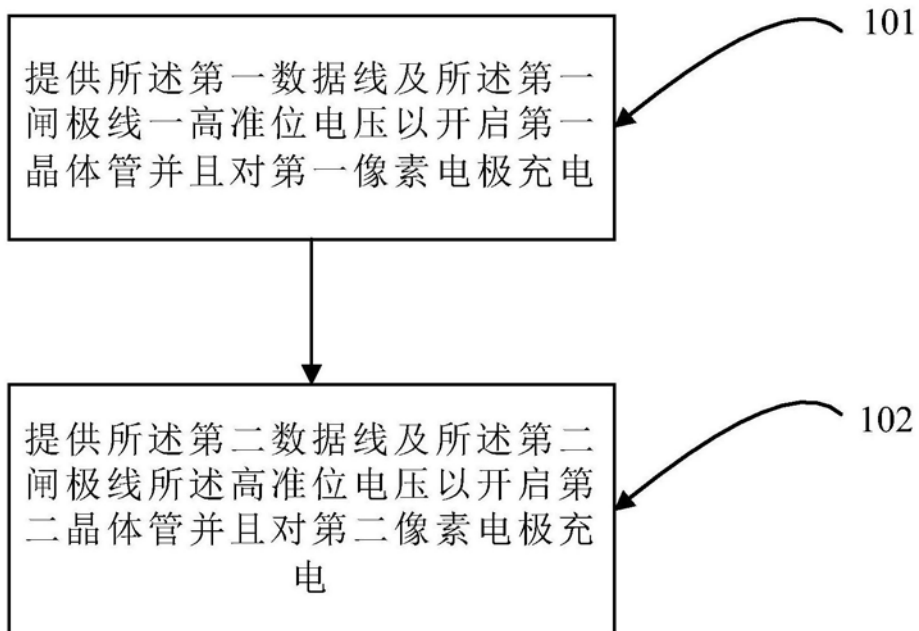


图4

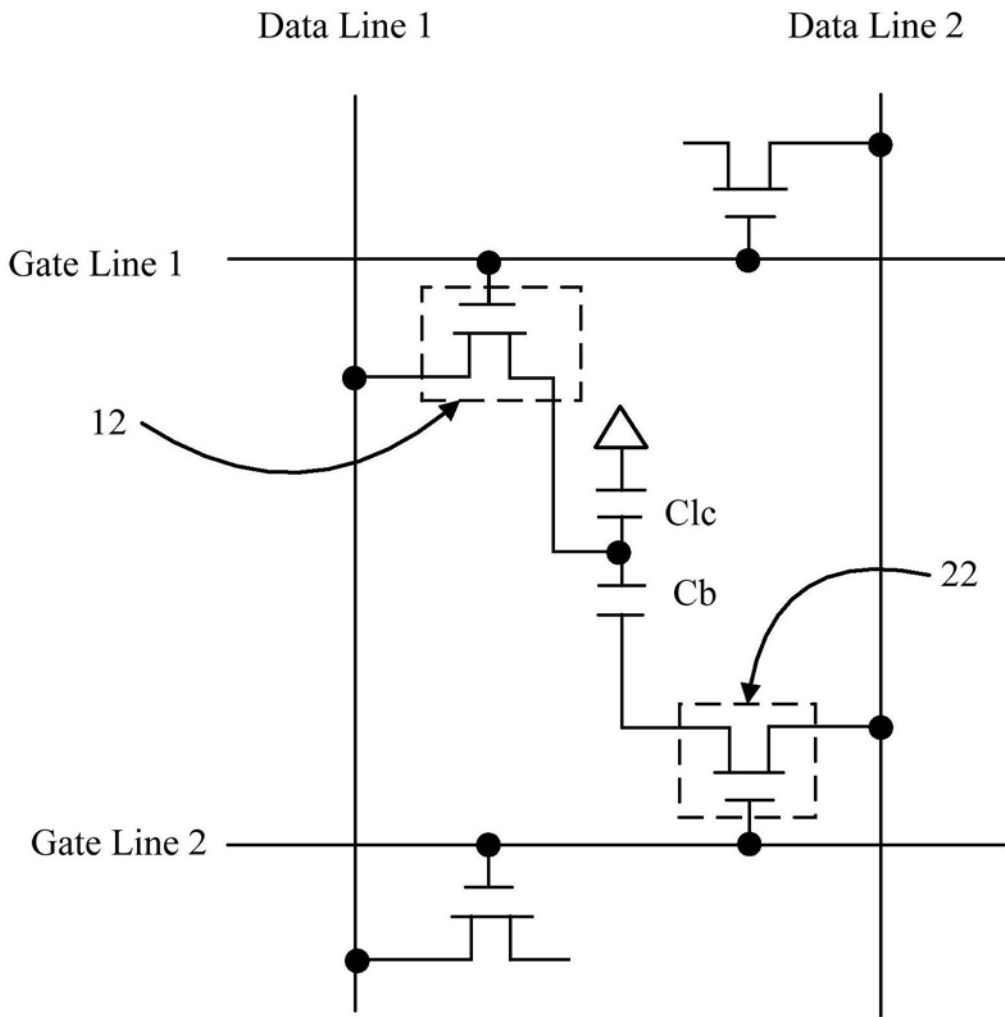


图5

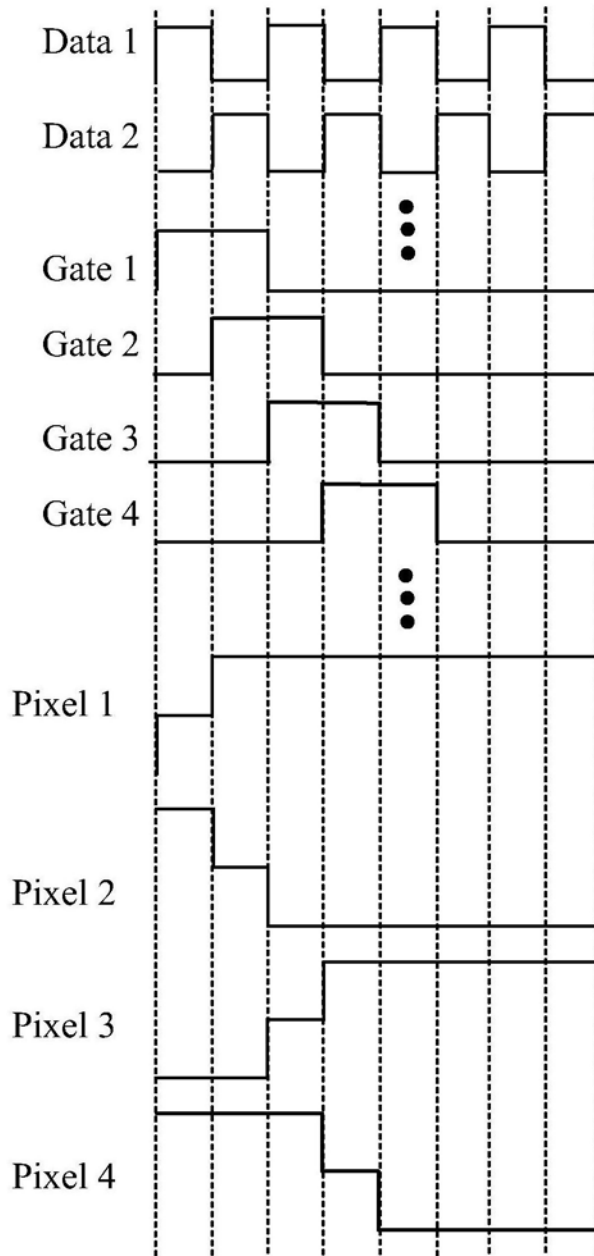


图6

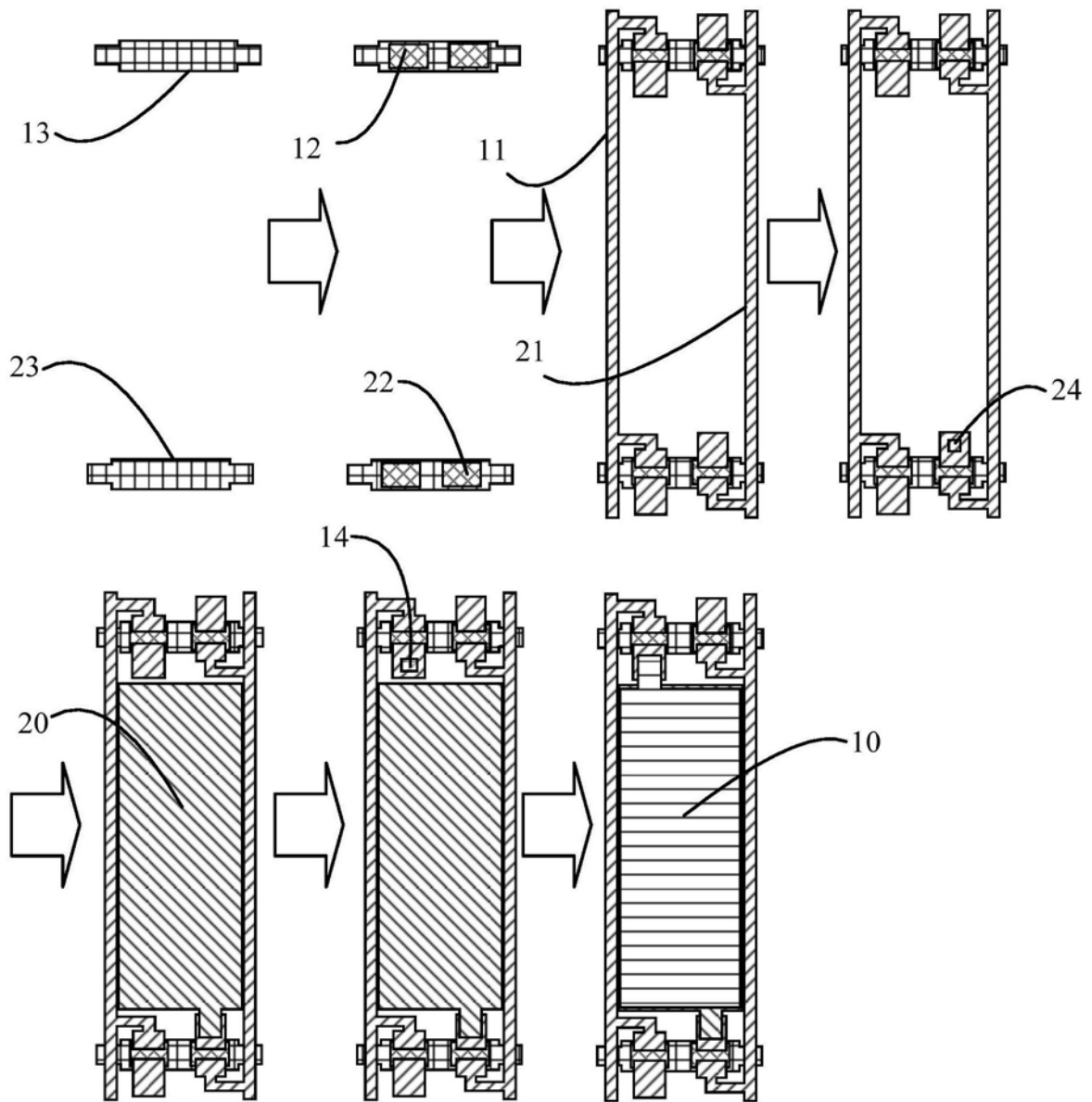


图7

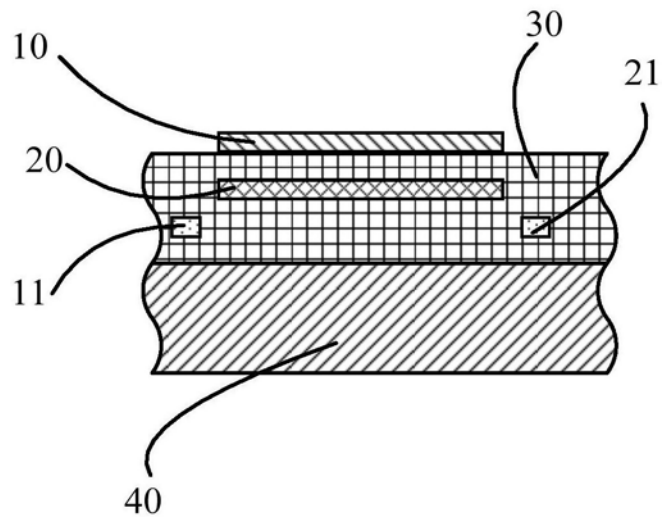


图8

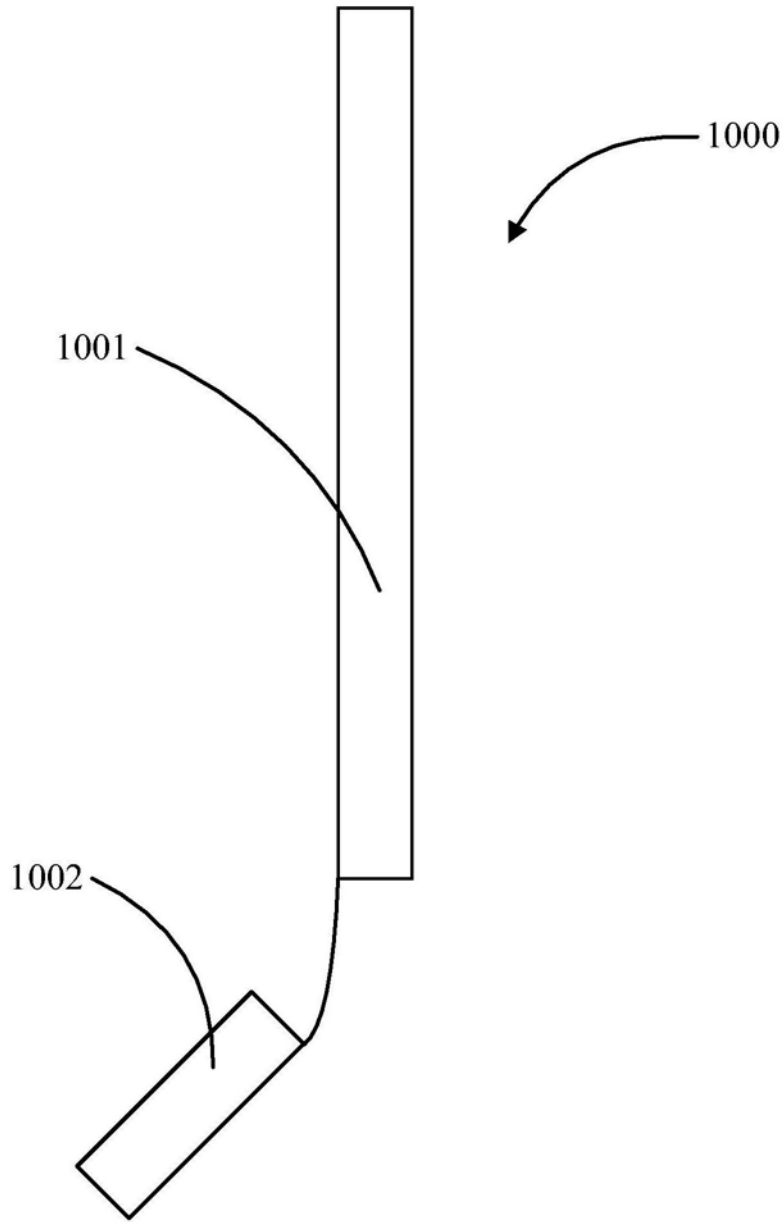


图9

专利名称(译)	液晶像素电路结构单元、液晶显示面板及其驱动方法		
公开(公告)号	<a href="#">CN109683362A</a>	公开(公告)日	2019-04-26
申请号	CN201910058009.0	申请日	2019-01-22
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	郝思坤		
发明人	郝思坤		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1362 G09G3/36		
CPC分类号	G02F1/133 G02F1/134309 G02F1/1362 G09G3/3611 G09G3/3648		
代理人(译)	黄威		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本揭示提供液晶像素电路结构单元、液晶显示面板及驱动液晶像素电路结构单元的方法。液晶像素电路结构单元包括一第一像素电极、以及一第二像素电极。所述第二像素电极与所述第一像素电极重迭设置且彼此绝缘。

