



(12)发明专利申请

(10)申请公布号 CN 109976057 A

(43)申请公布日 2019.07.05

(21)申请号 201910285369.4

(22)申请日 2019.04.10

(71)申请人 深圳市华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 曲凯莉

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

H01L 27/12(2006.01)

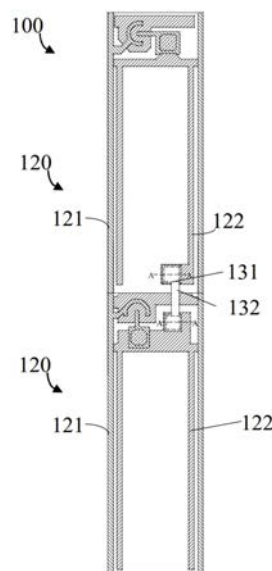
权利要求书1页 说明书4页 附图4页

(54)发明名称

薄膜晶体管液晶显示器的阵列基板结构

(57)摘要

一种薄膜晶体管液晶显示器的阵列基板结构。所述阵列基板结构包括：一基板；多个像素行，排列于所述基板上；其中每一所述像素行包含多个横向排列的子像素区域及一横向延伸的公共电极线；以及一第一钝化层，设置于所述基板上并覆盖所述公共电极线；其中所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有至少一通孔，以裸露每个所述像素行的公共电极线；其中相邻两个所述像素行的公共电极线是通过对应的所述通孔及至少一桥接件电性连接。



1. 一种薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述阵列基板结构包括:
 - 一基板,
 - 多个像素行,排列于所述基板上;其中每一所述像素行包含多个横向排列的子像素区域及一横向延伸的公共电极线;以及
 - 一第一钝化层,设置于所述基板上并覆盖所述公共电极线;其中所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有至少一通孔,以裸露每个所述像素行的公共电极线;其中相邻两个所述像素行的公共电极线是通过对应的所述至少一通孔及至少一桥接件电性连接。
2. 如权利要求1所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有多个通孔,每一所述通孔的位置位于同颜色的所述子像素区域。
3. 如权利要求2所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:在同一所述像素行中,每隔四个同颜色的所述子像素区域设有一个所述通孔。
4. 如权利要求2所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:在所述像素行的依序相邻的一第一像素行、一第二像素行和一第三像素行中,相邻的所述第一像素行与所述第二像素行之间的所述桥接件与相邻的所述第二像素行与所述第三像素行之间的所述桥接件之间有三个同颜色的所述子像素区域。
5. 如权利要求1所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述至少一桥接件包括氧化铟锡。
6. 如权利要求2所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述同颜色的子像素区域为蓝色子像素区域。
7. 如权利要求1所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述阵列基板结构进一步包括:
 - 一栅极绝缘层,设置于所述公共电极线与所述第一钝化层之间;
 - 一色阻层,设置于所述第一钝化层上;以及
 - 一第二钝化层,设置于所述色阻层上。
8. 如权利要求7所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述通孔贯穿所述第二钝化层、所述色阻层、所述第一钝化层以及所述栅极绝缘层,到达所述公共电极线。
9. 如权利要求7所述的薄膜晶体管液晶显示器的阵列基板结构,其特征在于:所述第二钝化层包括1H, 1H-全氟辛胺。

薄膜晶体管液晶显示器的阵列基板结构

技术领域

[0001] 本发明涉及显示器技术领域,特别是涉及一种薄膜晶体管液晶显示器的阵列基板结构。

背景技术

[0002] 在现有的薄膜晶体管液晶显示器主要区分为四畴(4domain)阵列基板结构以及八畴(8domain)阵列基板结构。然而在四畴阵列基板结构的显示区中,阵列侧的公共电极线22(common electrodes)在行20与行20之间是彼此独立的,并未相互连接在一起,如图1所示。当数据信号(data signal)电压的变化通过数据信号与公共电极线之间的电容耦合到公共电极线上,在栅极关闭之前公共电极线的电压未能及时恢复到原先的电压水平,则会通过存储电容影响像素的电位,甚至产生水平串扰。

[0003] 因此有必要发展出一种薄膜晶体管液晶显示器的阵列基板结构可以降低水平串扰的风险。

发明内容

[0004] 本发明的目的在于提供一种薄膜晶体管液晶显示器的阵列基板结构可以降低水平串扰的风险,同时可以使开口率的牺牲最小化。

[0005] 为解决上述技术问题,本发明提供一种薄膜晶体管液晶显示器的阵列基板结构。所述阵列基板结构包括:

[0006] 一基板,

[0007] 多个像素行,排列于所述基板上;其中每一所述像素行包含多个横向排列的子像素区域及一横向延伸的公共电极线;以及

[0008] 一第一钝化层,设置于所述基板上并覆盖所述公共电极线;其中所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有至少一通孔,以裸露每个所述像素行的公共电极线;其中相邻两个所述像素行的公共电极线是通过对应的所述至少一通孔及至少一桥接件电性连接。

[0009] 根据本发明的一个实施例的一特征,所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有多个通孔,每一所述通孔的位置位于同颜色的所述子像素区域。

[0010] 根据本发明的一个实施例的进一步特征,在同一所述像素行中,每隔四个同颜色的所述子像素区域设有一个所述通孔。

[0011] 根据本发明的一个实施例的进一步特征,在所述像素行的依序相邻的一第一像素行、一第二像素行和一第三像素行中,相邻的所述第一像素行与所述第二像素行之间的所述桥接件与相邻的所述第二像素行与所述第三像素行之间的所述桥接件之间有三个同颜色的所述子像素区域。

[0012] 根据本发明的一个实施例的一特征,所述至少一桥接件包括氧化铟锡。

[0013] 根据本发明的一个实施例的一特征,所述同颜色的子像素区域为多个蓝色子像素

区域。

[0014] 根据本发明的一个实施例的一特征,所述阵列基板结构进一步包括:一栅极绝缘层,设置于所述公共电极线与所述第一钝化层之间;一色阻层,设置于所述第一钝化层上;以及一第二钝化层,设置于所述色阻层上。

[0015] 根据本发明的一个实施例的进一步特征,所述通孔贯穿所述第二钝化层、所述色阻层、所述第一钝化层以及所述栅极绝缘层,到达所述公共电极线。

[0016] 根据本发明的一个实施例的进一步特征,所述第二钝化层包括1H,1H-全氟辛胺(1H,1H-perfluorooctylamine,PFA)。

[0017] 在本发明所述的薄膜晶体管液晶显示器的阵列基板结构中,相邻两个所述像素行的公共电极线通过所述桥接件穿过对应的所述通孔而彼此电性连接,形成类似网状的公共电极线的结构,大幅地降低了水平串扰的风险。除此之外,为了将开口率的牺牲最小化,每隔四个同颜色的所述子像素区域设有一个所述通孔和所述桥接件,而非在每个同颜色的所述子像素区域设有一个所述通孔和一个所述桥接件,从而降低了水平串扰的风险并且将开口率的牺牲最小化。

附图说明

[0018] 本文所述的本发明,仅作为示例,参考附图,其中:

[0019] 图1为在两个相邻行的子像素区域中,一现有的阵列基板结构的一俯视图示意图。

[0020] 图2为根据本发明的一第一实施例及一第二实施例中,在两个相邻行的子像素区域中,一种阵列基板结构的一俯视图示意图。

[0021] 图3为根据本发明的所述第一实施例及所述第二实施例中,所述阵列基板结构的一剖视图示意图,其沿着图2中线段A-A所撷取。

[0022] 图4为根据本发明的所述第一实施例中,在一阵列的子像素区域中的所述阵列基板结构的一俯视图示意图。

[0023] 图5为根据本发明的所述第二实施例中,在一阵列的子像素区域中的所述阵列基板结构的一俯视图示意图。

具体实施方式

[0024] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是以相同标号表示。

[0025] 实施例一:

[0026] 请参考图2、图3和图4。图2为根据本发明的一第一实施例中,在两个相邻行的子像素区域中,一种阵列基板结构的一俯视图示意图。图3为根据本发明的所述第一实施例中,所述阵列基板结构的一剖视图示意图,其沿着图2中线段A-A所撷取。图4为根据本发明的所述第一实施例中,在一阵列的子像素区域中的所述阵列基板结构的一俯视图示意图。

[0027] 本发明提供一种薄膜晶体管液晶显示器的阵列基板结构100。所述阵列基板结构100包括:一基板110、多个像素行120、一第一钝化层130、一栅极绝缘层140、一色阻层150以

及一第二钝化层160。

[0028] 所述多个像素行120,排列于所述基板110上;其中每一所述像素行120包含多个横向排列的子像素区域121及一横向延伸的公共电极线122。所述栅极绝缘层140,设置于所述公共电极线122上,覆盖所述公共电极线122。所述第一钝化层130,设置于所述栅极绝缘层140上。所述色阻层150,设置于所述第一钝化层130上。所述第二钝化层160,设置于所述色阻层150上。优选地,所述第二钝化层160为1H,1H-全氟辛胺(1H,1H-perfluorooctylamine, PFA)。

[0029] 在对应每个所述像素行120的公共电极线122的位置上设有多个通孔131,每一所述通孔131的位置位于同颜色的所述子像素区域121,所述第一通孔贯穿所述第二钝化层160、所述色阻层150、所述第一钝化层130以及所述栅极绝缘层140,到达所述公共电极线122,以裸露每个所述像素行120的公共电极线122。相邻两个所述像素行120的公共电极线122通过对应的所述至少一通孔131及至少一桥接件132电性连接。通过所述桥接件132穿过对应的所述通孔131而将相邻两个所述像素行120的公共电极线122电性连接,形成类似网状的公共电极线122的结构,大幅地降低了水平串扰的风险。优选地,所述桥接件132为一透明导电物质,例如氧化铟锡(ITO)。

[0030] 在本发明的所述第一实施例中,为了避免本发明的网状的公共电极线122的结构对开口率的影响,在同一所述像素行121中,每隔四个同颜色的所述子像素121区域设有一个所述通孔131和一个所述桥接件132,而非在每个同颜色的所述子像素区域均设置一个所述通孔131和一个所述桥接件132,如图4所示。除此之外,由于所述蓝色阻的亮度最暗,优选地,所述子像素121区域为蓝色子像素区域,即所述通孔和所述桥接件仅设置于所述蓝色子像素区域,而不设置于绿色子像素区域和红色子像素区域。

[0031] 实施例二:

[0032] 请参考图2、图3和图5。图2为根据本发明的一第二实施例中,在两个相邻行的子像素区域中,一种阵列基板结构的一俯视示意图。图3为根据本发明所述第二实施例中,所述阵列基板结构的一剖视示意图,其沿着图2中线段A-A所截取。图5为根据本发明的所述第二实施例中,在一阵列的子像素区域中的所述阵列基板结构的一俯视示意图。

[0033] 本发明提供一种薄膜晶体管液晶显示器的阵列基板结构100。所述阵列基板结构100包括:一基板110、多个像素行120、一栅极绝缘层140、一第一钝化层130、一色阻层150以及一第二钝化层160。

[0034] 所述多个像素行120,排列于所述基板110上;其中每一所述像素行120包含多个横向排列的子像素区域121及一横向延伸的公共电极线122。所述栅极绝缘层140,设置于所述公共电极线122上,覆盖所述公共电极线122。所述第一钝化层130,设置于所述栅极绝缘层140上。所述色阻层150,设置于所述第一钝化层130上。所述第二钝化层160,设置于所述色阻层150上。优选地,所述第二钝化层160为1H,1H-全氟辛胺(1H,1H-perfluorooctylamine, PFA)。

[0035] 在对应每个所述像素行120的公共电极线122的位置上设有多个通孔131,每一所述通孔131的位置位于同颜色的所述子像素区域121,所述第一通孔贯穿所述第二钝化层160、所述色阻层150、所述第一钝化层130以及所述栅极绝缘层140,到达所述公共电极线122,以裸露每个所述像素行120的公共电极线122。相邻两个所述像素行120的公共电极线

122通过对应的所述至少一通孔131及至少一桥接件132电性连接。通过所述桥接件132穿过对应的所述通孔131而将相邻两个所述像素行120的公共电极线122电性连接,形成类似网状的公共电极线122的结构,大幅地降低了水平串扰的风险。优选地,所述桥接件132为一透明导电物质,例如氧化铟锡(ITO)。

[0036] 在本发明的所述第二实施例中,为了避免本发明的网状的公共电极线122的结构对开口率的影响,在所述像素行120的依序相邻的一第一像素行120a、一第二像素行120b和一第三像素行120c中,相邻的所述第一像素行120a与所述第二像素行120b之间的所述桥接件132与相邻的所述第二像素行120b与所述第三像素行120c之间的所述桥接件132之间有三个同颜色的所述子像素121区域,而非在每个同颜色的所述子像素区域121均设置一个所述通孔131和一个所述桥接件132,如图5所示。除此之外,由于所述蓝色阻的亮度最暗,优选地,所述子像素121区域为蓝色子像素区域,即所述通孔和所述桥接件仅设置于所述蓝色子像素区域,而不设置于绿色子像素区域和红色子像素区域。

[0037] 总结而言,在本发明所述的薄膜晶体管液晶显示器的阵列基板结构中,相邻两个所述像素行的公共电极线通过所述桥接件穿过对应的所述通孔而彼此电性连接,形成类似网状的公共电极线的结构,大幅地降低了水平串扰的风险。除此之外,为了将开口率的牺牲最小化,每隔四个同颜色的所述子像素区域设有一个所述通孔和所述桥接件,而非在每个同颜色的所述子像素区域设有一个所述通孔和一个所述桥接件,从而降低了水平串扰的风险并且将开口率的牺牲最小化。

[0038] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

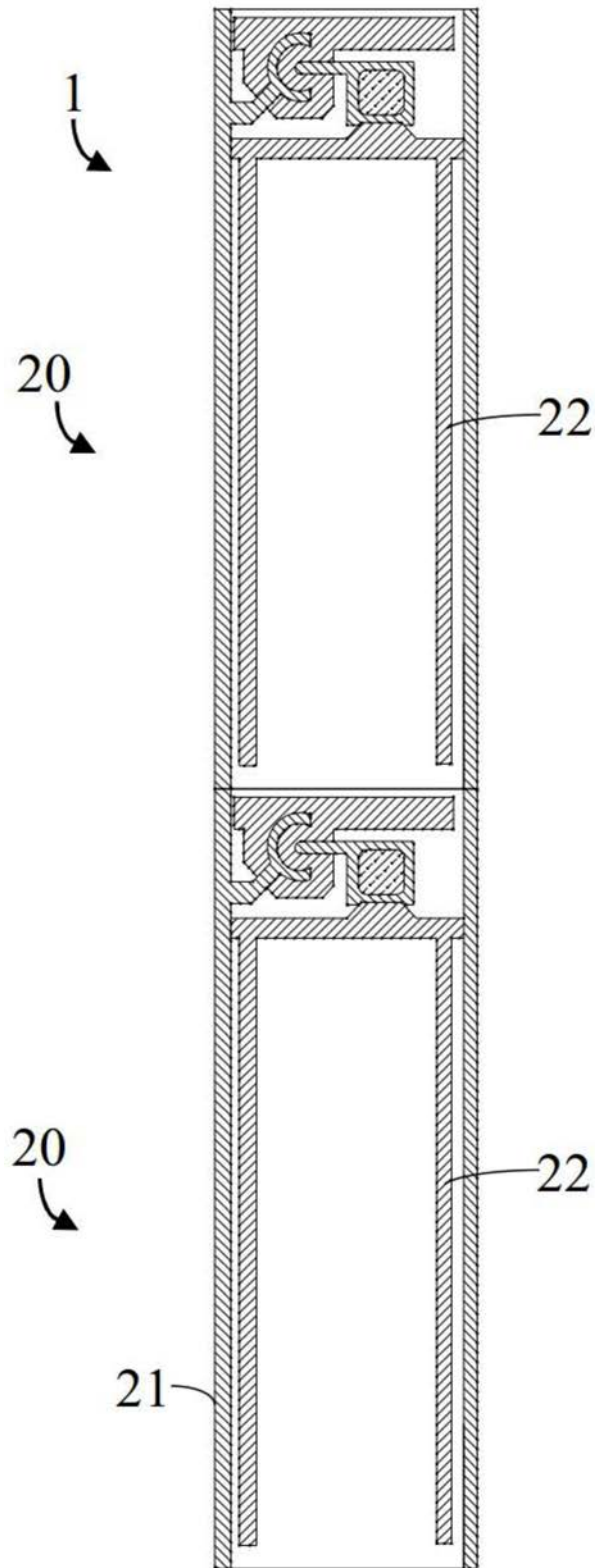


图1

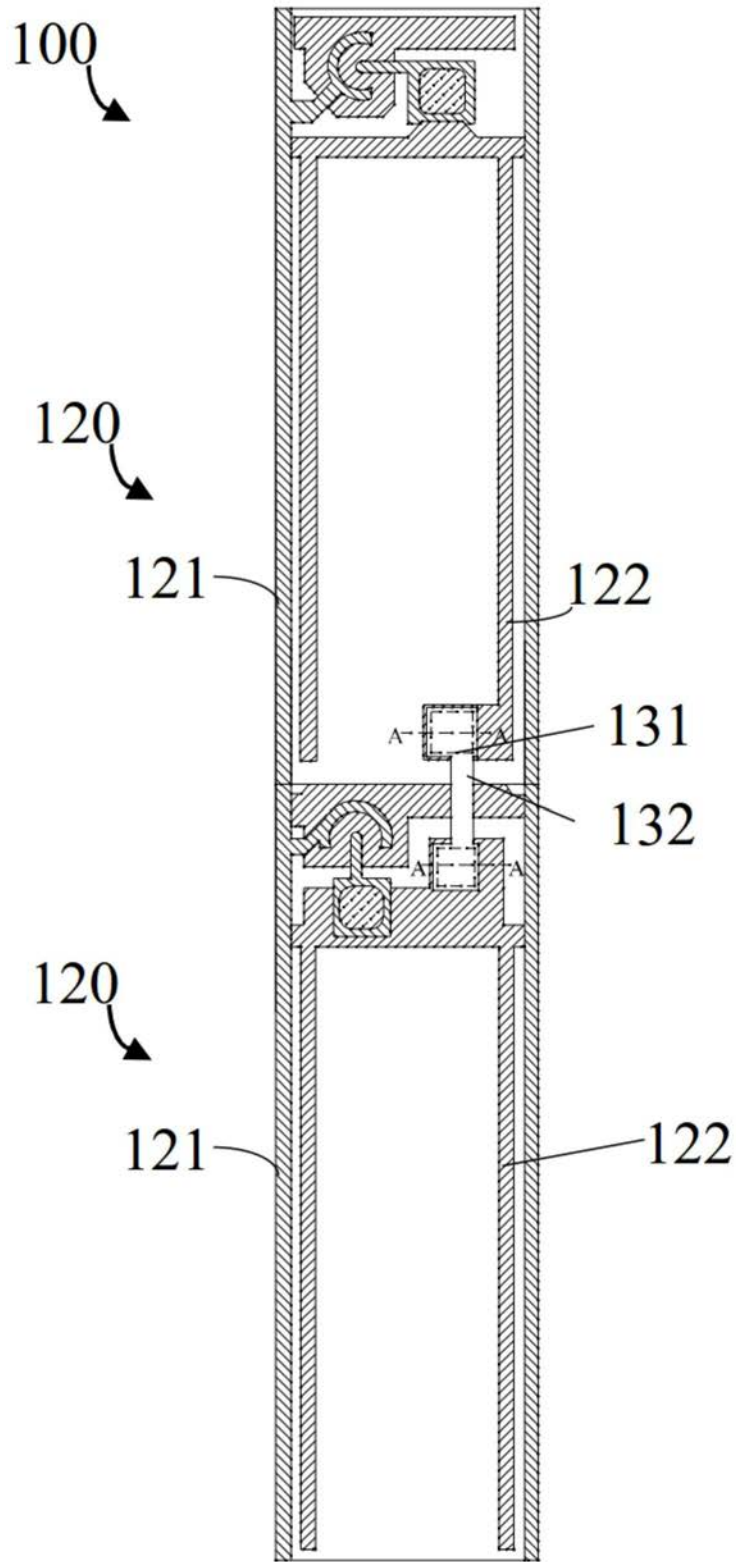


图2

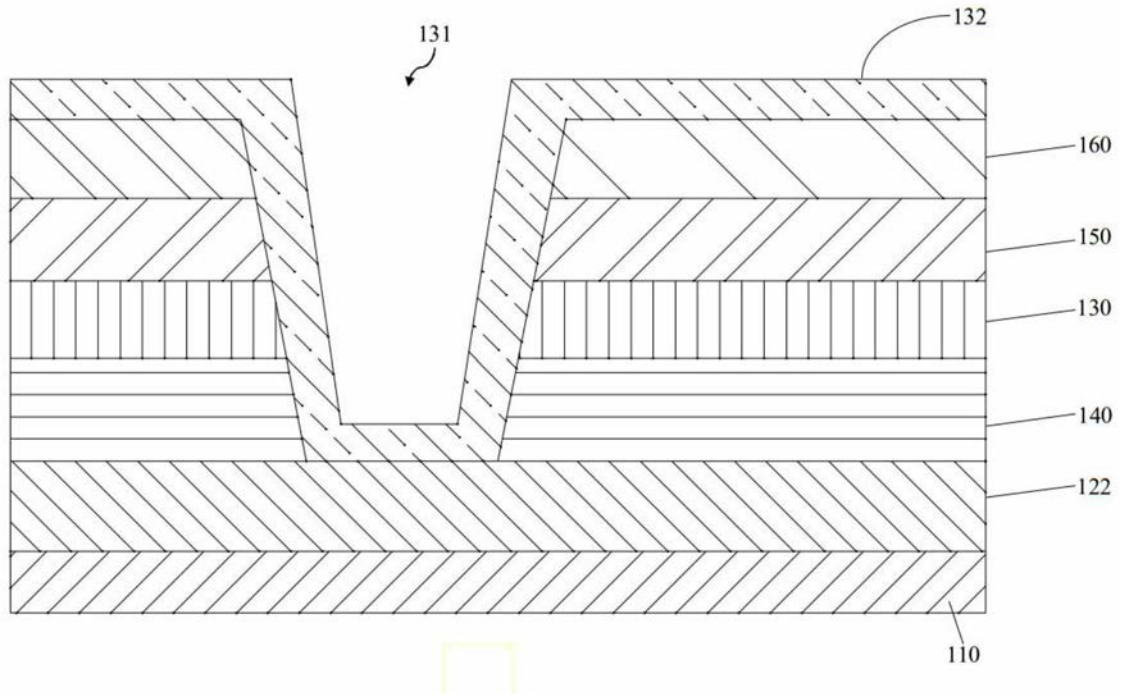


图3

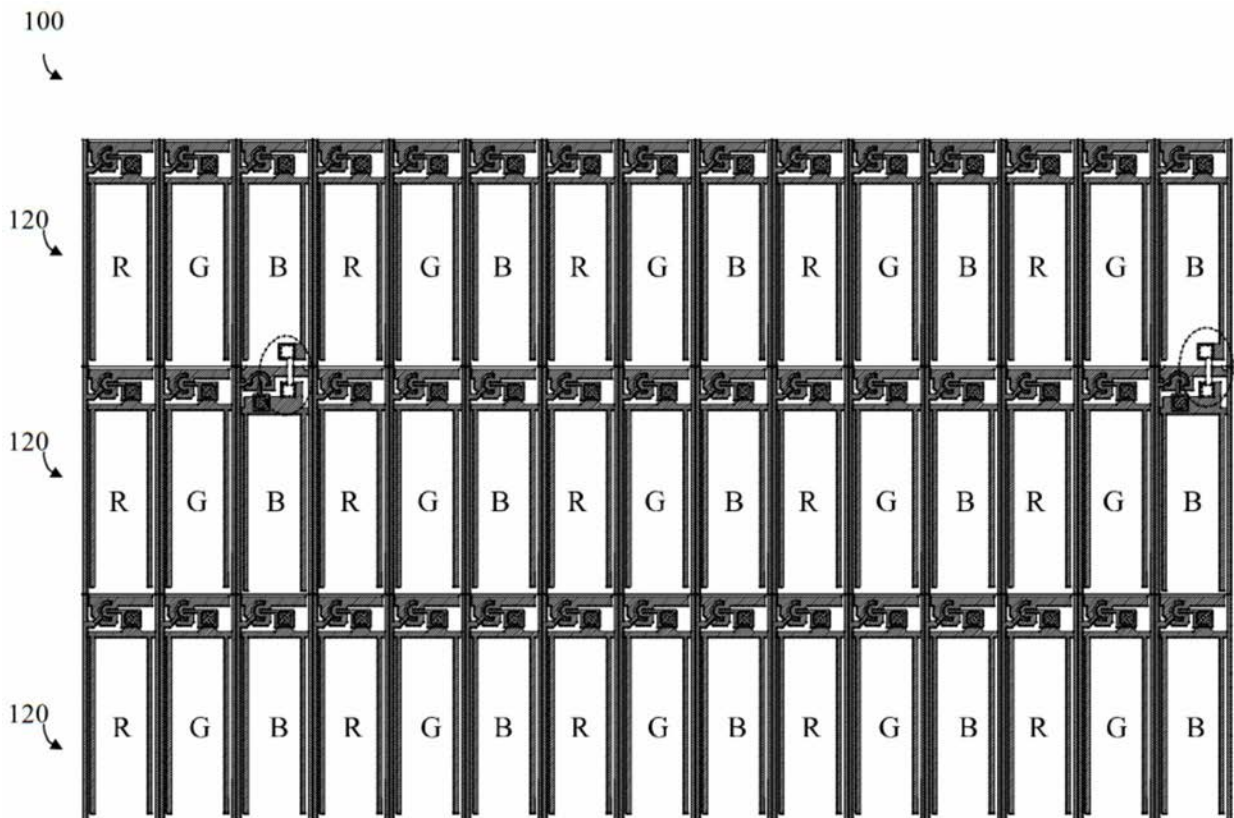


图4

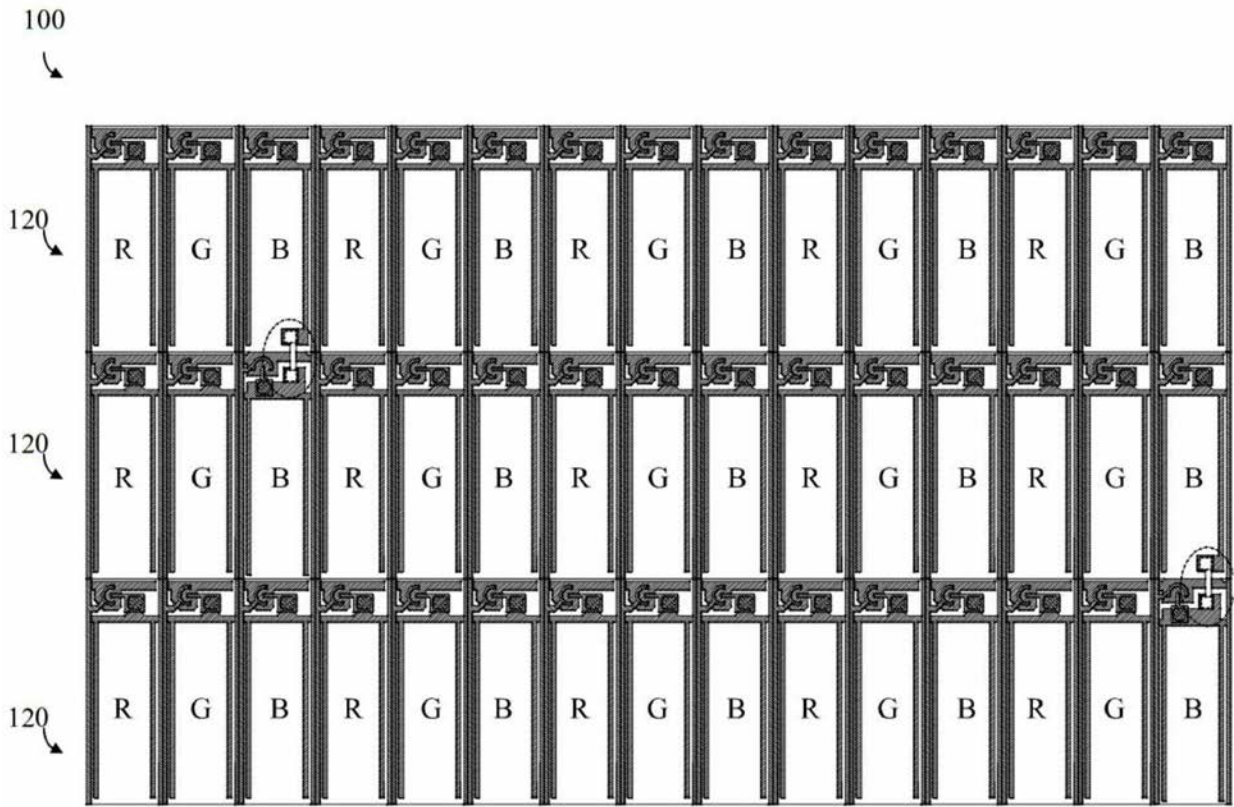


图5

专利名称(译)	薄膜晶体管液晶显示器的阵列基板结构		
公开(公告)号	CN109976057A	公开(公告)日	2019-07-05
申请号	CN201910285369.4	申请日	2019-04-10
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
发明人	曲凯莉		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/12		
CPC分类号	G02F1/136286 G02F1/1368 H01L27/124		
代理人(译)	黄威		
外部链接	Espacenet	SIPO	

摘要(译)

一种薄膜晶体管液晶显示器的阵列基板结构。所述阵列基板结构包括：
 一基板；多个像素行，排列于所述基板上；其中每一所述像素行包含多个横向排列的子像素区域及一横向延伸的公共电极线；以及一第一钝化层，设置于所述基板上并覆盖所述公共电极线；其中所述第一钝化层在对应每个所述像素行的公共电极线的位置上设有至少一通孔，以裸露每个所述像素行的公共电极线；其中相邻两个所述像素行的公共电极线是通过对应的所述通孔及至少一桥接件电性连接。

