



(12) 发明专利申请

(10) 申请公布号 CN 104122717 A

(43) 申请公布日 2014. 10. 29

(21) 申请号 201310416121. X

(22) 申请日 2013. 09. 13

(71) 申请人 深超光电(深圳)有限公司
地址 518109 广东省深圳市宝安区龙华街道
办民清路深超光电科技园 A 栋

(72) 发明人 柳智忠 王明宗 郑亦秀 熊园

(74) 专利代理机构 深圳市鼎言知识产权代理有
限公司 44311

代理人 徐丽昕

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

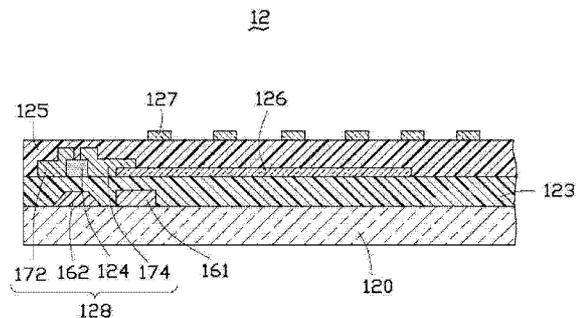
权利要求书1页 说明书4页 附图2页

(54) 发明名称

阵列基板及液晶显示面板

(57) 摘要

本发明公开一种阵列基板及液晶显示面板。该阵列基板包括扫描线、数据线、薄膜晶体管、公共电极线、像素电极及公共电极。该数据线与该扫描线交叉排列,任意两条相邻的扫描线与任意两条相邻的数据线界定出一像素区域。该薄膜晶体管包括与扫描线相连的栅极、与数据线相连的源极以及漏极。该公共电极线平行扫描线设置,该公共电极线邻近该漏极且与漏极位于扫描线的同一侧,且至少部分漏极与公共电极线为层叠设置。该像素电极对应该像素区域设置并与漏极电连接。该公共电极与像素电极配合产生水平电场。



1. 一种阵列基板,其包括:
栅极线;
源极线,该源极线与该栅极线交叉排列,任意两条相邻的栅极线与任意两条相邻的源极线界定出一像素区域;
薄膜晶体管,包括与栅极线相连的栅极、与源极线相连的源极、以及漏极;
公共电极线,平行扫描线设置,该公共电极线邻近该漏极且与漏极位于扫描线的同一侧,且至少部分漏极与公共电极线为层叠设置;
像素电极,对应该像素区域设置并与漏极电连接;
公共电极,该公共电极与像素电极配合产生水平电场。
2. 如权利要求 1 所述的阵列基板,其特征在于:该公共电极线的线宽小于该扫描线的线宽。
3. 如权利要求 1 所述的阵列基板,其特征在于:该阵列基板包括透明基底、第一线路层、半导体层及第二线路层,该第一线路层包括该栅极线及与该栅极线平行设置的该公共电极线,该第二线路层包括该源极线、该源极及该漏极,该漏极与该源极分别位于该半导体层的两侧并彼此分离,且部分漏极和部分源极分别与该半导体层重叠,该栅极、该源极、该漏极及该半导体层定义为薄膜晶体管,该源极线与该栅极线交叉排列,任意两条相邻的栅极线与任意两条相邻的源极线界定出一像素区域,该薄膜晶体管位于该栅极线与该源极线相交的角落。
4. 如权利要求 3 所述的阵列基板,其特征在于:该第一线路层设置在该透明基底邻近该液晶层一侧的表面上,该第二线路层与第一线路层通过绝缘层绝缘设置,该半导体层设置在该绝缘层与该第二线路层之间。
5. 如权利要求 4 所述的阵列基板,其特征在于:该像素电极对应该像素区域设置,设置于该绝缘层邻近该液晶层一侧的表面上。
6. 如权利要求 5 所述的阵列基板,其特征在于:一钝化层覆盖于该绝缘层、该半导体层、该像素电极、该第二线路层邻近该液晶层一侧的表面上,该公共电极覆盖于该钝化层邻近该液晶层一侧的表面上。
7. 如权利要求 6 所述的阵列基板,其特征在于:该公共电极是一整面透明电极,该公共电极对应该像素电极的位置设置有多个间隔设置的狭缝。
8. 如权利要求 6 所述的阵列基板,其特征在于:该公共电极对应薄膜晶体管的部分设置开口。
9. 如权利要求 6 所述的阵列基板,其特征在于:该公共电极与该像素电极是透明电极。
10. 如权利要求 9 所述的阵列基板,其特征在于:该公共电极与该像素电极的材质为氧化铟锡。
11. 一种液晶显示面板,其包括彩色滤光片基板、对应彩色滤光片基板设置的阵列基板以及夹置在二基板之间的液晶层,其特征在于:该阵列基板采用权利要求 1-10 中任意一项权利要求所述的阵列基板。

阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及一种阵列基板及液晶显示面板。

背景技术

[0002] 作为液晶显示面板的显示方式,以往扭曲向列 (Twisted Nematic, TN) 方式一直被广泛使用,但是该方式在显示原理上,对视场角存在限制。

[0003] 作为解决该方法,横向电场方式已为众所周知,例如平面内开关 (In Plane Switching, IPS) 方式和边缘场开关 (Fringe Field Switching, FFS) 方式。该横向电场方式是在液晶显示面板的阵列基板上形成像素电极和公共电极,对该像素电极和该公共电极之间施加电压,使之产生与该阵列基板大致平行的电场,在与该阵列基板基本平行的平面内驱动液晶分子。

[0004] 现有技术的一种横向电场方式的液晶显示面板的阵列基板,包括透明基底,透明基底上设置有栅极线、与栅极线交叉排列的源极线、平行栅极线设置的公共电极线、薄膜晶体管以及形成平行电场的公共电极以及像素电极。公共电极与公共电极线电连接,像素电极与薄膜晶体管的漏极电连接。薄膜晶体管与公共电极线分别位于栅极线的两侧。则分别位于栅极线两侧的薄膜晶体管及公共电极线均需占据像素区域的空间,并需要通过黑矩阵进行遮蔽,如此,导致液晶显示面板开口率下降,影响液晶面板的显示效果。

发明内容

[0005] 为解决现有技术中的液晶显示面板开口率低的问题,有必要提供一种能有效提高开口率的阵列基板。

[0006] 还有必要提供一种采用上述阵列基板的液晶显示面板。

[0007] 一种阵列基板,其包括扫描线、数据线、薄膜晶体管、公共电极线、像素电极及公共电极。该数据线与该扫描线交叉排列,任意两条相邻的扫描线与任意两条相邻的数据线界定出一像素区域。该薄膜晶体管包括与扫描线相连的栅极、与数据线相连的源极以及漏极。该公共电极线平行扫描线设置,该公共电极线邻近该漏极且与漏极位于扫描线的同一侧,且至少部分漏极与公共电极线为层叠设置。该像素电极对应该像素区域设置并与漏极电连接。该公共电极与像素电极配合产生水平电场。

[0008] 一种液晶显示面板包括彩色滤光片基板、对应彩色滤光片基板设置的阵列基板以及夹置在二基板之间的液晶层。该阵列基板包括扫描线、数据线、薄膜晶体管、公共电极线、像素电极及公共电极。该数据线与该扫描线交叉排列,任意两条相邻的扫描线与任意两条相邻的数据线界定出一像素区域。该薄膜晶体管包括与扫描线相连的栅极、与数据线相连的源极以及漏极。该公共电极线平行扫描线设置,该公共电极线邻近该漏极且与漏极位于扫描线的同一侧,且至少部分漏极与公共电极线为层叠设置。该像素电极对应该像素区域设置并与漏极电连接。该公共电极与像素电极配合产生水平电场。

[0009] 由于至少部分漏极与公共电极线为层叠设置,则遮蔽薄膜晶体管的黑矩阵同时可

遮蔽与漏极层叠设置的部分公共电极线,因此,可减少遮蔽公共电极线的黑矩阵的面积,从而提高液晶显示面板的开口率。

附图说明

- [0010] 图 1 是本发明液晶显示面板的示意图。
 [0011] 图 2 是图 1 所示的液晶显示面板的阵列基板的平面示意图。
 [0012] 图 3 是沿图 2 的 III-III 线的剖面示意图。
 [0013] 图 4 是沿图 2 的 IV-IV 线的剖面示意图。
 [0014] 主要元件符号说明

液晶显示面板	10
彩色滤光片基板	11
阵列基板	12
透明基底	120
第一线路层	121
第二线路层	122
绝缘层	123
半导体层	124
钝化层	125
像素电极	126
公共电极	127
薄膜晶体管	128
狭缝	129a
开口	129b
栅极线	160
公共电极线	161
栅极	162
连接孔	169
源极线	170
源极	172
漏极	174
液晶层	13

如下具体实施方式将结合上述附图进一步说明本发明。

具体实施方式

[0015] 请参阅图 1,本发明实施方式之液晶显示面板 10 包括彩色滤光片基板 11、阵列基板 12 以及夹在该两个基板之间的液晶层 13。所述液晶层 13 包括液晶分子。所述彩色滤光片基板 11 包括不同颜色的光阻以及间隔各色光阻的黑矩阵,从而使得穿过不同颜色的光阻的光线转换为不同颜色的光线,如红、绿、蓝等,以实现全彩显示。所述阵列基板 12 用于控制施加电压以控制液晶层 13 中的液晶分子扭转而控制光的通过率,从而达到显示的目的。

[0016] 请一并参阅图 2-4,图 2 是图 1 中阵列基板的平面示意图,图 3 是沿图 2 的 III-III 线的剖面示意图,图 4 是沿图 2 的 IV-IV 线的剖面示意图。可以理解,图 2 所示的平面图仅示出了液晶显示面板 10 的部分,但这并不影响所属领域的一般技术人员理解本案。

[0017] 该阵列基板 12 包括透明基底 120、第一线路层 121、第二线路层 122、绝缘层 123、半导体层 124、钝化层 125、像素电极 126 及公共电极 127。

[0018] 该第一线路层 121 设置于该透明基底 120 邻近该液晶层 13 一侧,其包括沿第一方向延伸的栅极线 160、与该栅极线 160 相连的栅极 162、及位于该栅极线 160 一侧并平行栅极线 160 设置的公共电极线 161。本实施方式中,该栅极 162 包括在该栅极线 160 中,但并不限于此,可变更的,该栅极 162 也可凸出于栅极线 160 之外。该绝缘层 123 为栅极绝缘层,其位于该栅极线 160 邻近该液晶层 13 一侧,且覆盖于该栅极线 160、公共电极线 161 及该透明基底 120 邻近该液晶层 13 一侧的表面上。该半导体层 124 设置于该绝缘层 123 邻近该液晶层 13 一侧的表面上,该半导体层 124 设置在该栅极 162 上方。

[0019] 该第二线路层 122 设置于该半导体层 124 及该绝缘层 123 邻近该液晶层 13 一侧的表面上,该第二线路层 122 与该第一线路层 121 绝缘。该第二线路层 122 包括源极线 170、源极 172 及漏极 174。该源极线 170 沿第二方向延伸并与该栅极线 160 交叉排列。任意两条相邻的栅极线 160 与任意两条相邻的源极线 170 界定出一像素区域 140。本实施方式中,每一像素区域 140 两侧的源极线 170 均朝向同一方向弯曲。该漏极 174 与该源极 172 分别位于该半导体层 124 的两侧并彼此分离,且部分漏极 174 和部分源极 172 分别与该半导体层 124 重叠。该栅极 162、该源极 172、该漏极 174 及该半导体层 124 定义为薄膜晶体管 128 (TFT)。该源极 172 与该源极线 170 相连,该漏极 174 与该像素电极 126 电连接。本实施方式中的每一薄膜晶体管 128 都位于该栅极线 160 与该源极线 170 相交的角落处。

[0020] 该公共电极线 161 邻近该薄膜晶体管 128 的漏极 174,且与漏极 174 位于栅极线 160 的同一侧,且至少部分漏极 174 与公共电极线 161 为层叠设置。

[0021] 该像素电极 126 设置于该绝缘层 123 邻近该液晶层 13 的一侧的表面上,其作为下电极,位于该像素区域 140 内并与该漏极 174 相连。本实施方式中该像素电极 126 为平板状电极,但不限于此。该钝化层 125 均匀覆盖于该绝缘层 123、该半导体层 124、该第二线路层 122 及该像素电极 126 邻近该液晶层 13 一侧的表面上。

[0022] 该公共电极 127 设置在该钝化层 125 邻近该液晶层 13 一侧的表面上,该公共电极 127 上设置有狭缝 129a 和开口 129b,其作为上电极,覆盖该透明基板 120 上除狭缝 129a 和开口 129b 所对应的区域以外的其他区域。该开口 129b 用以使得薄膜晶体管 128 未被公共电极 127 覆盖,从而可避免公共电极 127 对半导体层 124 的干扰。对应该像素电极 126 的位置上该公共电极 127 设置有多个间隔设置的狭缝 129a。该狭缝 129a 大致为“<”字型,但不限于此,可变更的,该狭缝 129a 还可以是条形或其它形状。可变更的,本发明也可设计该像素电极 126 具有多个狭缝,而该公共电极 127 不具有狭缝;或者设计该像素电极 126 和该公共电极 127 均具有多个狭缝。换句话说,至少像素电极 126 和公共电极 127 中的一种具有多个狭缝,使两者之间能够产生水平电场,以驱动液晶旋转。

[0023] 该公共电极 127 与该像素电极 126 是透明电极,其材质一般为氧化铟锡(ITO)或者氧化铟锌(IZO)。在该实施例,该公共电极 127 的材质为 ITO。

[0024] 该公共电极 127 通过连接孔 169 与公共电极线 161 电连接,以使得公共电极线 161 向公共电极 127 提供电压。为了稳定公共电极 127 的电压,使得公共电极 127 的电压的均匀性更好,同时,为了平衡连接孔 169 的设置所导致的液晶显示面板的开口率减低,可通过控制不提供超过所需数量的连接孔 169 来实现,期望提供公共电极 127 的连接孔 169 的数量为全部像素区域数量的 1/3 或者更少。

[0025] 由于公共电极线 161 与薄膜晶体管 128 的漏极 174 位于栅极线 160 的同一侧,在

栅极线 160 另一侧的像素区域空间中无需额外安排公共电极线 161 及连接孔 169 的空间位置,则在栅极线 160 另一侧,像素电极 126 避开设计有连接孔的部分,因此,像素电极 126 的设计空间增大了,相应的,像素电极 126 与公共电极 127 的层叠面积增大了,从而使得像素电极 126、公共电极 127 之间的电容增加了。

[0026] 且本案设计为栅极线 160 的线宽较大,比公共电极线 161 的线宽大,使得栅极线 160 电阻较小,则液晶显示面板 10 受到电容耦合的影响造成栅极信号有延迟、闪烁的影响会较小,从而改善该液晶显示面板 10 的显示效果。

[0027] 同时,由于该公共电极线 161 邻近该薄膜晶体管 128 的漏极 174,且与漏极 174 位于栅极线 160 的同一侧,至少部分漏极 174 与公共电极线 161 为层叠设置。则用于遮蔽薄膜晶体管 128 的彩色滤光片基板的黑矩阵同时可遮蔽与漏极 174 层叠设置的公共电极线 161,因此,可减少遮蔽公共电极线 161 的黑矩阵的面积,从而提高液晶显示面板 10 的开口率。

[0028] 本领域的普通技术人员应当理解,其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

10

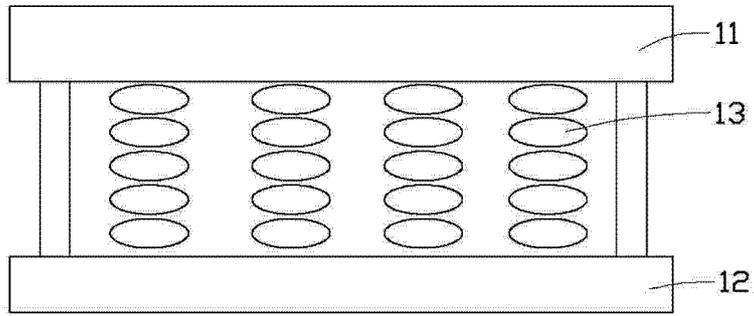


图 1

12

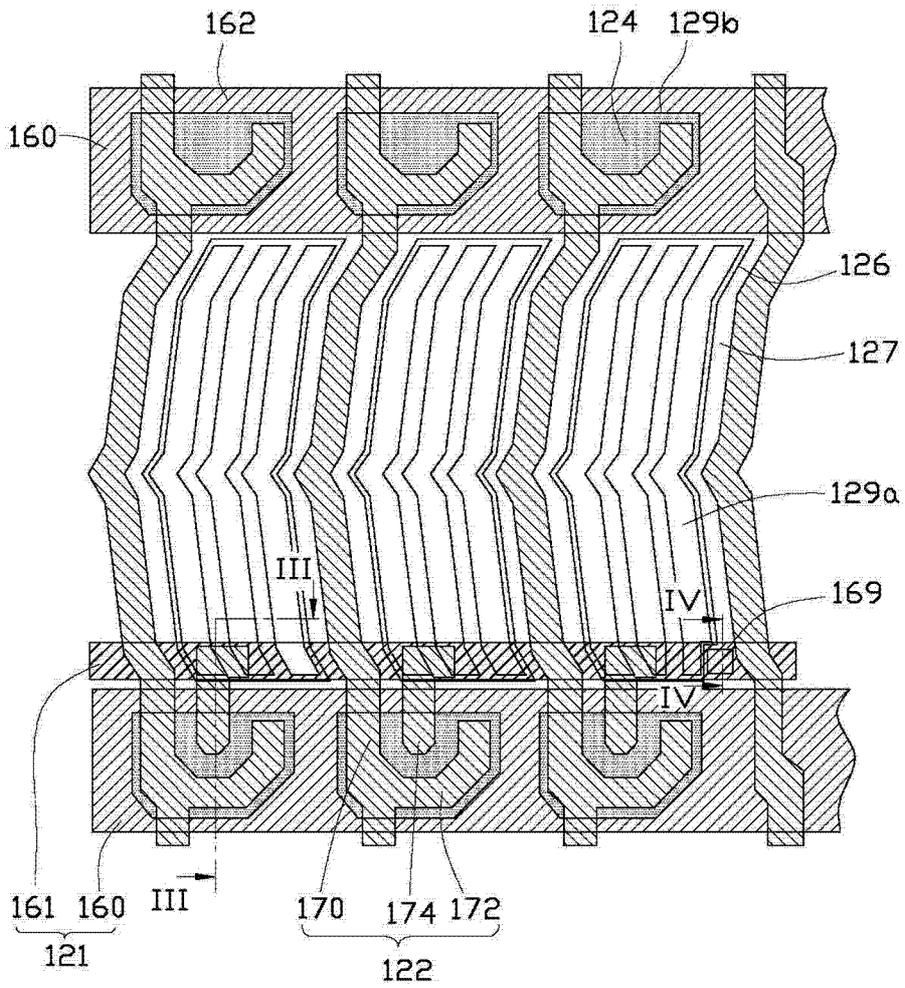


图 2

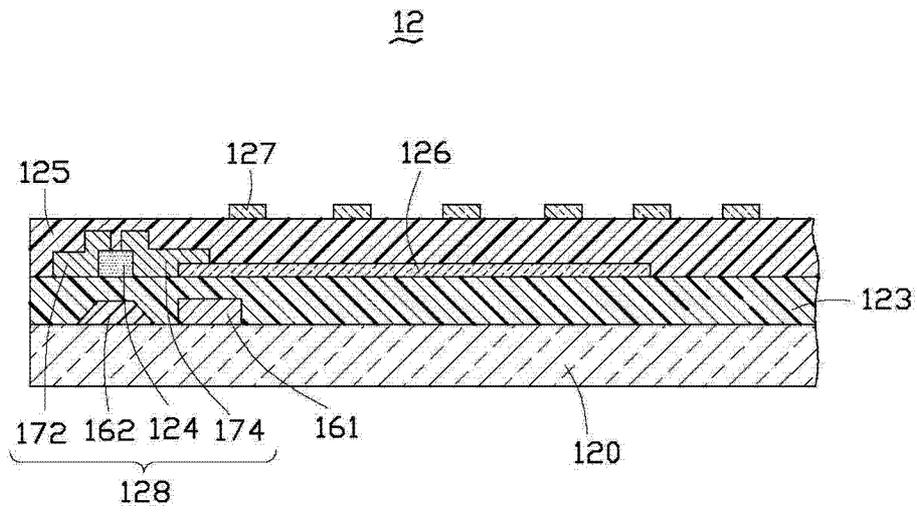


图 3

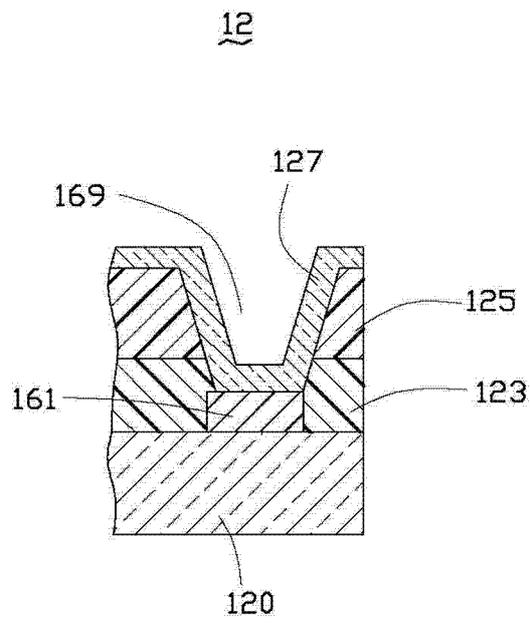


图 4

专利名称(译)	阵列基板及液晶显示面板		
公开(公告)号	CN104122717A	公开(公告)日	2014-10-29
申请号	CN201310416121.X	申请日	2013-09-13
[标]申请(专利权)人(译)	深超光电(深圳)有限公司		
申请(专利权)人(译)	深超光电(深圳)有限公司		
当前申请(专利权)人(译)	深超光电(深圳)有限公司		
[标]发明人	柳智忠 王明宗 郑亦秀 熊园		
发明人	柳智忠 王明宗 郑亦秀 熊园		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1368		
代理人(译)	徐丽昕		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种阵列基板及液晶显示面板。该阵列基板包括扫描线、数据线、薄膜晶体管、公共电极线、像素电极及公共电极。该数据线与该扫描线交叉排列，任意两条相邻的扫描线与任意两条相邻的数据线界定出一像素区域。该薄膜晶体管包括与扫描线相连的栅极、与数据线相连的源极以及漏极。该公共电极线平行扫描线设置，该公共电极线邻近该漏极且与漏极位于扫描线的同一侧，且至少部分漏极与公共电极线为层叠设置。该像素电极对应该像素区域设置并与漏极电连接。该公共电极与像素电极配合产生水平电场。

