

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200410084231.1

[43] 公开日 2006年5月31日

[11] 公开号 CN 1779768A

[22] 申请日 2004.11.17

[21] 申请号 200410084231.1

[71] 申请人 上海华园微电子技术有限公司

地址 200233 上海市宜山路 900 号 A 区六楼

[72] 发明人 印义言 印义中

[74] 专利代理机构 上海智信专利代理有限公司

代理人 薛琦

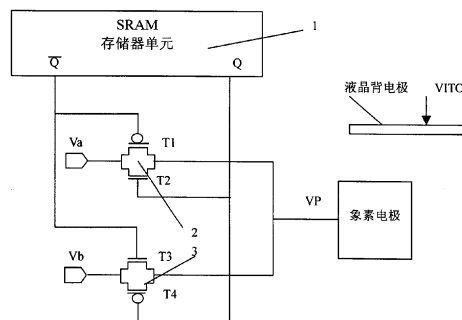
权利要求书 1 页 说明书 4 页 附图 1 页

[54] 发明名称

LCOS 中像素电压产生电路

[57] 摘要

本发明涉及一种 LCOS 中像素电压产生电路，包括：SRAM 存储器单元(1)；第一传输门(2)和第二传输门(3)；第一传输门(2)的第一控制端和第二传输门(3)的第二控制端与 SRAM 存储器单元(1)的第一输出端(Q)连接，第一传输门的第二控制端和第二传输门的第一控制端与 SRAM 存储器单元(1)的第二输出端(Q)连接；第一传输门(2)的输入端与第一输入电压(Va)相连，第二传输门(3)的输入端与第二输入电压(Vb)相连；第一传输门(2)的输出端与第二传输门(3)的输出端相连接并与像素电极相连；通过调节输入电压 Va 和 Vb 电压值就可以满足液晶显示精度、亮度、对比度等方面的要求；采用传输门的优点使输出电压能跟随输入电压而变化。



1.一种 LCOS 中象素电压产生电路, 包括: SRAM 存储器单元 (1); 还包括一个第一传输门 (2) 和一个第二传输门 (3); 所述的第一传输门 (2) 的第一控制端和第二传输门 (3) 的第二控制端与 SRAM 存储器单元 (1) 的第一输出端 (\bar{Q}) 连接, 所述第一传输门 (2) 的第二控制端与第二传输门的第一控制端与 SRAM 存储器单元 (1) 的第二输出端 (Q) 连接; 所述的第一传输门 (2) 的输入端与第一输入电压 (V_a) 相连, 第二传输门 (3) 的输入端与第二输入电压 (V_b) 相连; 所述的第一传输门 (2) 的输出端与第二传输门 (3) 的输出端相连接并与象素电极相连, 以提供显示电压。

2.根据权利要求 1 所述的 LCOS 中象素电压产生电路, 其特征在于: 所述的第一传输门 (2) 包括: 第一 PMOS 管 (T1) 和第一 NMOS 管 (T2); 所述的第二传输门 (3) 包括: 第二 NMOS 管 (T3) 和第二 PMOS 管 (T4); 所述的第一 PMOS 管 (T1) 和第二 NMOS 管 (T3) 的栅极与 SRAM 存储器单元 (1) 的第一输出端 (\bar{Q}) 连接, 第一 NMOS 管 (T2) 和第二 PMOS 管 (T4) 的栅极与 SRAM 存储器单元 (1) 的第二输出端 (Q) 连接; 第一 PMOS 管 (T1) 和第一 NMOS 管 (T2) 的源极与第一输入电压 (V_a) 相连, 第二 NMOS 管 (T3) 和第二 PMOS 管 (T4) 的源极与第二输入电压 (V_b) 相连, 第一 PMOS 管 (T1) 和第一 NMOS 管 (T2) 的漏极与第二 NMOS 管 (T3) 和第二 PMOS 管 (T4) 的漏极相连接并与象素电极相连。

LCOS 中像素电压产生电路

技术领域

本发明涉及一种 LCOS (Liquid Crystal On Silicon 即基于大规模集成电路上的反射液晶投影技术), 尤其涉及一种该技术中像素电压产生电路。

背景技术

目前, 液晶显示技术发展迅速, 应用领域不断拓宽; 在实际应用中许多种液晶显示方法, 最常用的 LCD 是 twisted nematic (TN, 即扭曲向力) 型的液晶显示。TN 型液晶的基本原理是对偏振光的控制: 当 TN 型液晶加上电压时, 它的液晶分子极性会随着电场而扭曲。当光进入带有电磁场的 TN 型液晶时, 这种极性的扭曲会影响光的反射, 通过调整电磁场的强度, 从而产生灰度效应。

液晶显示的对比度和响应速度与液晶材料和液晶光电效应关系密切, 不同的光电效应具有不同的利弊。常用的液晶材料有: SS, VA, HAN, Frederickz, TN 等。其中 TN 材料最适合各种要求、它取向容易、工艺成熟。目前显示主要用 TN 材料, 其响应时间约为 10ms。

液晶显示与外加电压的关系也很密切。外加电压的大小对 TN 型液晶的响应至关重要, 直接决定了液晶的显示精度, 显示亮度、对比度以及液晶的整体工作。

LCOS 显示技术是将成熟的硅工艺和液晶技术结合的高新技术, 将控制电路进入成像区下面, 显示尺寸较小, 成像与周边电路集成一体, 不仅适合用于高密度、高分辨率、高开口率显示, 而且由于 LCOS 可以利用 CMOS 工艺大批量生产, 故具有低成本、高质量的商业优势。

LCOS 数字电视显示芯片是目前国际上最新的大屏幕高清晰度数字显示技术——LCOS (Liquid Crystal On Silicon 即基于大规模集成电路上的反射液晶投影技术) 的核心技术, LCOS 是国际上一致看好的, 最有可能以其高质量的技术指标和低价位的制造成本能进入普通百姓家庭的 HDTV 的产品技术, 具有十分广阔的市场前景。

LCOS 数字电视专用芯片采用国际先进的 0.35 μ m 和 0.25 μ m 的 CMOS 工艺技术, 是一个高性能, 低价位的芯片组, 芯片组用于三色光学驱动引擎, 可产生 XGA 到 UXGA/HDTV 解像度的高对比, 高亮度, 24 位彩色影像。

LCOS 主要应用于高清晰度数字电视 (HDTV)。LCOS 技术采用在大规模集成电路芯片上制造 SRAM 静态存储器阵列, 每个 SRAM 存储器组成一个像素, 形成像素阵列。并将液晶盒封装在大规模集成电路芯片上的像素阵列上组成反射式液晶光阀。对于 HDTV 解像度的 LCOS 显示芯片需要制造 1920*1080 个 SRAM 静态存储器组成的阵列。在每个像素的像素电极上加上显示电压 VP。每个像素上的显示电压 VP 和液晶背电极电压 VITO 之间的电场决定了液晶分子的扭曲转向及对偏振光的反射而形成该像素的灰度。

SRAM 存储器存储的是数字电平电压, 把 SRAM 存储器的输出直接加到像素电极上产生显示难以满足液晶显示精度、亮度、对比度等指标所需的外加电压。

发明内容

本发明需要解决的技术问题是提供了一种 LCOS 中像素电压产生电路, 通过 SRAM 存储的数字电平电压驱动产生所需要的像素电压, 旨在解决上述的缺陷。

为了解决上述技术问题, 本发明是通过以下技术方案实现的:

本发明包括: SRAM 存储器单元; 还包括一个第一传输门和一个第二传输门; 所述的第一传输门的第一控制端和第二传输门的第二控制端与

SRAM 存储器单元的第一输出端连接，第一传输门的第二控制端与第二传输门的第一控制端与 SRAM 存储器单元的第二输出端连接；所述的第一传输门的输入端与第一输入电压相连，第二传输门的输入端与第二输入电压相连；所述的第一传输门的输出端与第二传输门的输出端相连接并与像素电极相连，以提供显示电压。

与现有技术相比，本发明的有益效果是：通过调节输入电压 V_a 和 V_b 电压值就可以满足液晶显示精度，显示亮度，对比度等方面的要求；而且采用传输门的优点在于使输出电压能紧跟随输入电压而变化。

附图说明

图 1 是本发明的线路图；

具体实施方式

下面结合附图与具体实施方式对本发明作进一步详细描述：

由图 1 可见：本发明包括：SRAM 存储器单元 1；还包括一个第一传输门 2 和一个第二传输门 3；所述的第一传输门 2 的第一控制端和第二传输门 3 的第二控制端与 SRAM 存储器单元 1 的第一输出端 \bar{Q} 连接，所述第一传输门 2 的第二控制端与第二传输门的第一控制端与 SRAM 存储器单元 1 的第二输出端 Q 连接；所述的第一传输门 2 的输入端与第一输入电压 V_a 相连，第二传输门 3 的输入端与第二输入电压 V_b 相连；所述的第一传输门 2 的输出端与第二传输门 3 的输出端相连接并与像素电极相连，以提供显示电压；

所述的第一传输门 2 包括：第一 PMOS 管 T1 和第一 NMOS 管 T2；所述的第二传输门 3 包括：第二 NMOS 管 T3 和第二 PMOS 管 T4；所述的第一 PMOS 管 T1 和第二 NMOS 管 T3 的栅极与 SRAM 存储器单元 1 的第一输出端 \bar{Q} 连接，第一 NMOS 管 T2 和第二 PMOS 管 T4 的栅极与 SRAM 存储器单元 1 的第二输出端 Q 连接；第一 PMOS 管 T1 和第一 NMOS 管 T2 的源极与第一输入电压 V_a 相连，第二 NMOS 管 T3 和第二 PMOS 管 T4 的

源极与第二输入电压 V_b 相连，第一 PMOS 管 T1 和第一 NMOS 管 T2 的漏极与第二 NMOS 管 T3 和第二 PMOS 管 T4 的漏极相连接并与象素电极相连。

\bar{Q} , Q 是 SRAM 存储器单元的二个输出端。当 SRAM 存“1”时，Q 输出高电平， \bar{Q} 输出低电平；当 SRAM 存“0”时，Q 输出低电平， \bar{Q} 输出高电平。

T1, T4 是 PMOS 管，T2, T3 是 NMOS 管；T1, T2 组成第一个传输门；T3, T4 组成第二个传输门。

当 SRAM 存储器单元存 1 时，Q 输出高电平， \bar{Q} 输出低电平，使 T2 和 T1 导通，第一传输门导通，T3、T4 关闭，第二传输门关闭，使输入电压 V_a 通过第一传输门到象素电极：即 $V_P=V_a$ 。当 SRAM 存储器存 0 时，Q 输出低电平， \bar{Q} 输出高电平，使 T3 和 T4 导通，第二传输门导通。T1, T2 关闭，第一传输门关闭，输入电压 V_b 通过第二传输门到象素电极，即 $V_P=V_b$ 。

在显示状态时，使输入电压 $V_b=V_{ITO}$ ，则当 SRAM 存 1 时，由于第一传输门导通使象素电极电压 $V_P=V_a$ ，则液晶背电极和象素电极间电压为 $V_{ITO}-V_P=V_{ITO}-V_a$ 。 V_{ITO} 和 V_a 电压的差即 $V_{ITO}-V_a$ ，使液晶分子转向，使入射到液晶的光线在该象素电极上反射而使该象素形成白色；当 SRAM 存 0 时，由于第二传输门导通，使象素电极电压 $V_P=V_b=V_{ITO}$ ，则液晶背电极和象素电极间电压为 $V_{ITO}-V_P=0$ ，则液晶不转向，使入射到液晶的光线在该象素电极上不反射，使该象素形成黑色。如果入射光是红、绿、兰三色光之一则形成该颜色的图象。

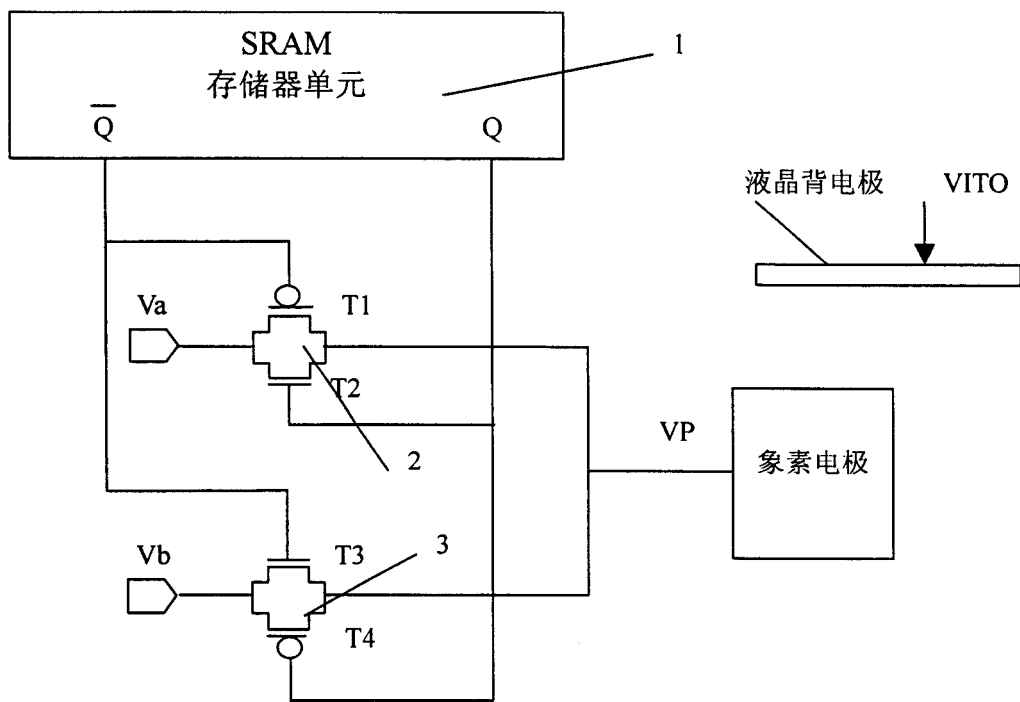


图 1

专利名称(译)	LCOS中像素电压产生电路		
公开(公告)号	CN1779768A	公开(公告)日	2006-05-31
申请号	CN200410084231.1	申请日	2004-11-17
[标]发明人	印义言 印义中		
发明人	印义言 印义中		
IPC分类号	G09G3/36 G02F1/133		
代理人(译)	薛琦		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种LCOS中像素电压产生电路，包括：SRAM存储器单元(1)；第一传输门(2)和第二传输门(3)；第一传输门(2)的第一控制端和第二传输门(3)的第二控制端与SRAM存储器单元(1)的第一输出端(Q)连接，第一传输门的第二控制端和第二传输门的第一控制端与SRAM存储器单元(1)的第二输出端(Q)连接；第一传输门(2)的输入端与第一输入电压(Va)相连，第二传输门(3)的输入端与第二输入电压(Vb)相连；第一传输门(2)的输出端与第二传输门(3)的输出端相连接并与像素电极相连；通过调节输入电压Va和Vb电压值就可以满足液晶显示精度、亮度、对比度等方面的要求；采用传输门的优点使输出电压能跟随输入电压而变化。

