



[12] 发明专利申请公开说明书

[21] 申请号 02140347.3

[43] 公开日 2003 年 2 月 12 日

[11] 公开号 CN 1396656A

[22] 申请日 2002.6.28 [21] 申请号 02140347.3

[30] 优先权

[32] 2001.7.10 [33] KR [31] 41251/2001

[71] 申请人 LG. 飞利浦 LCD 有限公司

地址 韩国汉城

[72] 发明人 李炫揆 金荣九

[74] 专利代理机构 北京三友知识产权代理有限公司

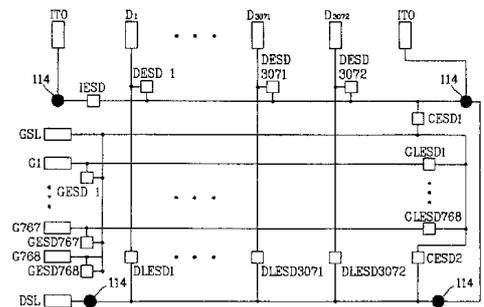
代理人 李 辉

权利要求书 3 页 说明书 9 页 附图 3 页

[54] 发明名称 薄膜晶体管液晶显示器的静电放电保护电路和方法

[57] 摘要

用于液晶显示器的静电放电保护电路。该液晶显示器包括在一个第一衬底上的多条交叉的选通线和数据线，以及一条数据短接线和一条选通短接线。多个第一 ESD 保护单元把选通短接线连接到选通线，而且多个第二 ESD 保护单元把数据短接线连接到数据线。第三 ESD 保护单元把选通短接线连接到数据短接线。在一个第二衬底上形成一个公共电极。一个第四 ESD 保护单元把该公共电极直接连接到数据短接线。



1. 一种用于液晶显示器的静电放电保护电路, 包括:
在一个第一衬底上沿行方向形成的多条选通线;
在第一衬底上沿列方向形成的多条数据线;
5 在第一衬底上形成的一条选通短接线;
在第一衬底上形成的一条数据短接线;
在一个第二衬底上形成的一个公共电极;
多个第一 ESD 保护单元, 把相应的选通线连接到选通短接线;
多个第二 ESD 保护单元, 把相应的数据线连接到数据短接线;
10 一个第三 ESD 保护单元, 把选通短接线连接到数据短接线; 以及
一个第四 ESD 保护单元, 把数据短接线直接连接到公共电极。
2. 如权利要求 1 所述的电路, 其特征在于: 第一、第二、第三和第四 ESD 保护单元是相同的器件。
3. 如权利要求 1 所述的电路, 其特征在于: 第一 ESD 保护单元包括多个晶
15 体管。
4. 如权利要求 3 所述的电路, 其特征在于 ESD 保护单元包括:
一个第一晶体管, 包括连接到第一行的一个第一栅极和一个第一源极, 以
及一个第一漏极;
一个第二晶体管, 包括一个连接到第一漏极的第二栅极、一个连接到第二
20 行的第二漏极, 和一个连接到第一行的第二源极; 以及
一个第三晶体管, 包括一个连接到第一漏极的第三源极、连接到第二行的
一个第三栅极和一个第三漏极。
5. 如权利要求 1 所述的电路, 其特征在于: ESD 保护单元包括至少两个二
极管。
- 25 6. 如权利要求 5 所述的电路, 其特征在于保护单元包括:
一个第一二极管, 具有一个连接到第一行的阳极、和一个连接到第二行的

阴极；以及

第二二极管，具有一个连接到第一行的阴极、和一个连接到第二行的阳极。

7. 如权利要求 1 所述的电路，其特征在于：第一 ESD 保护单元与一条选通短接线并联连接。

5 8. 如权利要求 1 所述的电路，其特征在于：多个 ESD 保护单元把每条选通线连接到选通短接线。

9. 如权利要求 1 所述的电路，其特征在于：第二 ESD 保护单元与一条选通短接线并联连接。

10 10. 如权利要求 1 所述的电路，其特征在于：多个 ESD 保护单元把每条数据线连接到数据短接线。

11. 如权利要求 1 所述的电路，其特征在于：一个选通低电平电压被施加到一条选通短接线上。

12. 如权利要求 1 所述的电路，其特征在于：公共电压被施加到一条数据短接线上。

15 13. 一种保护液晶显示器设备以防静电放电的方法，包括以下步骤：

在选通线和一条选通短接线之间通过第一 ESD 保护单元分散静电；

在数据线和一条数据短接线之间通过第二 ESD 保护单元分散静电；

在该选通短接线和该数据短接线之间通过第三 ESD 保护单元分散静电；以

及

20 在该数据短接线和一个公共电极之间直接通过一个第四 ESD 保护单元分散静电。

14. 如权利要求 13 所述的方法，其特征在于：来自于第三 ESD 保护单元的静电几乎均匀地分散在数据线和该公共电极之间。

15. 一种用于液晶显示器设备的静电放电的保护方法，包括：

25 在一条数据线中产生静电；

通过一个连接到该数据线的 ESD 保护单元把静电分散到一条数据短接线

上;

通过连接到数据短接线的 ESD 保护单元从数据短接线把静电分散到所有的数据中;

通过一个 ESD 保护单元从数据短接线把静电直接分散到一个公共电极里。

5 16. 如权利要求 15 所述的方法, 其特征在于: 经过数据短接线的静电几乎均匀地分散在数据线和该公共电极之间。

17. 一种保护液晶显示器设备以防静电放电的方法, 包括以下步骤:

在选通线和一条选通短接线之间通过第一 ESD 保护单元分散静电;

在数据线和一条数据短接线之间通过第二 ESD 保护单元分散静电;

10 在该选通短接线和该数据短接线之间通过第三 ESD 保护单元分散静电; 以及

在该数据短接线和直接连接到该数据短接线的的一个公共电极之间通过一个第四 ESD 保护单元均匀地分散静电。

薄膜晶体管液晶显示器的静电放电保护电路和方法

发明领域

- 5 本发明涉及一种保护液晶显示器（LCD）设备中的薄膜晶体管（TFT）以防静电放电的电路。

相关技术讨论

- 10 阴极射线管（CRT）已经是用于许多应用的主流显示设备。然而，已经开发了各种更小、更轻、并且耗电更少的平板显示设备。特别地，非常薄而且具有极好的色彩特性的薄膜晶体管液晶显示器（TFT - LCD）已经高度发展，而且已经变得普通了。

- 15 通常，液晶显示器设备是一种用于根据单独施加到以矩阵排列的像素上的数据信号来显示图像的设备。这些像素控制透光率以产生一幅图像。因此，一个液晶显示器设备包括一个像素矩阵和用于驱动这些像素的驱动器集成电路（IC）。

图 1 是一个显示了一个 TFT - LCD 显示器的部分剖视图的剖面图，而图 2 是一个显示了一个 TFT - LCD 的电路原理图。在下文中，相应的组件将通过参考附图加以描述。

- 20 在 TFT - 阵列显示器中，一个 TFT 衬底（在图 1 中的下衬底）是用两个或多个金属层形成的，一个绝缘层、一个非晶硅层、一个铟锡氧化物（ITO）层及其它所需元件被淀积在一个玻璃衬底 102 上以形成一个 TFT 107，一个存储电容器 108、一个像素电极 104、及其它结构，从而形成一个单独的像素。此外，TFT 衬底包括与多个像素互连以形成一个像素矩阵的数据线。此外，在各
25 个数据线末端的焊盘 106 用来施加数据信号。

图 1 还显示了一个在玻璃衬底 101 上形成的一个滤色衬底（在图 1 中的上衬底）。滤色衬底在 TFT 衬底的相应像素上包括一个有选择地阻挡光的黑色基质 109（有利地，由 Cr 形成）和 RGB 滤色器 110。此外，横跨滤色衬底的底部淀积一个形成公共电极的 ITO 薄膜 103。

5 在衬底上有用于沿预定方向排列液晶分子的定位膜（alignment film）111。TFT 和滤色衬底形成一个由间隔物 112 均匀保持的间隙。液晶被布置在该间隙中。

在 TFT 衬底的一个电压施加端和 ITO 薄膜 103 之间由银点 114 形成一个电连接。这允许电压被施加到公共电极（ITO 薄膜 103）上。

10 位于衬底周围的一个构图密封件 113 起到一个粘结剂的作用，它把 TFT - 阵列衬底和滤色衬底固定在一起。密封件 113 还保持在这两个衬底之间的液晶。

下面参考图 2，在 TFT 衬底 102 上有多条用于从一个数据驱动器集成电路 201 向像素传输数据信号的数据线，以及多条用于从一个选通驱动器集成电路 202 向像素传输选通信号的选通线。数据线和选通线是相互垂直形成的。被施
15 加了数据信号和选通信号的焊盘 106（参见图 1）在这些数据线和选通线的末端部分形成。这些单独的像素位于这些数据线和选通线的交叉点附近。

选通驱动器集成电路 202 施加选通信号到多条选通线上，从而使得像素被逐行选择，同时数据信号被施加到在所选择行中的像素上。

TFT 107（参见图 1）被用作开关器件，而且是在这些单独的像素中形成的。
20 当一个选通信号经由一条选通线被施加到一个 TFT 的栅电极上时，在这个 TFT 的源和漏极之间形成一个导电沟道。然后，经由一条数据线施加到 TFT 漏极上的一个外加数据信号控制那个像素的透光率。

由于玻璃衬底 101 和 102 是绝缘体，所以在 TFT - 阵列的制造过程期间产生的静电能够在该玻璃上聚集。而且，静电能够由施加到各种衬底上的各种处
25 理产生。这种静电能够导致对 TFT - 阵列的静电放电损害。此外，静电能够导致粉尘颗粒被吸附到玻璃衬底上，这会污染 TFT - 阵列和滤色器阵列。

为了减少静电，可以处理用于生产 TFT LCD 的制造设备和各种工艺以使静电最小化。然而，一个良好设计的 TFT - 阵列仍然必须包括对静电放电的防护。

由于栅绝缘膜很容易被相对能级破坏，所以在 TFT - 阵列中使用的 TFT 器件易于遭受静电损害，因此静电是一个特殊的难题。因此，为了保护 TFT - 阵列，必须阻止在选通线和数据线中的静电感应。这样做的一种方法是把选通信号线和数据信号线一起电短接。例如，如果静电是在一条选通线和一条相邻的数据线之间产生的，则通过使这两条线具有一个等电势就能够防止损害。

虽然把选通线和数据线直接连接在一起是有效的，但是这种直接连接阻止了用于确定在信号线中的断开或者损坏的 TFT 的电测试。此外，不能执行操作测试。因此，已经开发了一个防止静电放电损害但是允许单独像素检验的保护电路。该保护电路包括：位于各条选通线和一条选通短接线之间、以及各条数据线

10 和一条数据短接线之间的多个元件。该保护电路如图 3 所示。

图 3 显示了在一个衬底 102 上沿行方向形成的多条选通线 (G1 到 G768)。图 3 还显示了在该衬底 102 上沿列方向形成的多条数据线 (D1 到 D3072)。此外还显示了一条选通短接线 GSL、一条数据短接线 DSL、以及形成公共电极的 ITO 层。选通短接线接收一个选通低电平电压 (V_{g1})，而数据短接线 DSL 接收一个公共电压 (V_{com})。

15

图 3 还显示了多个选通线 ESD 保护单元、GESD1 到 GESD768 与 GLESD1 到 GLESD768，以及多个数据线 ESD 保护单元、DESD1 到 DESD3072 与 DLESD1 到 DLESD3072。选通线 ESD 保护单元把选通线 G1 到 G768 的前端连接到选通短接线 GSL，而数据线 ESD 保护单元把数据线 D1 到 D3072 的前端连接到数据短接线 DSL。此外，ESD 保护连接单元 CESD1 与 CESD2 把选通短接线 GSL 连接到数据短接线 DSL。最后，ESD 保护感应单元 IESD1 与 IESD2 把数据线 ESD 保护单元 DESD1 与 DESD3072 连接到 ITO。

20

当一幅图像正被产生时，一个低电平电压 V_{g1} 被施加到除目前正被驱动的那条选通线之外的所有选通线上。那条被驱动的线接收一个高选通电压，它导

25

通连接到那条线的 TFT。因此，选通线电压是 V_{g1} 或者一个高选通电压。因为在图 3 中所示的保护电路防护高（静电）电压，所以把选通短接线 GSL 连接到选通低电平电压 V_{g1} 是有利的。那样，保护设备（诸如 GESD1 到 GESD768）由在高选通电压与 V_{g1} 之间的差值（而不是在高选通电压与地之间的差值）加压。

5 如果在 ESD 保护单元两端产生了一个异常信号、诸如噪音、或者低电平静电，则 ESD 保护单元可以导电而且影响相邻的选通线。否则，在选通电压 V_{g1} 施加到选通短接线 GSL 上的情况下，ESD 保护单元（除了接收高电平电压的那个之外）两端没有电压。这使得 ESD 保护单元的状态稳定。此外，通过施加 V_{com} 到数据短接线 DSL，连接到 DSL 的 ESD 保护单元被稳定。

10 在下文中，将描述在图 3 中所示的 ESD 保护电路的操作。首先，当在选通线 G1 到 G768 中的一个中产生高压静电时，连接在选通线 G1 到 G768 的前端上的相关选通线 ESD 保护单元 GESD1 到 GESD768 被导通，因此通过选通短接线 GSL 和其它 ESD 保护单元（双向作用）把静电分散到所有的选通线。另外，连接到选通线 G1 到 G768 后端的选通线 ESD 保护单元 GLESD1 到 GLESD768 被导通，因此把静电分散到选通短接线 GSL（并且因此到其它选通线）。此外，静电由连接

15 ESD 保护单元 CESD1 和 CESD2 分散到数据短接线 DSL。

通过连接 ESD 保护单元 CESD1 和 CESD2 的电荷然后经由数据短接线 DSL 分散到感应 ESD 保护单元 IESD1，然后经由数据保护单元 DESD1 到 DESD3072 分散到数据线 D1 ~ D3072。此外，在该数据短接线 DSL 上的电荷通过数据线 ESD 保护单元 DLESD1 到 DLESD3072 分散到数据线 D1 ~ D3072。上述过程因此把在一条选通线上的电荷分散到所有的选通线和数据线。此外，由于所有的保护单元

20 都是双向的，所以在一条数据线上的电荷被分散到所有的选通线和数据线。

虽然在图 3 中显示的保护方案证明是有用的，但是还发现了问题。例如，感应 ESD 保护单元 IESD1 实质上把数据线 ESD 保护单元 DESD1 到 DESD3072 连接到连接 ESD 保护单元 CESD1。该感应 ESD 保护单元 IESD1 具有一个内电阻。

25 此外，通过实验已经发现，实际上，通过该连接 ESD 保护单元 CESD1 的、大部

分静电产生的电荷经由该银点 114 分散到上衬底 (ITO) 里。这被认为是因为该上衬底对于静电荷具有比感应 ESD 保护单元 IESD1 更低的阻抗。因此, 静电的分散不是最优的, 这增加了由静电引起损害的可能性。

因此, 一种改进的 ESD 保护电路将是有利的。尤其是, 一种更好地把静电电荷分布到数据线中以及分布来自数据线中的静电电荷的、改进的 ESD 保护电路将是有利的。

发明概述

因此, 本发明的一个目的是提供一种用于 TFT - LCD 的静电放电保护电路, 其更有效地在选通线和数据线之间分散静电。

为了实现依据本发明目的的优点, 如在这里体现和广义描述的那样, 提供了一种用于 LCD 的静电放电保护电路, 该 LCD 具有在一个衬底上的多条交叉的选通线和数据线。该衬底进一步包括一条数据短接线 (DSL) 和一条选通短接线 (GSL)。该衬底进一步包括: 多个第一 ESD 保护单元, 用于把该选通短接线连接到选通线; 多个第二 ESD 保护单元, 用于把该数据短接线连接到数据线; 第三 ESD 保护单元, 用于把该选通短接线连接到数据短接线; 以及一个在第二衬底上的公共电极。该保护电路进一步包括一个第四 ESD 保护单元, 其直接把该公共电极连接到第三 ESD 保护单元。

结合下列本发明的详细描述及其附图, 本发明的上述及其他目的、特征、方面和优点将变得更为清楚。

附图简要说明

被包括在内以提供对本发明的进一步理解, 并且被结合进来构成这个说明书一部分的附图, 显示了本发明中的实施例, 并和说明书一起用于解释本发明原理。

在附图中:

图 1 是一个薄膜晶体管液晶显示器 (TFT - LCD) 板的剖面图;

图 2 是一个 TFT - LCD 的电路原理图;

图 3 是一个电路原理图, 显示了依据传统技术的一个静电放电 (ESD) 保护电路;

5 图 4 是一个电路原理图, 显示了依据本发明原理的一个静电放电 (ESD) 保护电路;

图 5 是一个电路图, 显示了在图 4 中使用的一个 ESD 保护单元的一个实施例; 以及

图 6 是一个电路图, 显示了在图 4 中使用的一个 ESD 保护单元的另一个实
10 施例。

实施例的详细描述

下面将对本发明的一个实施例进行详细说明, 其例子显示在附图中。

图 4 是一个电路原理图, 显示了依据本发明原理、用于一个薄膜晶体管液
15 晶显示器的一个静电放电 (ESD) 保护电路。为了方便起见, 使用了图 1 中的
参考数字。

如图所示, ESD 保护电路包括一个第一衬底, 其具有多条选通线, G1 到 G768, 以及交叉的数据线, D1 到 D3072。第一衬底进一步包括: 一条选通短接线 GSL, 其接收一个选通低电平电压 (V_{g1}), 以及一条数据短接线 DSL, 其接收一个公
20 共电压 (V_{com})。多个选通线 ESD 保护单元 GESD1 到 GESD768 把选通线 (G1 到 G768) 的前端连接到选通短接线 GSL, 而多个选通线 ESD 保护单元 GLESD1 到 GLESD768 把选通线 (G1 到 G768) 的后端连接到选通短接线 GSL。此外, 多个
数据线 ESD 保护单元 DESD1 到 DESD3072 把数据线 (D1 到 D3072) 的前端连接到
数据短接线 DSL, 而多个数据线 ESD 保护单元 DLESD1 到 DLESD3072 把数据线 (D1
25 到 D3072) 的后端连接到数据短接线 DSL。

仍然参见图 4, 该保护电路进一步包括把选通短接线 GSL 连接到数据短接

线 DSL 的连接 ESD 保护单元 CESD1 和 CESD2。此外，在第二衬底上形成一个公共电极 ITO。公共电极 ITO 直接连接到连接 ESD 保护单元 CESD1 和 CESD2。此外，一个感应保护单元 IESD 直接把该公共电极 ITO 连接到连接 ESD 保护单元 CESD1 和 CESD2。在实践上，多个银点 114 用来在第二衬底上的公共电极和在
5 第一衬底上的连接 ESD 保护单元 CESD1 和 CESD2 之间进行连接。

在下文中，将更详细地描述在图 4 中所示的保护电路的操作。首先，如果高电压静电在一条选通线上，则选通线 ESD 保护单元（单元 GESD1 到 GESD768 中的一个和单元 GLESD1 到 GLESD768 中的一个）把电荷分散到选通短接线 GSL 上。此外，选通线 ESD 保护单元（单元 GESD1 到 GESD768 和单元 GLESD1 到
10 GLESD768）把电荷从选通短接线 GSL 分散到选通线 G1 到 G768 中。因此，静电分散在所有的选通线中。

此外，在选通短接线 GSL 上的静电通过连接 ESD 保护单元 CESD1 和 CESD2 分散到数据短接线 DSL 上。然后，分散在该数据短接线 DSL 上的静电通过数据线 ESD 保护单元 DESD1 到 DESD3071 和单元 DLESD1 到 DLESD3072 分散到数据线
15 D1 到 D3072 中。此外，通过连接 ESD 保护单元 CESD1 和 CESD2 分散的静电可以直接传递到公共电极 ITO 中，或者可以通过一个感应保护单元 IESD 直接传递到公共电极 ITO 中。

有利地，因为不再存在该感应保护单元 IESD1，所以通过连接 ESD 保护单元 CESD1 和 CESD2 的电荷直接施加到数据线 ESD 保护单元（DESD1 到 DESD3071
20 和单元 DLESD1 到 DLESD3072）中。实验已经显示：在现有技术中使用的该感应保护单元 IESD1 实际上不利于最大化 ESD 保护，因为它趋向于把静电产生的电荷引导到该公共电极 ITO 中。

然而，通过使用一个图 4 所示、不使用一个感应 ESD 保护单元 IESD1 的不对称结构，允许静电更稳定和有效的分散。即，可以增加通过数据线 D1 到 D3072
25 分散的静电数量。

因为所有的保护单元都是双向的，所以在一条数据线上产生的静电被类似

地分散到公共电极 ITO、数据线和选通线中。

依据本发明操作的一个 TFT - LCD 设备受益于改进的对静电所产生损害的抵抗力。图 5 是一个电路图，显示了一个 ESD 保护单元的一个实施例。ESD 保护单元由 TFT 晶体管组成，其中 TFT 晶体管可以与 TFT - 阵列一起形成。如图 5 所示，ESD 保护单元包括：一个第一晶体管 TR1，它具有一个第一栅极 603 和一个第一源极 604，它们都连接到第一行 601，以及一个第一漏极 605。ESD 保护单元进一步包括：一个第二晶体管 TR2，它具有一个连接到第一漏极 605 的第二栅极 606，一个连接到第一行 601 的第二源极 607，以及一个连接到第二行 602 的第二漏极 608。ESD 保护单元进一步包括：一个第三晶体管 TR3，它具有一个连接到第一漏极 605 和第二栅极 606 的第三源极 609，以及一个第三栅极 610 和一个第三漏极 611，它们都连接到第二行 602。

当一个比第一晶体管 TR1 的阈值电压高的电压（诸如通过静电）被施加到第一行 601 时，第一晶体管 TR1 导通，这使得导通第二晶体管 TR2。因此，第一行 601 和第二行 602 被连接起来，形成一个等电势。当一个比第三晶体管 TR3 的阈值电压高的电压（诸如通过静电）被施加到第二行 602 上时，第三晶体管 TR3 导通，这使得导通第二晶体管 TR2。因此，第一行 601 和第二行 602 被连接起来，形成一个等电势。然而，当第一晶体管 TR1 和第三晶体管 TR3 都没有被导通时，第一行 601 和第二行 602 没有被连接。

图 6 是一个电路图，显示了一个 ESD 保护单元的另一个实施例。如图所示，ESD 保护单元由二极管 D1 和 D2 组成，它们被并联连接在第一行 701 和第二行 702 之间，但是具有相反的极性。这些二极管不是在正常情况下操作的。然而，当施加一个比二极管的阈值电压高的电压时，电荷能够在第一行 701 和第二行 702 之间流动。

虽然提供了 ESD 保护单元的两个实例，但是本发明的原理完全可适用于其它类型的 ESD 保护单元。

依据本发明的一个 TFT 显示设备包括一个 ESD 保护电路，该电路有效地分

散外加的静电。

由于本发明可以在没有背离它的精神或者基本特征的情况下以几种形式实现，因此还应当明白，除非另有说明，否则以上描述的实施例不被上述说明书中的任何细节限制，而是应该在它的如附加权利要求中定义的精神和范围内被
5 广义地解释，因此属于权利要求公认范围以内的所有变化和修改、或是这种公认范围的等效都应被附加权利要求所涵盖。

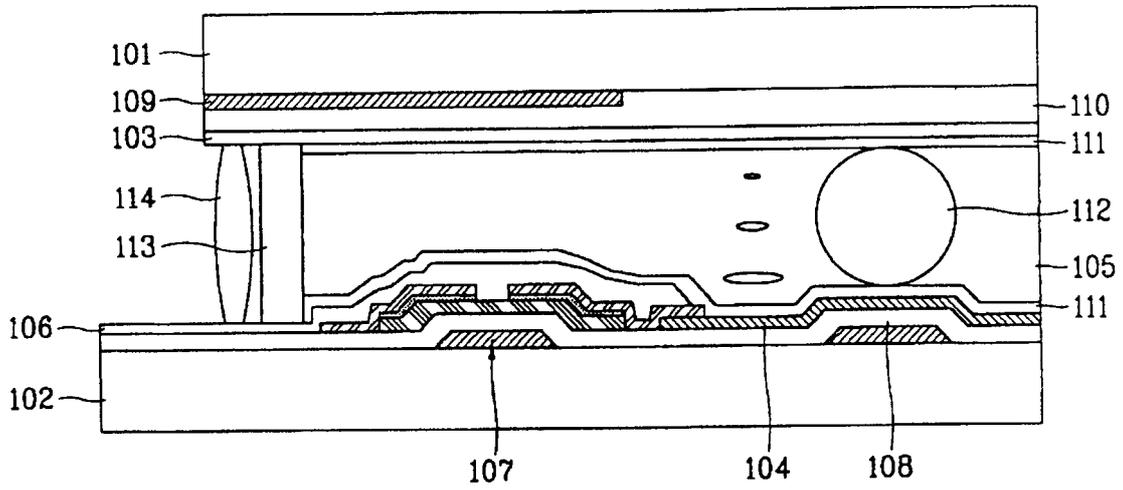


图 1
现有技术

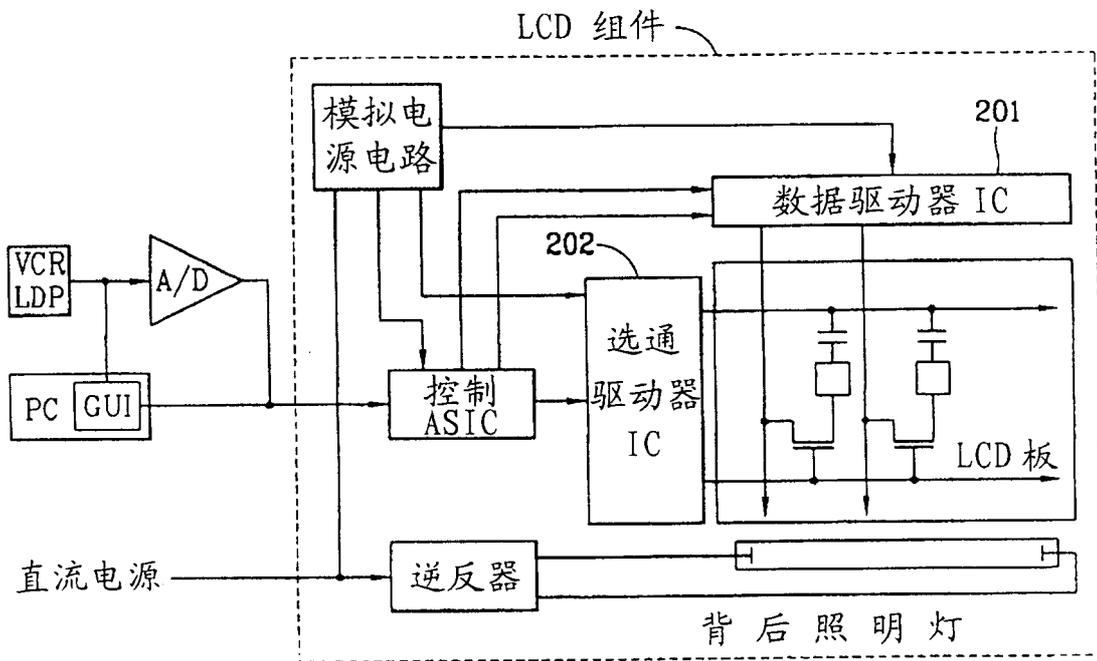


图 2
现有技术

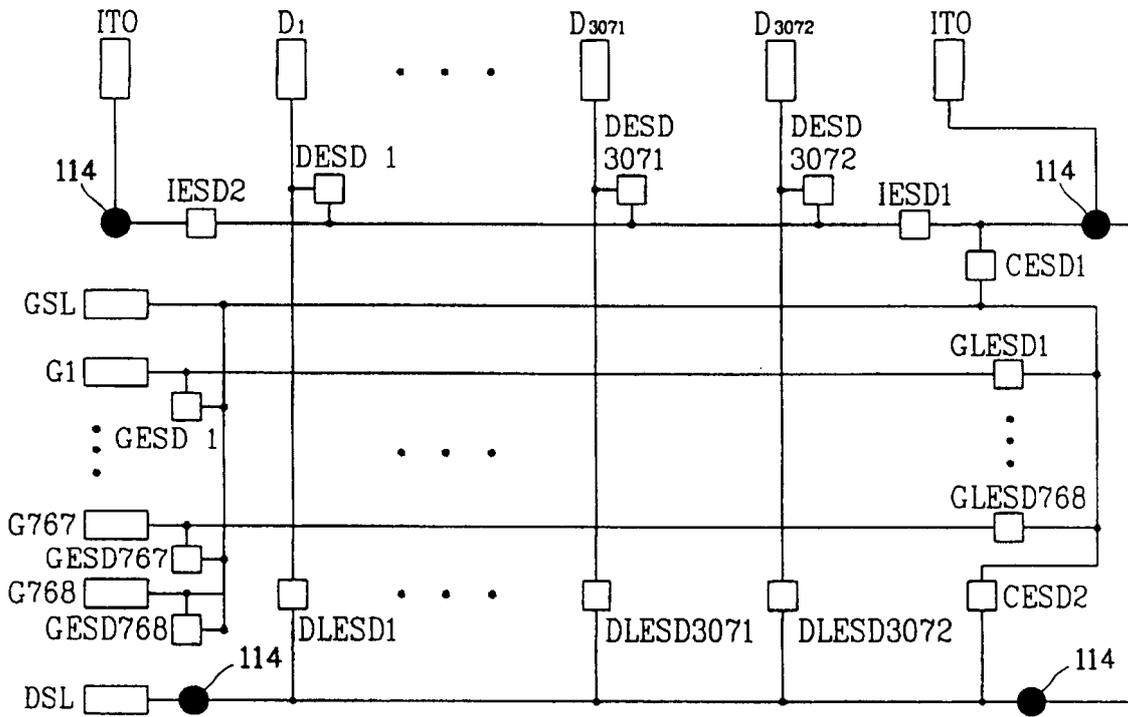


图 3
现有技术

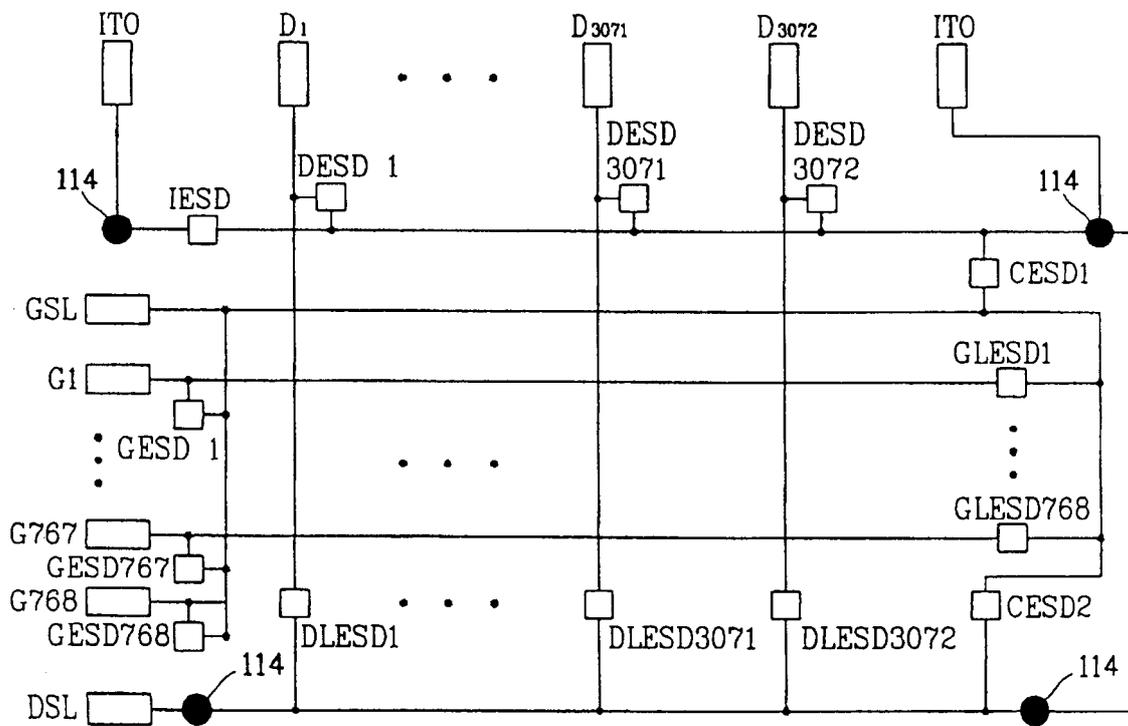


图 4

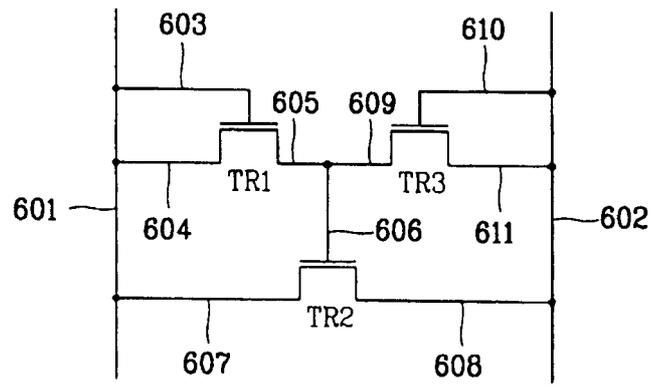


图 5

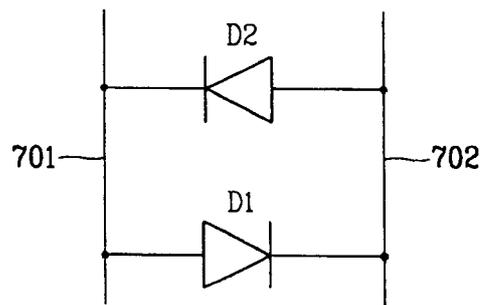


图 6

专利名称(译)	薄膜晶体管液晶显示器的静电放电保护电路和方法		
公开(公告)号	CN1396656A	公开(公告)日	2003-02-12
申请号	CN02140347.3	申请日	2002-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD有限公司		
当前申请(专利权)人(译)	LG.飞利浦LCD有限公司		
[标]发明人	李炫揆 金荣九		
发明人	李炫揆 金荣九		
IPC分类号	G02F1/1368 G02F1/1345 G02F1/1362 H01L21/822 H01L27/04 H01L27/06 H01L29/786 H01L23/60 G02F1/136 G02F11/36		
CPC分类号	G02F1/136204		
代理人(译)	李辉		
优先权	1020010041251 2001-07-10 KR		
其他公开文献	CN1299359C		
外部链接	Espacenet SIPO		

摘要(译)

用于液晶显示器的静电放电保护电路。该液晶显示器包括在一个第一衬底上的多条交叉的选通线和数据线，以及一条数据短接线和一条选通短接线。多个第一ESD保护单元把选通短接线连接到选通线，而且多个第二ESD保护单元把数据短接线连接到数据线。第三ESD保护单元把选通短接线连接到数据短接线。在一个第二衬底上形成一个公共电极。一个第四ESD保护单元把该公共电极直接连接到数据短接线。

