

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1343 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510120146.0

[45] 授权公告日 2008 年 8 月 27 日

[11] 授权公告号 CN 100414418C

[22] 申请日 2005.11.7

[21] 申请号 200510120146.0

[30] 优先权

[32] 2004.11.8 [33] JP [31] 2004-323626

[73] 专利权人 夏普株式会社

地址 日本大阪府

[72] 发明人 上田一也 镰田豪 仲西洋平
吉田秀史 津田英昭 柴崎正和
田坂泰俊

[56] 参考文献

JP2000-19559A 2000.1.21

WO2004/086129A1 2004.10.7

JP8-146464A 1996.6.7

审查员 李玉林

[74] 专利代理机构 隆天国际知识产权代理有限公司

代理人 郑小军 张浴月

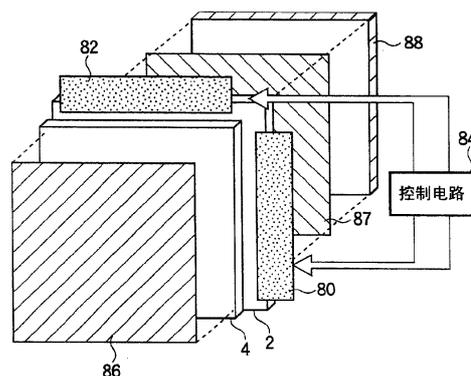
权利要求书 3 页 说明书 19 页 附图 21 页

[54] 发明名称

液晶显示器的基板及具有该基板的液晶显示器

[57] 摘要

本发明涉及一种用于液晶显示器的基板、一种具有该基板的液晶显示器、以及一种驱动该液晶显示器的方法，并提供一种用于允许液晶显示器达到高的显示特性的用于液晶显示器的基板、一种具有该基板的液晶显示器、以及一种驱动该显示器的方法。该基板包括：两个 TFT，它们具有连接至栅极总线的栅极和连接至漏极总线的漏极；连接至源极的像素电极；连接至另一个源极并与该像素电极分离的像素电极；另一个 TFT，具有连接至另一条栅极总线的栅极和连接至该像素电极的源极；以及缓冲电容器部分，具有连接至另一个漏极的缓冲电容器电极和连接至储能电容器总线的另一个缓冲电容器。



- 1、一种用于液晶显示器的基板，包括：
 - 多条栅极总线，彼此平行地形成在基板上；
 - 多条漏极总线，与多条栅极总线交叉形成，绝缘膜插在漏极总线与栅极总线之间；
 - 多条储能电容器总线，与栅极总线平行形成；
 - 第一和第二晶体管，各自具有电连接至第 n 条栅极总线的栅极和电连接至同一条漏极总线的漏极；
 - 第一像素电极，电连接至第一晶体管的源极；
 - 第二像素电极，电连接至第二晶体管的源极，并与第一像素电极分离；
 - 像素区域，包括形成有第一像素电极的第一子像素和形成有第二像素电极的第二子像素；
 - 第三晶体管，具有电连接至第 $(n+1)$ 条栅极总线的栅极和电连接至第二像素电极的源极；以及
 - 缓冲电容器部分，包括电连接至第三晶体管的漏极的第一缓冲电容器电极和相对于第一缓冲电容器电极设置并电连接至储能电容器总线的第二缓冲电容器电极，绝缘膜插在第一缓冲电容器电极与第二缓冲电容器电极之间。
- 2、依据权利要求 1 所述的用于液晶显示器的基板，其中第二缓冲电容器电极电连接至置于第 n 条栅极总线和第 $(n+1)$ 条栅极总线之间的储能电容器总线。
- 3、依据权利要求 1 所述的用于液晶显示器的基板，其中：
 - 缓冲电容器部分置于邻近穿过第 $(n+1)$ 条栅极总线的下一个像素区域的一侧；
 - 第二缓冲电容器电极电连接至置于第 $(n+1)$ 条栅极总线和第 $(n+2)$ 条栅极总线之间的储能电容器总线。
- 4、依据权利要求 3 所述的用于液晶显示器的基板，其中第三晶体管的漏极置于下一个像素区域的所述一侧。
- 5、一种用于液晶显示器的基板，包括：
 - 多条栅极总线，彼此平行地形成在基板上；

多条漏极总线，与多条栅极总线交叉形成，绝缘膜插在漏极总线与栅极总线之间；

多条储能电容器总线，与栅极总线平行形成；

第一和第二晶体管，各自具有电连接至第 n 条栅极总线的栅极和电连接至同一条漏极总线的漏极；

第一像素电极，电连接至第一晶体管的源极；

第二像素电极，电连接至第二晶体管的源极，并与第一像素电极分离；

像素区域，包括形成有第一像素电极的第一子像素和形成有第二像素电极的第二子像素；

第三晶体管，具有电连接至第 $(n+1)$ 条栅极总线的栅极和电连接至储能电容器总线的漏极；以及

缓冲电容器部分，包括电连接至第三晶体管的源极的第一缓冲电容器电极，相对于第一缓冲电容器电极设置并电连接至第二像素电极的第二缓冲电容器电极，绝缘膜插在第一缓冲电容器电极与第二缓冲电容器电极之间。

6、依据权利要求 5 所述的用于液晶显示器的基板，其中第三晶体管的漏极电连接至置于第 n 条栅极总线和第 $(n+1)$ 条栅极总线之间的储能电容器总线。

7、依据权利要求 5 所述的用于液晶显示器的基板，其中：

第三晶体管的漏极电连接至置于第 $(n+1)$ 条栅极总线和第 $(n+2)$ 条栅极总线之间的储能电容器总线。

8、依据权利要求 7 所述的用于液晶显示器的基板，其中第三晶体管的漏极置于邻近穿过第 $(n+1)$ 条栅极总线的下一个像素区域的一侧。

9、依据权利要求 1-8 任一项所述的用于液晶显示器的基板，其中：

第一像素电极设置为邻近于第一晶体管；以及

第二像素电极设置为邻近于第二晶体管。

10、依据权利要求 1-8 任一项所述的用于液晶显示器的基板，其中第一和第二缓冲电容器电极中的一个具有比另一个更大的宽度。

11、依据权利要求 1-8 任一项所述的用于液晶显示器的基板，其中第一和第二缓冲电容器电极都具有带状外形并以在它们的纵向彼此交叉的方式延伸。

12、依据权利要求 1-8 任一项所述的用于液晶显示器的基板，其中第二子像素对第一子像素的面积比大于等于 $1/2$ 而且小于等于 4。

13、一种液晶显示器，包括彼此相对设置的一对基板和密封在所述一对基板之间的液晶，其中依据权利要求 1-8 任一项所述的用于液晶显示器的基板用作所述一对基板的任一个基板。

14、依据权利要求 13 所述的液晶显示器，其中：

所述一对基板的另一个包括公共电极；以及

缓冲电容器部分对液晶电容与储能电容的和的电容比大于等于 0.05 而且小于等于 0.6，该液晶电容形成在第二像素电极和公共电极之间，且与储能电容并联连接。

15、依据权利要求 13 所述的液晶显示器，其中液晶具有负介电常数各向异性，并且当没有施加电压时基本垂直于基板表面排列。

16、依据权利要求 13 所述的液晶显示器，还包括用于调整液晶的排列的线性排列调整结构，其中该线性排列调整结构包括一个像素区域中的多个弯曲部分，所述弯曲部分在与栅极总线平行的直线之外，其中储能电容器总线以与多个弯曲部分的至少两个的每个相重叠的方式设置。

17、依据权利要求 16 所述的液晶显示器，包括用于将第一和第二像素电极彼此分离的线性槽部分，其中该线性排列调整结构与线性槽部分并联设置。

液晶显示器的基板及具有该基板的液晶显示器

技术领域

本发明涉及一种用在电子设备的显示部分的液晶显示器的基板以及具有该基板的液晶显示器。

背景技术

近来，液晶显示器作为电视接收机和个人计算机的监控装置已投入使用。在这些应用中，必须达到高视角特性以允许从所有方向观看显示屏。图 20 示出了 VA（垂直排列）模式液晶显示器的透射率特性相对于所施加电压（T-V 特性）的曲线图。横坐标轴代表施加到液晶层的电压（V），以及纵坐标轴代表光透射率。线 A 表示在垂直于显示屏的方向（在下文中称作“直角方向”）上的 T-V 特性，并且线 B 表示在关于显示屏的 90° 方位角和 60° 极角的方向（在下文中称作“倾斜方向”）上的 T-V 特性。方位角是关于朝着显示屏右边的方向逆时针方向测量的角度。极角是到垂直于显示屏中心的线的角度。

如图 20 所示，在圈 C 包围的区域附近的透射率（亮度）过渡中有失真。例如，在大约 2.5V 的施加电压处，倾斜方向中的透射率比直角方向中的透射率高一个相对较低的灰度，而在大约 4.5V 的施加电压处，倾斜方向的透射率比直角方向的透射率低一个相对较高的灰度。结果，当在倾斜方向观察时在驱动电压的有效范围内亮度差变小。这种现象出现在作为色调变化的最显著的方式中。

图 21A 和 21B 示出在显示屏上显示的图像是如何随视野变化的。图 21A 示出在垂直于屏幕的方向上观察的图像，并且图 21B 示出在倾斜方向上观察的图像。如图 21A 和 21B 所示，在倾斜方向上观察显示屏时比在直角方向上观察时图像色调显得更加发白。

图 22A 到 22C 示出在微红图像中的三原色，即红色（R）、绿色（G）、和蓝色（B）的灰度直方图。图 22A 示出红色灰度直方图。图 22B 示出绿色灰度直方图。图 22C 示出蓝色灰度直方图。图 22A 到 22C 的横坐标轴代表

灰度（从 0 到 255 的 256 级灰度），并且纵坐标轴代表出现率（%）。如图 22A 到 22C 所示，相对较高灰度的红色以及相对较低灰度的绿色与蓝色以高出现率出现。当这样的图像显示在 VA 模式的液晶显示器上并被从倾斜方向观察时，高灰度的红色显得比较暗，而低灰度的绿色和蓝色显得比较亮。由于上述三原色之间的亮度差变小，因而图像总体上呈现发白的色调。

上述现象类似地出现在 TN（扭曲向列）模式的液晶显示器中，TN 模式是一种依据相关技术的驱动模式。专利文献 1 到 3 公开了用于缓和在 TN 模式液晶显示器中的上述问题的技术。图 23 示出基于已知技术的液晶显示器的一个像素的基本结构。图 24 示出沿图 23 中的线 X-X 截取的液晶显示器的剖面结构，并且图 25 示出液晶显示器的一个像素的等效电路。如图 23 到 25 所示，液晶显示器具有膜晶体管（TFT）基板 102、相对基板 104、以及密封在基板 102 和 104 之间的液晶层 106。

TFT 基板 102 具有形成在玻璃基板 110 上的多条栅极总线 112 和与栅极总线 112 交叉形成的漏极总线 114，绝缘膜 130 插入在它们之间。TFT 120 置于栅极总线 112 和漏极总线 114 的交叉点附近，TFT 120 形成为每一像素的开关元件。栅极总线 112 的一部分充当 TFT 120 的栅极，并且 TFT 120 的漏极电连接至漏极总线 114。储能电容器总线 118 形成为穿过由栅极总线 112 和漏极总线 114 限定的像素区域并与栅极总线 112 平行地延伸。储能电容器电极 119 形成在每一像素的储能电容器总线 118 上方，绝缘膜 130 插入在它们之间。储能电容器总线 119 通过控制电极 125 电连接至 TFT 120 的源极 122。储能电容器 Cs 形成在储能电容器总线 118 和储能电容器电极 119 之间。

由栅极总线 112 和漏极总线 114 限定的像素区域分割成子像素 A 和子像素 B。像素电极 116 形成在子像素 A 上，并且像素电极 117 与像素电极 116 分离地形成在子像素 B 上。像素电极 116 通过接触孔 124 电连接至储能电容器电极 119 和 TFT 120 的源极 122。像素电极 117 电浮接。像素电极 117 具有与控制电极 125 相重叠的区域，保护膜 132 插入在它们之间，并且由于通过在该区域上形成的控制电容 Cc 的电容耦合，该像素电极 117 间接地连接至源极 122。

相对基板 104 具有形成在玻璃基板 111 上的彩色滤光片（CF）树脂层 140 和形成在 CF 树脂层 140 上的公共电极 142。液晶电容 Clc1 形成在子像

素 A 的像素电极 116 和公共电极 142 之间，并且液晶电容 Clc2 形成在子像素 B 的像素电极 117 和公共电极 142 之间。排列膜 136 和 137 分别形成在 TFT 基板 102 与液晶层 106 之间的分界面和相对基板 104 与该液晶层之间的分界面处。

让我们现在假定 TFT 120 被打开以把电压施加到像素电极 116 以及电压 Vpx1 施加到子像素 A 的液晶层。那么，因为依据液晶电容 Clc2 和控制电容 Cc 之间的比例电势被分割，不同于施加到像素电极 116 的电压被施加到子像素 B 的像素电极 117。施加到子像素 B 的液晶层的电压 Vpx2 由下式给出：

$$V_{px2} = (C_c / (C_{lc2} + C_c)) \times V_{px1}$$

实际电压比例 $V_{px2}/V_{px1} = (C_c / (C_{lc2} + C_c))$ 是基于液晶显示器的显示特性而设计的项，并且其理想情况是设置在从 0.6 到 0.8 的范围内。

当一个像素包括具有如这样描述的彼此不同的阈值电压的子像素 A 和 B 时，如图 20 所示的 T-V 特性的失真分布在子像素 A 和 B 之间。因此可以抑制从倾斜方向观察时图像的发白现象，并由此提高视角特性。该技术在下文将称作电容耦合 HT（半色调灰度级）方法。

虽然在专利文献 1 到 3 中公开的上述技术基于该技术用在 TN 模式液晶显示器的假定基础上，但该技术用在近来取代 TN 模式成为主流的 VA 模式的液晶显示器时是更为有利。

图 26A 到 26D 是用于解释依据使用电容耦合 HT 方法的相关技术的出现在液晶显示器中的粘着（stick）的图解。图 26A 示出了在粘着测试期间显示在屏幕上的黑白棋盘格图案。参考粘着测试，在持续地显示图 26A 中示出的棋盘格图案一定的时间（例如，48 小时）之后，立即在全部屏幕上显示相同灰度的半色调，然后检查棋盘格图案是否在视觉上被察觉。当棋盘格图案在视觉上被察觉时，沿着棋盘格图案测量屏幕亮度以计算粘着速率。让我们假定 a 代表在视觉上被察觉的棋盘格图案的低亮度区域的亮度并且用 a+b 代表高亮度区域的亮度。那么，粘着速率定义为 b/a。

图 26B 示出不使用电容耦合 HT 方法的液晶显示器的屏幕上半色调的显示。图 26C 示出使用电容耦合 HT 方法的液晶显示器的屏幕上半色调的显示。如图 26B 所示，当半色调显示在不使用电容耦合 HT 方法的液晶显示器上时，基本上没有一个棋盘格图案在视觉上被察觉。在图 26B 中沿着线 Y-Y' 测量

亮度，在图 26D 中得到由线 c 表示的亮度分布。粘着速率仅是 0 到 5%。反之，如图 26C 所示，在使用电容耦合 HT 方法的液晶显示器上棋盘格图案在视觉上被察觉。在图 26C 中沿着线 Y-Y' 测量亮度，在图 26D 中得到由线 d 表示的亮度分布。粘着速率是 10% 或更多。如这样描述的，在不使用电容耦合 HT 方法的液晶显示器上基本上没有粘着出现，反之使用电容耦合 HT 方法的液晶显示器具有出现比较密集的粘着的问题。

作为对出现粘着的液晶显示器的像素特性分布上的估算和分析的结果，揭示了在具有电浮接的像素电极 117 的子像素 B 上出现粘着。像素电极 117 通过具有非常高的电阻的氮化硅膜 (SiN 膜) 连接至控制电极 125，并通过也具有非常高的电阻的液晶层连接至公共电极 142。因此，像素电极 117 上的电荷一旦被充电就不容易被放电。每一帧的电势被写入电连接至 TFT 120 的源极 122 的子像素 A 的像素电极 116 中，并且像素电极 116 通过 TFT 120 的有源半导体层连接至漏极总线 114，TFT 120 的有源半导体层在电阻上比 SiN 膜和液晶层低得多。因此，充入像素电极 117 的电荷将永不变成不可放电的。

图 27A 示出液晶显示器的电容比、电压比以及液晶介电常数 ϵ 变化的曲线图，该液晶显示器是依据使用电容耦合 HT 方法的相关技术的液晶显示器。图 27A 的横坐标轴代表施加到子像素 A 液晶层的电压 (V)，纵坐标轴代表电容比、电压比和介电常数。线 e 表示控制电容 C_c 和液晶电容 C_{lc2} 之间的电容比 C_c/C_{lc2} 。线 f 表示施加到子像素 A 的液晶层的电压 V_{px1} 和施加到子像素 B 的液晶层的电压 V_{px2} 之间的电压比 V_{px2}/V_{px1} 。线 g 表示用在 VA 模式液晶显示器中的负液晶的介电常数 ϵ 。图 27B 示出具有以放大比例绘制的纵坐标轴的电压比 V_{px2}/V_{px1} 中的变化。

如图 27A 和 27B 所示，在依据使用电容耦合 HT 方法的相关技术的液晶显示器中，当施加的电压增大时电压比 V_{px2}/V_{px1} 减小。在依据使用电容耦合 HT 方法的相关技术的液晶显示器中，总体上大约 50-80% 的像素被比子像素 A 亮度低的子像素 B 占据，因为在其中较低的电压被施加到其液晶层。由于这个缘故，即使当用于显示白色的电压 (5.5 到 7V) 被施加到像素电极 116 时在子像素 B 上也不能达到高透射率。结果，整个像素的亮度低至不使用电容耦合 HT 方法的液晶显示器亮度的 40-80%。亮度过渡的失真出现在

如图 20 所示的低灰度区域和中间灰度区域。因此，理想情况是，当电压低时，使子像素 A 和 B 的阈值电压之间的差值较大，而当电压高时，使该差值较小。例如，通过当施加到子像素 A 的液晶层的电压 V_{px1} 是 2.5V 时把低至 1.5-2V 的电压 V_{px2} 施加到子像素 B 的液晶层（即，有大的电压差（ $V_{px1}-V_{px2}$ ）），并且通过当施加到子像素 A 的液晶层的电压 V_{px1} 是 5.5V 时把高达 5-5.5V 的电压 V_{px2} 施加到子像素 B 的液晶层（即，有小的电压差（ $V_{px1}-V_{px2}$ ）），可以提供在视角特性和亮度两方面都优秀的理想的液晶显示器。然而，在具有如图 23 到 25 所示的控制电容 C_c 和液晶电容 C_{lc2} 串联连接构造的液晶显示器中，电压比 V_{px2}/V_{px1} 由电容比 $C_c/(C_{lc2}+C_c)$ 确定。当电容比 $C_c/(C_{lc2}+C_c)$ 是常数时，电压比 V_{px2}/V_{px1} 是常数。那么，与上述的理想情形相反，电压越高，电压差（ $V_{px1}-V_{px2}$ ）会越大。

通过液晶电容 C_{lc2} 的波动使得上述问题更显著。从图 27A 中示出的线 g 明显看出，其中施加到那里的电压越高，液晶的介电常数 ϵ 越大。因为液晶电容 C_{lc2} 随着介电常数 ϵ 而增大，电容比 C_c/C_{lc2} 变小，由 $C_c/(C_{lc2}+C_c)$ 确定的电压比 V_{px2}/V_{px1} 也变小。如图 27B 所示，在大约 0-2V 的低电压处电压比 V_{px2}/V_{px1} 是 0.72，并且在用于显示白色的 5V 电压处电压比 V_{px2}/V_{px1} 变得小至 0.62。即，电压差（ $V_{px1}-V_{px2}$ ）在高电压时变大。因此，依据使用电容耦合 HT 方法的相关技术的液晶显示器具有难以获得高亮度的问题。

当胞（cell）厚度变化时液晶电容和电压比之间的关系可以导致更严重的显示不规律。液晶显示器面板的透射率由液晶层的延迟确定，并且，通常来讲，透射率随胞厚度而增大并随胞厚度而减小。就依据使用电容耦合 HT 方法的相关技术的液晶显示器来说，当胞厚度增大时液晶电容 C_{lc2} 减小，其导致像素总体上的亮度的增大，因为电压比 V_{px2}/V_{px1} 接近 1。反之，当胞厚度减小时液晶电容 C_{lc2} 增大，其导致整体上像素亮度的降低，因为电压比 V_{px2}/V_{px1} 接近 0。即，依据使用电容耦合 HT 方法的相关技术的液晶显示器中具有显示不规则是明显可见的问题，因为胞厚度的波动导致可归因于延迟变化的透射率的变化和可归因于电压比变化的透射率的变化之间的协同效应。

专利文献 1：JP-A-2-12

专利文献 2：美国专利 No.4840460

专利文献 3: 日本专利 No.3076938

专利文献 4: JP-A-8-146464

专利文献 6: JP-A-2001-235766

发明内容

本发明的一个目的是提供一种液晶显示器的基板，其允许达到更好的显示特性，一种利用该基板的液晶显示器以及一种驱动该显示器的方法。

上述目的通过一种用于液晶显示器的基板，其特征在于该基板包括：

多条栅极总线，彼此平行地形成在基板上；

多条漏极总线，与多条栅极总线交叉形成，绝缘膜插入漏极总线与栅极总线之间；

多条储能电容器总线，与栅极总线平行形成；

第一和第二晶体管，各自具有电连接至第 n 条栅极总线的栅极和电连接至同一条漏极总线的漏极；

第一像素电极，电连接至第一晶体管的源极；

第二像素电极，电连接至第二晶体管的源极，并与第一像素电极分离；

像素区域，包括形成有第一像素电极的第一子像素和形成有第二像素电极的第二子像素；

第三晶体管，具有电连接至第 $(n+1)$ 条栅极总线的栅极和电连接至第二像素电极的源极；以及

缓冲电容器部分，包括电连接至第三晶体管的漏极的第一缓冲电容器电极和相对于第一缓冲电容器电极设置并电连接至储能电容器总线的第二缓冲电容器电极，绝缘膜插在第一缓冲电容器电极和第二缓冲电容器电极之间。

本发明可以提供能达到高显示特性的液晶显示器。

附图说明

图 1 示出依据本发明第一实施例的液晶显示器的示意性构造；

图 2 示出依据本发明第一实施例的液晶显示器的基板的构造；

图 3 示出依据本发明第一实施例的液晶显示器构造的剖面图；

图 4 示出依据本发明第一实施例的液晶显示器的一个像素的等效电路；

图 5 示出依据本发明第一实施例的液晶显示器的驱动波形；

图 6A 到 6C 示出在依据本发明第一实施例的液晶显示器中 TFT 23 的操作和在同一个像素处的电压的变化；

图 7 示出在依据本发明第一实施例的液晶显示器和依据相关技术的液晶显示器中电容比关于电压比变化的曲线图；

图 8 示出在依据本发明第一实施例的液晶显示器中电容比、电压比、以及液晶介电常数的变化的曲线图；

图 9 示出依据本发明第一实施例的 MVA 型液晶显示器的构造；

图 10 示出依据本发明第一实施例的 MVA 型液晶显示器构造的剖面图；

图 11 示出依据本发明第一实施例的 MVA 型液晶显示器的包括子像素 A 和 B 的每一个像素电极上的电压变化的曲线图；

图 12 示出电压 V_{px1} 和亮度随时间发生的变化变化的曲线图；

图 13 示出该电压 V_{px1} 和亮度随时间发生的变化变化的曲线图；

图 14 示出依据本发明第二实施例的液晶显示器的构造；

图 15A 到 15D 示出缓冲电容 C_b 的构造；

图 16 示出依据本发明第三实施例的液晶显示器的构造；

图 17 示出依据本发明第三实施例的液晶显示器的构造的改型；

图 18 示出依据本发明第四实施例的液晶显示器的构造；

图 19 示出依据本发明第四实施例的液晶显示器的一个像素的等效电路；

图 20 示出 VA 模式液晶显示器的 T-V 特性的曲线图；

图 21A 和 21B 示出显示在显示屏上的图像如何在视野中变化；

图 22A 到 22C 示出微红图像中红色 (R)、绿色 (G) 和蓝色 (B) 的灰度直方图；

图 23 示出基于已知技术的液晶显示器的基本构造；

图 24 示出基于已知技术的液晶显示器的基本构造的剖面图；

图 25 示出基于已知技术的液晶显示器的基本等效电路；

图 26A 到 26D 是用于解释当使用基于电容耦合的半色调方法时出现的粘着现象的图解；

图 27A 和 27B 示出在使用基于电容耦合的半色调方法的液晶显示器中电

容比、电压比以及液晶介电常数 ϵ 中变化的曲线图；以及

图 28 示出依据本发明第五实施例的液晶显示器的一个像素的等效电路。

具体实施方式

【第一实施例】

将参考图 1-13 对依据本发明第一实施例的液晶显示器的基板、具有该基板的液晶显示器、以及驱动该显示器的方法进行描述。图 1 示出了本实施例的液晶显示器的示意性构造。如图 1 所示，液晶显示器包括 TFT 基板 2，TFT 基板 2 具有彼此交叉形成的栅极总线和漏极总线，绝缘膜插入在它们之间，以及形成在每一像素上的 TFT 和像素电极。液晶显示器也包括相对基板 4 和密封在基板 2 和 4 之间的液晶 6（图 1 中未示出），相对基板 4 具有彩色滤光片和在其上形成的公共电极，液晶 6 具有例如负介电常数各向异性。

装载用于驱动多条栅极总线的驱动器 IC 的栅极总线驱动电路 80 和装载用于驱动多条漏极总线的驱动器 IC 的漏极总线驱动电路 82 连接至 TFT 基板 2。驱动电路 80 和 82 基于控制电路 84 输出的预定信号，将扫描信号和数据信号输出至预定的栅极总线和漏极总线。偏光器 87 置于 TFT 基板 2 的表面，该表面相对于在其上形成 TFT 元件的表面；偏光器 86 置于相对基板 4 的表面，该表面相对于在其上形成公共电极的表面，偏光器 86 与偏光器 87 是正交尼科耳（Nicols）关系。背光部件 88 置于偏光器 87 的表面上，该表面相对于偏光器 87 面向 TFT 基板 2 的表面。

图 2 示出 TFT 基板 2 的一个像素的构造，TFT 基板 2 作为依据本实施例的液晶显示器的基板。图 3 示出在相应于图 2 中线 C-C 的位置取得的液晶显示器的剖视图。图 4 示出本实施例的液晶显示器的一个像素的等效电路。如图 2-4 所示，TFT 基板 2 包括形成在玻璃基板 10 上的多条栅极总线 12 和与栅极总线 12 交叉形成的多条漏极总线 14，由 SiN 膜构成的绝缘膜 30 插入在这些总线之间。多条栅极总线 12 例如以行序列基础扫描，并且图 2 和 4 示出作为第 n 条扫描的线的第 n 条栅极总线 12n 和作为第 (n+1) 条扫描的线的第 (n+1) 条栅极总线 12(n+1)。在栅极总线 12 和漏极总线 14 之间的交叉点附近的每一像素上彼此邻近地设置第一 TFT 21 和第二 TFT 22。栅极总线 12 的一部分充当 TFT 21 和 22 的栅极。TFT 21 和 22 的有源半导体层（未

示出)例如彼此一体地形成在栅极总线 12 上方,绝缘膜 30 插入在它们之间。沟道保护膜 21d 和 22d 例如彼此整体地形成在有源半导体层上。在 TFT 21 的沟道保护膜 21d 的上方,其下有 n 型掺杂半导体层(未示出)的漏极 21a 和其下有 n 型掺杂半导体层(未示出)源极 21b 以彼此之间留有预定间隔的面对面的关系形成。在 TFT 22 的沟道保护膜 22d 的上方,其下有 n 型掺杂半导体层(未示出)的漏极 22a 和其下有 n 型掺杂半导体层(未示出)的源极 22b 以彼此之间留有预定间隔的面对面的关系形成。TFT 21 的漏极 21a 和 TFT 22 的漏极 22a 的每一个电连接至漏极总线 14。TFT 21 和 22 彼此并联设置。

与栅极总线 12 平行延伸的储能电容器总线 18 穿过由栅极总线 12 和漏极总线 14 限定的像素区域形成。图 2 和图 4 示出置于栅极总线 12n 和栅极总线 12(n+1) 之间的储能电容器总线 18n。储能电容器电极 19 形成在储能电容器总线 18n 上方,绝缘膜 30 插入在它们之间,储能电容器电极 19 设置在每一像素上。储能电容器电极 19 通过连接电极 25 电连接至 TFT 21 的源极 21b。第一储能电容 Cs1 形成在彼此面对的储能电容器总线 18n 和储能电容器电极 19 之间,绝缘膜 30 插入在它们之间。

由栅极总线 12 和漏极总线 14 限定的像素区域分割成子像素 A 和子像素 B。在图 2 中,具有例如梯形形状的子像素 A 被置于像素区域中部的左侧,子像素 B 设置为占据除被子像素 A 占据的区域之外的像素区域上部、下部以及中部的右端。例如,子像素 A 和 B 以基本上关于储能电容器总线 18n 线对称的关系置于像素区域中。像素电极 16 形成在子像素 A 上,而像素电极 17 与像素电极 16 分离地形成在子像素 B 上。像素电极 16 和 17 都由诸如 ITO 的透明导电膜构成。为了达到高视角特性,希望子像素 B 对子像素 A 的面积比在从 1/2 到 4 的范围内,包括端值。像素电极 16 通过接触孔 24 电连接至储能电容器电极 19 和 TFT 21 的源极 21b,接触孔 24 是保护膜 32 中的开口。像素电极 17 通过接触孔 26 电连接至 TFT 22 的源极 22b,接触孔 26 是保护膜 32 中的开口。像素电极 17 包括与储能电容器总线 18n 重叠的区域,其还插有保护膜 32 和绝缘膜 30。第二储能电容 Cs2 形成在彼此面对的像素电极 17 和储能电容器总线 18n 之间的区域中,保护膜 32 与绝缘膜 30 插入在它们之间。

第三 TFT 23 置于图 2 的像素区域的下部。TFT 23 的栅极 23c 电连接至邻接该像素的栅极总线 12 (n+1)。有源半导体层 23e 形成在栅极 23c 上方，绝缘膜 30 插入在它们之间。沟道保护膜 23d 形成在有源半导体层 23e 上。在沟道保护膜 23d 的上方，漏极 23a 和源极 23b 以彼此它们之间留有预定间隙的面对面的关系形成，漏极 23a 下伴随有 n 型掺杂半导体层 23f，源极 23b 下伴随有 n 掺杂半导体层 23f。源极 23b 通过接触孔 27 电连接至像素电极 17。在 TFT 23 附近，缓冲电容器电极 28 以通过连接电极 35 与储能电容器总线 18n 电连接的方式设置。缓冲电容器电极 29 置于缓冲电容器电极 28 的上方，绝缘膜 30 插入在它们之间。缓冲电容器电极 29 电连接至漏极 23a。缓冲电容器 Cb 形成在彼此面对的缓冲电容器电极 28 和 29 之间，绝缘膜 30 插入在它们之间。

相对基板 4 具有形成在玻璃基板 11 上的 CF 树脂层 40 和形成在 CF 树脂层 40 上的公共电极 42。液晶电容 Clc1 形成在彼此面对的子像素 A 的像素电极 16 和公共电极 42 之间，液晶 6 插入在它们之间，以及液晶电容 Clc2 形成在子像素 B 的像素电极 17 和公共电极 42 之间。排列膜（垂直排列膜）36 形成在 TFT 基板 2 和液晶 6 的分界面上，并且排列膜 37 形成在相对基板 4 和液晶 6 之间的分界面上。因而，处于没有施加电压状态的液晶 6 基本上垂直于基板表面排列。

在依据使用电容耦合 HT 方法的相关技术的液晶显示器中出现比较密集的粘着的因素是子像素 B 的像素电极连接至控制电极和公共电极的每一个上的事实，而具有非常高的电阻的公共电极不允许累积在该像素电极中的电荷容易地放电。反之，在本实施例中，子像素 B 的像素电极 17 通过 TFT 22 连接至漏极总线 14。TFT 22 的有源半导体层的电阻比绝缘膜 30 和保护膜 32 的电阻低得多，即使处于截止状态。因此，累积在像素电极 17 的电荷可以被容易地放电。因此，在本实施例中，即使使用半色调方法也不出现密集的粘着。

将描述本实施例的液晶显示器的操作。在图 5 中，(a) 到 (c) 示出本实施例的液晶显示器的驱动波形。在图 5 中，(a) 示出施加到漏极总线 14 的数据电压的波形，漏极总线 14 连接至某个像素的 TFT 21 和 22 的漏极 21a 和 22a。在图 5 中，(b) 示出施加到第 n 条栅极总线 12n 的栅极电压的波形，

栅极总线 12n 连接至该像素的 TFT 21 和 22 的栅极。在图 5 中，(c) 示出施加到第 (n+1) 条栅极总线 12(n+1) 的栅极电压的波形，栅极总线 12(n+1) 连接至该像素的 TFT 23 的栅极 23c。在图 5 的 (a) 到 (c) 中在水平方向上绘制时间，在垂直方向上绘制电压电平。图 6A 到 6C 示出像素的 TFT 23 的操作以及在同一个像素处的电压中的变化。子像素 B 的液晶电容 Clc2 和储能电容 Cs2 的和将称为电容 C1，并且缓冲电容 Cb 将称为电容 C2。

图 6A 代表图 5 中示出的状态 1。如图 6A 所示，在栅极总线 12n 和 12(n+1) 都未被选择的状态 1 中，电容 C1 和 C2 处于相同的电压 V1（例如，0V）。此时，累积在电容 C1 中的电荷 Q1 等于 $C1 \times V1$ ，并且累积在电容 C2 中的电荷 Qb1 等于 $C2 \times V1$ 。因为栅极总线 12(n+1) 未被选择，TFT 23 处于截止状态。

图 6B 代表图 5 中示出的状态 2。如图 6B 所示，在栅极总线 12n 被选择的状态 2 中，TFT 21 和 22 处于导通状态。结果，电容 C1 具有电压 V2（例如， $V2 \neq V1$ ）。此时，累积在电容 C1 中的电荷 Q2 等于 $C1 \times V2$ 。由于 TFT 23 处于截止状态，电容 C2 的电压 V1 保持，并且电荷 Qb1 继续累积在电容 C2 中。尽管未示出，子像素 A 的液晶电容 Clc1 和储能电容 Cs1 也具有类似于电容 C1 的电压 V2。

图 6C 代表图 5 中示出的状态 3。如图 6C 所示，在栅极总线 12n 未被选择并且下一条栅极总线 12(n+1) 被选择的状态 3 中，TFT 21 和 22 处于截止状态，并且 TFT 23 处于导通状态。当 TFT 23 处于导通状态时，电荷被重新分配使得电容 C1 上的电压等于电容 C2 上的电压。在状态 3 中累积在电容 C1 和 C2 中的电荷的和 $Q3 + Qb2$ 等于在状态 2 中已累积在电容 C1 和 C2 中的电荷的和 $Q2 + Qb1$ ($Q3 + Qb2 = Q2 + Qb1$)。当使用正常驱动（其中，对每一帧反转施加电压的极性）时，流入电容 C2 的新电荷的极性与已累积的电荷 Q2 极性相反。因此，电荷的总量减小而导致电压降低。因而，电容 C1 和 C2 具有如下表达的电压 V3。

$$V3 = Q3 / C1 = Qb2 / C2$$

让我们假定 $C2 / C1 = \alpha$ 。那么，我们得到：

$$V3 = 1 / (1 + \alpha) \times V2 + \alpha / (1 + \alpha) \times V1$$

由于这种现象不出现在子像素 A 中，子像素 A 的液晶电容 Clc1 上的电

压 V_2 保持。结果，子像素 A 的液晶电容 C_{lc1} 上的电压 V_2 和子像素 B 的液晶电容 C_{lc2} 上的电压 V_3 之间有了差值，在状态 3 中在电容 C_1 和 C_2 上的电压都变成电压 V_3 之后，TFT 23 关闭并进入与状态 1 相同的状态。此后，状态 1、2、3 和 1 以列在每一帧周期中的次序重复。

与依据使用电容耦合 HT 方法的相关技术的液晶显示器相比，本实施例的液晶显示器的最显著特征是：用于把子像素 B 上的电压减小至低于子像素 A 上的电压的电容与液晶电容 C_{lc2} 并联连接而不是串联连接的事实。结果，响应液晶电容 C_{lc2} 波动的电压比的波动具有和相关技术的趋势完全相反的趋势。图 7 是示出了在本实施例的液晶显示器和依据相关技术的液晶显示器中电容比关于电压比变化的曲线图。横坐标轴代表控制电容 C_c 和依据使用电容耦合 HT 方法的相关技术的液晶显示器的液晶电容 C_{lc2} 之间的电容比 C_c/C_{lc2} ，以及缓冲电容 C_b 和本实施例的液晶显示器的液晶电容 C_{lc2} 之间的电容比 C_b/C_{lc2} 。纵坐标轴代表施加到子像素 A 的液晶层的电压 V_{px1} 和施加到子像素 B 的液晶层的电压 V_{px2} 之间的电压比 V_{px1}/V_{px2} 。线 h 表示在依据相关技术的液晶显示器中电压比的变化，并且线 i 表示本实施例的液晶显示器中电压比的变化。如已描述的，液晶电容 C_{lc2} 在施加的电压减小时减小并在施加的电压增加时增加。因此，示出高电容比 C_c/C_{lc2} 或 C_b/C_{lc2} 的曲线图右侧代表施加低电压的状态，并且示出低电容比 C_c/C_{lc2} 或 C_b/C_{lc2} 的曲线图左侧代表施加高电压的状态。

如图 7 所示，在依据使用电容耦合 HT 方法的相关技术的液晶显示器中，当施加到液晶层的电压增加时电压比 V_{px2}/V_{px1} 接近 0，其导致电压差 ($V_{px1}-V_{px2}$) 比所需的大。因此，依据相关技术难以得到具有高亮度的液晶显示器。反之，在本实施例的液晶显示器中，由于当施加到液晶层的电压增加时电压比 V_{px2}/V_{px1} 接近 1，当施加高电压时电压差 ($V_{px1}-V_{px2}$) 较小。

图 8 示出在本实施例的液晶显示器的电容比、电压比以及液晶介电常数 ϵ 的变化的曲线图。图 8 的横坐标轴代表施加到子像素 A 的液晶层的电压 (V)，并且纵坐标轴代表电容比、电压比以及介电常数。线 j 表示电容比 C_b/C_{lc2} ；线 k 表示电压比 V_{px2}/V_{px1} ；并且线 l 表示负型的液晶的介电常数 ϵ 。如图 8 中由线 k 所表示的，当施加的电压增大时电压比 V_{px2}/V_{px1} 增大。

当施加的电压大约是 2V 或更小时电压比 V_{px2}/V_{px1} 是 0.72，反之当施加的电压大约是 5V 时电压比 V_{px2}/V_{px1} 是 0.78。因此，当用于显示白色的电压施加到子像素 A 的液晶层时，比较高的电压会施加到子像素 B 的液晶层。因此，由于可以在子像素 B 上得到比较高的透射率，像素总体上的亮度得到显著的提高。因而，本实施例可以提供具有高亮度的液晶显示器。

图 9 示出使用本实施例的 MVA（多畴垂直排列）型液晶显示器的像素的构造。图 10 示出沿着图 9 中线 D-D 截取的液晶显示器的剖视图。如图 9 和图 10 所示，倾斜地延伸到像素区域边缘的线性突出 44 形成在使用诸如感光树脂的相对基板 4 上。线性突出 44 充当用于调整液晶 6 的排列的排列调整结构。可替换地，可以在公共电极（相对电极）42 上设置槽来代替线性突出 44 作为排列调整结构。把像素电极 16 和像素电极 17 彼此分开的线性槽 46 与线性突出 44 平行地倾斜延伸至像素区域的边缘。槽 46 也在 TFT 基板 2 的一侧充当排列调整结构。

当电压比 V_{px2}/V_{px1} 在从大约 0.9 到大约 0.5 的范围内时，使用电容耦合 HT 方法的液晶显示器具有高视角特性是公知的。如图 7 所示，允许电压比 V_{px2}/V_{px1} 在这个范围内的电容比 C_b/C_{lc2} （在包括储能电容 C_{s2} 的结构中电容比是 $C_b/(C_{lc2}+C_{s2})$ ）的范围基本上从 0.05 到 0.6，包括端值。在本范例中，0.2 的电容比 C_b/C_{lc2} 已被选择作为最佳条件来把电压比 V_{px2}/V_{px1} 基本设置在 0.72。

图 11 示出当 0V 的电压施加到第 0 帧的像素电极 16 以显示黑色；±5V 的电压施加到第 1 到第 10 帧的像素电极 16 以显示白色；0V 的电压施加到第 11 帧到第 20 帧的像素电极 16 以显示黑色时，图 9 中示出的像素的像素电极 16 和 17 上观察的电压变化的曲线图。曲线图的横坐标轴代表帧数，并且纵坐标轴代表施加的电压(V)。线 m 表示施加到像素电极 16 的电压 V_{px1} ，线 n 表示施加到像素电极 17 的电压 V_{px2} 。通过连接分别在正负极性侧代表电压 V_{px1} 的 0.72 倍数值的点来绘制该曲线图中的虚线。如图 11 所示，施加到本实施例的液晶显示器的子像素 B 除的像素电极的电压 V_{px2} 具有如下所述的特性。

在第 2 到第 10 帧和第 11 到第 20 帧中，电压 V_{px2} 稳定在基本上是电压 V_{px1} 的 0.72 倍的数值上。在电压 V_{px1} 从前面帧的数值大幅度波动的第 1

和第 11 帧中，电压 V_{px2} 的幅度比电压 V_{px1} 的 0.72 倍大。原因是，在一帧中累积在缓冲电容 C_b 内的电荷量由前面帧的灰度确定。当通过在每一帧反转电压的极性来执行驱动时，在第 2 到第 10 帧中，因为相反极性的电荷累积在缓冲电容 C_b 中，电压 V_{px2} 减小。反之，在显示黑色的帧在先的第 1 帧中，在缓冲电容 C_b 中累积的电荷基本上是 0，其导致过冲（overshoot），即，电压 V_{px2} 较大。在显示白色的帧在先的第 11 帧中，在缓冲电容 C_b 中累积的相反极性的电荷量很大，其导致过冲，即，电压 V_{px2} 较大。

图 12 示出施加到在第 1 到第 5 帧中所关注的像素的像素电极 16 的电压 V_{px1} 随时间发生的变化的曲线图，该曲线图也示出了亮度。在水平方向上绘制时间，在垂直方向上绘制电压电平和亮度级。线 o 表示电压 V_{px1} ，并且线 p 表示亮度。如图 12 所示，当液晶的响应足够快时，如果有过冲，仅仅在图中被包围的第 1 帧（1f）的亮度比预期的亮度高。具体地，当显示动态图像时，可能存在边缘过亮的现象。

图 13 示出当使用驱动依据本实施例的液晶显示器的方法时，电压 V_{px1} 和亮度随时间发生的变化的曲线图。例如，液晶显示器的控制单元比较存储在每一像素的帧存储器中两帧的输入灰度数据（第 m 帧的输入灰度数据 G_m 和第 $(m+1)$ 帧的输入灰度数据 $G(m+1)$ ）。当 $G_m < G(m+1)$ 时，如图 13 所示，第 $(m+1)$ 帧的输出灰度数据 $G'(m+1)$ 校正为使其停留在由 $G_m < G'(m+1) < G(m+1)$ 表达的范围内，以执行稍低的电压施加到第 $(m+1)$ 帧的液晶层的次驱动（under-drive）型驱动。尽管未示出，当 $G_m > G(m+1)$ 时，第 $(m+1)$ 帧的输出灰度数据 $G'(m+1)$ 校正为使其停留在由 $G_m > G'(m+1) > G(m+1)$ 表达的范围内，以执行稍高的电压施加到第 $(m+1)$ 帧的液晶层的过驱动（over-drive）型驱动。

如上所述的过冲是出现在本实施例的液晶显示器中的新现象，其不出现在依据使用电容耦合 HT 方法的相关技术的液晶显示器中。因此，用于消除过冲的驱动依据本发明的液晶显示器的方法是由本实施例第一次公开的一项新颖的技术。

通常，因为粘着的出现，难以把依据使用电容耦合 HT 方法的相关技术的液晶显示器付诸实施，尽管它们具有相当高的视角特性。本实施例在构造上与相关技术不同点在于，具有较低阈值电压的子像素 A 的像素电极 16 和

具有较高阈值电压的子像素 B 的像素电极 17 都不在浮接状态，并且像素电极 16 和 17 分别通过 TFT 21 和 22 连接至漏极总线 14。结果，可以提供具有优良显示特性和无图像粘着的液晶显示器。在本实施例中，用于减小施加到子像素 B 的液晶层的电压的缓冲电容 Cb 并联连接于液晶电容 Clc2 和储能电容 Cs2。由于当施加到液晶层的电压增大时电压比 V_{px2}/V_{px1} 变得更接近于 1，当施加高电压时电压差 ($V_{px1}-V_{px2}$) 变得比较小。因此，可以提供具有高视角特性和亮度的液晶显示器，并且其中可归因于胞厚度波动的显示不规则较少可能地出现。

【第二实施例】

将参考图 14 到 15D 对依据本发明第二实施例的液晶显示器进行描述。在本发明第一实施例的液晶显示器中，尽管可以达到比较高的光透射率，即使在子像素 B，但是由于像素孔径比的降低，亮度可能不能提高太多。如图 9 所示，降低孔径比的最显著的因素是 TFT 23。图 14 示出本实施例的液晶显示器的构造。如图 14 所示，在本实施例中，TFT 23 设置为其穿过属于下一个像素的栅极总线 12 (n+1) 延伸。结果，减小了在所关注的像素区域中由 TFT 23 占据的面积，从而得以提高像素的孔径比。

然而，当 TFT 23 设置为穿过下一条栅极总线 12 (n+1) 延伸时，漏极 23a 或源极 23b 被置于附近或下一个像素区域。例如，让我们再次假定漏极 23a 和缓冲电容 Cb 置于下一个像素区域，并且使用连接电极 35 (连接电极 35 用于连接缓冲电容器电极 28 和储能电容器总线 18n) 再次穿过栅极总线 12 (n+1) 延伸的构造。这种构造不是所希望的因为其导致孔径比的降低。在这种情况下，使用缓冲电容器电极 28 通过连接电极 35 连接至储能电容器总线 18 (n+1) 的构造，储能电容器总线 18 (n+1) 置于栅极总线 12 (n+1) 和栅极总线 12 (n+2) 之间。由于所有储能电容器总线 18 处于相同的电势，即使当缓冲电容器电极 28 连接至下一条储能电容器总线 18 (n+1) 时也没有问题出现。

图 15A 到 15D 示出缓冲电容 Cb 的构造。如图 15A 所示，通过将缓冲电容器电极 29 与缓冲电容器电极 28 相重叠来形成缓冲电容 Cb，同时在它们之间插入绝缘层 30，其中，缓冲电容器电极 28 与储能电容器总线 18 在同一层，缓冲电容器电极 29 与漏极 23a 在同一层。如图 7 所示，例如，依据相

关技术通过把电容比 C_c/C_{lc2} 设置在大约 2.5, 可以达到 0.72 的电压比 V_{px2}/V_{px1} 。反之, 电容比 C_b/C_{lc2} 必须比较小, 即, 在本实施例中大约为 0.2。在本实施例中, 提供所希望的电压比 V_{px2}/V_{px1} (例如, 在从 0.5 到 0.9 的范围内) 的电容比 C_b/C_{lc2} 比较小, 并且电压比 V_{px2}/V_{px1} 会响应电容比 C_b/C_{lc2} 的波动更显著地改变。在本实施例中, 为了抑制液晶显示器的显示不规则, 特别重要的是使缓冲电容 C_b 的数值在像素之间保持恒定。然而, 如 15A 所示, 当缓冲电容器电极 28 和 29 设计为具有基本相同的形状和大小, 由于缓冲电容器电极 28 和 29 宽度上的不规则以及图案化这些电极时的位置偏差, 电极之间的重叠面积会波动。因此问题出现了, 其中像素间的缓冲电容 C_b 的数值可能变得不一致, 从而增大了显示不规则的可能性。

图 15B 到 15D 示出可以抑制显示不规则的缓冲电容器电极 28 和 29 的构造的范例。在图 15B 示出的构造中, 缓冲电容器电极 28 设计为具有比缓冲电容器电极 29 更大的宽度。结果, 即使当这些电极形成期间缓冲电容器电极 28 和 29 之间有相对位置偏差时, 重叠面积的波动较小可能地出现。即使当被设计为具有较大宽度的缓冲电容器电极 28 的宽度上有不规则时, 重叠面积的波动也较小可能地出现。在图 15C 示出的构造中, 缓冲电容器电极 29 设计为具有比缓冲电容器电极 28 更大的宽度。结果, 即使当这些电极形成期间缓冲电容器电极 28 和 29 之间有相对位置偏差时, 重叠面积的波动较小可能地出现。即使当被设计为具有较大宽度的缓冲电容器电极 29 的宽度上有不规则时, 重叠面积的波动也较小可能地出现。在图 15D 示出的构造中, 缓冲电容器电极 28 和 29 具有带状 (矩形的) 外形, 并设计为它们在它们的纵向彼此交叉延伸。因此, 即使当这些电极形成期间缓冲电容器电极 28 和 29 之间有相对位置偏差时, 重叠面积的波动较小可能出现。即使缓冲电容器电极 28 和 29 在它们的纵向的宽度上有不规则时, 重叠面积的波动也较小可能地出现。从上面明显看出, 通过形成图 15B 到 15D 示出的构造中的缓冲电容器电极 28 和 29, 可以提供具有高显示特性和无显示不规则的液晶显示器。

【第三实施例】

将参考图 16 和 17 对依据本发明第三实施例的液晶显示器进行描述。降低依据如图 14 所示的第二实施例的液晶显示器生产合格率的因素是漏极总线 14 和连接电极 25 之间的短路缺陷。由于漏极总线 14 和连接电极 25 形成

在同一层上并且彼此接近地延伸比较长的距离，可归因于诸如灰尘的短路缺陷可能出现在光刻工艺中。当连接电极 25 和子像素 B 的像素电极 17 设置为重叠关系时，在连接电极 25 和像素电极 17 之间形成的电容将减小子像素 A 的像素电极 16 上的电压，其导致像素总体上的亮度的降低。当漏极总线 14 与连接电极 25 之间的间距增大时，需要像素电极 16 与漏极总线 14 之间间距的增大，导致像素孔径比的降低。因此有时难以提高如图 14 所示的液晶显示器的生产合格率。

图 16 示出依据本实施例的液晶显示器的像素构造。如图 16 所示，当与第二实施例的液晶显示器中的位置相比较时，本实施例的子像素 A 置于像素区域中向上移动的位置中。图中像素电极 16 和 17 的上边缘都面向栅极总线 12n。像素电极 16 接近 TFT 21，并且像素电极 17 接近 TFT 22。像素电极 16 通过接触孔 31 电连接至 TFT 21 的源极 21b。储能电容器电极 19 通过接触孔 24 电连接至像素电极 16。由于像素电极 16 在像素区域中向上移动，槽 46 也被向上移动，结果线性突出 44 也被向上设置。在本实施例中，由于不需要用于将源极 21b 与储能电容器电极 19 和像素电极 16 电连接的连接电极 25，可以抑制归因于短路缺陷的液晶显示器的生产合格率的任何降低。

在图 14 示出的第二实施例的液晶显示器中，储能电容器总线 18（连同储能电容器电极 19 一起）设置为其与线性突出 44 的基本上弯曲为直角的弯曲部分 44a 重叠。储能电容器总线 18 被置于这个区域是因为液晶显示器 6 具有在不同方向的排列，这些方向受到经过弯曲部分 44a 并与栅极总线 12 平行延伸的直线所约束。即使不提供储能电容器总线 18，由于在该区域中液晶 6 排列的干扰，也能出现光透射率的降低。通过在该区域中设置在一帧周期维持像素电势所需的储能电容器总线 18，可以将可归因于储能电容器总线 18 的阴影效应（shading effect）的亮度降低减到最小。

在图 16 示出的构造中，不在与栅极总线 12 平行的直线上的两个弯曲部分 44a 和 44b，由于像素间距而被置于一个像素上。即，除经过弯曲部分 44a 并与储能电容器总线 18 重叠的液晶排列的界限之外，在经过弯曲部分 44b 并与栅极总线 12 平行延伸的多个液晶排列之间有另一个界限。

图 17 示出本实施例的液晶显示器构造的改型。如图 17 所示，在本改型中，与弯曲部分 44a 重叠并与栅极总线 12 平行延伸的储能电容器总线 18n

和与弯曲部分 44b 重叠并与栅极总线 12 平行延伸的储能电容器总线 18n' 置于栅极总线 12n 和栅极总线 12 (n+1) 之间。储能电容器电极 19' 形成在储能电容器总线 18n' 上方, 绝缘膜 30 插入在它们之间。储能电容 Cs2 形成在彼此面对的储能电容器总线 18n' 与储能电容器电极 19' 之间, 绝缘膜 30 插入在它们之间。储能电容器总线 18n' 通过连接电极 38 电连接至储能电容器总线 18n。储能电容器总线 18n 和 18n' (储能电容器电极 19 和 19') 的宽度比图 16 示出的构造中的储能电容器总线 18n (储能电容器电极 19) 的宽度小。当不在与栅极总线 12 平行的直线上的多个弯曲部分被置于如此描述的一个像素上时, 多条储能电容器总线 18 设置为使它们与多个弯曲部分中的至少两个分别重叠, 并且多条储能电容器总线 18 通过连接电极 38 连接成阶梯的形式。本改型使得即使当在储能电容器总线 18 上有破裂缺陷时, 仍可以提供无面板故障出现的液晶显示器。依据本改型, 由于储能电容器总线 18n 和 18n' 以及储能电容器电极 19 和 19' 的宽度可以比较小, 像素的基本孔径比得到提高。此外, 依据本改型可以很容易地增大储能电容 Cs2 的数值。

【第四实施例】

将参考图 18 和 19 对依据本发明第四实施例的液晶显示器进行描述。如图 18 和 19 所示, 在本实施例中, 第三 TFT 23 的源极 23b 电连接至缓冲电容器电极 29。缓冲电容器电极 29 设置为与子像素 B 的像素电极 17 的部分区域重叠。在该区域中, 像素电极 17 充当缓冲电容器电极, 并且缓冲电容 Cb 形成在该电极与面向该电极的缓冲电容器电极 29 之间, 同时诸如 SiN 膜构成的保护膜 32 插入在其间。可替换地, 可以提供电连接至像素电极 17 的单独的缓冲电容器电极, 并且该缓冲电容器电极和缓冲电容器电极 29 可以设置为重叠关系, 同时绝缘膜插入在它们之间。在这种情况下, 缓冲电容 Cb 形成在该单独提供的缓冲电容器电极和缓冲电容器电极 29 之间。

TFT 23 的漏极 23a 通过接触孔 50 电连接至继电器电极 52, 接触孔 50 是形成在保护膜 32 中的开口。继电器电极 52 形成在与像素电极 16 和 17 相同的层上。继电器电极 52 通过接触孔 51 电连接至连接电极 35 和储能电容器总线 18n, 接触孔 51 是形成在保护膜 32 和绝缘膜 30 中的开口。即, TFT 23 的漏极电连接至储能电容器总线 18n。正如图 14 中所示的构造, TFT 23 可以设置为穿过属于下一个像素的栅极总线 12 (n+1) 延伸, 以把漏极 23a

电连接至储能电容器总线 18 (n+1)。

本实施例提供类似于第一实施例的那些优点。然而，在本实施例中，由于必须使用继电器电极 52 执行继电保护，以电连接形成在彼此不同的层上的漏极 23a 与连接电极 35。因此，在像素的孔径比上可能有一些降低。

【第五实施例】

将参考图 28 描述依据本发明第五实施例的液晶显示器。虽然在上述的实施例中以将像素电极分割成两个区域 A 和 B 为例，但为了达到更高的视角特性，像素电极也可以分割成更多数量的区域 A、B、C 等等。图 28 示出使用 3 个分区的范例，其中除了图 4 中的那些之外，示出的参考符号 Clc3 和 Cs3 分别代表像素电容（液晶电容）和辅助电容（储能电容）。缓冲电容 Cb2 也被设置为用于提供电势差的结构。子像素 C 通过第四 TFT 54 连接至漏极总线并且此外通过第五 TFT 55 连接至缓冲电容 Cb2。

在这种情况下，从子像素到子像素必定有电压差，并且比例 $(Cb1/Clc2+Cs2)$ 和 $Cb2(Cl c3+Cs3)$ 是不同的数值。

可以以类似的方式构造像素被分割成 4 个或更多的情况。

在 50°C 的温度条件下，通过在上述第一到第五实施例的液晶显示器的显示屏上连续地显示 48 小时的黑白棋盘格图案来实施粘着测试。结果，证实这些实施例的液晶显示器完全没有如在依据使用电容耦合 HT 方法的相关技术的液晶显示器上所遇到的粘着问题。与那些依据相关技术的液晶显示器相同孔径比的情况下，观察到 10% 的亮度的提高。

本发明不限于上述的实施例并可以以各种方式修改。

例如，虽然在上述实施例中以包括 MVA 型的 VA 模式液晶显示器为例描述，但本发明不限于此并可应用于包括 TN 模式型的其它类型的液晶显示器。

虽然在上述实施例中以透射式液晶显示器为例描述，但本发明不限于此并可应用于诸如反射和半透射半反射式的其它类型的液晶显示器。此外，虽然在上述实施例中以在相对于 TFT 基板设置的相对基板上形成彩色滤光片的液晶显示器为例描述，但本发明不限于此并可应用于彩色滤光片形成在 TFT 基板上，具有所谓的 CF 在 TFT 上 (CF-on-TFT) 结构的液晶显示器。

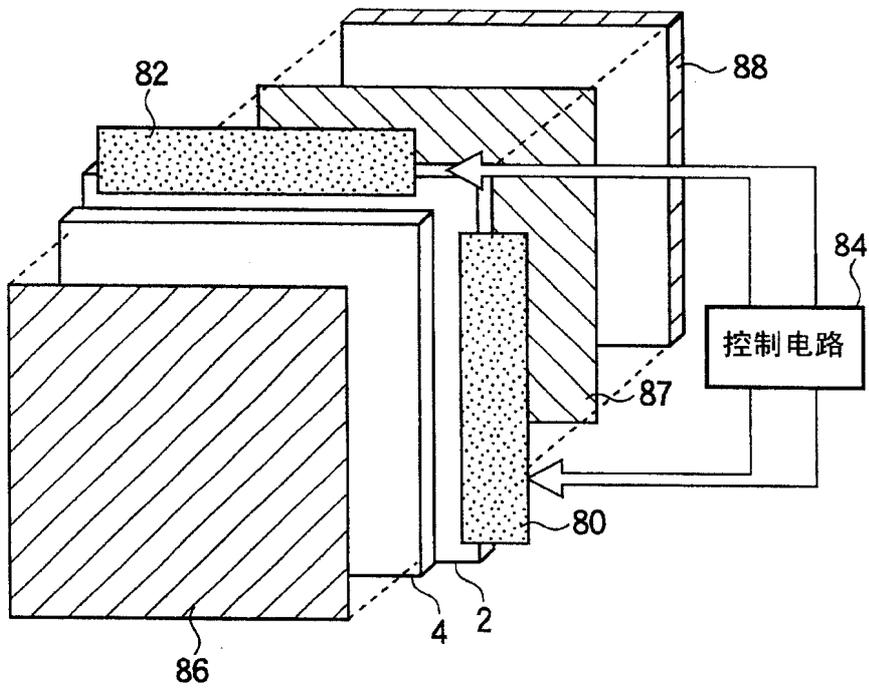


图 1

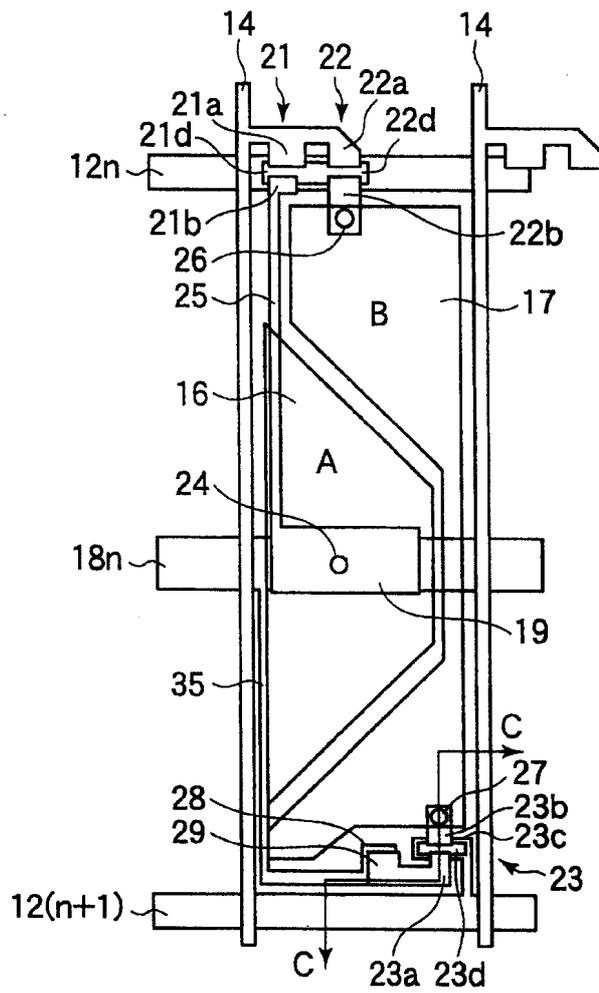


图 2

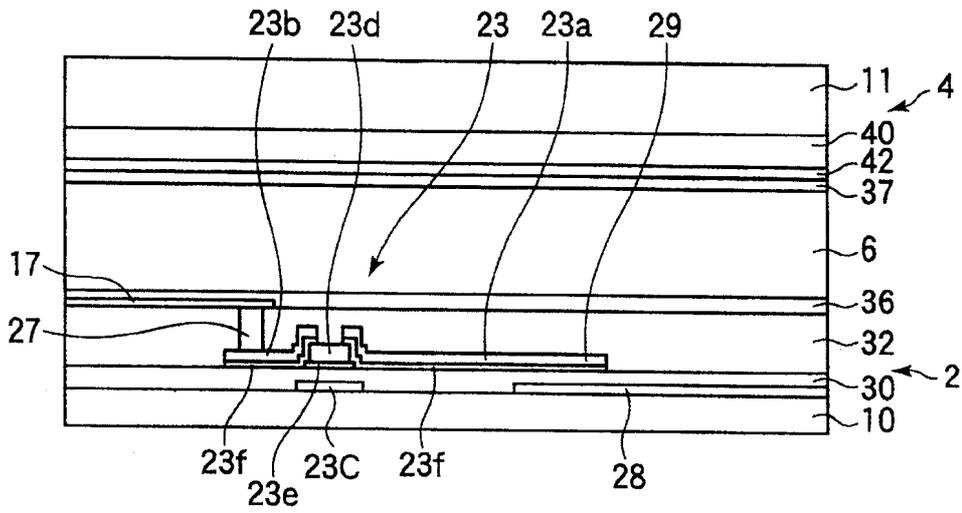


图 3

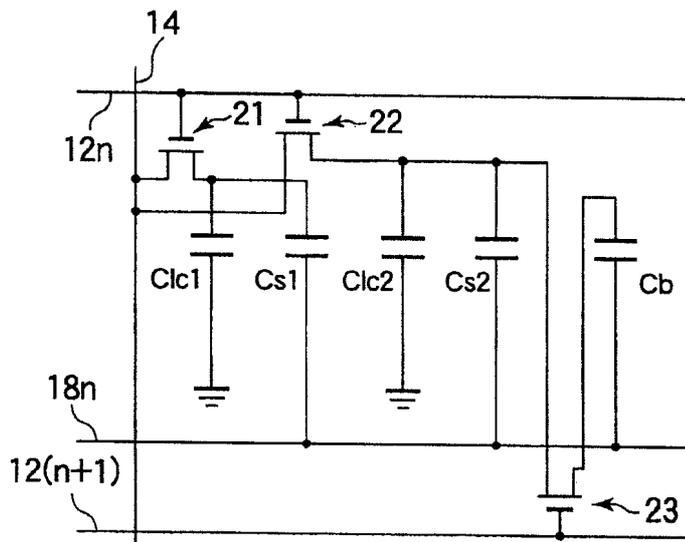


图 4

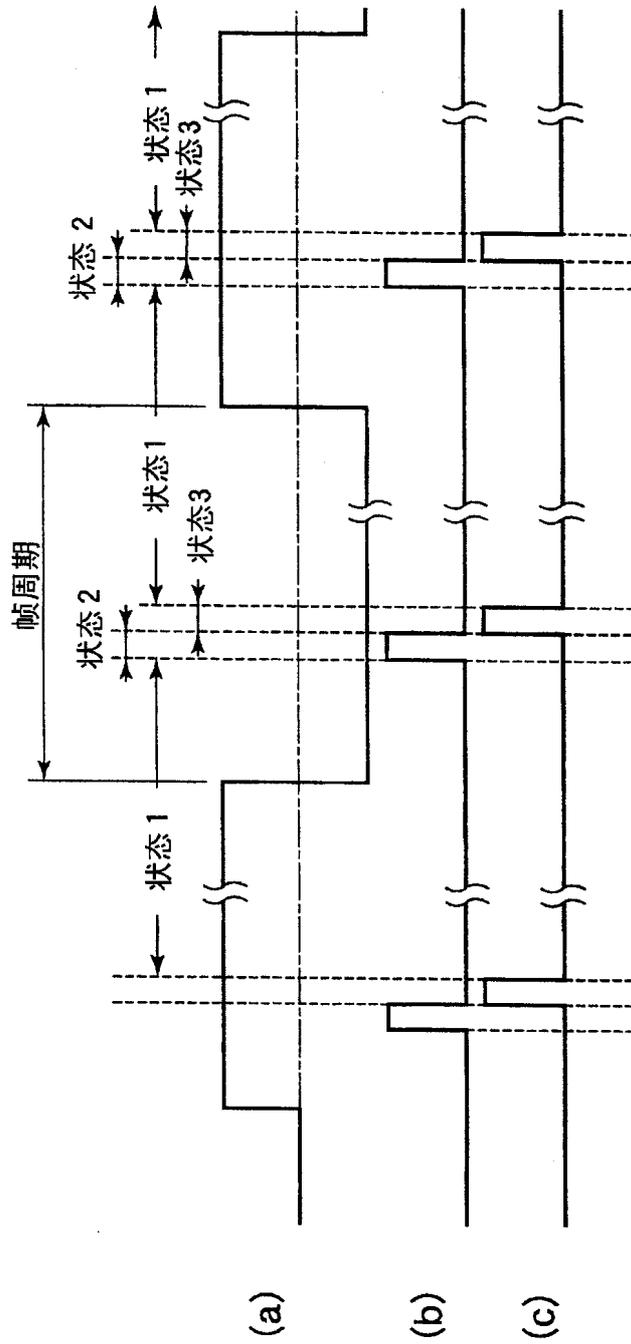


图 5

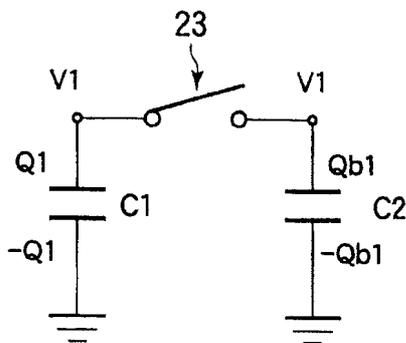


图 6A

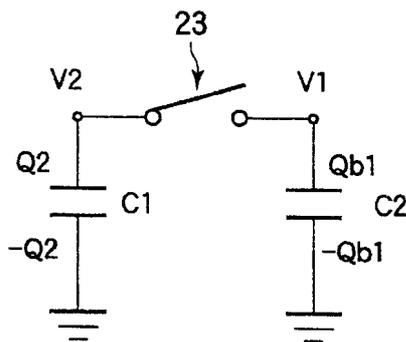


图 6B

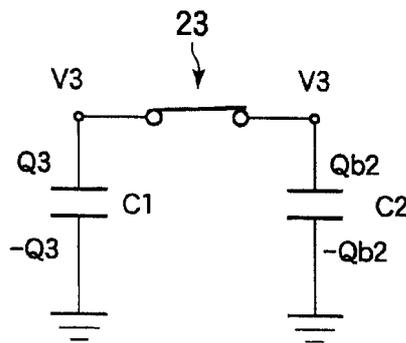


图 6C

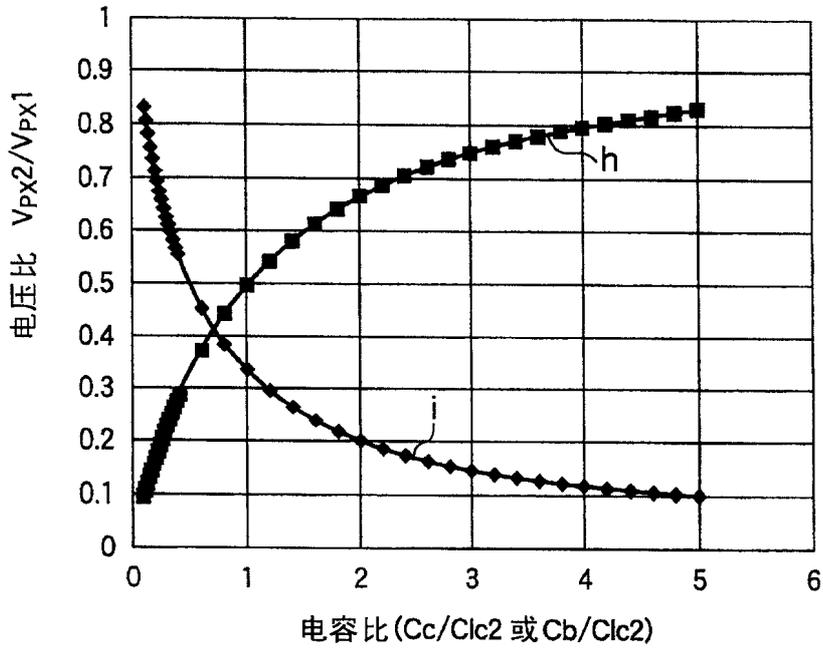


图 7

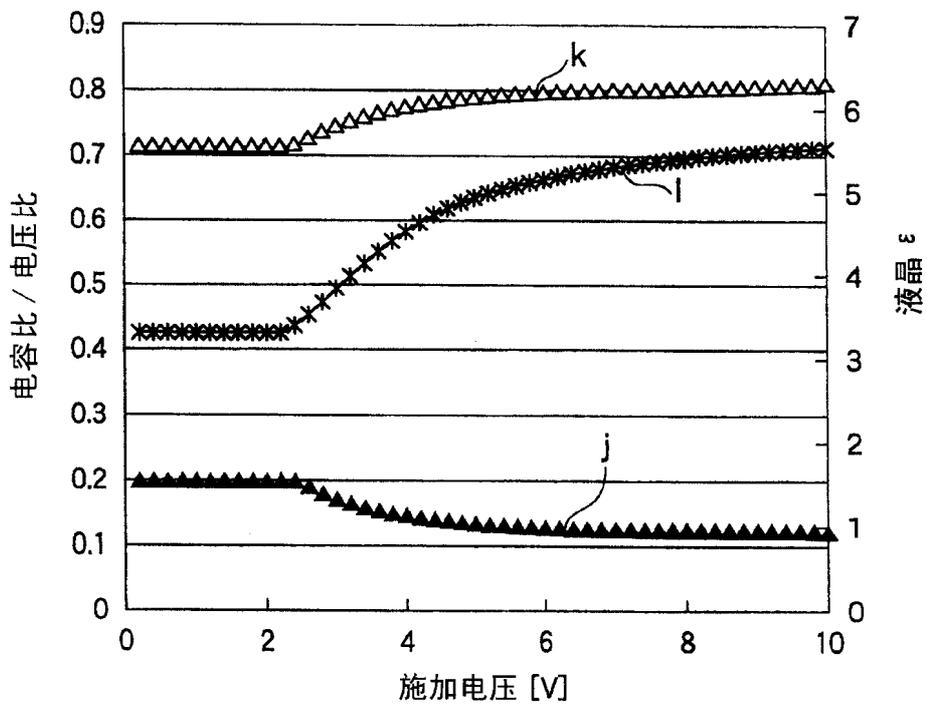


图 8

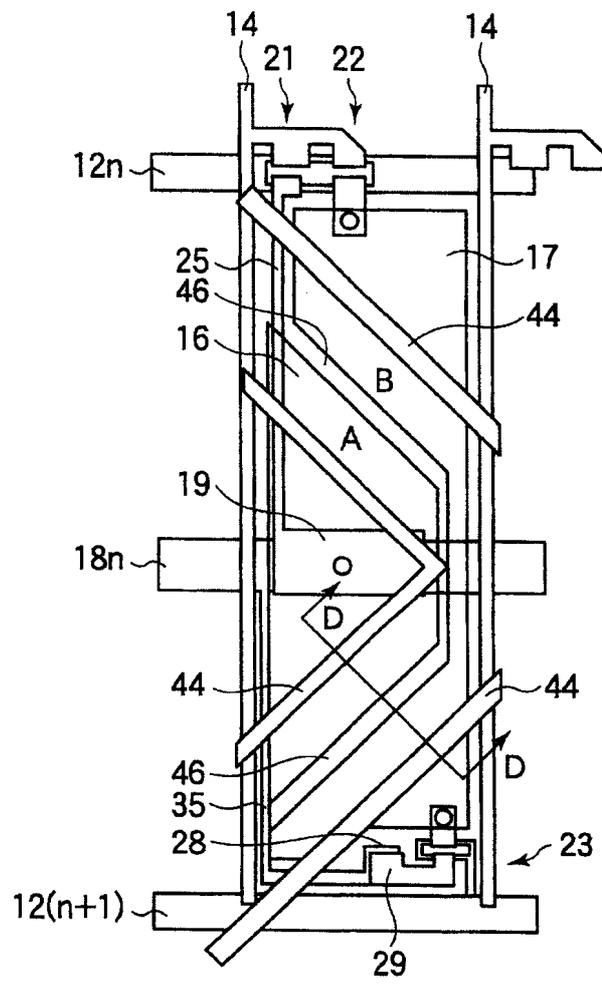


图 9

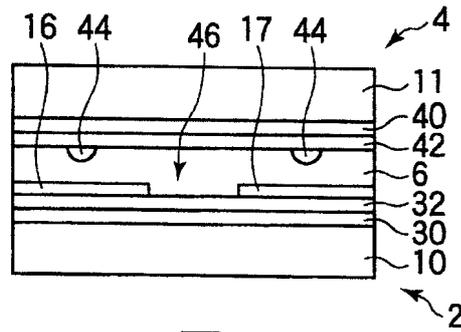


图 10

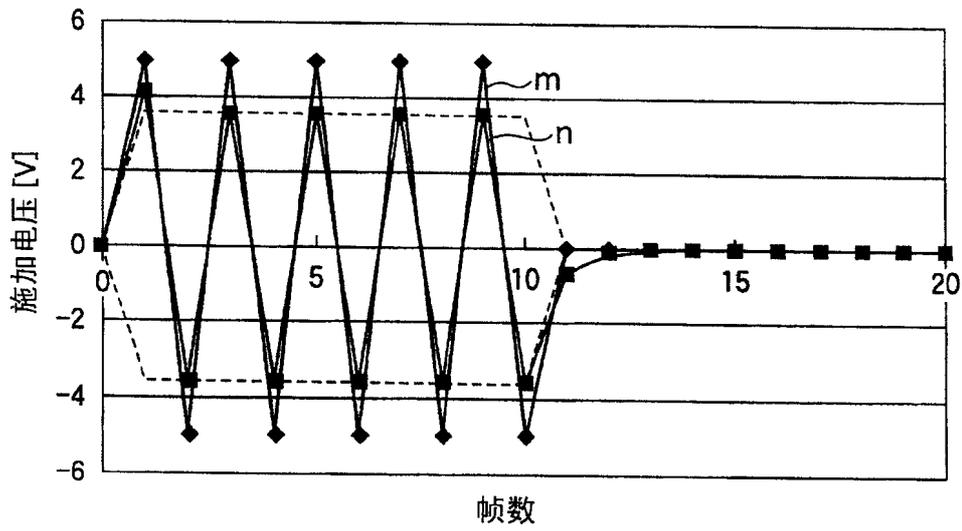


图 11

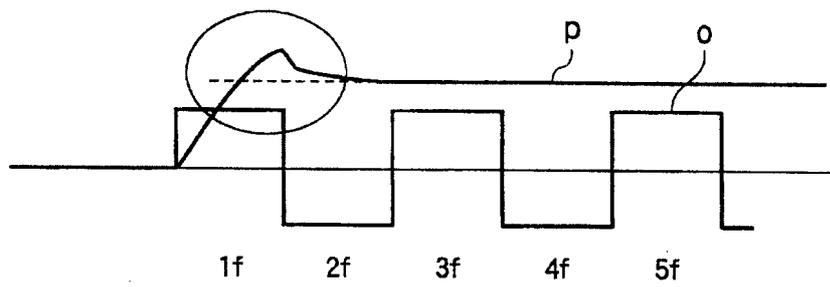


图 12

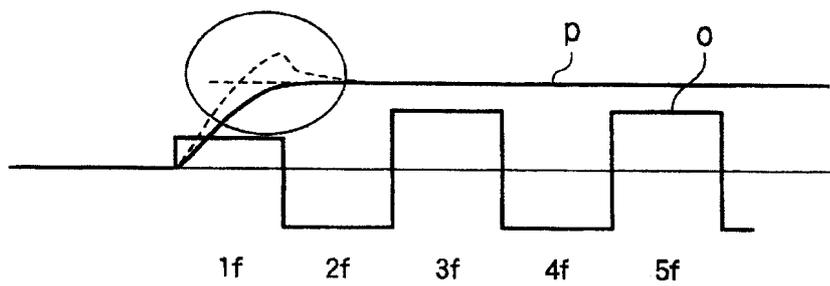


图 13

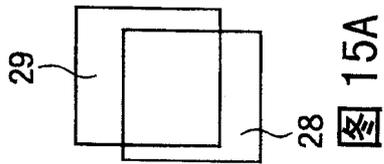


图 15A

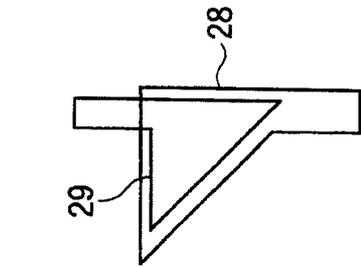


图 15B

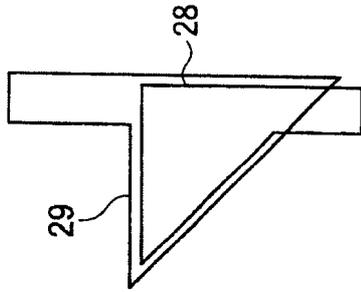


图 15C

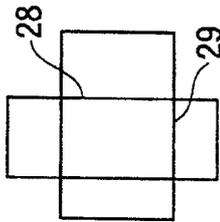


图 15D

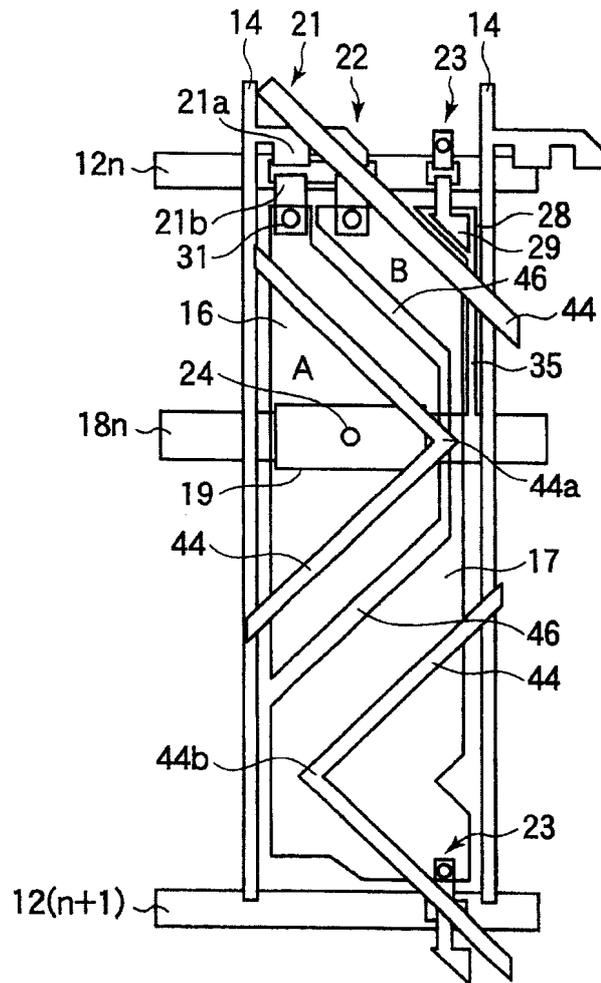


图 16

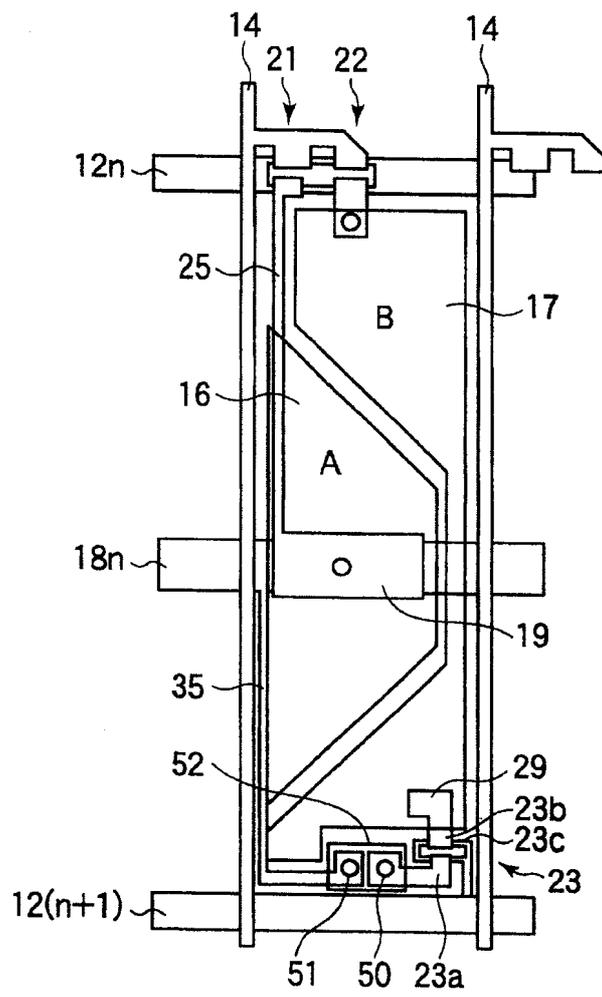


图 18

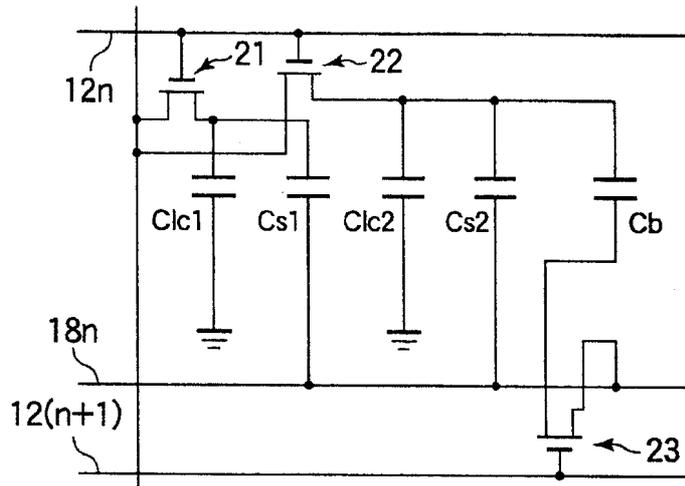


图 19

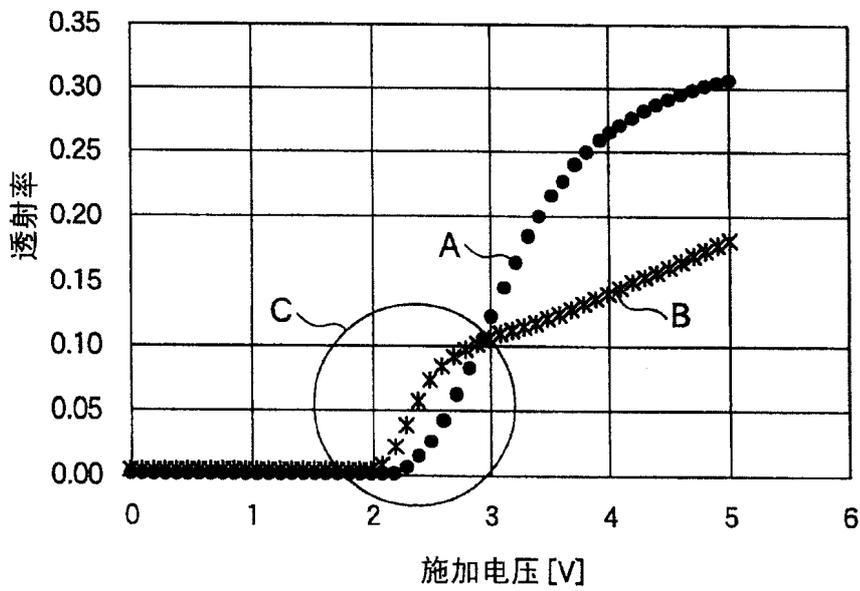


图 20



图 21A



图 21B

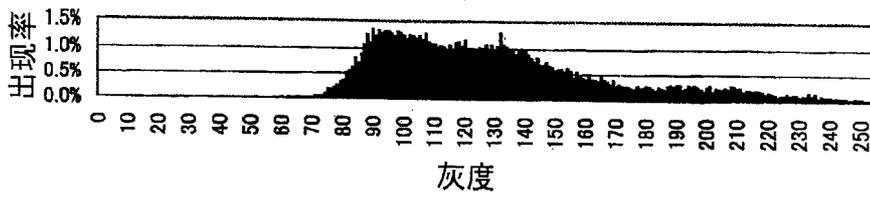


图 22A

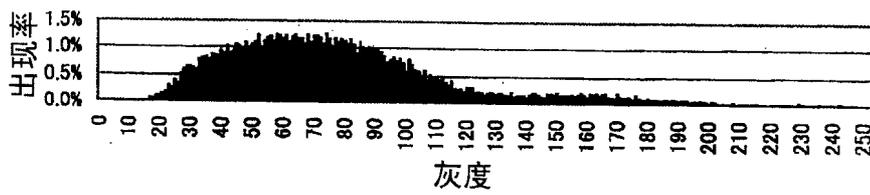


图 22B



图 22C

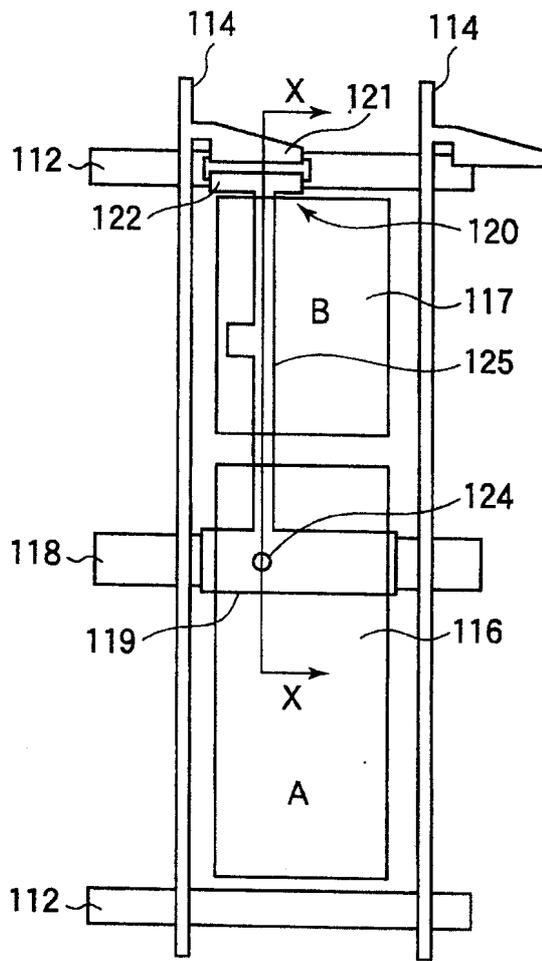


图 23

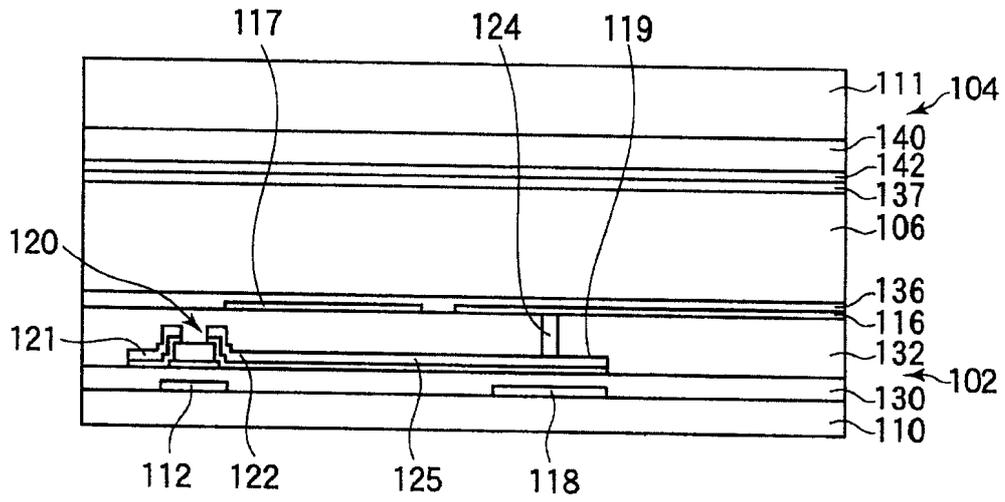


图 24

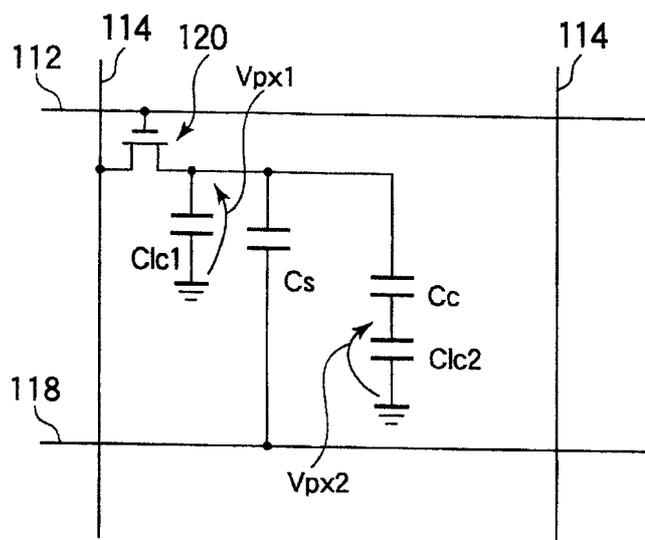


图 25

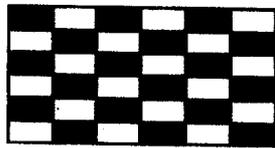


图 26A

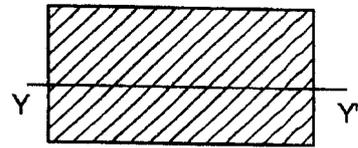


图 26B

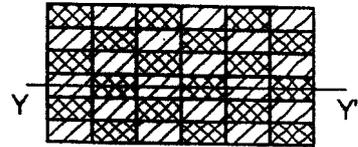


图 26C

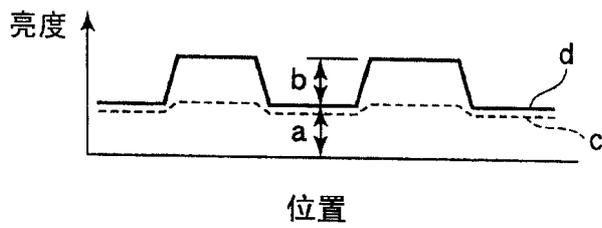


图 26D

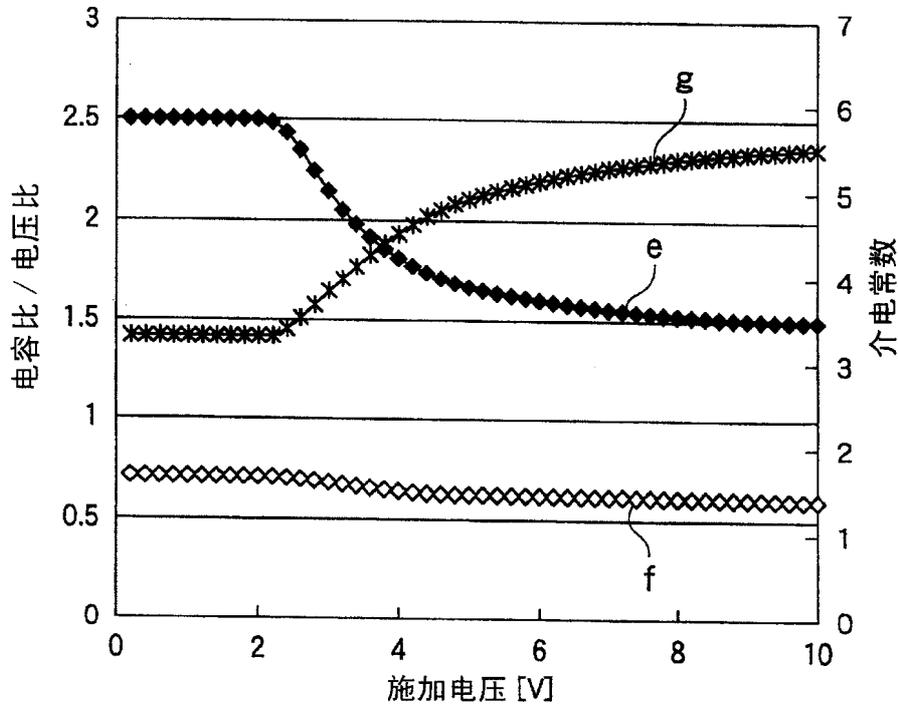


图 27A

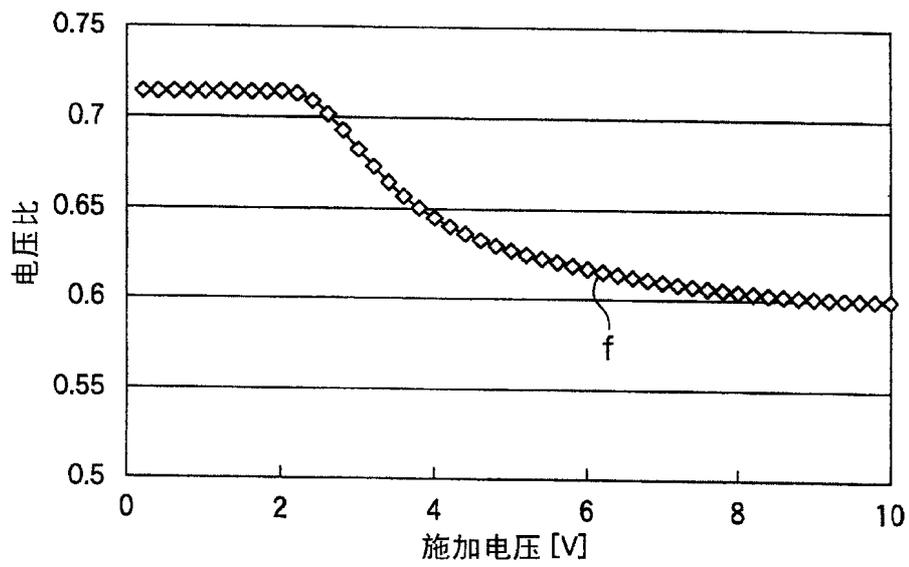


图 27B

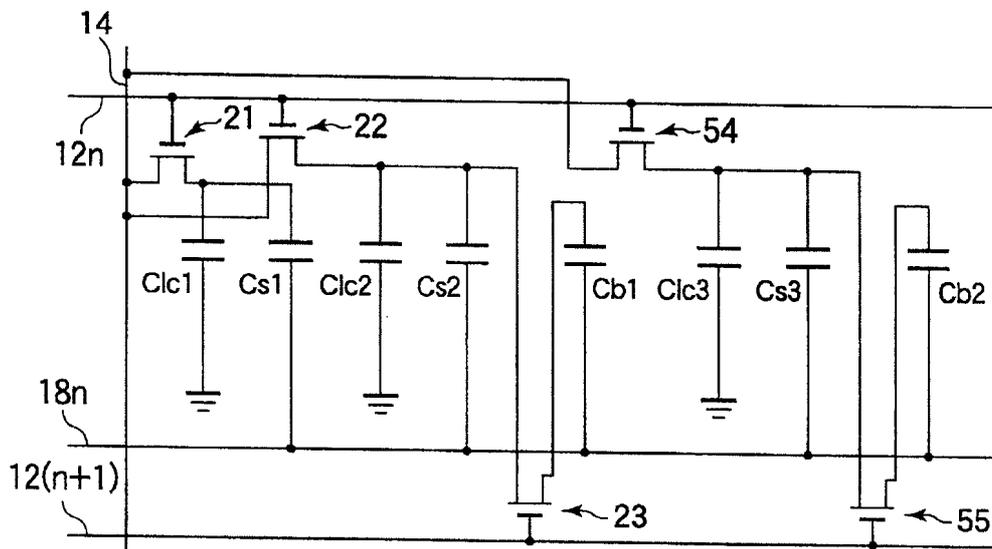


图 28

专利名称(译)	液晶显示器的基板及具有该基板的液晶显示器		
公开(公告)号	CN100414418C	公开(公告)日	2008-08-27
申请号	CN200510120146.0	申请日	2005-11-07
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	上田一也 镰田豪 仲西洋平 吉田秀史 津田英昭 柴崎正和 田坂泰俊		
发明人	上田一也 镰田豪 仲西洋平 吉田秀史 津田英昭 柴崎正和 田坂泰俊		
IPC分类号	G02F1/136 G02F1/1343 G09G3/36		
CPC分类号	G02F2001/134345 G02F1/136213 G02F1/13624 G02F1/134309 G09G2300/04		
代理人(译)	郑小军		
审查员(译)	李玉林		
优先权	2004323626 2004-11-08 JP		
其他公开文献	CN1773355A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种用于液晶显示器的基板、一种具有该基板的液晶显示器、以及一种驱动该液晶显示器的方法，并提供一种用于允许液晶显示器达到高的显示特性的用于液晶显示器的基板、一种具有该基板的液晶显示器、以及一种驱动该显示器的方法。该基板包括：两个TFT，它们具有连接至栅极总线的栅极和连接至漏极总线的漏极；连接至源极的像素电极；连接至另一个源极并与该像素电极分离的像素电极；另一个TFT，具有连接至另一条栅极总线的栅极和连接至该像素电极的源极；以及缓冲电容器部分，具有连接至另一个漏极的缓冲电容器电极和连接至储能电容器总线的另一个缓冲电容器。

