



[12] 发明专利申请公开说明书

[21] 申请号 200410068468.0

[43] 公开日 2005年2月2日

[11] 公开号 CN 1573459A

[22] 申请日 2004.6.23

[21] 申请号 200410068468.0

[30] 优先权

[32] 2003.6.23 [33] KR [31] 0040684/2003

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 文胜焕

[74] 专利代理机构 北京市柳沈律师事务所

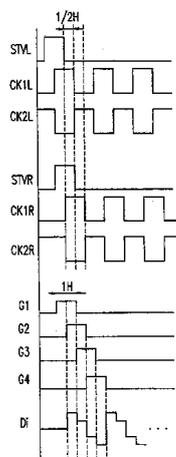
代理人 王志森 黄小临

权利要求书3页 说明书8页 附图5页

[54] 发明名称 显示驱动装置和方法及具有该装置的液晶显示设备

[57] 摘要

一液晶显示设备包括具有排列成矩阵形式像素的液晶平板组件，其具有第一组像素和第二组像素，并具有分别与第一组像素和第二组像素连接的第一组栅极线和第二组栅极线的栅极线，和数据线，每条数据线都与矩阵形式的每一行上的第一组像素中的一个像素和第二组像素中的一个像素连接。液晶显示设备还包括接收输入图像信号并产生两组图像数据的信号控制器，接收两组图像数据并将与图像数据相对应的数据电压提供给数据线的数据驱动器，和栅极驱动部件，栅极驱动部件包括向第一组栅极线提供第一导通信号的第一栅极驱动器，以及向第二组栅极线提供第二导通信号的第二栅极驱动器。



1. 一种液晶显示设备, 包括:
 - 一液晶平板组件, 包含:
 - 5 排列成矩阵形式的多个像素, 该多个像素包含第一组像素和第二组像素; 具有分别与第一组像素和第二组像素连接的第一组栅极线 and 第二组栅极线的多条栅极线; 和
 - 多条数据线, 每条数据线都与矩阵形式中每一行上第一组像素中的一个像素 and 第二组像素中的一个像素连接;
 - 10 一信号控制器, 接收输入图像信号, 并产生两组图像数据;
 - 一数据驱动器, 接收两组图像数据, 并将与图像数据相对应的数据电压提供给多条数据线; 和
 - 一栅极驱动部件, 包括向第一组栅极线提供第一导通信号的第一栅极驱动器, 和向第二组栅极线提供第二导通信号的第二栅极驱动器。
- 15 2. 如权利要求 1 所述的液晶显示设备, 其中将每个第二组像素中的像素设置在矩阵形式中每一行上第一组像素中相邻两个像素之间。
3. 如权利要求 1 所述的液晶显示设备, 其中每个第一和第二栅极驱动器都包括多个移位寄存器, 每个移位寄存器具有一个与前一个移位寄存器输出端连接的输入端, 和其它与后一个移位寄存器输出端连接的输入端, 每个移
- 20 位寄存器接收至少一个时钟信号。
4. 如权利要求 3 所述的液晶显示设备, 其中每个移位寄存器包括:
 - 一个 SR 锁存器, 具有分别与前一个和后一个移位寄存器输出端连接的输入端; 和
 - 一个 AND 门, 具有一个与 SR 锁存器输出端连接的输入端, 和另一个接收
 - 25 时钟信号的输入端。
5. 如权利要求 1 所述的液晶显示设备, 其中两组图像数据是奇数数据和偶数数据。
6. 如权利要求 1 所述的液晶显示设备, 其中信号控制器产生将提供给第一栅极驱动器的第一组控制信号, 和将提供给第二栅极驱动器的第二组控制
- 30 信号。
7. 如权利要求 6 所述的液晶显示设备, 其中于一个预定的时间间隔, 每

个第一组控制信号与对应的一个第二组控制信号重叠。

8. 如权利要求7所述的液晶显示设备,其中第一和第二组控制信号包括一个垂直同步开始信号和具有不同相位的时钟信号。

9. 如权利要求8所述的液晶显示设备,其中于一个预定的时间间隔,垂直同步开始信号与时钟信号重叠。

10. 如权利要求5所述的液晶显示设备,其中在半个水平周期期间,将奇数和偶数数据提供给数据驱动器。

11. 如权利要求10所述的液晶显示设备,其中奇数和偶数数据具有相反的极性。

12. 如权利要求1所述的液晶显示设备,其中多个像素具有开关元件,并且将第一和第二栅极驱动器和开关元件形成在同一基片上。

13. 一显示驱动装置,包括:

一信号控制器,产生第一和第二组控制信号,并将输入图像信号分成两组图像数据;

数据驱动器,向其提供两组图像数据,并输出与两组图像数据相对应的数据电压;和

栅极驱动器,每个栅极驱动器均包括移位寄存器,每个移位寄存器均提供第一和第二组控制信号,并且提供一个相邻移位寄存器的至少一个输出,从而输出导通信号。

14. 如权利要求13所述的显示驱动装置,其中第一和第二组控制信号中的每个信号均具有一个垂直同步开始信号和至少一个时钟信号,于一个预定的时间间隔,每个第一组控制信号均与对应的一个第二组控制信号重叠。

15. 如权利要求13所述的显示驱动装置,其中栅极驱动器包括第一和第二组栅极驱动器,将第一和第二组栅极驱动器设置在彼此相对的区域。

16. 如权利要求15所述的显示驱动装置,其中第一和第二组栅极驱动器将导通信号分别提供给奇数栅极线和偶数栅极线。

17. 如权利要求13所述的显示驱动装置,其中两组图像数据是偶数和奇数数据。

18. 一种驱动液晶显示装置的方法,包括:

经由第一组栅极线提供第一导通信号,并经由第二组栅极线提供第二导通信号;

经由数据线提供数据电压；

将控制信号和时钟信号提供给向第一组栅极线提供第一导通信号的第一栅极驱动器；

5 在将控制信号和时钟信号提供给第一栅极驱动器后的大约半个水平周期内，将控制信号和时钟信号提供给向第二组栅极线提供第二导通信号的第二栅极驱动器；

将第一导通信号提供给与数据线连接的第一组开关元件；

在第一导通信号提供给与数据线连接的第一组开关元件后的大约半个水平周期内，将第二导通信号提供给与数据线连接的第二组开关元件；和

10 将数据电压提供给第一和第二组开关元件。

19. 如权利要求 18 所述的方法，其中于一个预定的时间间隔，每个第一导通信号与对应的一个第二导通信号重叠。

20. 如权利要求 19 所述的方法，其中在一个水平周期提供第一和第二导通信号。

显示驱动装置和方法及具有该装置的液晶显示设备

5 技术领域

本发明涉及用于显示图像的装置，特别涉及用于驱动显示装置的装置和方法，以及使用该装置和方法的液晶显示设备。

背景技术

10 通常，液晶显示(LCD)装置包括两个平板和一设置在两平板间具有介电各向异性的液晶层。LCD装置通过控制由提供给液晶层的电场强度决定的透射过两平板的光量，来显示希望得到的图像。LCD装置是平板显示装置(FPD)的一种。在一个像素中具有薄膜晶体管的TFT-LCD装置已经被广泛应用。

15 TFT-LCD装置通常包括像素，栅极线和数据线。TFT-LCD还包括一栅极驱动器，一数据驱动器，和一定时控制器。栅极驱动器将确定电压提供给栅极线以导通开关元件，并且数据驱动器将数据电压提供给数据线以显示希望得到的图像。

20 TFT-LCD装置使用无定形硅或多晶硅作为其材料。通常，由于高电子迁移率，所以很容易将多晶硅TFT-LCD集成在一个玻璃基片上。然而，由于无定形硅(a-Si)TFT-LCD相对来说具有较低电子迁移率，所以其使用设置在玻璃基片上的单独驱动IC。

25 在XGA产品中，这里包括 $1024 \times 3 \times 768$ 个像素，因而需要8个具有384信道的驱动IC和3个具有256信道的栅极驱动IC或者4个具有384信道的数据驱动IC和6个具有256信号的栅极驱动IC来驱动TFT-LCD装置。通常前者是单组(bank)驱动，后者是双组驱动。

在后者中，由于移位寄存器的移位速度与栅极驱动器的数目成两倍比例所以会出现一些问题。并且，由于栅极线间距是数据线间距的三倍，因此存在着不能将栅极驱动IC设置在液晶平板的一侧的问题。

30 发明内容

根据本发明的显示驱动装置和使用该装置的液晶显示装置，能克服或减

轻现有技术中上面提到的和其他的缺点和不足。在一个实施例中，液晶显示设备由以下部分组成：包括排列成矩阵形式的像素的液晶平板组件，其具有第一组像素和第二组像素，并具有分别与第一组像素和第二组像素连接的第一组栅极线 5 和第二组栅极线的栅极线，和数据线，每个数据线都与阵列中每一行上第一组像素中的一个像素和第二组像素中的一个像素连接。该液晶显示设备还包括一接收输入图像信号并产生两组图像数据的信号控制器，一接收两组图像数据并将与图像数据相对应的数据电压信号提供给数据线的数
据驱动器，和一包括第一栅极驱动器和第二栅极驱动器的栅极驱动部件，其中第一栅极驱动器为第一组栅极线提供第一导通信号，第二栅极驱动器为第二组栅极线提供第二导通信号。

将第二组像素中每个像素安排在阵列中每一行上的第一组像素中两相邻像素之间。每个第一和第二栅极驱动器都包括移位寄存器，每个移位寄存器都有一个与前一个移位寄存器的输出端相连接的输入端，并且具有与后一个移位寄存器的输出端相连接的另一个输入端。每个移位寄存器接收至少一个
15 时钟信号。每个移位寄存器包括一个具有分别与前一个和后一个移位寄存器的输出端连接的输入端的 SR 锁存器，和一个具有与 SR 锁存器输出端连接的输入端和用于接收时钟信号的另一个输入端的 AND 门。

信号控制器产生将提供给第一栅极驱动器的第一组控制信号，和将提供给第二栅极驱动器的第二组控制信号。于一个预定的时间间隔，每个第一组控制信号与对应的一个第二组控制信号重叠。第一和第二组控制信号包括一个垂直同步开始信号和具有不同相位的时钟信号。于一个预定的时间间隔，垂直同步开始信号与时钟信号重叠(overlap)。在半个水平周期期间，奇数和偶数数据提供给数据驱动器，并且奇数和偶数数据具有相反的极性。像素具有开关元件，并且将第一和第二栅极驱动器以及开关元件形成在同一个基片
25 上。

在另一个实施例中，显示驱动装置包括产生第一和第二组控制信号并把输入图像信号分成两组图像数据的信号控制器；数据驱动器，将两组图像数据和与两组图像数据相对应的输出数据电压提供给该数据驱动器，和栅极驱动器，其中每个栅极驱动器包括移位寄存器，并将第一和第二组控制信号和至少一个相邻移位寄存器的输出提供给每个移位寄存器，从而输出导通信号。
30 每个第一和第二组控制信号均具有一个垂直同步开始信号和至少一个时钟信

号，并且于一个预定的时间间隔，第一组控制信号的每个信号都与对应的一个第二组控制信号重叠。栅极驱动器包括第一和第二组栅极驱动器，并且将第一和第二组栅极驱动器设置在彼此相对的区域。

5 在另一个实施例中，驱动液晶显示装置的方法包括经由第一组栅极线提供第一导通信号，和经由第二组栅极线提供第二导通信号，经由数据线提供数据电压，将控制信号和时钟信号提供给为第一组栅极线提供第一导通信号的第一栅极驱动器，大约在将控制信号和时钟信号提供给第一栅极驱动器后的半个水平周期内，将控制信号和时钟信号提供给为第二组栅极线提供第二导通信号的第二栅极驱动器，将第一导通信号提供给与数据线连接的第一组
10 开关元件，大约在将第一导通信号提供给第一组开关元件后的半个水平周期内，将第二导通信号提供给与数据线连接的第二组开关元件，并且将数据电压提供给与第一和第二组开关元件。

在以下结合附图对其说明性实施例的详细描述中，将体现出本发明的这些和其他目的，特征和优点。

15 本申请要求以于 2003 年 6 月 23 日申请的、韩国专利申请号为 2003-40684，作为本申请的优先权，该申请所公开的全部内容在此一并作为参考。

附图说明

20 参考附图详细描述其实施例，将更明显的体现出本发明的上述和其他优点，其中：

图 1 是根据本发明的一个实施例的 LCD 装置的方块示意图；

图 2 是图 1 中 LCD 装置上一个像素的等效电路图；

图 3A 是根据本发明一个实施例的栅极驱动器的方块示意图；

25 图 3B 是图 3A 中移位寄存器的等效电路图；

图 4 是用于说明图 3B 中移位寄存器操作的波形图；

图 5 是用于说明根据本发明一个实施例的显示驱动装置操作的波形图；

和

图 6 是根据本发明一个实施例的 LCD 装置中像素的布置图。

30

具体实施方式

这里将公开本发明的详细的说明性的实施例。然而，为了描述本发明实施例，这里详细公开的特定结构和功能仅仅是代表性的。

图1是根据本发明一个实施例的液晶显示装置(LCD)的方块示意图，图2是图1中LCD装置上一个像素的等效电路图。参考图1，LCD装置包括一个液晶(LC)平板组件300，一栅极驱动器400L和400R，一数据驱动器500，一与数据驱动器500连接的灰度电压发生器800，一与栅极驱动器400L和400R连接的驱动电压发生器900，和一信号控制器600。

LC平板组件300包括显示信号线 G_1-G_n 和 D_1-D_m 和与其连接的、排列成矩阵形式的像素Px。显示信号线 G_1-G_n 和 D_1-D_m 包括传送栅极信号(或扫描信号)的栅极线 G_1-G_n ，和传送数据信号的数据线 D_1-D_m 。栅极线 G_1-G_n 在行方向上延伸并且彼此平行，数据线 D_1-D_m 在列方向上延伸并且彼此平行。

每个像素包括与显示信号线 G_1-G_n 和 D_1-D_m 连接的开关元件 Q_1 和 Q_2 中的一个开关元件，一LC电容器 C_{LC} ，和一储能电容器 C_{ST} 。如果不需要储能电容器 C_{ST} 可以被省略。开关元件 Q_1 和 Q_2 ，例如薄膜晶体管(TFT)，被设置在下平板100上，且该开关元件 Q_1 和 Q_2 有3个连接端：一个与栅极线 G_1-G_n 中之一连接的控制端；一个与数据线 D_1-D_m 中之一连接的输入端；和一个与像素电极190连接的输出端。此外，开关元件 Q_1 和 Q_2 依次与数据线 D_1-D_m 中之一的左侧和右侧连接。

LC电容器 C_{LC} 包括在下平板100上的像素电极190，在上平板200上的公共电极270，和在电极190和270之间作为电介质的LC层3。像素电极190与开关元件 Q_1 和 Q_2 连接，并且公共电极270覆盖了上平板200的整个表面并被提供公共电压Vcom。可以选择的是，可将具有条状或条纹状的像素电极190和公共电极270都设置在下平板100上。

对于LC电容器 C_{LC} 来说，储能电容器 C_{ST} 是辅助电容。储能电容器 C_{ST} 包括像素电极190和设置在下平板100上的单独信号线(未示出)，经由绝缘体与像素电极190重叠，并且将预定电压例如公共电压Vcom提供给储能电容器 C_{ST} 。可以选择的是，储能电容器 C_{ST} 包括像素电极190和一条称为前栅极线的邻近栅极线，其经由绝缘体与像素电极190重叠。

为了彩色显示，每个像素唯一地代表三原色例如红、绿和蓝色中一个颜色，或按时顺序地表示三原色，由此得到预期颜色。图2显示这样一个例子，每个像素包括在面对其像素电极190的上平板200上的一个区域中表现三原

色之一的彩色滤光器 230。可以选择的是, 可以将彩色滤光器 230 设置在下平板 100 上像素电极 190 的上面或下面。偏振光的偏振器(未示出)被附加在两平板 100 和 200 中至少之一的外侧。

灰度电压发生器 800 产生与像素传递比有关的两组灰度电压。在一组中的灰度电压相对于公共电压 V_{com} 具有正极性, 而在另一组中的灰度电压相对于公共电压 V_{com} 具有负极性。

将栅极驱动器 400L 和 400R 安排 LC 平板组件 300 的左侧和右侧, 并分别将它们与奇数栅极线 $G_1, G_3, \dots, G_{2n-1}$ 和偶数栅极线 G_2, G_4, \dots, G_{2n} 连接。而且, 栅极驱动器 400L 和 400R 对来自于驱动电压发生器 900 的导通电压 V_{on} 和关断电压 V_{off} 进行合成, 从而产生施加于栅极线 G_1-G_n 的栅极信号。

数据驱动器 500 与 LC 平板组件 300 的数据线 D_1-D_m 连接, 并将从由灰度电压发生器 800 所提供的灰度电压中选取数据电压施加于数据线 D_1-D_m 。

根据本发明的另一个实施例, 将栅极驱动器 400L 和 400R 的 IC 芯片和/或数据驱动器 500 设置在下平板 100 上。而且, 将驱动器 400L 和 400R 和 500 之中的一个或多个与其他元件集成到下平板 100 中。栅极 PCB 和/或栅极 FPC 薄膜可以在两种情况下被省略。

现在, 将具体描述 LCD 装置的操作。将 RGB 图像信号 R, G 和 B, 以及来自于外部图形控制器(未示出)的、控制其显示的输入控制信号, 例如一直垂直同步信号 V_{sync} , 一水平同步信号 H_{sync} , 一主时钟信号 $MCLK$, 和数据启用(enable)信号 DE, 提供给信号控制器 600。在产生栅极控制信号 CONT1 和数据控制信号 CONT2, 并根据输入控制信号为 LC 平板组件 300 的操作而处理了图像信号 R, G 和 B 以后, 信号控制器 600 为栅极驱动器 400L 和 400R 提供栅极控制信号 CONT1, 为数据驱动器 500 提供已处理的图像信号 R', G' 和 B' 和数据控制信号 CONT2。栅极控制信号 CONT1 包括一个用于通知帧开始的垂直同步开始信号 STV, 一个用于控制导通电压 V_{on} 输出时间的栅极时钟信号 CPV, 和一个用于限定导通电压 V_{on} 宽度的输出启用信号 OE。数据控制信号 CONT2 包括一个用于通知水平周期开始的水平同步开始信号 STH, 一个用于命令为数据线 D_1-D_m 提供数据电压的加载信号 LOAD 或 TP, 一个用于(相对于公共电压 V_{com}) 反转数据电压极性的反向控制信号 RVS 和一个数据时钟信号 HCLK。

数据驱动器 500 从信号控制器 600 中接收图像数据 R', G' 和 B' , 并

通过响应来自于信号控制器 600 的数据控制信号 CONT2, 将图像数据 R', G' 和 B' 转化成从由灰度电压发生器 800 提供的灰度电压中选取的模拟数据电压。

5 响应于来自于信号控制器 600 的栅极控制信号 CONT1, 栅极驱动器 400 将导通电压 V_{on} 提供给栅极线 G_1-G_n , 由此导通与其连接的开关元件 Q_1 和 Q_2 。

在开关元件 Q 的导通时间中 (此处称之为“一个水平周期”或“1H”, 并等于水平同步信号 Hsync, 数据启用信号 DE、栅极时钟信号 CPV 的一个周期), 数据驱动器 500 将数据电压提供给对应的数据线 D_1-D_m 。然后, 经由导通的开关元件 Q_1 和 Q_2 , 将数据电压顺序地提供给对应的像素。

10 被提供给一个像素的数据电压和公共电压 V_{com} 之间的电压差被呈现为 LC 电容器 C_{LC} 的充电电压, 即一像素电压。取决于像素电压量, 液晶分子具有方向, 并且该方向确定穿过 LC 电容器 C_{LC} 光的偏振。偏振器将光偏振转化成透光系数。

通过重复这种过程, 在一帧期间, 将导通电压 V_{on} 顺序地提供给所有的栅极线 G_1-G_n , 由此将数据电压施加于所有像素。当在一帧结束后下一帧开始时, 对提供给数据驱动器 500 的反向控制信号 RVS 进行控制, 从而反转数据电压的极性 (称之为帧反转)。也可控制反向控制信号 RVS, 从而反转在一帧中流入数据线的电压的极性 (称之为线反转), 或反转一数据包中数据电压的极性 (称之为点反转)。

20 现在参考图 3-5, 将更详细地描述根据本发明的一个实施例的栅极驱动器的结构和操作。

图 3A 是根据本发明一个实施例的栅极驱动器的方块示意图, 和图 3B 是图 3A 中移位寄存器的等效电路图; 图 4 是用于说明图 3 中移位寄存器操作的信号波形图;

25 如图 3A 中所示, 栅极驱动器 400L 和 400R 包括若干个移位寄存器。在这种情况下, 当像素的开关元件设置在一个基片上时, 可以将移位寄存器 410 一同集成在该基片上。例如, 不使用栅极驱动 IC, 但将它们集成在 LC 平板组件 300 上。

30 如图 3B 中所示, 可以将移位寄存器 410 按 SR 锁存器 411 和 AND 门 412 描述。通过响应来自于信号控制器 600 的垂直同步开始信号 STV, 栅极驱动器 400L 和 400R 开始输出导通电压 V_{on} 。与垂直同步开始信号 STV 和时钟信

号 CK1 同步, 第一移位寄存器 410 开始输出导通电压 V_{on} , 并且其他移位寄存器 410 开始与前一移位寄存器的输出电压和时钟信号 CK1 和 CK2 之一同步输出导通电压 V_{on} 。

下面将详细描述移位寄存器 410 的操作。SR 锁存器 411 包括接收前一移位寄存器输出的栅极输出 $G_{out}(N-1)$ 的置入端 S, 和接收后一移位寄存器输出的栅极输出 $G_{out}(N+1)$ 的重置端 R。AND 门 412 使用 SR 锁存器 411 的输出和时钟信号 CK1 产生一栅极信号。

在输入到置入端 S 的栅极输出 $G_{out}(N-1)$ 和输入到重置端 R 的栅极输出 $G_{out}(N+1)$ 都是低电平状态的情况下, SR 锁存器 411 的输出也在低电平 (0) 状态。当栅极输出 $G_{out}(N+1)$ 保持在低电平状态, 栅极输出 $G_{out}(N-1)$ 改变到高电平 (1) 状态时, 则 SR 寄存器 411 的输出 Q 也改变到高电平状态。当栅极输出 $G_{out}(N+1)$ 连续地保持在低电平状态, 即使栅极输出 $G_{out}(N-1)$ 再次变为低电平状态时, SR 锁存器 411 的输出 Q 也不改变。当栅极输出 $G_{out}(N-1)$ 保持在低电平状态, 栅极输出 $G_{out}(N+1)$ 改变到高电平状态时, 则 SR 锁存器 411 的输出 Q 改变到低电平状态。从前一个栅极输出 $G_{out}(N-1)$ 由低电平状态改变为高电平状态的时间点到下一个栅极输出 $G_{out}(N+1)$ 由低电平状态改变为高电平状态的时间点之间, SR 锁存器 411 的输出 Q 保持在高电平状态。然而, 除了上述持续时间, SR 锁存器 411 的输出 Q 均保持在低电平状态。

如果 SR 锁存器 411 的输出 Q 和时钟信号 CK1 均在高电平状态, AND 门 412 产生高电平状态的栅极输出 $G_{out}(N)$ 。更具体地说, 当栅极输出 $G_{out}(N)$ 保持在高电平状态和时钟信号由低电平状态变为高电平状态时, 栅极输出 $G_{out}(N)$ 变为高电平状态。然而, 当时钟信号 CK1 变为低电平状态或 SR 锁存器 411 的输出 Q 变为低电平状态时, 栅极输出 $G_{out}(N)$ 也变为低电平状态。

以这种方式每个移位寄存器 410 均以前一个移位寄存器的栅极输出 $G_{out}(N-1)$ 和后一个移位寄存器的栅极输出 $G_{out}(N+1)$ 为基础, 并且与时钟信号 CK1 和 CK2 之一同步, 产生栅极输出 $G_{out}(N)$ 。相邻的移位寄存器 410 分别接收不同的时钟信号 CK1 和 CK2 中之一。每个时钟信号 CK1 和 CK2 都是反相位的。为了导通开关元件 Q_1 和 Q_2 , 将栅极输出 $G_{out}(N)$ 施加于栅极线。

图 5 是根据本发明的一个实施例的波形图。信号控制器 600 先为栅极驱

5 驱动器 400L 提供垂直同步开始信号 STVL, 并在经过 $1/2 H$ 时间之后, 它为栅极驱动器 400R 提供垂直同步开始信号 STVR。与此同时, 信号控制器 600 为栅极驱动器 400L 提供时钟信号 CK1L 和 CK2L, 并在经过 $1/2 H$ 时间之后, 它为栅极驱动器 400R 提供时钟信号 CK1R 和 CK2R。例如, 当按 $1/2 H$ 的时间间隔分别施加垂直同步开始信号 STVL 和 STVR 以及时钟信号 CK1L、CK2L、CK1R 和 CK2R 时, 按一个 $1/2 H$ 的时间间隔运行栅极驱动器 400L 和 400R。然后, 高电平的持续时间变成 $1H$, 并且在 $1/2 H$ 期间相邻的栅极信号重叠。

10 数据驱动器 500 将数据电压提供给与数据线 D_i 的左右连接的像素, 并且将数据电压提供给与栅极驱动器 400L 和 400R 连接的像素的时间均是 $1/2 H$ 。例如, 在 $1H$ 期间将导通电压 V_{on} 提供给与一条栅极线, 并在 $1H$ 中的后面的 $1/2 H$ 期间施加数据电压。由此, 为与栅极驱动器 400L 和 400R 连接的像素提供数据电压的总时间是 $1H$ 。

15 图 6 是根据本发明实施例的布置图。如图 6 中所示, 将具有相同颜色的像素与同一栅极驱动器 400L 和 400R 连接。例如, 将在第一列中的红色像素 R 都与栅极驱动器 400L 连接, 将在第二列中的绿色像素 G 都与栅极驱动器 400R 连接。以这种方式能使由于具有相同颜色上下排布的像素与同一栅极驱动器 400L 和 400R 连接而带来栅极信号延迟产生的显示畸变减小到最小。

20 当两个像素与一个数据线连接时, 信号控制器 600 将在一行中的数据存储到线存储器中, 然后, 把数据分成与奇栅极线 G_1, G_3, \dots 连接的像素的数据和与偶栅极线 G_2, G_4, \dots 连接的像素的数据, 并将它们提供给数据驱动器 500。

25 此外, 数据驱动器 500 将彼此具有相反极性的数据电压提供给与一条数据线连接的左像素和右像素。照这种方式能通过共享数据线和具有两个像素的输出缓冲器 (未示出) 而降低数据驱动 IC 的费用, 并能执行能够实现高质量的点反转。

根据本发明, 将移位寄存器 410 与像素的开关元件 Q 成型在一起, 从而降低栅极驱动 IC 的数量。并且, 能实现比由多晶硅制成的移位寄存器的移位速度低的移位速度, 并能以同由多硅制成的移位寄存器基本相同的速度提供数据电压。

30 虽然通过参考优选实施例详细地描述了本发明, 但是可以理解的是本发明并不局限于公开的实施例, 相反, 可以包括在附加权利要求实质和范围内的各种修改和等效的变化。

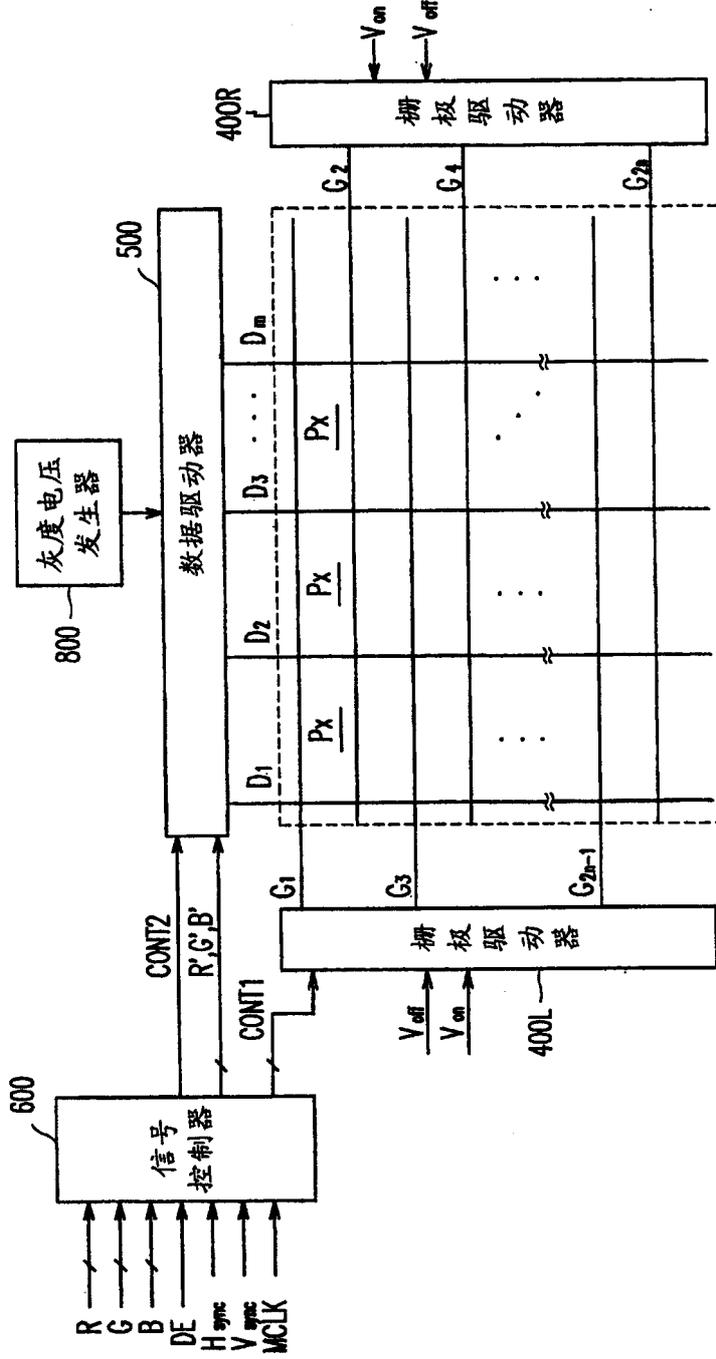


图 1

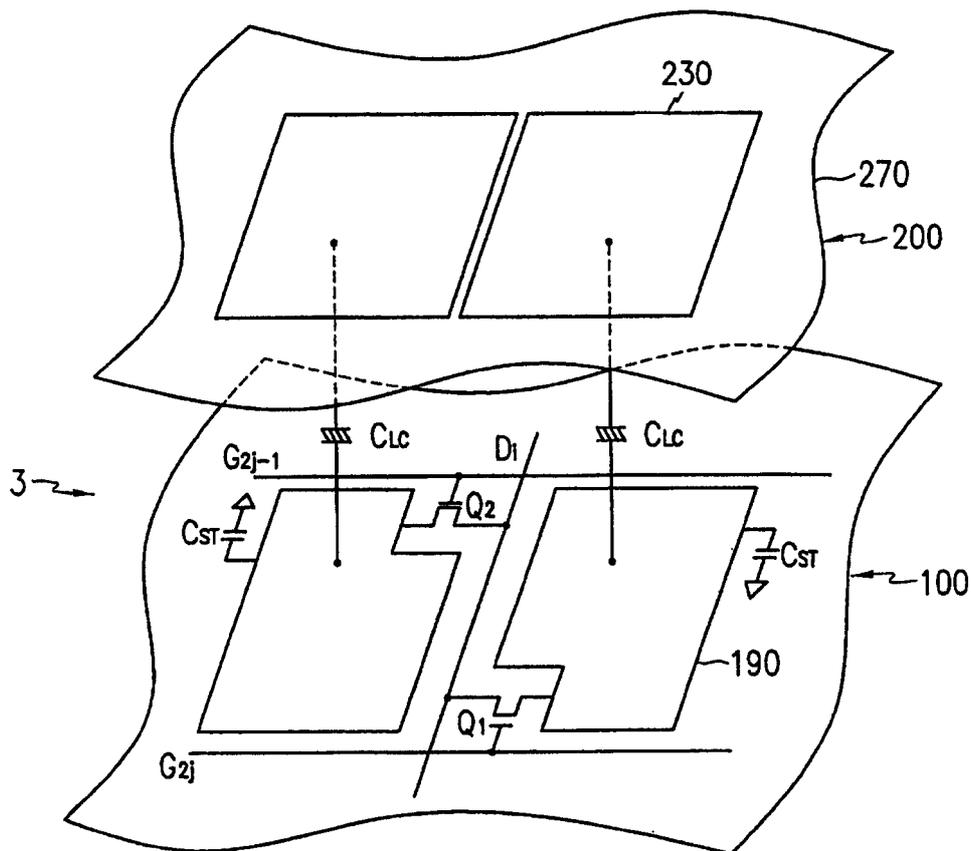


图 2

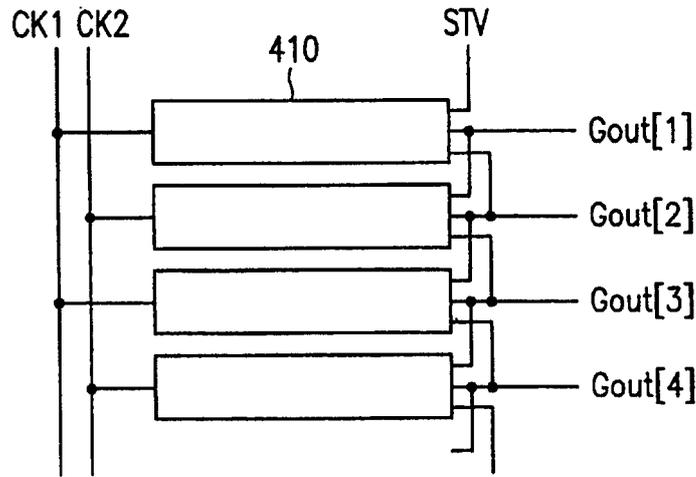


图 3A

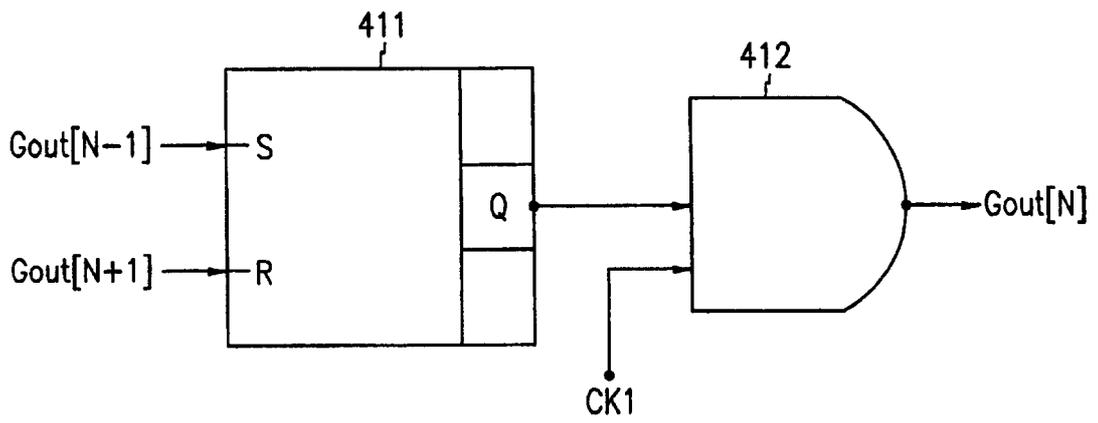


图 3B

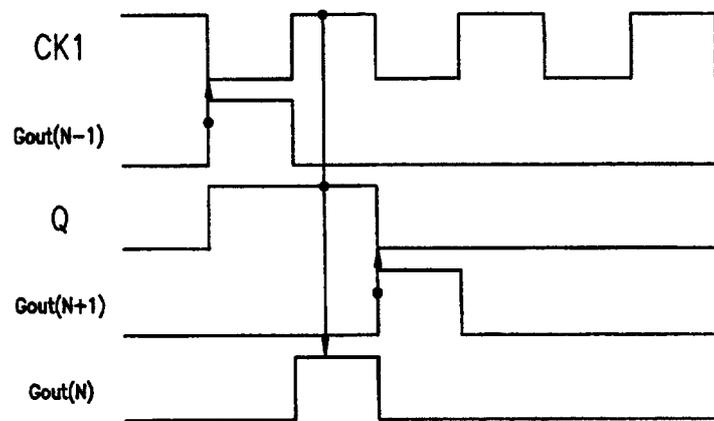


图 4

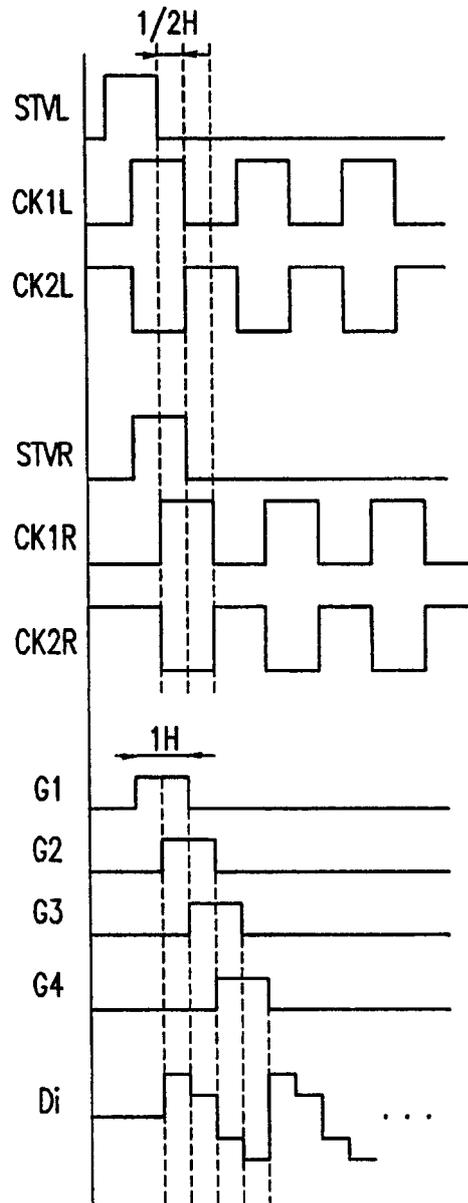


图 5

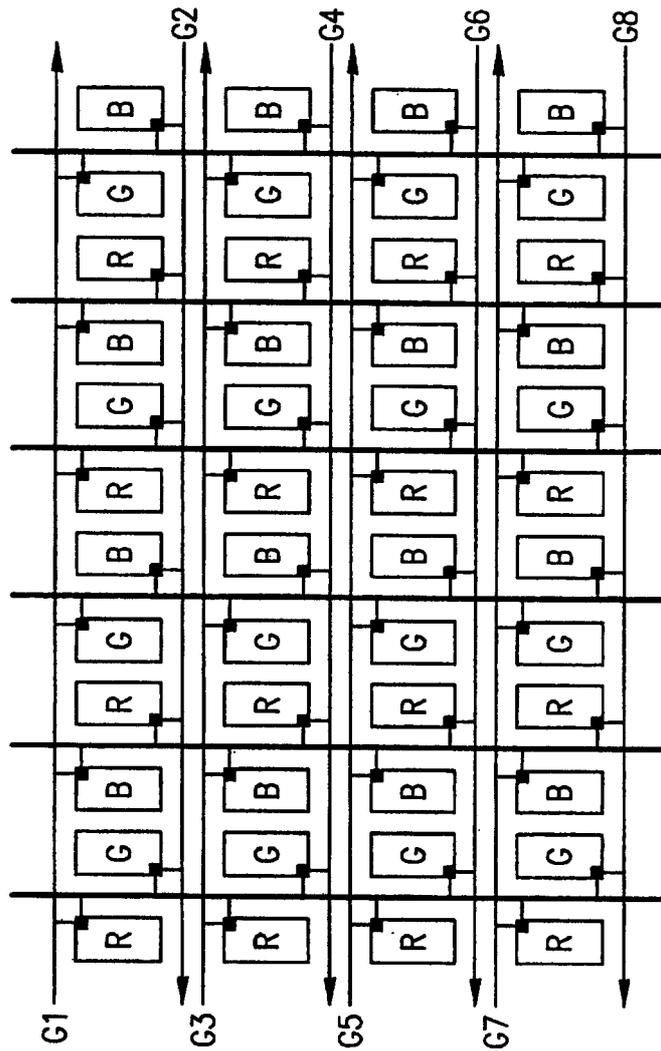


图 6

专利名称(译)	显示驱动装置和方法及具有该装置的液晶显示设备		
公开(公告)号	CN1573459A	公开(公告)日	2005-02-02
申请号	CN200410068468.0	申请日	2004-06-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	文胜焕		
发明人	文胜焕		
IPC分类号	G02F1/133 G02F1/1362 G09G3/20 G09G3/36		
CPC分类号	G09G2310/0281 G09G3/3677 G09G2300/0408 G02F1/136286 G09G2310/0205 G09G3/3614 G09G2300/08 G09G2310/0297 G09G3/3696 G09G2300/0426 G09G2310/0251 G09G3/3688 G09G3/3648		
代理人(译)	王志森		
优先权	1020030040684 2003-06-23 KR		
其他公开文献	CN100443960C		
外部链接	Espacenet SIPO		

摘要(译)

一液晶显示设备包括具有排列成矩阵形式像素的液晶平板组件，其具有第一组像素和第二组像素，并具有分别与第一组像素和第二组像素连接的第一组栅极线 and 第二组栅极线的栅极线，和数据线，每条数据线都与矩阵形式的每一行上的第一组像素中的一个像素和第二组像素中的一个像素连接。液晶显示设备还包括接收输入图像信号并产生两组图像数据的信号控制器，接收两组图像数据并将与图像数据相对应的数据电压提供给数据线的数据驱动器，和栅极驱动部件，栅极驱动部件包括向第一组栅极线提供第一导通信号的第一栅极驱动器，以及向第二组栅极线提供第二导通信号的第二栅极驱动器。

