

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G02F 1/133

H01L 29/786

H01L 21/027



[12] 发明专利申请公开说明书

[21] 申请号 200510073724. X

[43] 公开日 2005 年 10 月 12 日

[11] 公开号 CN 1680861A

[22] 申请日 2005. 5. 20

[21] 申请号 200510073724. X

[30] 优先权

[32] 2004. 12. 3 [33] US [31] 11/004,389

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 罗方祯 罗长诚

[74] 专利代理机构 北京市柳沈律师事务所

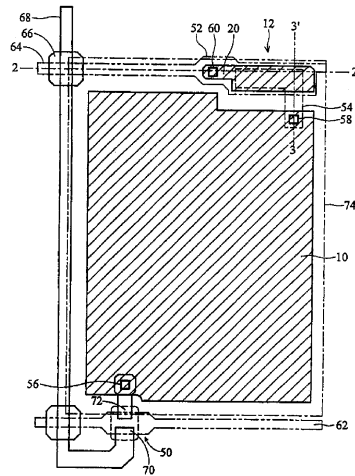
代理人 陶凤波 侯宇

权利要求书 5 页 说明书 10 页 附图 5 页

[54] 发明名称 薄膜晶体管液晶显示器、叠层储存电容器及其形成方法

[57] 摘要

本发明揭露一种用于薄膜晶体管液晶显示器中每一像素的叠层储存电容器结构。其中，第一储存电容器由第一金属层、一栅极绝缘层、以及第二金属层所形成。第二储存电容器由第二金属层、一保护绝缘层、以及一铟锡氧化物层所形成。此第一金属层与此铟锡氧化物层透过一介层窗而连结在一起；此介层窗通过一个绝缘层蚀刻步骤，蚀穿此栅极绝缘层与此保护绝缘层而形成。就上述结构而言，两个储存电容器相互平行且上下连接成叠层结构。有了上述叠层储存电容器结构，电荷储存容量便可以在不明显影响像素的开口率的情况下而增加。此铟锡氧化物层与像素电极沉积在保护绝缘层上的不同位置。



ISSN 1008-4274

1、一种用于薄膜晶体管液晶显示器的叠层储存电容器结构，该薄膜晶体管液晶显示器具有多个像素，每一个像素具有一像素区域，其中至少部分的像素具有一个大体上形成于该像素区域内且具有叠层储存电容器结构的储存电容器，该叠层储存电容器结构包括：

5 第一储存电容器，具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层；以及

10 第二储存电容器，具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘层形成的第二介电层，其中该第一导电层与该第三导电层形成电接触，所以该第一储存电容器与该第二储存电容器呈平行连接且形成电接触，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

15 2、如权利要求 1 所述的叠层储存电容器结构，其中该至少部分的像素中每一个像素具有一置于该像素区域内的边缘区的一栅极线，用于控制该储存电容器，而且其中该储存电容器大体上形成于该像素区域内的边缘区。

20 3、如权利要求 2 所述的叠层储存电容器结构，其中该至少部分的像素中每一个像素具有一半导体开关元件与一像素电极，该像素电极大体上与该半导体开关元件形成电接触，而且其中该像素电极形成于邻近该边缘区的该像素区域内，未与该边缘区重叠。

25 4、如权利要求 3 所述的叠层储存电容器结构，其中该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，该第一开关端连接一信号线，该第二开关端连接该像素电极，而且其中该至少部分的像素中每一个像素包括一栅极线，该栅极线连接该开关控制端部，用于控制该第一开关端与该第二开关端之间开及关的动作。

5、如权利要求 4 所述的叠层储存电容器结构，其中该第二导电层借着该像素电极而连接该第二开关端，以及该第一导电层连接该栅极线。

30 6、如权利要求 5 所述的叠层储存电容器结构，其中该第一开关端为一源极端部、该第二开关端为一漏极端部、以及该开关控制端部为一晶体管的栅极端部，而且其中该第一导电层为一栅极金属层、该第一绝缘层为一栅极

绝缘层、以及该第二导电层为一源/漏金属层。

7、如权利要求 6 所述的叠层储存电容器结构，其中该第三导电层大体上由铟锡氧化物组成、以及该第二绝缘层为一保护绝缘层。

5 8、如权利要求 7 所述的叠层储存电容器结构，其中该保护绝缘层的一部分与该栅极绝缘层的一部分相邻、以及该像素电极大体上由铟锡氧化物组成，而且其中该像素电极至少有一部分与该第三导电层的一部分形成在该保护绝缘层的不同区。

9、如权利要求 1 所述的叠层储存电容器结构，其中该至少部分的像素中每一个像素包括：

10 一半导体开关元件；

一栅极线，置于该像素区域内的边缘区，用于控制该半导体开关元件；
以及

一共通线，置于该像素区域内的第一区，用于控制该储存电容器内的电荷，而且其中该储存电容器大体上形成于该第一区。

15 10、如权利要求 9 所述的叠层储存电容器结构，其中该至少部分的像素中每一个像素具有形成于该像素区域内的第一像素电极片段与第二像素电极片段，该第一像素电极片段与该第二像素电极片段被该第一区分隔。

11、如权利要求 9 所述的叠层储存电容器结构，其中该共通线大体上平行于该栅极线。

20 12、如权利要求 10 所述的叠层储存电容器结构，其中该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，该第一开关端连接一信号线，该第二开关端连接该第一像素电极片段，而且其中该至少部分的像素中每一个像素包括一栅极线，该栅极线连接该开关控制端部，用于控制该第一开关端与该第二开关端之间开及关的动作。

25 13、如权利要求 12 所述的叠层储存电容器结构，其中该第二导电层借着该像素电极而连接该第二开关端，以及该第一导电层连接该共通线。

30 14、如权利要求 13 所述的叠层储存电容器结构，其中该第一开关端为一源极端部、该第二开关端为一漏极端部、以及该开关控制端部为一晶体管的栅极端部，而且其中该第一导电层为一栅极金属层、该第一绝缘层为一栅极绝缘层、以及该第二导电层为一源/漏金属层。

15、如权利要求 14 所述的叠层储存电容器结构，其中该第三导电层大体

上由铟锡氧化物组成、以及该第二绝缘层为一保护绝缘层。

16、如权利要求 15 所述的叠层储存电容器结构，其中该保护绝缘层的一部分与该栅极绝缘层的一部分相邻、以及该第一像素电极片段与该第二像素电极片段大体上由铟锡氧化物组成，而且其中该第一像素电极片段与该第二像素电极片段至少有一部分与该第三导电层的一部分形成在该保护绝缘层的不同区。

17、一种用于薄膜晶体管液晶显示器的叠层储存电容器结构的形成方法，该薄膜晶体管液晶显示器具有多个像素，每一个像素具有一像素区域以及一个形成于该像素区域内的像素电极，其中至少部分的像素具有一个大体上形成于该像素区域内的第一区的储存电容器结构，用于储存与该像素电极联系的电荷，而且其中该第一区与该像素电极相邻但不重叠，该方法包括下列步骤：

形成第一储存电容器，该第一储存电容器具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层；

形成第二储存电容器，该第二储存电容器具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘层形成的第二介电层；以及

连接该第一导电层与该第三导电层以形成电接触，使得呈平行的该第一储存电容器与该第二储存电容器形成电接触，并形成该储存电容器结构，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

18、一种薄膜晶体管液晶显示器，包括：

多个像素，分别呈平行及垂直配置，且每一个像素具有一像素区域；

多条信号线，配置于该垂直像素之间；以及

多条栅极线，配置于该平行像素之间，其中至少部分的像素具有一个大体上形成于该像素区域内的储存电容器，该储存电容器包括：

第一储存电容器，具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层；以及

第二储存电容器，具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘

层形成的第二介电层，其中该第一导电层与该第三导电层形成电接触，所以该第一储存电容器与该第二储存电容器呈平行连接且形成电接触，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

5 19、如权利要求 18 所述的薄膜晶体管液晶显示器，其中该至少部分的像素中每一个像素具有一置于该像素区域内的边缘区的一栅极线，用于控制该储存电容器，而且其中该储存电容器大体上形成于该像素区域内的边缘区。

10 20、如权利要求 18 所述的薄膜晶体管液晶显示器，其中该至少部分的像素中每一个像素具有一半导体开关元件与一像素电极，该像素电极大体上与该半导体开关元件形成电接触，而且其中该像素电极形成于邻近该边缘区的该像素区域内，未与该边缘区重叠。

15 21、如权利要求 20 所述的薄膜晶体管液晶显示器，其中该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，该第一开关端连接该多个信号线之一，该第二开关端连接该像素电极，而且其中该开关控制端部连接该多个栅极线之一，用于控制该第一开关端与该第二开关端之间开及关的动作。

22、如权利要求 18 所述的薄膜晶体管液晶显示器，其中该至少部分的像素中每一个像素包括：

20 一半导体开关元件，与该栅极线相连；以及
一共通线，置于该像素区域内的第一区，用于控制该储存电容器内的电荷，而且其中该储存电容器大体上形成于该第一区。

23、如权利要求 18 所述的薄膜晶体管液晶显示器，其中该至少部分的像素中每一个像素具有形成于该像素区域内的第一像素电极片段与第二像素电极片段，该第一像素电极片段与该第二像素电极片段被该第一区分隔。

25 24、如权利要求 23 所述的薄膜晶体管液晶显示器，其中该共通线置于相邻的二栅极线之间。

30 25、如权利要求 23 所述的薄膜晶体管液晶显示器，其中该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，其中该第一开关端连接该多个信号线之一，该第二开关端连接该第一像素电极片段，而且该开关控制端部连接该多个栅极线之一，用于控制该第一开关端与该第二开关端之间开及关的动作。

- 26、一种薄膜晶体管液晶显示器，包括：
多个像素，分别呈平行及垂直配置，且每一个像素具有一像素区域；
多条信号线，配置于该垂直像素之间；以及
多条栅极线，配置于该平行像素之间，其中至少部分的像素具有一个大
5 体上形成于该像素区域内的储存电容器，该叠层储存电容器包括：
第一储存电容器，具有一第一导电层；一第二导电层以及一第一绝缘层；
以及
第二储存电容器，具有一第三导电层；一第二导电层以及一第二绝缘层；
其中该第一导电层与该第三导电层形成电连接，该第二导电层位于该第
10 一导电层与该第三导电层之间。
- 27、如权利要求 26 所述的薄膜晶体管液晶显示器，其中该至少部分的
像素中每一个像素具有一置于该像素区域内的边缘区的一栅极线，而该栅极
线为形成该第一储存电容器的第一导电层。
- 28、如权利要求 27 所述的薄膜晶体管液晶显示器，其中该至少部分的
15 像素中每一个像素具有一像素电极，该像素电极与该第二导电层电连接。
- 29、如权利要求 28 所述的薄膜晶体管液晶显示器，其中该第三导电层
与该像素电极具有相同材料。
- 30、如权利要求 26 所述的薄膜晶体管液晶显示器，其中该至少部分的
像素中每一个像素还包括：
20 一共通线，设置于该像素区域内，该共通线位于相邻二栅极线之间，而
该共通线为形成该第一储存电容器的第一导电层。
- 31、如权利要求 30 所述的薄膜晶体管液晶显示器，其中该至少部分的
像素中每一个像素具有形成于该像素区域内的第一像素电极片段与第二像
素电极片段，该第一像素电极片段与该第二像素电极片段被该共通线分隔。
- 25 32、如权利要求 31 所述的薄膜晶体管液晶显示器，其中该第三导电层
位于该共通线的上方，并与该第一像素电极片段与第二像素电极片段具有相
同材料。

薄膜晶体管液晶显示器、叠层储存电容器及其形成方法

5 技术领域

本发明涉及一种用于薄膜晶体管液晶显示器的叠层储存电容器结构，特别是涉及一种非晶硅薄膜晶体管液晶显示器。

背景技术

10 为了提高显示器的分辨率而使得像素尺寸缩小之际，每一个像素内可以用于放置储存电容器的面积也必须相对地缩小，以保持像素的开口率，因此薄膜晶体管液晶显示器的制造商一直不断地寻求将储存电容器所需的面积最小化的方法。提高分辨率对于非晶硅薄膜晶体管液晶显示器而言，是特别重要的。

15 也就是说，当像素的整体尺寸缩小时，像素的最大部分的面积应该是用于配置像素电极，而储存电容器使用的像素面积应缩到最小。结果，当非晶硅薄膜晶体管液晶显示器的分辨率提高，储存电容器却因为尺寸不断缩小，反而产生闪烁、影像停滞、交越干扰（cross-talk）的问题，进而影响显示器的性能表现。因此，如何能同时增加储存电容器的容量又增加像素电极的面积，也就是说，在不影响像素的开口率的情况下增加储存电容器的容量，是目前非晶硅薄膜晶体管液晶显示器工艺中一个非常重要的课题。

现有非晶硅薄膜晶体管液晶显示器工艺中，储存电容器是金属-绝缘层-金属结构或金属-绝缘层-铟锡氧化物结构。

25 在金属-绝缘层-金属结构中，第一电容器平板是栅极金属、第二电容器平板是一源/漏金属。其中第一电容器平板与第二电容器平板被一栅极绝缘层隔开。

在金属-绝缘层-铟锡氧化物结构中，第一电容器平板是栅极金属、第二电容器平板是铟锡氧化物电极。其中第一电容器平板与第二电容器平板被一栅极绝缘层与保护绝缘层隔开。

30 然而，在提高分辨率的同时，为了保持储存电容器的面积，难免会影响像素的开口率。为了在不影响像素的开口率的情况下增加电荷储存容量；或

者是在增加非晶硅薄膜晶体管液晶显示器的像素开口率的情况下维持电荷储存容量，应该更加善用原有储存电容器的所有材料。

因此，本发明提供一个叠层储存电容器结构及其制造方法。

5 发明内容

本发明的主要目的之一就是增加储存电容器的容量，却不影响像素的开口率。

本发明的另一目的就是在原有的非晶硅薄膜晶体管液晶显示器工艺下，善加利用原有储存电容器的所有材料。

- 10 为达上述目的，本发明使用源/漏金属作为叠层电容器结构中共享的电容器平板。上述叠层电容器结构包括上下平行配置且导通的金属-绝缘层-金属结构与金属-绝缘层-铟锡氧化物结构。栅极绝缘层置于栅极金属与源/漏金属之间以形成第一电容器；源/漏金属再与上方的保护绝缘层及铟锡氧化物电极形成第二电容器。上述第一电容器与第二电容器在原有单一储存电容器所占的像素面积的情况下，彼此上下平行相叠，并形成电连接而增加电荷储存容量。

而且，在此所述的非晶硅薄膜晶体管液晶显示器的叠层储存电容器结构包括：

- 20 第一储存电容器，其具有作为第一平板的第一金属层、作为第二平板的第二金属层、以及位于第一金属层与第二金属层之间的栅极绝缘层。

- 25 第二储存电容器，其具有作为第三平板的铟锡氧化物电极、作为第二平板的第二金属层、以及位于铟锡氧化物电极与第二金属层之间的保护绝缘层。其中第二金属层被第一储存电容器与第二储存电容器所共享，且第二储存电容器位于第一储存电容器上方。其中第一金属层与铟锡氧化物电极透过一介层窗而形成电接触；上述介层窗经过一个绝缘层蚀刻步骤，且此介层窗穿透栅极绝缘层以及保护绝缘层。而中间电极（即第二金属层）因此透过保护绝缘层的介层窗，而与像素电极连接。铟锡氧化物电极透过蚀穿栅极绝缘层以及保护绝缘层的介层窗，而与第一金属层连接。像素电极透过保护绝缘层的另一个介层窗，而与薄膜晶体管的漏极连接。

- 30 依照本发明第一优选实施例，本发明提供一种用于薄膜晶体管液晶显示器的叠层储存电容器结构，该薄膜晶体管液晶显示器具有多个像素，每一个

像素具有一像素区域，其中至少部分的像素具有一个大体上形成于该像素区域内且与该叠层储存电容器结构相连的储存电容器，该叠层储存电容器结构包括：

5 第一储存电容器，其具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层。

10 第二储存电容器，其具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘层形成的第二介电层。其中该第一导电层与该第三导电层形成电接触，所以该第一储存电容器与该第二储存电容器呈平行连接且形成电接触，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

根据本发明，该至少部分的像素中每一个像素具有一置于该像素区域内的边缘区的一栅极线，用于控制该储存电容器，而且其中该储存电容器大体上形成于该像素区域内的边缘区。

15 根据本发明，该至少部分的像素中每一个像素具有一半导体开关元件与一像素电极，该像素电极大体上与该半导体开关元件形成电接触，而且其中该像素电极形成于邻近该边缘区的该像素区域内，未与该边缘区重叠。

20 根据本发明，该半导体开关元件具有第一开关端(first switching end)、第二开关端、以及一开关控制端部(switch control terminal)，该第一开关端连接一信号线，该第二开关端连接该像素电极，而且其中该至少部分的像素中每一个像素包括一栅极线，该栅极线连接该开关控制端部，用于控制该第一开关端与该第二开关端之间开及关的动作。

根据本发明，该第二导电层借着该像素电极而连接该第二开关端，以及该第一导电层连接该栅极线。

25 根据本发明，该第一开关端为一源极端部(source terminal)、该第二开关端为一漏极端部(source terminal)、以及该开关控制端部为一晶体管的栅极端部，而且其中该第一导电层为一栅极金属层、该第一绝缘层为一栅极绝缘层、以及该第二导电层为一源/漏金属层。其中，该第三导电层大体上由铟锡氧化物组成、以及该第二绝缘层为一保护绝缘层。

30 根据本发明，该保护绝缘层的一部分与该栅极绝缘层的一部分相邻、以及该像素电极大体上由铟锡氧化物组成，而且其中该像素电极至少有一部分

与该第三导电层的一部分形成在该保护绝缘层的不同区。

另外，该至少部分的像素中每一个像素包括：一半导体开关元件；一栅极线，置于该像素区域内的边缘区，用于控制该半导体开关元件；以及一共通线(common line)，置于该像素区域内的第一区，用于控制该储存电容器内的电荷，而且其中该储存电容器大体上形成于该第一区。

根据本发明，该至少部分的像素中每一个像素具有形成于该像素区域内的第一像素电极片段(segment)与第二像素电极片段，该第一像素电极片段与该第二像素电极片段被该第一区分隔。

根据本发明，该共通线大体上平行于该栅极线。

10 根据本发明，该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，该第一开关端连接一信号线，该第二开关端连接该第一像素电极片段，而且其中该至少部分的像素中每一个像素包括一栅极线，该栅极线连接该开关控制端部，用于控制该第一开关端与该第二开关端之间开及关的动作。

15 根据本发明，该第二导电层借着该像素电极而连接该第二开关端，以及该第一导电层连接该共通线。

根据本发明，该第一开关端为一源极端部(source terminal)、该第二开关端为一漏极端部(source terminal)、以及该开关控制端部为一晶体管的栅极端部，而且其中该第一导电层为一栅极金属层、该第一绝缘层为一栅极绝缘层、20 以及该第二导电层为一源/漏金属层。其中，该第三导电层大体上由铟锡氧化物组成、以及该第二绝缘层为一保护绝缘层。

根据本发明，该保护绝缘层的一部分与该栅极绝缘层的一部分相邻、以及该第一像素电极片段与该第二像素电极片段大体上由铟锡氧化物组成，而且其中该第一像素电极片段与该第二像素电极片段至少有一部分与该第三25 导电层的一部分形成在该保护绝缘层的不同区。

依照本发明第二优选实施例，本发明提供一种用于薄膜晶体管液晶显示器的叠层储存电容器结构的形成方法，该薄膜晶体管液晶显示器具有多个像素，每一个像素具有一像素区域以及一个形成于该像素区域内的像素电极，其中至少部分的像素具有一个大体上形成于该像素区域内的第一区的储存30 电容器结构，而且其中该第一区与该像素电极相邻但不重叠，该方法包括下列步骤：

形成第一储存电容器，该第一储存电容器具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层。

5 形成第二储存电容器，该第二储存电容器具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘层形成的第二介电层。

连接该第一导电层与该第三导电层以形成电接触，使得呈平行的该第一储存电容器与该第二储存电容器形成电接触，并形成该储存电容器结构，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

10 依照本发明第三优选实施例，本发明提供一种薄膜晶体管液晶显示器，包括：多个像素，分别呈平行及垂直配置，且每一个像素具有一像素区域；多个信号线，配置于该垂直像素之间；以及多个栅极线，配置于该平行像素之间，其中至少部分的像素具有一个大体上形成于该像素区域内的储存电容器。上述储存电容器包括：

15 第一储存电容器，具有由第一导电层形成的第一平板、由第二导电层形成的第二平板、以及由沉积于该第一导电层与该第二导电层之间的第一绝缘层所形成的第一介电层。

20 第二储存电容器，具有由第三导电层形成的第三平板、由该第二导电层形成的该第二平板、以及由沉积于该第三平板与该第二平板之间的第二绝缘层形成的第二介电层，其中该第一导电层与该第三导电层形成电接触，所以该第一储存电容器与该第二储存电容器呈平行连接且形成电接触，而且其中该第二导电层位于该第一导电层与该第三导电层之间。

25 根据本发明，该至少部分的像素中每一个像素具有一置于该像素区域内的边缘区的一栅极线，用于控制该储存电容器，而且其中该储存电容器大体上形成于该像素区域内的边缘区。

根据本发明，该至少部分的像素中每一个像素具有一半导体开关元件与一像素电极，该像素电极大体上与该半导体开关元件形成电接触，而且其中该像素电极形成于邻近该边缘区的该像素区域内，未与该边缘区重叠。

30 根据本发明，该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，该第一开关端连接该多个信号线之一，该第二开关端连接该像素电极，而且其中该开关控制端部连接该多个栅极线之一，用于控制该第

一开关端与该第二开关端之间开及关的动作。

另外，该至少部分的像素中每一个像素包括：一半导体开关元件，与该第一栅极线相连；以及一共通线，置于该像素区域内的第一区，用于控制该储存电容器内的电荷，而且其中该储存电容器大体上形成于该第一区。

- 5 根据本发明，该至少部分的像素中每一个像素具有形成于该像素区域内的第一像素电极片段与第二像素电极片段，该第一像素电极片段与该第二像素电极片段被该第一区分隔。其中，该共通线置于相邻的两栅极线之间。

- 10 根据本发明，该半导体开关元件具有第一开关端、第二开关端、以及一开关控制端部，其中该第一开关端连接该多个信号线之一，该第二开关端连接该第一像素电极片段或该第二像素电极片段，而且该开关控制端部连接该多个栅极线之一，用于控制该第一开关端与该第二开关端之间开及关的动作。

为了让本发明的上述和其它目的、特征、和优点能更明显易懂，下文特举出优选实施例，并配合附图 1-8，作详细说明如下。

15

附图说明

图 1 为绘示根据本发明一优选实施例的像素的上视图，其中储存电容器为储存电容器于栅极上 (Cs-on-gate) 的设计。

图 2 为沿着图 1 的像素的 2-2' 线的剖面图。

- 20 图 3 为沿着图 1 的像素的 3-3' 线的剖面图。

图 4 为绘示根据本发明一优选实施例的像素的上视图，其中储存电容器为储存电容器于共通电极上 (Cs-on-com) 的设计。

图 5 为沿着图 4 的像素的 5-5' 线的剖面图。

图 6 为沿着图 4 的像素的 6-6' 线的剖面图。

- 25 图 7 为绘示图 1 的像素的等效电路。

图 8 为绘示图 2 的像素的等效电路。

简单符号说明

- 2-2'~水平间断线；3-3'~水平间断线；5-5'~水平间断线；6-6'水平间断线；10~像素电极；11~像素电极片段；11'~像素电极片段；12~控制及储存电容区；13~第一区；20~钨锡氧化物层；22~栅极绝缘层；24~保护绝缘层；30 28~漏极；50~薄膜晶体管；52~第一金属层；53~第一金属层；54~第二金属

层; 55~第二金属层; 56~介层窗; 57~介层窗; 58~介层窗; 59~介层窗; 60~介层窗; 61~介层窗; 63~介层窗; 66~非晶硅层; 68~信号线。

具体实施方式

5 本发明的电容器结构适用于一薄膜晶体管液晶显示器, 该薄膜晶体管液晶显示器具有多个像素。如图 1 所示即为其中一个像素的示意图。每一个像素具有一像素区域 74, 一置于该像素区域内的边缘区的一栅极线 64。于本优选实施例中, 该储存电容器大体上形成于该像素区域 74 内的边缘区。每一个像素具有一半导体开关元件 50 与一像素电极 10, 该像素电极 10 大体上
10 与该半导体开关元件 50 形成电接触, 其中该像素电极 10 形成于像素区域 74 内, 但未与该边缘区重叠。

根据本发明一优选实施例, 图 1 为绘示根据本发明一优选实施例的像素的上视图, 其中储存电容器为储存电容器于栅极上 (Cs-on-gate) 的设计。图 2 为绘示根据图 1 的像素的水平间断线 2-2' 观察所得的剖面图, 其中为了
15 简化起见, 图 2 并未显示薄膜晶体管的部份。图 3 为绘示根据图 1 的像素的水平间断线 3-3' 观察所得的剖面图。

图 1 至 3 中的像素形成一像素阵列的一部分。上述像素包括两个区域, 一个与像素电极 10 相连, 另一个则与控制及储存电容区 12 相连。第 1 至 3 图所示的像素的制造技术为现有的储存电容器于栅极上 (Cs-on-gate) 的技术。
20 储存电容器于栅极上 (storage capacitor-on-gate, Cs-on-gate) 的技术通常用于非晶硅薄膜晶体管液晶显示器; 另外, 在此讨论的原则也适用于其它形式的薄膜晶体管液晶显示器, 例如是多晶硅薄膜晶体管液晶显示器。

如图 1 至 3 所示, 储存电容器用于维持像素电极的状态, 因而在扫描时维持液晶显示器的像素的状态。在图 1 至 3 中有两个储存电容器, 分别是第
25 一电容器 C1、与第二电容器 C2。第一电容器 C1 形成于第一金属层 52 (栅极) 与第二金属层 54 (源/漏极) 之间。如图 2 及 3 所示, 第二电容器 C2 形成于第二金属层 54 与一铟锡氧化物层 20 之间。

对于储存电容器 C1 而言, 第一金属层 52 形成电容器的第一平板; 第二金属层 54 形成电容器的第二平板; 而位于第一金属层 52 与第二金属层 54
30 之间的介电材料则是栅极绝缘层 22。

对于储存电容器 C2 而言, 电容器的第二平板是由相同的第二金属层 54

形成；电容器的第三平板则是由铟锡氧化物层 20 形成；而位于第二金属层 54 与铟锡氧化物层 20 之间的介电材料则是保护绝缘层 24。

5 储存电容器 C1 与 C2 共享一个平板，在此称为第二金属层 54。储存电容器 C1 与 C2 为上下平行的叠层结构，且利用位于区域 26 的介层窗 60 而使得铟锡氧化物层 20 与第一金属层 52 形成电连接。

现有非晶硅薄膜晶体管液晶显示器通常使用五道光掩模的工艺，本发明的叠层储存电容器结构可以适用于一般的五道光掩模工艺，不会增加光掩模数。

首先，于一玻璃基板 30 上形成第一金属层 52。

10 接着，沉积一氮化物层，其中部分的氮化物层作为栅极绝缘层 22。然后，进行一等离子体加强型化学气相沉积工艺，以形成一非晶硅层 66 与一 n+ 掺杂的非晶硅层。而且，上述非晶硅层 66 与 n+ 掺杂的非晶硅层形成于上述氮化物层上。

15 然后，一金属层沉积于上述非晶硅层 66 与 n+ 掺杂的非晶硅层上。之后，进行一图案化工艺以形成信号线 68，源/漏极或共享的电容器平板，也称作第二金属层 54。

接着，蚀刻 n+ 掺杂的非晶硅层以形成薄膜晶体管 50 的导电通道。然后，沉积一保护绝缘层 24。

20 之后，选择性地蚀刻保护绝缘层 24，以形成介层窗 56 与介层窗 58；以及选择性地蚀刻保护绝缘层 24 与栅极绝缘层 22，以形成介层窗 60。其中，介层窗 56 用于接触漏极 72；介层窗 58 用于在第二金属层 54（共享的电容器平板）上提供一接触点；以及介层窗 60 用于在第一金属层 52（栅极）上提供一接触点。

25 然后，形成一铟锡氧化物层于保护绝缘层 24 上。并进行一光刻蚀刻工艺，使得部分的铟锡氧化物层形成像素电极 10，此像素电极 10 透过介层窗 58 以接触第二金属层 54（共享的电容器平板或称源/漏极）。此像素电极 10 亦经由介层窗 1 而与漏极 72 接触。因此，第二金属层 54（共享的电容器平板或称源/漏极）便透过像素电极 10，而与薄膜晶体管 50 的漏极 72 形成电连接。

30 另外，部分的铟锡氧化物层形成一铟锡氧化物层 20，并且作为第二电容器 C2 的顶部电容器平板。上述铟锡氧化物层 20 透过介层窗 60，而与第一

金属层 52 (栅极) 形成电连接 (如图 7 所示)。根据以上所述的方法, 便可以形成一个包括第二电容器 C1 与 C2 的叠层储存电容器结构。

如图 2 至 3 所示, 由于本发明的叠层储存电容器结构包括第二电容器 C1 与 C2, 因此得以有效地利用控制及储存电容区 12 (如图 1 所示) 的有限面积; 然而, 在现有技术中, 上述控制及储存电容区 12 可能只有放置单一电容器。所以, 使用本发明的叠层储存电容器结构, 便可以在同样的面积下, 增加一倍的储存电荷的容量。图 1 的等效电路图如图 7 所示。

本发明的电容器结构适用于一薄膜晶体管液晶显示器, 该薄膜晶体管液晶显示器具有多个像素。如图 4 所示即为其中一个像素的示意图。每一个像素具有一像素区域 71, 一置于该像素区域内的边缘区的一栅极线, 一共通线 (common line), 置于该像素区域 71 内的第一区 13, 而且其中该储存电容器大体上形成于该第一区 13。每一个像素具有形成于该像素区域 71 内的像素电极片段(segment)11 与像素电极片段 11', 该像素电极片段 11 与该像素电极片段 11' 被该第一区 13 分隔。

根据本发明另一优选实施例, 图 4 至 6 所示的像素的制造技术为储存电容器于共通电极上 (storage capacitor-on-common, Cs-on-com) 的技术, 储存电容器于共通电极上的技术通常应用于非晶硅薄膜晶体管液晶显示器。如图 4 所示, 两个像素电极片段 11 与 11' 被第一区 13 分隔, 其中第一区 13 具有第一金属层 53 或称共通线 (common line)。本发明的叠层储存电容器结构形成于上述第一区 13 内。

图 5 为绘示根据图 4 的像素的水平间断线 5-5' 观察所得的剖面图。图 6 为绘示根据图 4 的像素的水平间断线 6-6' 观察所得的剖面图。

第一电容器 C1 形成于第一金属层 53 (共通线) 与第二金属层 55 (源/漏极) 之间。对于储存电容器 C1 而言, 第一金属层 53 形成电容器的第一平板; 第二金属层 55 形成电容器的第二平板; 而位于第一金属层 53 与第二金属层 55 之间的介电材料则是栅极绝缘层 22。

第二电容器 C2 形成于第二金属层 55 与一铟锡氧化物层 20 之间。对于储存电容器 C2 而言, 电容器的第二平板是由相同的第二金属层 55 形成; 电容器的第三平板则是由铟锡氧化物层 20 形成; 而位于第二金属层 55 与铟锡氧化物层 20 之间的介电材料则是保护绝缘层 24。

因此, 储存电容器 C1 与 C2 共享一个平板, 也就是第二金属层 55。像

素电极片段 11' 透过介层窗 57 而与薄膜晶体管 50 的漏极 28 形成电连接(如图 4 所示)。上述像素电极片段 11' 也透过介层窗 63 而与第二金属层 55 (共享的电容器平板) 形成电连接。而像素电极片段 11 透过介层窗 61 而与第二金属层 55 (共享的电容器平板) 形成电连接。另外, 储存电容器 C2 的铟锡氧化物层 20 则透过介层窗 59 而与第一金属层 53 (共通线) 形成电连接(如图 8 所示)。因此, 便可以形成一个叠层储存电容器结构。图 4 的像素结构的等效电路图如图 8 所示。如图 2 及 3 所示的制造方法, 本实施例中也可以适用于一般的五道光掩模的工艺, 不用再增加光掩模数。

如图 7 及 8 所示, 上述第二金属层 55 (源/漏极) 是一个被储存电容器 C1、C2 共享的电容器平板, 并且储存电容器 C1、C2 透过介层窗 61 而形成电连接。

根据本发明, 因为储存电容器 C1、C2 形成上下平行的叠层结构, 所以增加了像素电极 10 的电荷储存容量(如图 7 所示)或像素电极片段 11、11' (如图 8 所示) 的电荷储存容量。

在上述本发明的两个优选实施例中, 第一金属层 52、53 与铟锡氧化物层 20 分别作为上述叠层储存电容器结构的电容器平板; 而栅极绝缘层 22、24 则分别作为储存电容器 C1、C2 的介电材料。因此, 两个优选实施例的差别在于第一金属层 52、53 连接的地方。

对于大部分使用五道光掩模工艺的薄膜晶体管液晶显示器来说, 通常第一金属层 52、53 与铟锡氧化物层 20、以及与栅极绝缘层 22、24 都是必要的材料。所以本发明的叠层储存电容器结构可以作为非晶硅薄膜晶体管液晶显示器, 且不需要额外的材料或光掩模。根据本发明的叠层储存电容器结构, 由于电容器所占的像素面积达到最小化, 因而使得像素的开口率增加, 所以像素的分辨率也相对增加。

虽然本发明以优选实施例揭露如上, 然而其并非用以限定本发明, 本领域的技术人员在不脱离本发明的精神和范围内, 可作些许的更动与润饰, 因此本发明的保护范围应当以后附的权利要求所界定者为准。

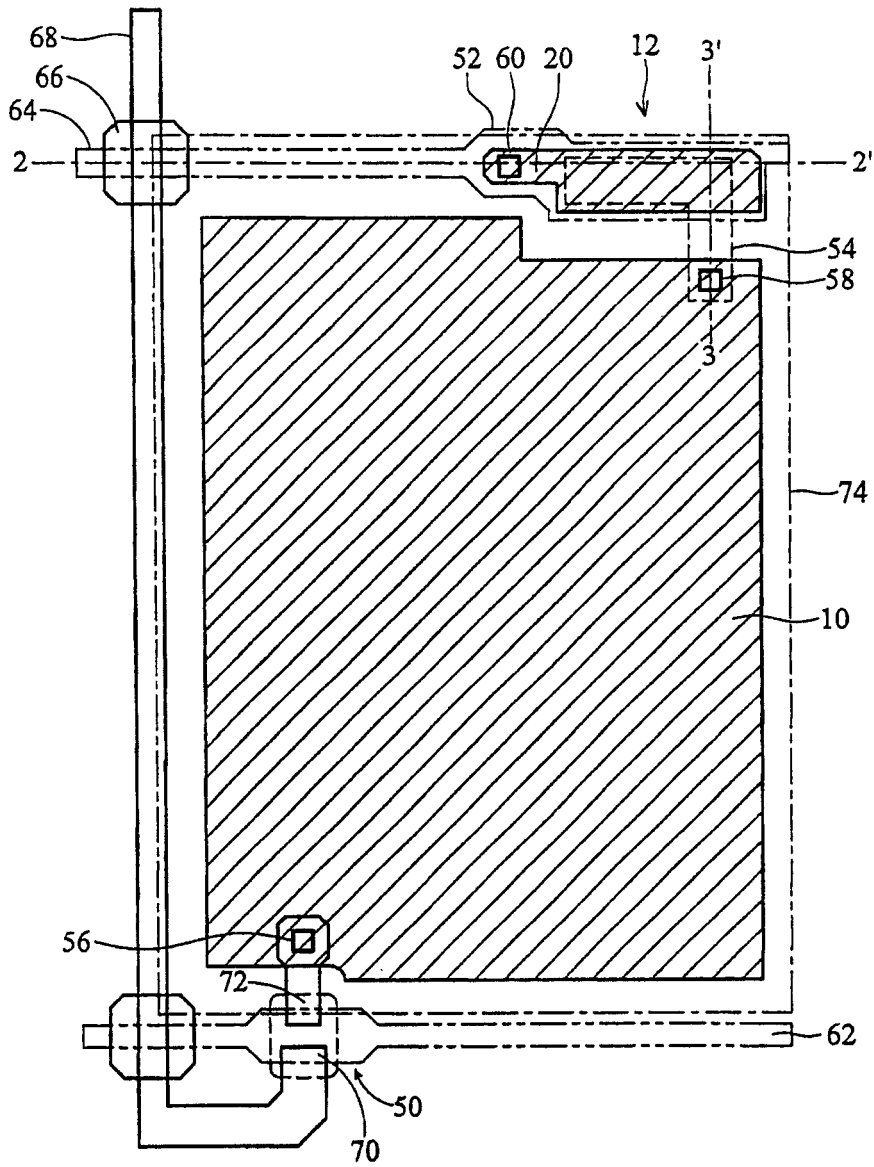


图 1

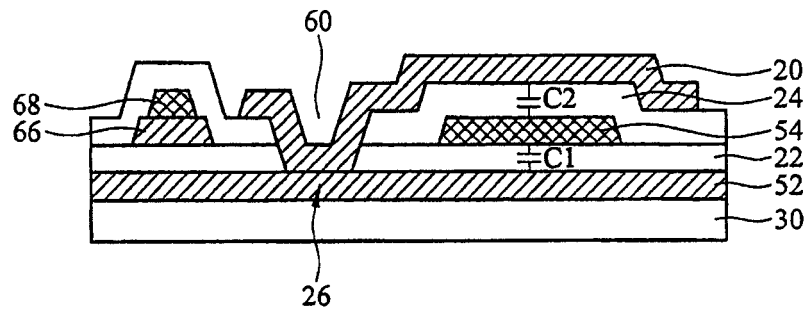


图 2

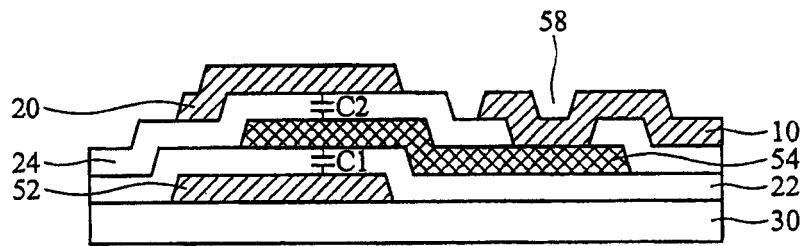


图 3

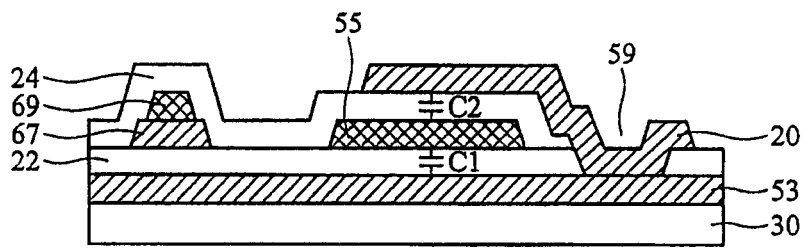


图 5

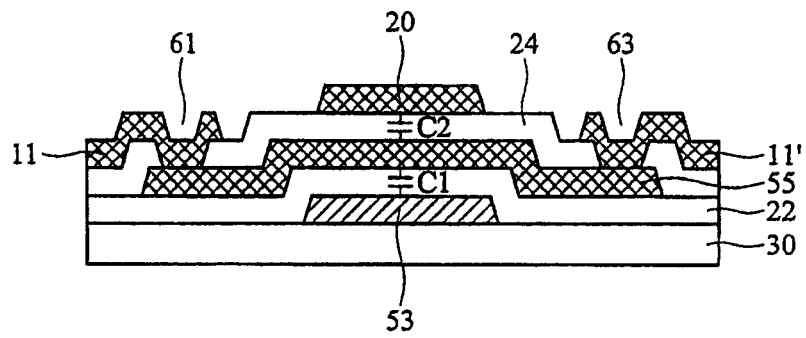


图 6

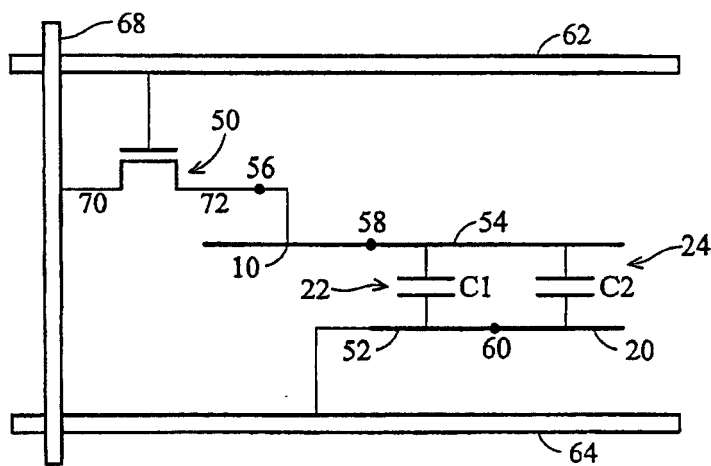


图 7

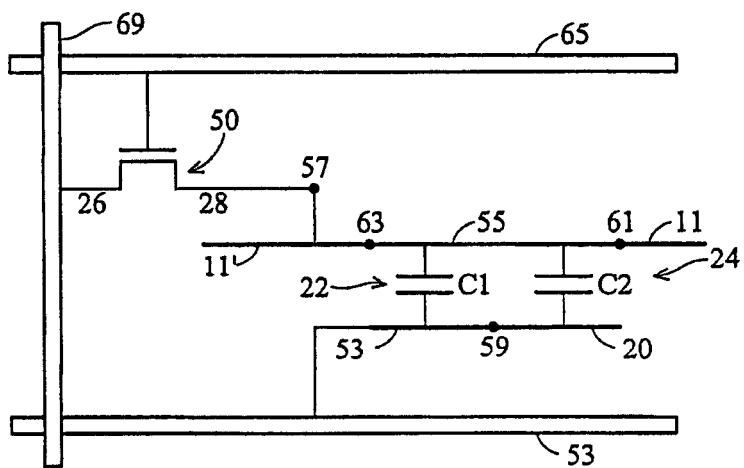


图 8

专利名称(译)	薄膜晶体管液晶显示器、叠层储存电容器及其形成方法		
公开(公告)号	CN1680861A	公开(公告)日	2005-10-12
申请号	CN200510073724.X	申请日	2005-05-20
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	罗方祯 罗长诚		
发明人	罗方祯 罗长诚		
IPC分类号	G02F1/133 G02F1/136 G02F1/1362 H01L21/027 H01L27/12 H01L29/786		
CPC分类号	G02F1/136213 H01L27/12		
代理人(译)	侯宇		
优先权	11/004389 2004-12-03 US		
其他公开文献	CN100363830C		
外部链接	Espacenet SIPO		

摘要(译)

本发明揭露一种用于薄膜晶体管液晶显示器中每一像素的叠层储存电容器结构。其中，第一储存电容器由第一金属层、一栅极绝缘层、以及第二金属层所形成。第二储存电容器由第二金属层、一保护绝缘层、以及一铟锡氧化物层所形成。此第一金属层与此铟锡氧化物层透过一介层窗而连结在一起；此介层窗通过一个绝缘层蚀刻步骤，蚀穿此栅极绝缘层与此保护绝缘层而形成。就上述结构而言，两个储存电容器相互平行且上下连接成叠层结构。有了上述叠层储存电容器结构，电荷储存容量便可以在不明显影响像素的开口率的情况下而增加。此铟锡氧化物层与像素电极沉积在保护绝缘层上的不同位置。

