



(12) 发明专利申请

(10) 申请公布号 CN 102073183 A

(43) 申请公布日 2011.05.25

(21) 申请号 201110032750.3

(22) 申请日 2009.09.10

(62) 分案原申请数据

200910112488.6 2009.09.10

(71) 申请人 福建华映显示科技有限公司

地址 350015 福建省福州市马尾科技园区
77号地

申请人 中华映管股份有限公司

(72) 发明人 蔡乙诚 康良豪

(74) 专利代理机构 福州市鼓楼区京华专利事务
所(普通合伙) 35212

代理人 翁素华

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

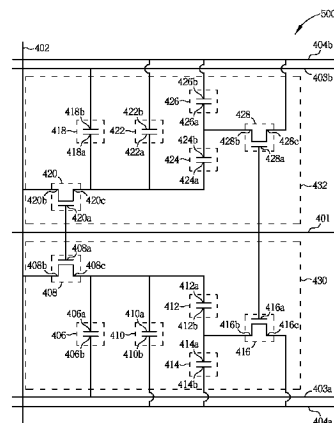
权利要求书 2 页 说明书 7 页 附图 11 页

(54) 发明名称

画素结构

(57) 摘要

本发明属于液晶显示器的制造领域,具体是提供一种画素结构,其包含有设置于调整电容与画素电容之间的一静电释放组件,用以释放累积于调整电容与画素电容之间的静电荷,因此可降低显示画面的烧付问题。



1. 一种画素结构,包括一扫描线、一资料线、一储存电容、一第一画素电容、一调整电容以及一第二画素电容,其特征在于:还包括一讯号线、一数据线、一第一薄膜晶体管和一双向触发开关;其中,

所述储存电容,包含一第一端与一第二端;

所述第一薄膜晶体管,包含一第一闸极电极端、一第一源极电极端以及一第一汲极电极端,其中该第一闸极电极端与所述扫描线电性连接,该第一源极电极端与所述数据线的电性连接,且该第一汲极电极端与所述储存电容的第一端电性连接;

所述第一画素电容,包含一第一端与一第二端,其中该第一画素电容的第一端与所述第一汲极电极端电性连接,且该第一画素电容的第二端与一共通电位电性连接;

所述调整电容,包含一第一端与一第二端,其中该调整电容的第一端与所述第一汲极电极端电性连接;

所述第二画素电容,包含一第一端与一第二端,其中该第二画素电容的第一端与所述调整电容的第二端电性连接,且所述第二画素电容的第二端与该共通电位电性连接;

所述双向触发开关,包含一第一端与一第二端,其中该双向触发开关的第一端与所述调整电容的第二端以及所述第二画素电容的第一端电性连接。

2. 如权利要求 1 所述的画素结构,其特征在于:所述双向触发开关的第二端与所述第一汲极电极端电性连接。

3. 如权利要求 1 所述的画素结构,其特征在于:所述双向触发开关的第二端与所述讯号线电性连接。

4. 如权利要求 3 所述的画素结构,其特征在于:所述讯号线为一共通线,且该共通线具有所述共通电位。

5. 如权利要求 4 所述的画素结构,其特征在于:所述储存电容的第二端与所述共通线电性连接。

6. 一种画素结构,包括一扫描线和一资料线,其特征在于:还包括

一第一振荡讯号线,具有一第一时变周期性讯号;

一第二振荡讯号线,具有一第二时变周期性讯号,且该第一时变周期性讯号不同于所述第二时变周期性讯号;

一第一区域,位于所述第一振荡讯号线与所述扫描线之间;

一第二区域,位于所述第二振荡讯号线与所述扫描线之间;

一第一储存电容,位于所述第一区域,包含一第一端与一第二端,且该第一储存电容的第二端与所述第一振荡讯号线电性连接;

一第一薄膜晶体管,位于所述第一区域,包含一第一闸极电极端、一第一源极电极端以及一第一汲极电极端,其中该第一闸极电极端与所述扫描线电性连接,该第一源极电极端与所述数据线的电性连接,且该第一汲极电极端与所述第一储存电容的第一端电性连接;

一第一画素电容,位于所述第一区域,包含一第一端与一第二端,其中该第一画素电容的第一端与所述第一汲极电极端电性连接,且该第一画素电容的第二端与一共通电位电性连接;

一第一调整电容,位于所述第一区域,包含一第一端与一第二端,其中该第一调整电容的第一端与所述第一汲极电极端电性连接;

一第二画素电容,位于所述第一区域,包含一第一端与一第二端,其中该第二画素电容的第一端与所述第一调整电容的第二端电性连接,且该第二画素电容的第二端与所述共通电位电性连接;

一第一双向触发开关,位于所述第一区域,包含一第一端与一第二端,其中该第一双向触发开关的第一端与所述第一调整电容的第二端以及该第二画素电容的第一端电性连接;

一第二储存电容,位于所述第二区域,包含一第一端与一第二端,且该第二储存电容的第二端与所述第二振荡讯号线电性连接;

一第三薄膜晶体管,位于所述第二区域,包含一第三栅极电极端、一第三源极电极端以及一第三汲极电极端,其中该第三栅极电极端与所述扫描线电性连接,该第三源极电极端与所述数据线电性连接,且该第三汲极电极端与所述第二储存电容的第一端电性连接;

一第三画素电容,位于所述第二区域,包含一第一端与一第二端,其中该第三画素电容的第一端与该第三汲极电极端电性连接,且所述第三画素电容的第二端与所述共通电位电性连接;

一第二调整电容,位于所述第二区域,包含一第一端与一第二端,其中该第二调整电容的第一端与所述第三汲极电极端电性连接;

一第四画素电容,位于所述第二区域,包含一第一端与一第二端,其中该第四画素电容的第一端与所述第二调整电容的第二端电性连接,且该第四画素电容的第二端与所述共通电位电性连接;以及

一第二双向触发开关,位于所述第二区域,包含一第一端与一第二端,其中该第二双向触发开关的第一端与所述第二调整电容的第二端以及所述第四画素电容的第一端电性连接。

7. 如权利要求6所述的画素结构,其特征在于:所述第一双向触发开关的第二端与所述第一振荡讯号线电性连接。

8. 如权利要求6所述的画素结构,其特征在于:所述第二双向触发开关的第二端与所述第二振荡讯号线电性连接。

9. 如权利要求6所述的画素结构,其特征在于:所述第一时变周期性讯号的相位与所述第二时变周期性讯号的相位相反。

10. 如权利要求6所述的画素结构,其特征在于:所述第一时变周期性讯号与所述第二时变周期性讯号包含直流讯号与交流讯号。

11. 如权利要求6所述的画素结构,其特征在于:所述第一双向触发开关的第二端与所述共通电位电性连接。

12. 如权利要求6所述的画素结构,其特征在于:所述第二双向触发开关的第二端与所述共通电位电性连接。

13. 如权利要求6所述的画素结构,其特征在于:所述第一双向触发开关的第二端与所述第一汲极电极端电性连接。

14. 如权利要求6所述的画素结构,其特征在于:所述第二双向触发开关的第二端与所述第三汲极电极端电性连接。

画素结构

[0001] 本申请是发明名称为“画素结构”的分案申请,原申请号为 200910112488.6,申请日为 2009 年 9 月 10 日。

【技术领域】

[0002] 本发明关于一种画素结构,尤指一种具有防止静电荷累积功能设计的画素结构,属于液晶显示器制造领域。

【背景技术】

[0003] 液晶显示器已被广泛地应用在各式电子产品,如手机、个人数字助理 (PDA) 及笔记型计算机 (notebook) 等,且随着大小尺寸平面显示器市场的快速发展,具有轻薄短小特性的液晶显示器更是扮演着相当重要的角色,而逐渐取代阴极射线管 (CRT) 显示器成为市场主流。

[0004] 请参考图 1,图 1 是传统电容耦合式 (Capacitance Coupling Type,C-C type) 画素结构的示意图。如图 1 所示,传统电容耦合式画素结构 100 主要包含一扫描线 102、一数据线 104、一共通线 106、一薄膜晶体管 108、一第一画素电容 110、一第二画素电容 112、一储存电容 114、一调整电容 116、一第一区域 118 以及一第二区域 120。其中,第一画素电容 110 与薄膜晶体管 108 直接电性连接,而调整电容 116 设置于薄膜晶体管 108 与第二画素电容 112 之间。当电容耦合式画素结构 100 内的薄膜晶体管 108 对第一区域 118 以及第二区域 120 进行充放电时,由于调整电容 116 的设置使得第一区域 118 与第二区域 120 内具有不同的等效电容效应,使第一区域 118 与第二区域 120 内具有不同驱动电压与不同辉度。然而,在组件实际操作上,传统电容耦合式画素结构 100 的静电荷容易累积于第二画素电容 112 与调整电容 116 之间而无法释放而产生静电场,严重时甚至会使液晶受离子污染,而使显示画面有烧付问题。因此,如何发展具有防止静电荷累积功能的画素结构以解决传统电容耦合式技术无法克服的缺点,乃是目前业界努力之重要目标。

【发明内容】

[0005] 本发明要解决的技术问题,在于提供一种画素结构,以解决传统画素静电荷累积的问题。

[0006] 为解决上述技术问题,本发明揭露一种画素结构,其包含一扫描线、一数据线、一讯号线、一储存电容、一第一薄膜晶体管、一第一画素电容、一调整电容、一第二画素电容,以及一双向触发开关。所述储存电容,包含一第一端与一第二端。所述第一薄膜晶体管,包含一第一闸极电极端、一第一源极电极端以及一第一汲极电极端,其中第一闸极电极端与扫描线电性连接,第一源极电极端与数据线电性连接,且第一汲极电极端与储存电容的第一端电性连接。第一画素电容,包含一第一端与一第二端,其中第一画素电容的第一端与第一汲极电极端电性连接,且第一画素电容的第二端与一共通电位电性连接。所述调整电容,包含一第一端与一第二端,其中调整电容的第一端与第一汲极电极端电性连接。所述第二

画素电容,包含一第一端与一第二端,其中第二画素电容的第一端与调整电容的第二端电性连接,且第二画素电容的第二端与共通电位电性连接。所述双向触发开关,包含一第一端与一第二端,其中双向触发开关的第一端与调整电容的第二端以及第二画素电容的第一端电性连接。

[0007] 为解决上述技术问题,本发明又揭露一种画素结构,其包含一扫描线、一数据线、一第一振荡讯号线、一第二振荡讯号线、一第一区域、一第二区域、一第一储存电容、一第一薄膜晶体管、一第一画素电容、一第一调整电容、一第二画素电容、一第一双向触发开关、一第二储存电容、一第三薄膜晶体管、一第三画素电容、一第二调整电容、一第四画素电容,以及一第二双向触发开关。所述第一振荡讯号线,具有一第一时变周期性讯号。所述第二振荡讯号线,具有一第二时变周期性讯号,且第一时变周期性讯号不同于第二时变周期性讯号。所述第一区域,位于第一振荡讯号线与扫描线之间。所述第二区域,位于第二振荡讯号线与扫描线之间。所述第一储存电容,位于第一区域,包含一第一端与一第二端,且第一储存电容的第二端与第一振荡讯号线电性连接。所述第一薄膜晶体管,位于第一区域,包含一第一闸极电极端、一第一源极电极端以及一第一汲极电极端,其中第一闸极电极端与扫描线电性连接,第一源极电极端与数据线电性连接,且第一汲极电极端与第一储存电容的第一端电性连接。所述第一画素电容,位于第一区域,包含一第一端与一第二端,其中第一画素电容的第一端与第一汲极电极端电性连接,且第一画素电容的第二端与一共通电位电性连接。所述第一调整电容,位于第一区域,包含一第一端与一第二端,其中第一调整电容的第一端与第一汲极电极端电性连接。所述第二画素电容,位于第一区域,包含一第一端与一第二端,其中第二画素电容的第一端与第一调整电容的第二端电性连接,且第二画素电容的第二端与共通电位电性连接。所述第一双向触发开关,位于第一区域,包含一第一端与一第二端,其中第一双向触发开关的第一端与第一调整电容的第二端以及第二画素电容的第一端电性连接。第二储存电容,位于第二区域,包含一第一端与一第二端,且第二储存电容的第二端与第二振荡讯号线电性连接。所述第三薄膜晶体管,位于第二区域,包含一第三闸极电极端、一第三源极电极端以及一第三汲极电极端,其中第三闸极电极端与扫描线电性连接,第三源极电极端与数据线电性连接,且第三汲极电极端与第二储存电容的第一端电性连接。所述第三画素电容,位于第二区域,包含一第一端与一第二端,其中第三画素电容的第一端与第三汲极电极端电性连接,且第三画素电容的第二端与一共通电位电性连接。所述第二调整电容,位于第二区域,包含一第一端与一第二端,其中第二调整电容的第一端与第三汲极电极端电性连接。所述第四画素电容,位于第二区域,包含一第一端与一第二端,其中第四画素电容的第一端与第二调整电容的第二端电性连接,且第四画素电容的第二端与共通电位电性连接。所述第二双向触发开关,位于第二区域,包含一第一端与一第二端,其中第二双向触发开关的第一端与第二调整电容的第二端以及第四画素电容的第一端电性连接。

[0008] 本发明的优点在于:本发明画素结构设置调整电容,以于画素结构内各不同位置形成不同等效电容,使画素结构内各位置呈现不同辉度,以展现更优质的广视角显示技术。此外,本发明画素结构利用静电释放组件释放累积于调整电容与画素电容之间的静电荷,因此可降低显示画面的烧付问题。

【附图说明】

- 【0009】 下面参照附图结合实施例对本发明作进一步的说明。
- 【0010】 图 1 为传统电容耦合式画素的结构示意图。
- 【0011】 图 2 为本发明画素结构的第一较佳实施例等效电路示意图。
- 【0012】 图 3 绘示了图 2 的画素结构的结构剖面示意图。
- 【0013】 图 4 为本发明画素结构的第二较佳实施例等效电路示意图。
- 【0014】 图 5 为本发明画素结构的第三较佳实施例等效电路示意图。
- 【0015】 图 6 为本发明画素结构的第四较佳实施例等效电路示意图。
- 【0016】 图 7 为图 6 本发明画素结构的第四较佳实施例部份结构剖面示意图。
- 【0017】 图 8 绘示了图 7 双向触发开关的俯视图。
- 【0018】 图 9 为本发明画素结构第五较佳实施例等效电路示意图。
- 【0019】 图 10 为本发明画素结构第六较佳实施例等效电路示意图。
- 【0020】 图 11 为本发明画素结构第七较佳实施例等效电路示意图。

【具体实施方式】

【0021】 请参考图 2 与图 3。图 2 为本发明画素结构的第一较佳实施例等效电路示意图，图 3 绘示了图 2 的画素结构的结构剖面示意图。如图 2 所示，本发明画素结构 200 包含一扫描线 201、一数据线 202、一讯号线 204、一储存电容 206、一第一薄膜晶体管 208、一第一画素电容 210、一调整电容 212、一第二画素电容 214，以及一第二薄膜晶体管 216。储存电容 206 包含一第一端 206a 与一第二端 206b；第一薄膜晶体管 208 包含一第一闸极电极端 208a、一第一源极电极端 208b 以及一第一汲极电极端 208c，其中第一闸极电极端 208a 与扫描线 201 电性连接，第一源极电极端 208b 与数据线 202 电性连接，且第一汲极电极端 208c 与储存电容 206 的第一端 206a 电性连接。第一画素电容 210，包含一第一端 210a 与一第二端 210b，其中第一画素电容 210 的第一端 210a 与第一汲极电极端 208c 电性连接，且第一画素电容 210 的第二端 210b 与讯号线 204 电性连接。调整电容 212 包含一第一端 212a 与一第二端 212b，其中调整电容 212 的第一端 212a 与第一汲极电极端 208c 电性连接。第二画素电容 214，包含一第一端 214a 与一第二端 214b，其中第二画素电容 214 的第一端 214a 与调整电容 212 的第二端 212b 电性连接，且第二画素电容 214 的第二端 214b 与讯号线 204 电性连接。第二薄膜晶体管 216，包含一第二闸极电极端 216a、一第二源极电极端 216b 以及一第二汲极电极端 216c，其中第二源极电极端 216b 与调整电容 212 的第二端 212b 以及第二画素电容 214 的第一端 214a 电性连接，第二闸极电极端 216a 与扫描线 201 电性连接，且第二汲极电极端 216c 与讯号线 204 电性连接。在本实施例中，讯号线 204 为一共通线，且共通线具有一共通电位，但不以此为限，例如讯号线 204 亦可以是一振荡讯号线而具有一时变周期性讯号。同样地，储存电容 206 的第二端 206b 与共通线电性连接，但不以此为限，亦可与例如是振荡讯号线电性连接。

【0022】 另外，如图 3 所示，本实施例的画素结构 200 包含一薄膜晶体管基板（或称为数组基板）300、一液晶层 301，以及一透明导电膜基板（或称为彩色滤光片基板）302。薄膜晶体管基板 300 上设置有一第一薄膜晶体管 208、一讯号线 204、一金属电极 304、一第二薄膜晶体管 216、一介电层 306、一绝缘保护层 308，以及一第一透明导电层 310。在本实施例

中,第一透明导电层 310 为画素电极,第一透明导电层 310 包含有一第一部分 310a 与一第二部分 310b,且第一部分 310a 与第二部分 310b 彼此电性分离。第一透明导电层 310 的第一部分 310a 与第一薄膜晶体管 208 的第一汲极电极端 208c 电性连接,由此可接收第一汲极电极 208c 传送的数据讯号。另一方面,第一透明导电层 310 的第一部分 310a 与金属电极 304 电性连接,而第一透明导电层 310 的第二部分 310b 与金属电极 304 耦合,且该第二部分 310b 还与第二薄膜晶体管 216 的第二源极电极端 216b 电性连接。另外,透明导电膜基板 302 具有一第二透明导电层 312。值得说明的是,第一透明导电层 310 第一部分 310a 与讯号线 204 形成储存电容 206,第一透明导电层 310 第二部分 310b 与金属电极 304 形成调整电容 212,且该第一部分 310a 还与第二透明导电层 312 形成第一画素电容 210。此外,第一透明导电层 310 的第二部分 310b 则与第二透明导电层 312 形成第二画素电容 214。

[0023] 在本实施例中,第一薄膜晶体管 208 作为画素结构 200 的开关组件,其可直接对储存电容 206、第一画素电容 210 与调整电容 212 进行充电,而第一薄膜晶体管 208 可透过调整电容 212 与第二画素电容 214 的耦合而对第二画素电容 214 进行充电。由上述配置,第一画素电容 210 与第二画素电容 214 可具有不同的电容值,使画素结构 200 内各位置呈现不同辉度以实现广视角显示效果。本实施例的第二薄膜晶体管 216 作为静电释放组件,可将于充放电过程中累积于调整电容 212 的第二端 212b 与第二画素电容 214 的第一端 214a 之间过多的静电荷以周期性开关动作引导进入讯号线 204 而移除,大幅降低画素结构 200 内因累积过多静电荷所造成的显示画面烧付风险。在本实施例中,本发明第一薄膜晶体管 208 作为驱动画素的开关组件,且第二薄膜晶体管 216 作为静电释放开关,其负责将静电荷导引散去,故较佳的,本发明画素结构设计考虑上应满足第一薄膜晶体管 208 的信道宽度与信道长度之比值大于第二薄膜晶体管 216 的信道宽度与信道长度之比值的条件。换句话说,第一薄膜晶体管 208 需具有比第二薄膜晶体管 216 高的导通工作电流。

[0024] 请参考图 4 与图 5。图 4 为本发明画素结构的第二较佳实施例等效电路示意图。图 5 为本发明画素结构的第三较佳实施例等效电路示意图。由于本发明画素结构的第三较佳实施例是由画素结构第二较佳实施例的主架构进行调整,故以下先叙明图 4 再比较说明图 5。如图 4 所示,本发明画素结构 400 包含一扫描线 401、一数据线 402、一第一振荡讯号线 403a、一第二振荡讯号线 403b、一第一共通线 404a、一第二共通线 404b、一第一区域 430、一第二区域 432、一第一储存电容 406、一第一薄膜晶体管 408、一第一画素电容 410、一第一调整电容 412、一第二画素电容 414、一第二薄膜晶体管 416、一第二储存电容 418、一第三薄膜晶体管 420、一第三画素电容 422、一第二调整电容 424、一第四画素电容 426,以及一第四薄膜晶体管 428。其中,第一区域 430,位于第一振荡讯号线 403a 与扫描线 401 之间,且第二区域 432,位于第二振荡讯号线 403b 与扫描线 401 之间。第一储存电容 406、第一薄膜晶体管 408、第一画素电容 410、第一调整电容 412、第二画素电容 414 以及第二薄膜晶体管 416 位于第一区域 430。第二储存电容 418、第三薄膜晶体管 420、第三画素电容 422、第二调整电容 424、第四画素电容 426 以及第四薄膜晶体管 428 位于第二区域 432。

[0025] 关于第一区域 430 内部组件配置与连接方式说明如下。第一储存电容 406 包含一第一端 406a 与一第二端 406b,且第一储存电容 406 的第二端 406b 与第一振荡讯号线 403a 电性连接,使第一振荡讯号线 403a 可对第一储存电容 406 进行讯号调变。第一薄膜晶体管 408 包含一第一闸极电极端 408a、一第一源极电极端 408b 以及一第一汲极电极端 408c,其

中第一闸极电极端 408a 与扫描线 401 电性连接,第一源极电极端 408b 与数据线 402 电性连接,且第一汲极电极端 408c 与第一储存电容 406 的第一端 406a 电性连接。第一画素电容 410 包含一第一端 410a 与一第二端 410b,其中第一画素电容 410 的第一端 410a 与第一汲极电极端 408c 电性连接,且第一画素电容 410 的第二端 410b 与第一共通线 404a 电性连接,并可接收第一共通线 404a 的共通电位。第一调整电容 412 包含一第一端 412a 与一第二端 412b,其中第一调整电容 412 的第一端 412a 与第一汲极电极端 408c 电性连接;第二画素电容 414 包含一第一端 414a 与一第二端 414b,其中第二画素电容 414 的第一端 414a 与第一调整电容 412 的第二端 412b 电性连接,且第二画素电容 414 的第二端 414b 与第一共通线 404a 的共通电位电性连接。第二薄膜晶体管 416 包含一第二闸极电极端 416a、一第二源极电极端 416b 以及一第二汲极电极端 416c,其中第二源极电极端 416b 与第一调整电容 412 的第二端 412b 以及第二画素电容 414 的第一端 414a 电性连接,第二闸极电极端 416a 与扫描线 401 电性连接,且第二汲极电极端 416c 与第一振荡讯号线电性 403a 连接。另外,关于第二区域 432 内部组件配置与连接方式,与第一区域 430 类似,因此请参考上文的叙述并配合参考图 4,不再赘述。

[0026] 本发明画素结构将振荡讯号线整合于电容耦合式画素结构内。其中,第一振荡讯号线 403a 具有一第一时变周期性讯号,第二振荡讯号线 403b 具有一第二时变周期性讯号,且第一时变周期性讯号不同于第二时变周期性讯号,举例来说,第一时变周期性讯号与第二时变周期性讯号可以具有不同相位、频率、波形以及振幅,使第一区域 430 与第二区域 432 的第一储存电容 408 以及第二储存电容 418 因接收讯号不同而使得储存电容值有所不同,而进一步使第一画素电容 410 与第三画素电容 422 具有不同液晶电容值,以使得第一区域 430 与第二区域 432 实质上可具有不同辉度。又,第一时变周期性讯号的相位与第二时变周期性讯号的相位相反以便使第一区域 430 与第二区域 432 的辉度产生差异,但不以此为限,且第一时变周期性讯号与第二时变周期性讯号包含直流讯号与交流讯号。在本实施例中,本发明薄膜晶体管设置考虑上需满足第一及第三薄膜晶体管 408、420 的信道宽度与信道长度之比值分别大于第二及第四薄膜晶体管 416、428 的信道宽度与信道长度之比值。换句话说,即第一及第三薄膜晶体管 408、420 分别具有比第二及第四薄膜晶体管 416、428 较高的导通工作电流。在本实施例中,值得注意的是,为了使各位置的等效电容弹性调整,第一储存电容 406、第二储存电容 418、一第一调整电容 412、一第二调整电容 424、第一画素电容 410、第二画素电容 414、一第三画素电容 422、一第二调整电容 424,以及一第四画素电容 426 可以分别具有不同电容值,但不以为限。

[0027] 请再比较图 4 以及图 5,其中图 5 第三较佳实施例具有与图 4 第二较佳实施例不同之处在于第二薄膜晶体管 416 的第二汲极电极端 416c 与第一共通线 404a 的共通电位电性连接,且第四薄膜晶体管 428 的第二汲极电极端 428c 与第二共通线 404b 的共通电位电性连接。

[0028] 请参考图 6 与图 7。图 6 为本发明画素结构的第四较佳实施例等效电路示意图。图 7 为图 6 本发明画素结构的第四较佳实施例部份结构剖面示意图。如图 6 所示,本发明画素结构 600 包含一扫描线 601、一数据线 602、一讯号线 604、一储存电容 606、一第一薄膜晶体管 608、一第一画素电容 610、一调整电容 612、一第二画素电容 614,以及一双向触发开关 616。储存电容 606 包含一第一端 606a 与一第二端 606b。第一薄膜晶体管 608 包含一第

一闸极电极端 608a、一第一源极电极端 608b 以及一第一汲极电极端 608c, 其中第一闸极电极端 608a 与扫描线 601 电性连接, 第一源极电极端 608b 与数据线 602 电性连接, 且第一汲极电极端 608c 与储存电容 606 的第一端 606a 电性连接。第一画素电容 610, 包含一第一端 610a 与一第二端 610b, 其中第一画素电容 610 的第一端 610a 与第一汲极电极端 608c 电性连接, 且第一画素电容 610 的第二端 610b 与讯号线 604 电性连接。调整电容 612, 包含一第一端 612a 与一第二端 612b, 其中调整电容 612 的第一端 612a 与第一汲极电极端 608c 电性连接; 第二画素电容 614, 包含一第一端 614a 与一第二端 614b, 其中第二画素电容 614 的第一端 614a 与调整电容 612 的第二端 612b 电性连接, 且第二画素电容 614 的第二端 614b 与讯号线 604 电性连接。双向触发开关 616 作为静电释放组件, 包含一第一端 616a 与一第二端 616b, 其中双向触发开关 616 的第一端 616a 与调整电容 612 的第二端 612b 以及第二画素电容 614 的第一端 614a 电性连接, 且双向触发开关 616 的第二端 616b 与讯号线 604 电性连接。上述描述是针对画素结构内各组件间的相互配置关系作说明, 但值得注意的是, 讯号线 604 为一共通线具有共通电位, 储存电容 606 的第二端 606b 与共通线电性连接, 但不以此为限, 举例来说, 讯号线 604 亦可为一振荡讯号线, 故储存电容 606 的第二端 606b 亦可与振荡讯号线电性连接, 且此振荡讯号线具有一时变周期性讯号。又, 此时变周期性讯号包含直流讯号与交流讯号。请参考图 7。图 7 是依据图 6 第四较佳实施例所绘示的画素结构剖面示意图。为了清楚对照本发明较佳实施例的等效电路与部份结构剖面的关系, 请一并参照图 6, 如图 7 所示, 本发明素结构包含一薄膜晶体管基板 700、一液晶层 701, 以及一透明导电膜基板 702。其中, 薄膜晶体管基板 700 上设置一第一薄膜晶体管 608、一讯号线 604、一金属电极 704、一双向触发开关 616、一介电层 706、一绝缘保护层 708, 以及一第一透明导电层 710。在本实施例中, 第一透明导电层 710 包含有一第一部分 710a 与一第二部分 710b, 且第一部分 710a 与第二部分 710b 彼此电性分离。第一透明导电层 710 的第一部分 710a 与第一薄膜晶体管 608 的第一汲极电极端 608c 与金属电极 704 电性连接, 而第一透明导电层 710 的第一部分 710b 则与双向触发开关 616 的第一端 616a 电性连接。又, 透明导电膜基板 702 具有一第二透明导电层 712。值得说明的是, 第一透明导电层 710 的第一部分 710a 与讯号线 604 形成一储存电容 606, 而第一透明导电层 710 的第二部分 710b 及金属电极 704 间形成一调整电容 612。同样地, 第一透明导电层 710 的第一部分 710a 与第二透明导电层 712 间形成一第一画素电容 610, 而第一透明导电层 710 的第二部分 710b 与第二透明导电层 712 间形成一第二画素电容 614。

[0029] 不同于前述实施例, 本实施例是以双向触发开关作为静电释放组件, 因此以下针对本实施例的双向触发开关进行说明。请再参考图 8。图 8 绘示了图 7 的双向触发开关 616 的俯视示意图。如图 8 所示, 双向触发开关 800 包含二闸极电极 802、804 设置于薄膜晶体管基板 700 上、一半导体层 806 设置于二闸极电极 802、804 上、二汲极电极 808、810 设置于半导体层 806 上, 以及设置一透明导电层 812 并通过孔洞制程使各汲极电极 808、810 分别与二闸极电极 802、804 电性连接。在本实施例中, 双向二极管开关制程包含五道光罩, 乃利用制作两薄膜晶体管开关架构来实现, 但不以为限。

[0030] 请参考图 9 至图 11。图 9 为本发明画素结构第五较佳实施例等效电路示意图。图 10 为本发明画素结构第六较佳实施例等效电路示意图。图 11 为本发明画素结构第七较佳实施例等效电路示意图。由于本发明画素结构第六以及第七较佳实施例由画素结构第五较

佳实施例的主架构进行调整,故以下先叙明图9再比较图10以及图11,如图9所示,本发明画素结构900包含一扫描线901、一数据线902、一第一振荡讯号线903a、一第二振荡讯号线903b、一第一共通线904a、一第二共通线904b、一第一区域930、一第二区域932、一第一储存电容906、一第一薄膜晶体管908、一第一画素电容910、一第一调整电容912、一第二画素电容914、一第一双向触发开关916、一第二储存电容918、一第三薄膜晶体管920、一第三画素电容922、一第二调整电容924、一第四画素电容926,以及一第二双向触发开关928。其中,第一区域930,位于第一振荡讯号线903a与扫描线901之间,且第二区域932,位于第二振荡讯号线903b与扫描线901之间。

[0031] 关于第一区域930内部组件配置与连接方式说明如下。第一储存电容906包含一第一端906a与一第二端906b,且第一储存电容906的第二端906b与第一振荡讯号线903a电性连接,藉此使第一振荡讯号线903a可对第一储存电容906进行讯号调变。第一薄膜晶体管908包含一第一闸极电极端908a、一第一源极电极端908b以及一第一汲极电极端908c,其中第一闸极电极端908a与扫描线901电性连接,第一源极电极端908b与数据线902电性连接,且第一汲极电极端908c与第一储存电容906的第一端906a电性连接。第一画素电容910包含一第一端910a与一第二端910b,其中第一画素电容910第一端910a与第一汲极电极端908c电性连接,且第一画素电容910的第二端910b与一共通电位电性连接。第一调整电容912包含一第一端912a与一第二端912b,其中第一调整电容912的第一端912a与第一汲极电极端908c电性连接。第二画素电容914包含一第一端914a与一第二端914b,其中第二画素电容914的第一端914a与第一调整电容912的第二端912b电性连接,且第二画素电容914的第二端914b与共通电位电性连接。第一双向触发开关916包含一第一端916a以及一第二端916b,其中第一端916a与第一调整电容912的第二端912b以及第二画素电容914的第一端914a电性连接,第二端916a与第一振荡讯号线903a电性连接。关于第二区域932内部组件配置与连接方式,与第一区域930类似,因此请参考上文的叙述并配合参考第9图,在此不再赘述。

[0032] 值得说明的是,在本实施例中,第一振荡讯号线903a具有一第一时变周期性讯号,第二振荡讯号线903b具有一第二时变周期性讯号,且第一时变周期性讯号之相位、频率、波形以及振幅可不同于第二时变周期性讯号,但不以此为限。此外,第一时变周期性讯号之相位与第二时变周期性讯号之相位相反,但不以此为限,且第一时变周期性讯号与第二时变周期性讯号包含直流讯号与交流讯号。请先比较图9以及图10,其中图10第六较佳实施例与图9第五较佳实施例不同处在于本实施例画素结构1000的第一双向触发开关916的第二端916b与第一共通线904a电性连接的共通电位电性连接,且第二双向触发开关928的第二端928b与第二共通线904b的共通电位电性连接。最后请再比较图9以及图11,其中图11第七较佳实施例与图9第五较佳实施例不同处在于本实施例画素结构1100的第一双向触发开关916的第二端916b与第一汲极电极端908c电性连接,且第二双向触发开关928的第二端928b与第三汲极电极端920c电性连接。

[0033] 综上所述,本发明画素结构利用设置静电释放组件释放累积于电容耦合式画素的调整电容与画素电容之间的静电荷,以降低显示画面的烧付问题。

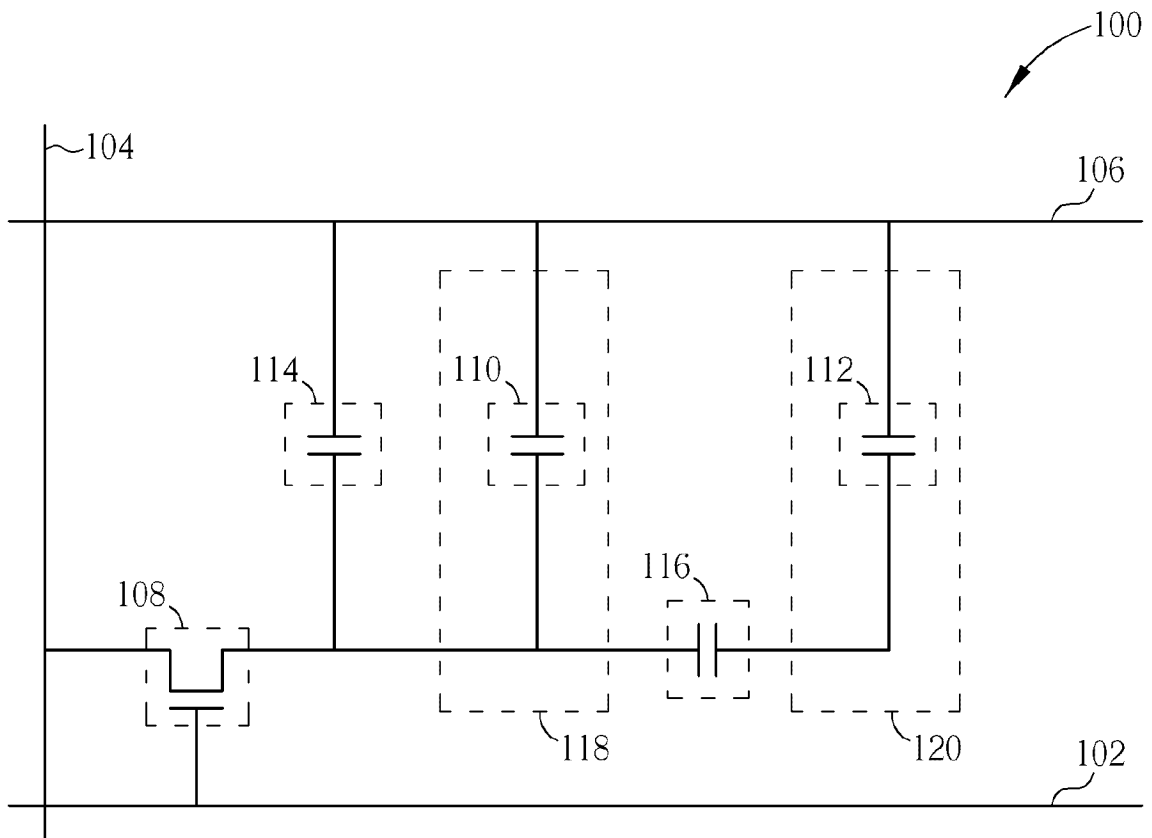


图 1

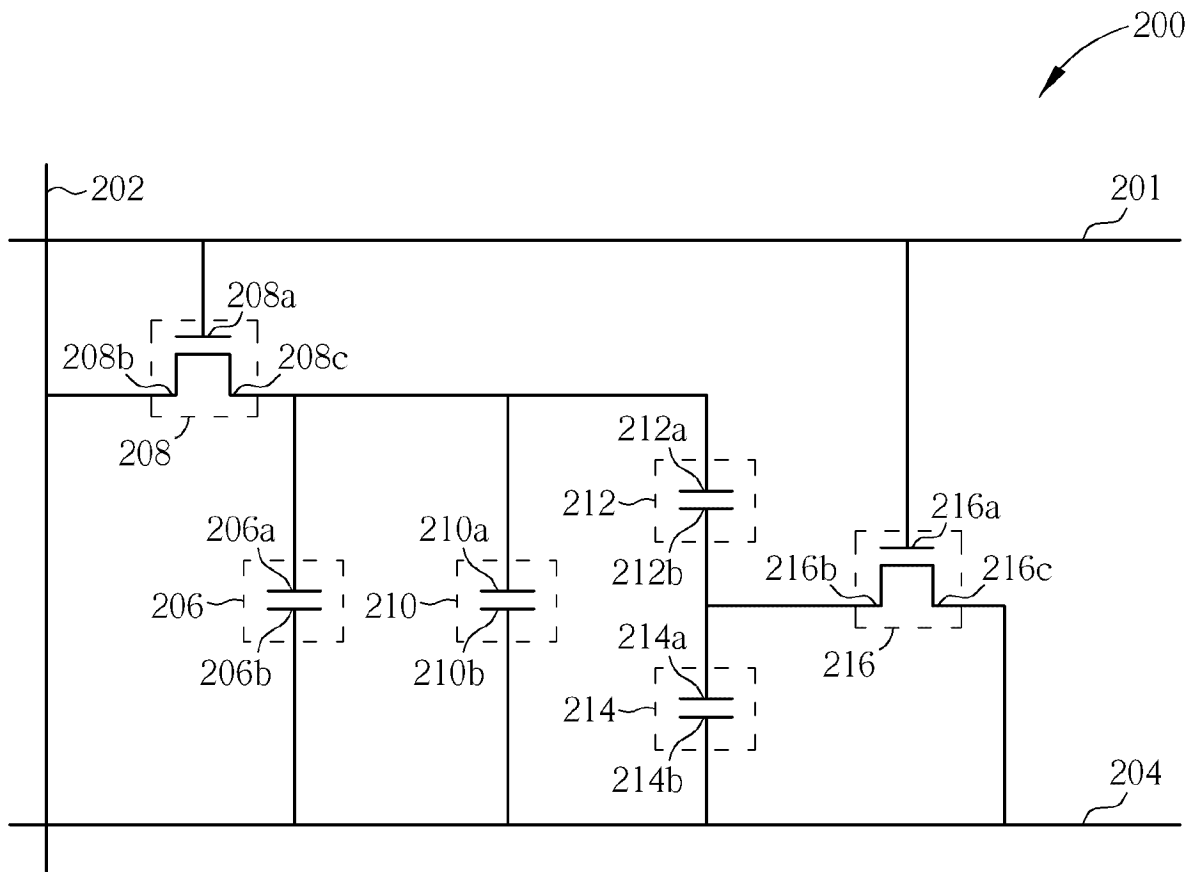


图 2

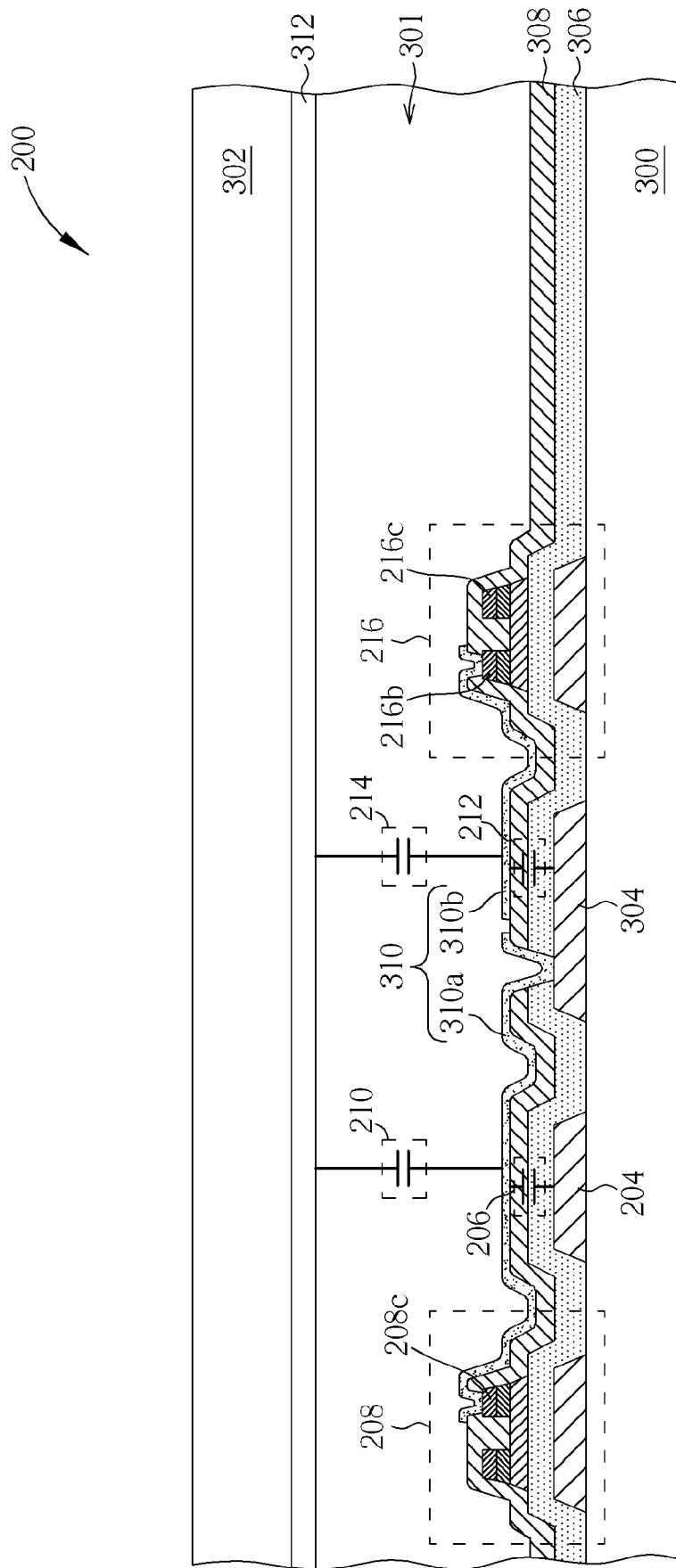


图 3

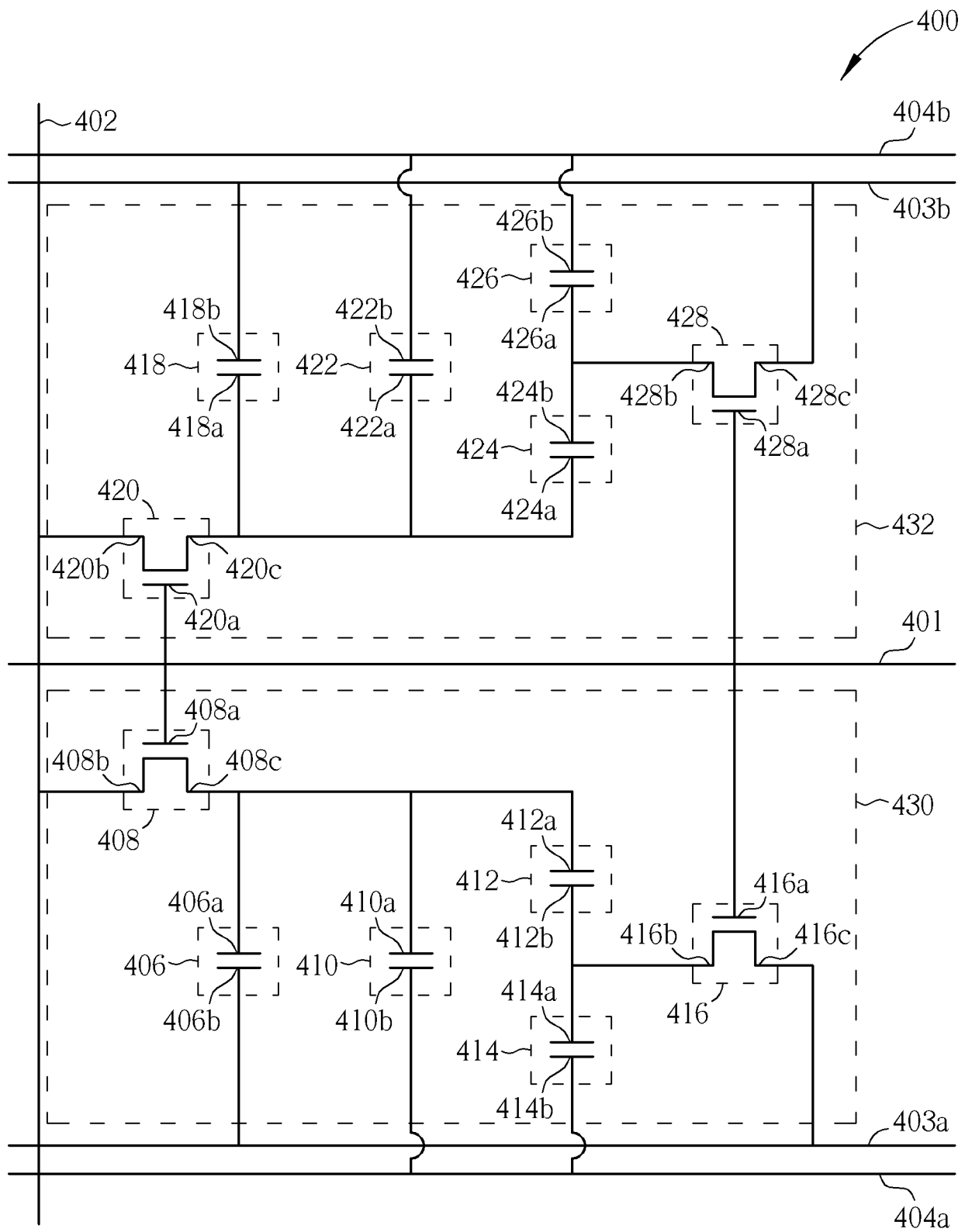


图 4

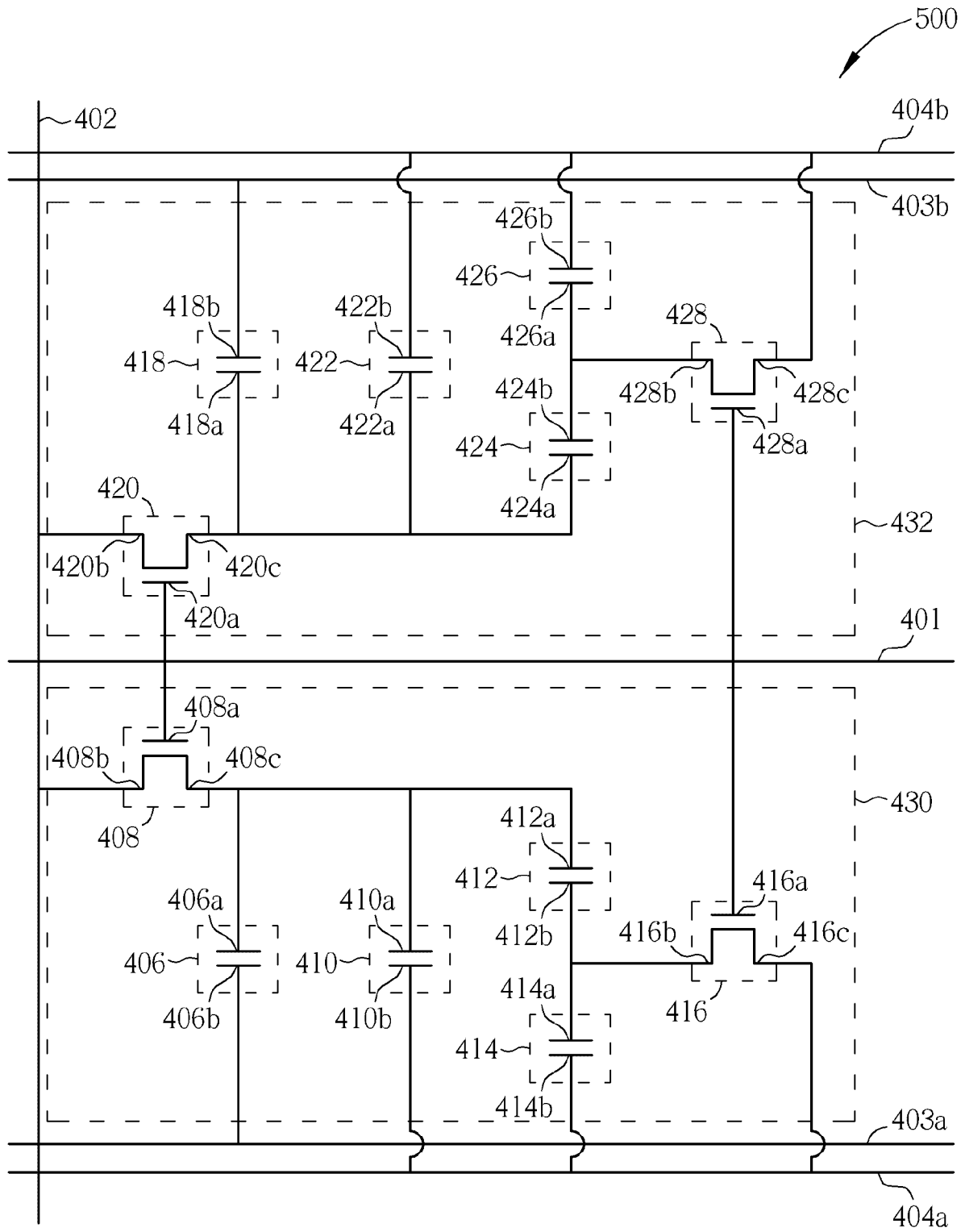


图 5

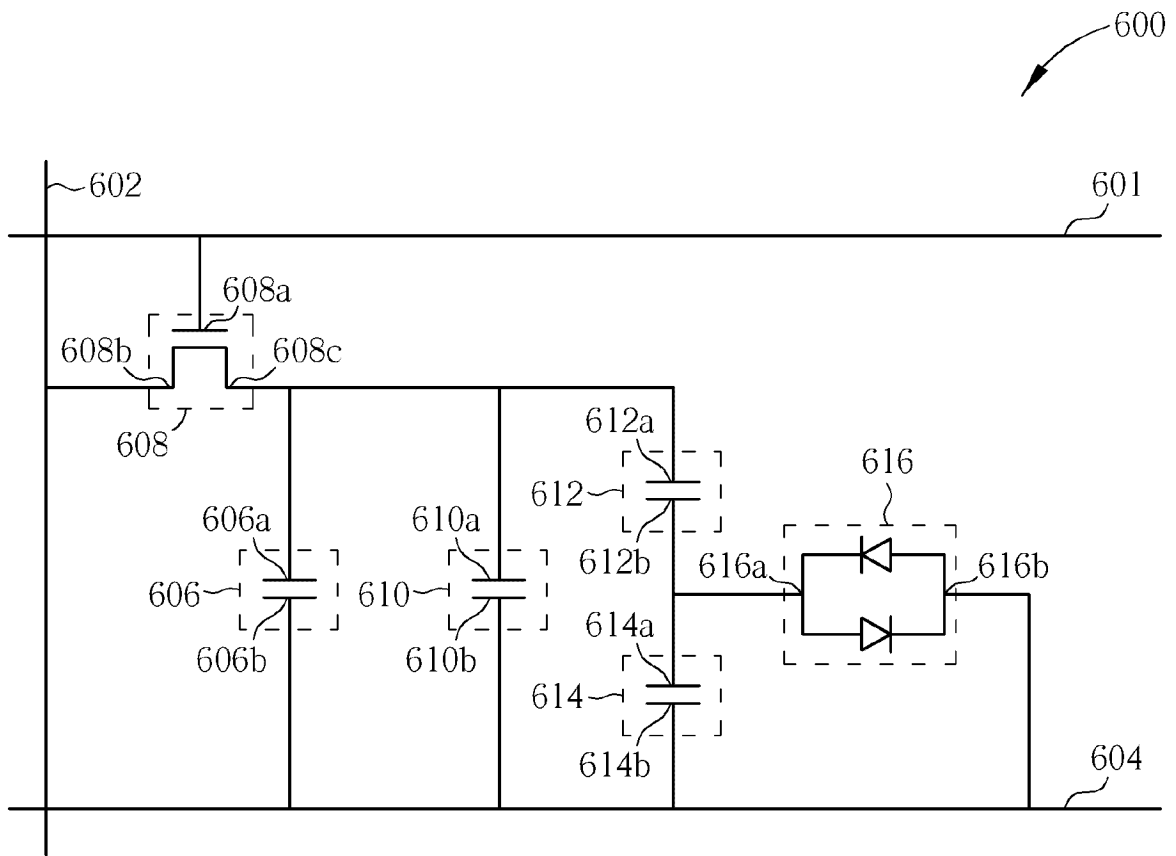


图 6

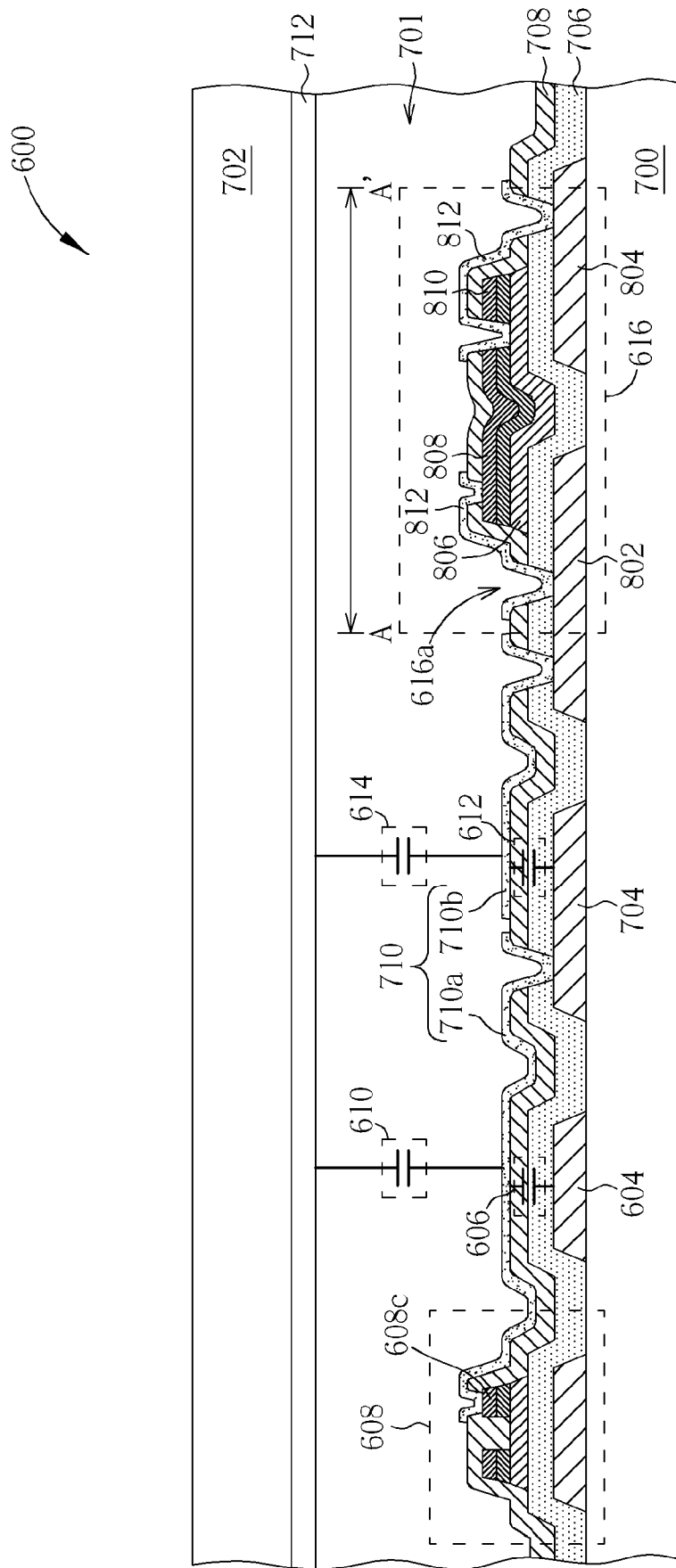


图 7

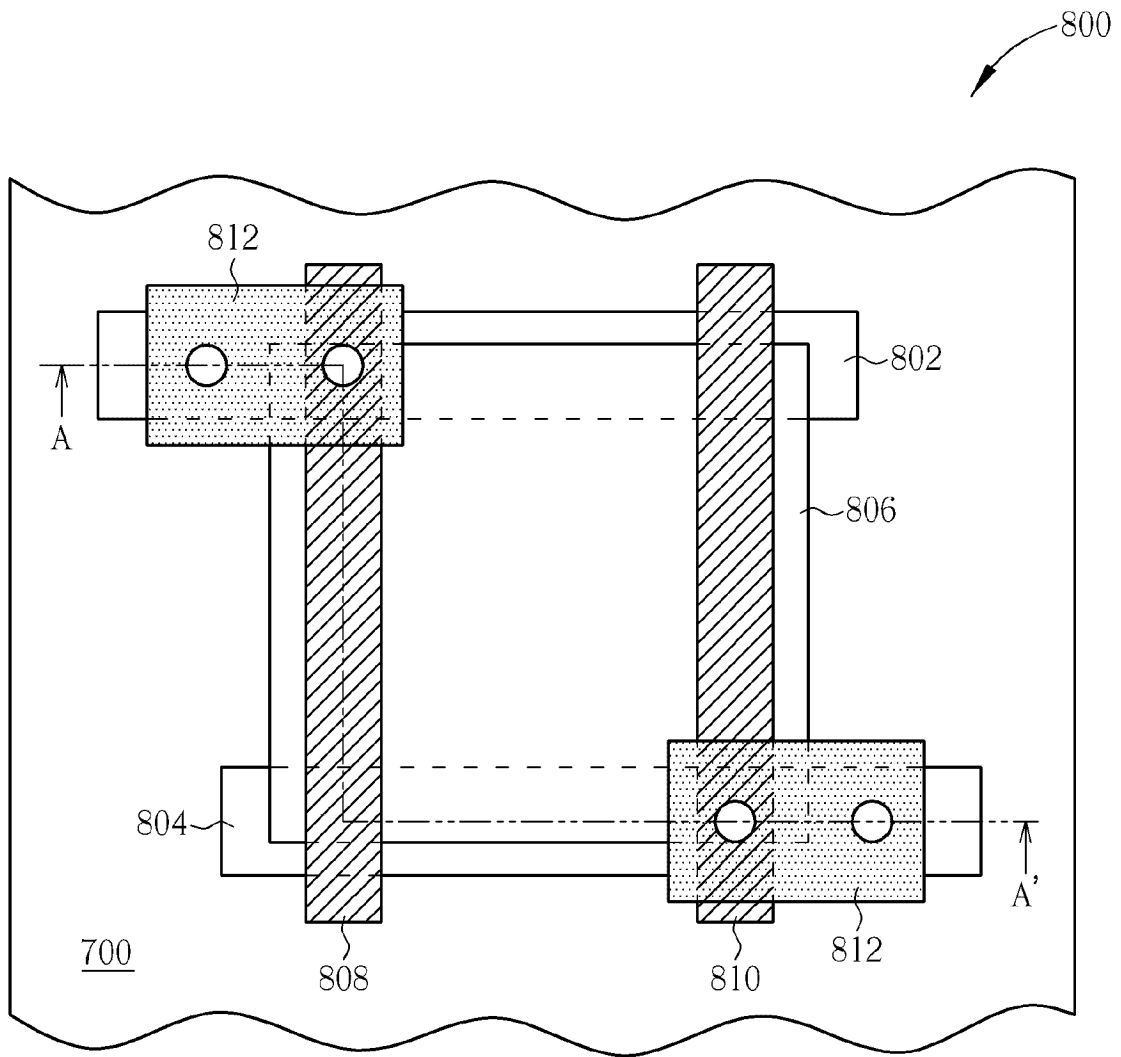


图 8

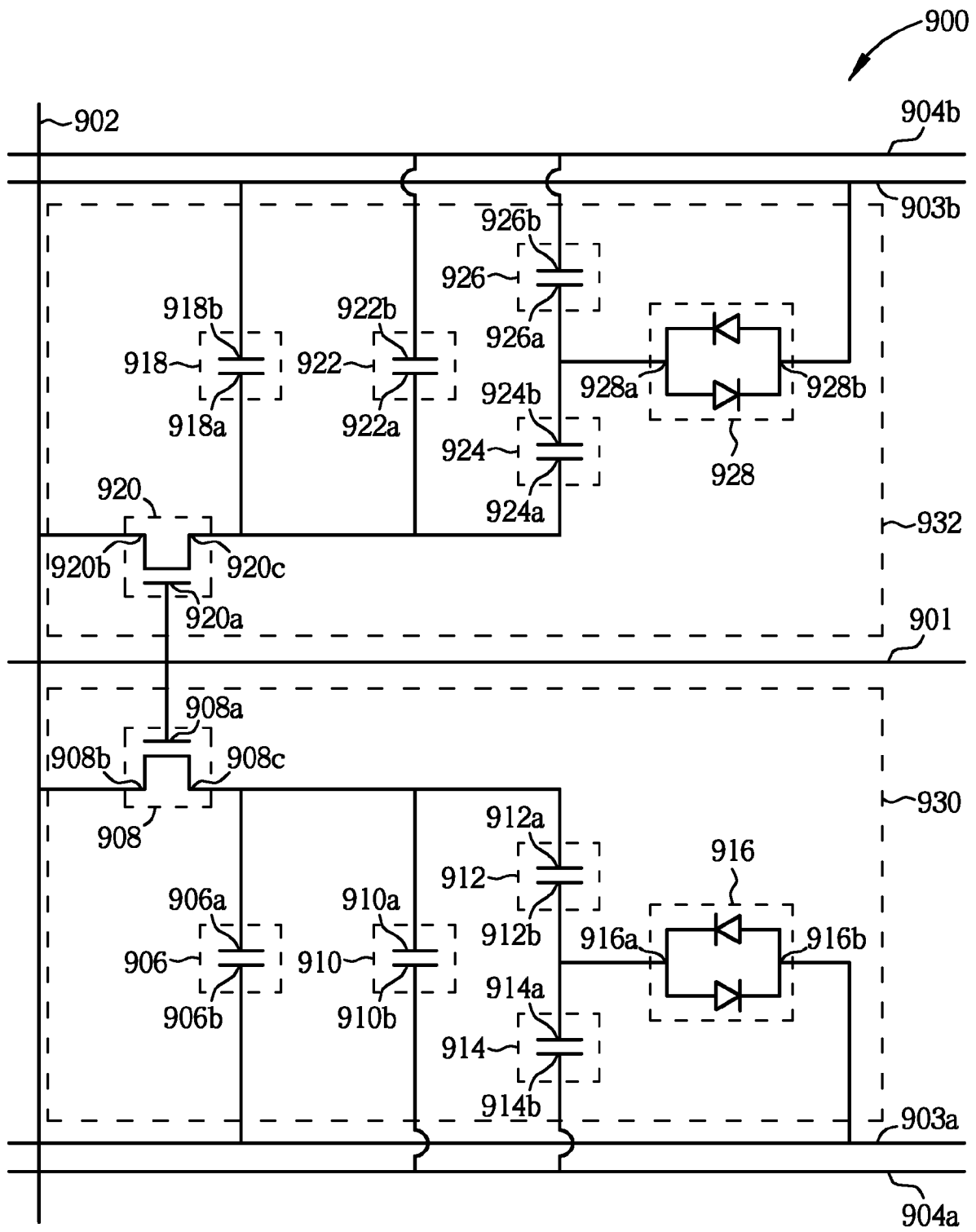


图 9

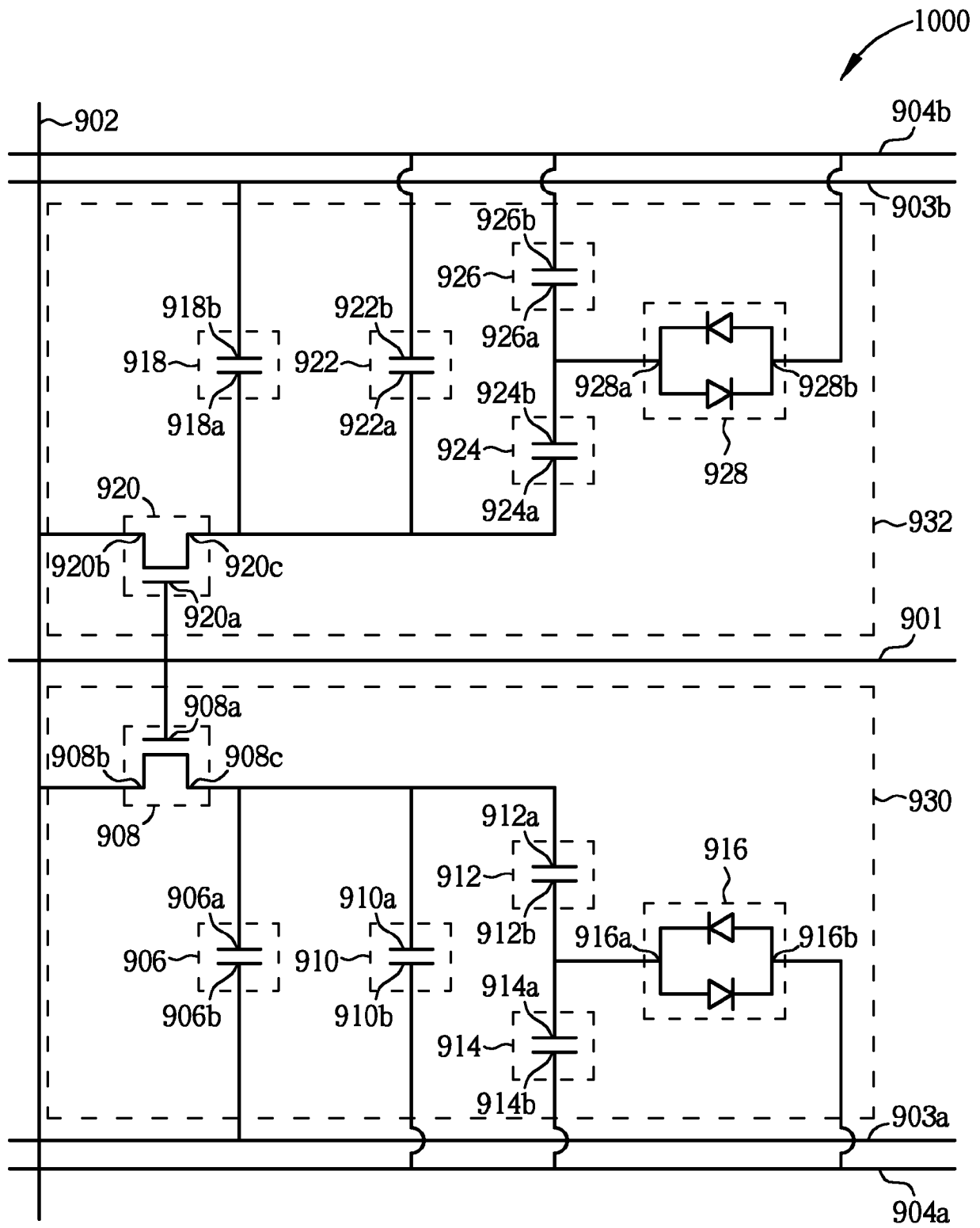


图 10

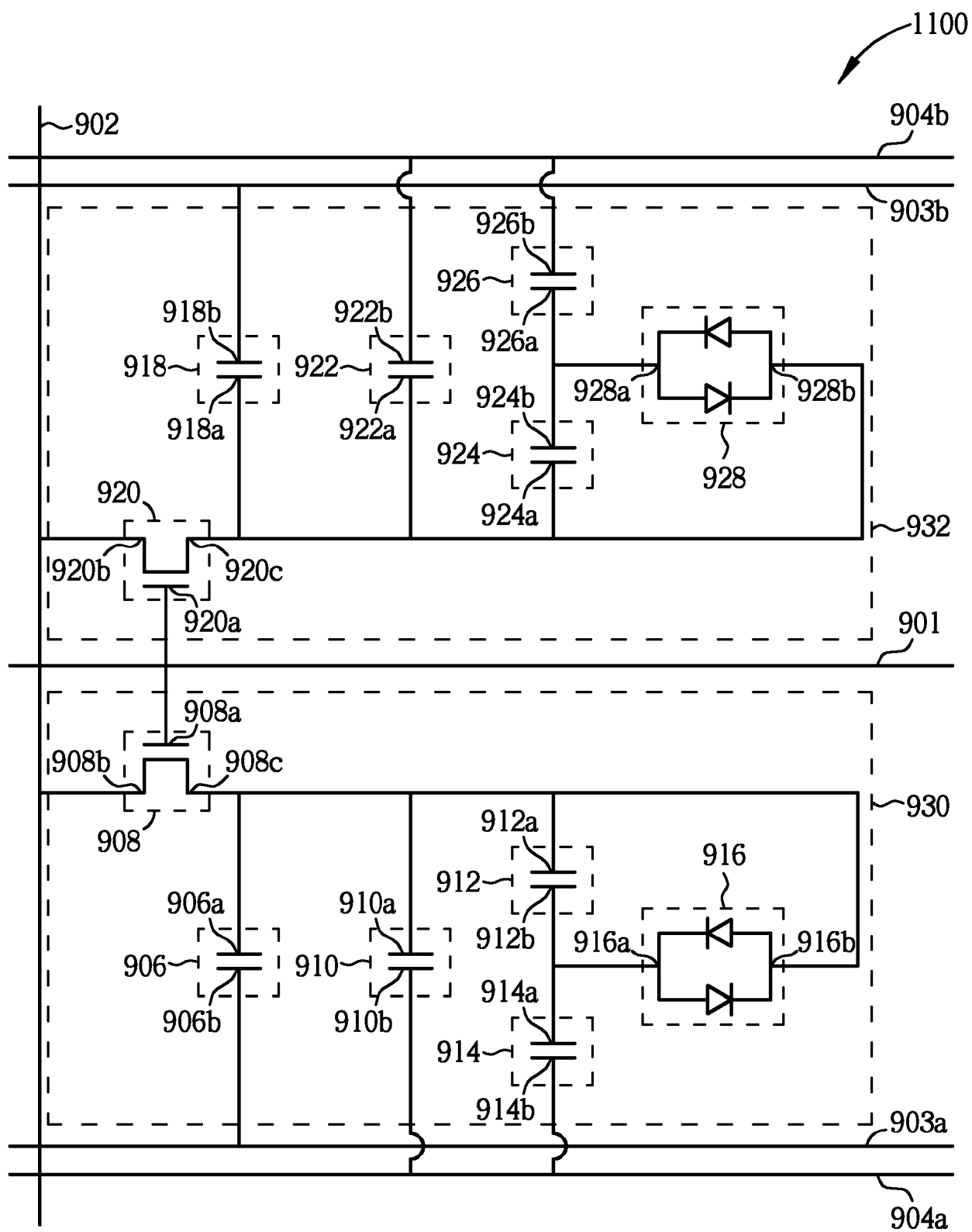


图 11

专利名称(译)	画素结构		
公开(公告)号	CN102073183A	公开(公告)日	2011-05-25
申请号	CN201110032750.3	申请日	2009-09-10
[标]申请(专利权)人(译)	福建华映显示科技有限公司 中华映管股份有限公司		
申请(专利权)人(译)	福建华映显示科技有限公司 中华映管股份有限公司		
当前申请(专利权)人(译)	福建华映显示科技有限公司 中华映管股份有限公司		
[标]发明人	蔡乙诚 康良豪		
发明人	蔡乙诚 康良豪		
IPC分类号	G02F1/1362 G02F1/1368		
外部链接	Espacenet SIPO		

摘要(译)

本发明属于液晶显示器的制造领域，具体是提供一种画素结构，其包含有设置于调整电容与画素电容之间的一静电释放组件，用以释放累积于调整电容与画素电容之间的静电荷，因此可降低显示画面的烧付问题。

