

(12) 发明专利

(10) 授权公告号 CN 1573491 B

(45) 授权公告日 2010. 04. 28

(21) 申请号 200410063977. 4

(22) 申请日 2004. 05. 31

(30) 优先权数据

0034677/03 2003. 05. 30 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 李昶勋 金兑奂 韩银姬 仓学璇

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 李晓舒 魏晓刚

(51) Int. Cl.

G02F 1/136(2006. 01)

G02F 1/1343(2006. 01)

H01L 29/786(2006. 01)

(56) 对比文件

US 5598285 A, 1997. 01. 28, 说明书摘要.

CN 1359026 A, 2002. 07. 17, 说明书全文.

JP 特开 2001-358340 A, 2001. 12. 26, 说明书摘要.

JP 特开 2000-66180 A, 2000. 03. 03, 附图 1-13.

US 2002/0105610 A1, 2002. 08. 08, 说明书摘要.

审查员 王慧忠

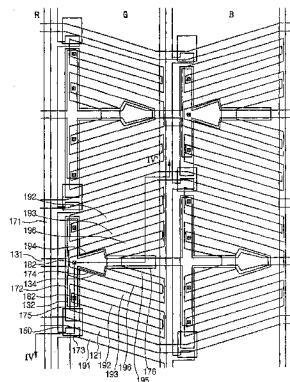
权利要求书 2 页 说明书 8 页 附图 15 页

(54) 发明名称

薄膜晶体管阵列板和包含该板的液晶显示器

(57) 摘要

本发明公开一种薄膜晶体管阵列板,其包括:形成在基底上并包括多个倾斜部分和栅极的多个栅极线;在栅极线上的第一绝缘层;形成在第一绝缘层上的半导体层;多个至少形成在该半导体层上并与栅极线相交以限定梯形像素区域的数据线;多个与数据线分开的漏极;至少形成在该半导体层部分上的第二绝缘层,该半导体部分未覆盖有数据线和漏极;多个形成在第二绝缘层上并与漏极相连的像素电极,在每个像素区域内至少设置两个像素电极;以及多个形成在第二绝缘层上的公共电极,其与像素电极交替设置并与漏极相连,每个公共电极具有与像素电极边缘相分隔的边缘,并基本平行于所述像素电极的边缘。



1. 一种薄膜晶体管阵列板,包括:
  - 多个形成在基底上并包括多个倾斜部分和多个栅极的栅极线;
  - 在栅极线上的第一绝缘层;
  - 在所述第一绝缘层上形成的半导体层;
  - 至少形成在半导体层上并与栅极线相交以限定梯形像素区域的多个数据线;
  - 与所述数据线分开的多个漏极;
  - 至少形成在所述半导体层的未覆盖有所述数据线和所述漏极的部分上的第二绝缘层;
  - 多个形成在第二绝缘层上并与漏极相连的像素电极,在每个像素区域内至少设置两个像素电极;以及
  - 多个形成在第二绝缘层上的公共电极,其与像素电极交替设置,每个公共电极具有与像素电极边缘相分隔的边缘,并基本平行于所述像素电极边缘。
2. 根据权利要求1所述的薄膜晶体管阵列板,其中所述栅极线在靠近像素区域的边缘处弯曲。
3. 根据权利要求1所述的薄膜晶体管阵列板,其中公共电极和像素电极基本平行于所述栅极线的倾斜部分延伸。
4. 根据权利要求1所述的薄膜晶体管阵列板,其特征在于,它进一步包括多个存储电极线,所述多个存储电极线形成在所述基底上并与所述栅极线分隔开,且具有多个基本平行于数据线延伸的第一部分。
5. 根据权利要求4所述的薄膜晶体管阵列板,其特征在于,它进一步包括多个与存储电极线重叠的信号线,从而形成存储电容。
6. 根据权利要求1所述的薄膜晶体管阵列板,其中所述像素电极和公共电极包括透明材料。
7. 根据权利要求1所述的薄膜晶体管阵列板,其中进一步包括在像素区域中位于第二绝缘层下方的多个彩色滤光片,所述彩色滤光片设置在所述数据线、所述漏极、以及所述第一绝缘层上。
8. 一种液晶显示器,包括:
  - 第一基板;
  - 与第一基板相对的第二基板;以及
  - 在第一基板和第二基板之间插入的液晶层,
  - 其中所述第一基板包括:
    - 多个形成在基底上并包括多个倾斜部分和多个栅极的栅极线;
    - 在栅极线上的第一绝缘层;
    - 形成在第一绝缘层上的半导体层;
    - 多个至少形成在所述半导体层上并与栅极线相交以限定梯形像素区域的数据线;
    - 多个与数据线分开的漏极;
    - 至少形成在所述半导体层的未覆盖有所述数据线和所述漏极的部分上的第二绝缘层;
    - 多个形成在第二绝缘层上并与漏极相连的像素电极,在每个像素区域内至少设置两个

像素电极；以及

多个形成在第二绝缘层上的公共电极，其与像素电极交替设置，每个公共电极具有与像素电极边缘相分隔的边缘，并基本平行于所述像素电极边缘。

9. 根据权利要求 8 所述的液晶显示器，其中，它进一步包括设置在第二基板周围并限制液晶层的密封材料。

10. 根据权利要求 9 所述的液晶显示器，其中，它进一步包括位于密封材料之中并根据显示图像限定显示范围的阻光元件。

11. 根据权利要求 10 所述的液晶显示器，其中所述阻光元件包括有机材料并通过光刻构图。

12. 根据权利要求 11 所述的液晶显示器，还包括形成在所述第一基板和所述第二基板之间的多个间隔物，

其中所述多个间隔物和所述阻光元件由包含黑色素的有机材料、金属和金属氧化物中的一种制成。

13. 根据权利要求 12 所述的液晶显示器，其中所述间隔物具有和阻光元件不同的高度。

14. 根据权利要求 13 所述的液晶显示器，其中所述阻光元件具有多个凹陷处。

## 薄膜晶体管阵列板和包含该板的液晶显示器

### 技术领域

[0001] 本发明涉及一种用于液晶显示器的薄膜晶体管阵列板,更特别地,本发明涉及包括两种用于产生水平电场的场发生电极的薄膜晶体管阵列板。

### 背景技术

[0002] 美国专利 No. 5598285 公开一种使用水平电场驱动液晶的现有技术。

[0003] 美国专利 No. 5598285 中披露的液晶显示器 (LCD) 包括像素电极和用于产生水平电场的公共电极。所述 LCD 存在一个问题,即液晶分子的状态 (behaviors) 在像素的顶部和底部附近发生扭曲,在该处公共电极和与其相连用于传递公共信号的存储电极线彼此邻接。通过加宽黑矩阵能盖住所述扭曲,可是减小了孔径比。

[0004] 另外,存在一个问题,即用于对像素电极施加电压的数据线和像素电极或平行于数据线的公共电极之间的耦合使液晶驱动变形,从而引起光泄漏和串扰。该问题可以通过加宽与数据线相邻的公共电极予以解决,但其也降低孔径比。

[0005] 另外,因为公共电极和像素电极平行于数据线延伸,也就是,平行于由栅极线和数据线所限定的像素的长边延伸,所以难于增加电极的数量。

### 发明内容

[0006] 提供一种薄膜晶体管,其包括:多个形成在基底上并包括多个倾斜部分和多个栅极的栅极线;在栅极线上的第一绝缘层;形成在第一绝缘层上的半导体层;多个至少形成在所述半导体层上并与栅极线相交以限定梯形像素区域的数据线;多个与数据线分隔的漏极;至少形成在所述半导体层部分上的第二绝缘层,所述半导体部分未覆盖有数据线和漏极;多个形成在第二绝缘层上并与漏极相连的像素电极,在每个像素区域内至少设置两个像素电极;以及多个形成在第二绝缘层上的公共电极,其与像素电极交替设置并与漏极相连,每个公共电极具有与像素电极边缘分开的边缘,并基本平行于所述像素电极边缘。

[0007] 所述栅极线在像素区域的边缘附近可以是弯曲的。

[0008] 公共电极和像素电极可以基本平行于所述栅极线的倾斜部分延伸。

[0009] 所述薄膜晶体管阵列板可以进一步包括多个存储电极线,该电极线具有多个基本平行于数据线延伸的第一部分。

[0010] 所述薄膜晶体管阵列板可以进一步包括多个与存储电极重叠的信号线,从而形成存储电容。

[0011] 所述像素电极和公共电极包含透明材料。

[0012] 所述薄膜晶体管阵列板可以进一步包括在像素区中位于钝化层下方的多个彩色滤光片。

[0013] 提供一种液晶显示器,其包括:第一基板;与第一基板相对的第二基板;以及在第一基板和第二基板之间插入的液晶层。第一基板包括:多个形成在基底上并包括多个倾斜部分和多个栅极的栅极线;在栅极线上的第一绝缘层;形成在第一绝缘层上的半导体层;

多个至少形成在所述半导体层上并与栅极线相交以限定梯形像素区域的数据线；多个与数据线分开的漏极；至少形成在所述半导体层部分上的第二绝缘层，所述半导体部分未覆盖有数据线和漏极；多个形成在第二绝缘层上并与漏极相连的像素电极，在每个像素区域内至少设置两个像素电极；以及多个形成在第二绝缘层上的公共电极，其与像素电极交替设置并与漏极相连，每个公共电极具有与像素电极边缘相分开的边缘，并基本平行于所述像素电极边缘。

[0014] 所述液晶显示器可进一步包括设置在第二基板周围并限制液晶层的密封材料。

[0015] 所述液晶显示器进一步包括位于密封材料中并用于定义显示图像的显示区域的阻光元件。

[0016] 所述阻光元件可以包括有机材料并通过光刻法构图。

[0017] 所述液晶显示器还进一步包括多个间隔物，其包括与阻光元件相同层。

[0018] 所述间隔物可具有和阻光元件不同的高度。

[0019] 所述阻光元件可以具有多个凹陷处。

### 附图说明

[0020] 本发明通过结合附图详细说明实施例而变得更加清楚，其中：

[0021] 附图 1 为根据本发明实施例的 LCD 的平面示意图；

[0022] 附图 2 为附图 1 中所示 LCD 沿 II-II' 线的截面图；

[0023] 附图 3 为根据本发明实施例的 LCD 的 TFT 阵列板中像素的线路示意图；

[0024] 附图 4 为附图 3 中所示 TFT 阵列板沿 IV-IV' 线的截面图；

[0025] 附图 5A、6A、7A、8A 和 9A 为根据本发明实施例，附图 3 和 4 中所示 TFT 阵列板在其制造方法的中间步骤中的线路图；

[0026] 附图 5B、6B、7B、8B 和 9B 分别为附图 5A、6A、7A、8A 和 9A 中所示 TFT 阵列板沿 VB-VB'、VIB-VIB'、VIIB-VIIB'、VIIIB-VIIIB' 和 IX-IX' 线的截面图；

[0027] 附图 10 为根据本发明另一实施例的 LCD 的示例性 TFT 阵列板的截面图；

[0028] 附图 11 为根据本发明另一实施例的 LCD 的示例性 TFT 阵列板的截面图；

[0029] 附图 12 为根据本发明另一实施例的 LCD 的线路示意图；

[0030] 附图 13 和 14 分别为附图 12 中所示 LCD 相对板沿 XIII-XIII' 和 XIV-XIV' 线的截面图。

### 具体实施方式

[0031] 下面，结合附图更加充分地说明本发明，所述附图示出本发明的优选实施例。可是，本发明可以用多种不同的形式来实现而不应当理解为受限于在此所阐述的实施例。

[0032] 在附图中，层、薄膜以及区域的厚度为了说明清楚而被夸大。相同的附图标记在全文中表示相同的元件。应当理解，当诸如涂层、薄膜、区域或基底的元件涉及被置于另一元件“上”时，其可能被直接置于其他元件上面或插入到元件之间。相反，当元件涉及在另一元件的“径直上方”时，不存在插入到元件之间的情况。

[0033] 现在，参照附图说明根据本发明实施例的液晶显示器 (LCDs) 和薄膜晶体管 (TFT) 阵列板。

[0034] 参照附图 1 和 2 详细说明根据本发明实施例的 LCD。

[0035] 附图 1 为根据本发明实施例的 LCD 的平面示意图,以及附图 2 为附图 1 中所示 LCD 沿 II-II' 线的截面图。

[0036] 参照附图 1 和 2,根据本发明实施例的 LCD 包括相对设置并在其之间设置有间隙的下基板 100 和上基板 200,被填充到下基板 100 和上基板 200 之间所述的间隙中的液晶层 300,所述液晶层包括许多基本平行于基板 100 和 200 表面排列的液晶分子,被设置在下基板 100 和上基板 200 之间并封存液晶层的密封材料 400,以及设置在密封材料 400 中的阻光层 500(称作“黑矩阵”),其限定显示图像的显示区域并阻止在显示区域附近的光泄漏。阻光层 500 优选由有机材料制成并具有维持基板 100 和 200 之间间隙的间隔物功能。

[0037] 当制造 LCD 时,所述阻光层 500 和密封材料 400 被形成在上基板 200,其也称作反面板,而在下基板 100 上形成多个信号线和多个 TFT,而其也称作 TFT 阵列板。阻光层 500 和密封材料 400 之一或二者都可形成在 TFT 阵列板 100 上。

[0038] 详细地,多个栅极线和多个限定多个具有梯形像素区域的数据线设置在 TFT 阵列板 100 上,多个像素电极和公共电极相互平行设置。与公共电极相连的多个存储电极线平行于数据线延伸并延伸到像素区域的长边。液晶分子在没有电场的情况下,垂直于数据线和公共信号线排列,并且所述栅极线包括多个与数据线相交的横向部分以及多个平行于所述公共电极延伸的倾斜部分。

[0039] 首先,参照附图 3 和 4 说明根据本发明第一实施例的 TFT 阵列板。

[0040] 附图 3 为根据本发明实施例的 LCD 的 TFT 阵列板中像素的线路示意图,以及附图 4 为附图 3 中所示 TFT 阵列板沿 IV-IV' 线的截面图。

[0041] 参照附图 3 和 4,在绝缘基底 110 上形成有多个栅极线 121 和多个存储电极线 131,其与栅极线 121 分开。

[0042] 用于传送栅极信号的栅极线 121 基本沿横向延伸并彼此分离。每条栅极线 121 的多个部分形成栅极 123,但栅极 123 可以从栅极线 121 分出。每个栅极线 121 包括多个倾斜部分和多个交替连接的横向部分。所述倾斜部分从左至右包括抬起部分和下落部分,所述抬起部分和下落部分在纵向和横向交替设置。每个栅极线 121 可以包括用于与其他层或外部设备相连接的端部(未示出)。栅极 123 可以从栅极线 121 分出。

[0043] 每个存储电极线 131 基本沿横向延伸并与相邻的两个栅极线 121 等间距。每个存储电极线 131 包括多个向上和向下延伸的纵向分支 132,以及多个具有大面积的扩展部分 134。每个扩展部分 134 从左至右具有抬起边缘和下落边缘,其基本平行于栅极线 121 的抬起部分和下落部分。所述抬起边缘面向栅极线 121 的抬起部分,以及下落边缘面向栅极线 121 的下落部分。为存储电极线 131 施加诸如公共电压的预定电压。

[0044] 所述栅极线 121 和存储电极线 131 优选由 Al 和 Al 合金、包含如 Ag 和 Ag 合金的 Ag、包含如 Cu 和 Cu 合金的 Cu、Cr、Mo、Mo 合金、Ta 或 Ti 制成。它们具有多层结构。栅极线 121 和存储电极线 131 可以包括具有不同物理特性的两个薄膜,底膜和顶膜。顶膜优选由包括 Al 的低阻抗金属制成,用于降低信号延迟或栅极线 121 和存储电极线 131 中的压降,该材料含有如 Al 和 Al 合金的 Al。另一方面,底膜优选由诸如 Cr、Mo、Mo 合金、Ta 或 Ti 具有与其他材料、如铟锡氧化物(ITO)或铟锌氧化物(IZO)良好的物理、化学和电连接特性的材料制成。底膜材料和顶膜材料的一个良好的典型组合为 Cr 和 Al-Nd 合金。

[0045] 另外,栅极线 121 和存储电极线 131 的侧边 (lateral side) 相对于基底表面倾斜,其倾斜角大约为 20-80 度。

[0046] 优选由氮化硅 ( $\text{SiN}_x$ ) 制成的栅极绝缘层 140 形成在栅极线 121 和存储电极线 131 上。

[0047] 优选由氢化非晶硅 (简称为 a-Si) 或多晶硅制成的多个半导体岛 (islands) 150 形成在栅极绝缘层 140 上并与栅极 123 相对放置。优选由硅化物或大量地掺杂 n 型杂质的  $n^+$  型氢化 a-Si 制成的多对电阻触点 163 和 165 形成在半导体岛 150 上。每对电阻触点 163 和 165 都位于半导体岛 150 上。所述半导体岛 150 和电阻触点 163 可沿纵向延伸。

[0048] 半导体岛 151 的侧边和电阻触点 163 和 165 相对于基底 110 的表面倾斜,并且倾斜角度优选处于 30-80 度的范围内。

[0049] 多个数据线 171 和多个漏极 175 形成在电阻触点 163 和 165 以及栅极绝缘层 140 上。

[0050] 所述传递数据电压的数据线 171 基本沿纵向延伸并与栅极线 121 相交以限定梯形像素区域。每个数据线 171 可包括用于和其他涂层或外部设备相连接的端部 (未示出)。

[0051] 每个数据线 171 的多个分支延伸到电阻触点 163 上以形成多个面向漏极 175 端部的源极 173。每对源极 173 和漏极 175 彼此分开并相对于栅极 123 彼此相对。栅极 123、源极 173 和漏极 175 沿半导体岛 154 形成具有通道的 TFT,所述通道形成于源极 173 和漏极 175 之间的半导体岛 150 中。

[0052] 每个漏极 175 包括从电阻触点 165 纵向延伸到与存储电极线 131 的分支 132 相重叠的纵向部分 172,以及横向延伸到与存储电极线 131 相重叠的横向部分 176。所述横向部分 176 具有与存储电极线 131 的扩展部分 134 相重叠的扩展部分 174,其具有与扩展部分 134 基本相同的平面形状。

[0053] 数据线 171 和漏极 175 优选由如 Cr、Mo、Mo 合金、Ta 或 Ti 的耐熔材料制成。它们可包括优选由 Mo、Mo 合金或 Cr 制成的底膜和位于底膜之上并优选由包含金属材料的 Al 和包含金属材料的 Ag 制成的顶膜。

[0054] 与栅极线 121 和存储电极线 131 类似,数据线 171 和漏极 175 相对于基底 110 的表面具有锥形侧边,并且其倾斜角范围大约为 30-80 度。

[0055] 电阻触点 163 和 165 仅插入在下面的半导体岛 150 和上面的数据线 171 与漏极 175 之间,并降低它们之间的接触阻抗。半导体岛 150 包括多个暴露部分,其未覆盖有数据线 171 和漏极 175,例如位于源极 173 和漏极 175 之间的部分。

[0056] 多个红色、绿色和蓝色的彩色滤光片 R、G 和 B 形成在数据线 171、漏极 175 和半导体条纹 151 的暴露部分。每个彩色滤光片 R、G 和 B 基本设置在两个相邻的数据线 171 之间并沿纵向延伸。彩色滤光片 R、G 和 B 没有设置在外围区域,所述外围区域设置有栅极线 121 和数据线 171 的端部。尽管附图 4 示出了相邻彩色滤光片 R、G 和 B 的边缘相互精确匹配,但彩色滤光片 R、G 和 B 可以是相互分开的。彩色滤光片 R、G 和 B 在数据线 171 上可相互重叠以阻止光泄漏,并且在这种情况下,其边缘优选相对于基底表面倾斜。

[0057] 优选由二氧化硅或氮化硅的无机绝缘材料制成的中间绝缘层 (未示出) 可设置在彩色滤光片 R、G 和 B 下面。

[0058] 钝化层 180 形成在彩色滤光片 R、G 和 B 上。所述钝化层 180 优选由氮化硅或具有

良好平直特性的有机材料制成。

[0059] 钝化层 180 和彩色滤光片 R、G 和 B 具有多个曝露于漏极 175 的纵向部分 172 的三个一组的接触孔 182。另外,所述钝化层 180 和彩色滤光片 R、G 和 B 可以具有多个曝露于栅极线 121 和数据线 171 的端部的接触孔(未示出)。

[0060] 多个像素电极 192 和 194 以及包括多个纵向晶体管座(stem)和多个与相邻纵向晶体管座至少其中一个相连的公共电极 191、193 和 195 的公共电极网形成在钝化层 180 上。像素电极 192 和 194 以及公共电极网可以由诸如 ITO 和 IZO 的透明传导材料制成,以便增加光束的透射度。

[0061] 像素电极 192 和 194 通过接触孔 182 被物理和电连接到漏极 175 的纵向部分,使得像素电极 190 接收来自漏极 175 的数据电压。每个像素电极 194 与存储电极线 131 的扩展部分 134 以及漏极 175 的扩展部分 174 重叠,并包括基本平行于扩展部分 134 的抬起边缘和下落边缘分别延伸的两个分支 196。(为了说明方便,分支 196 也称为像素电极。)基本为直线的每个像素电极 192 设置在栅极线 121 的倾斜部分和像素电极 196 之间,并基本平行于它们延伸。

[0062] 每个公共电极 195 与一个纵向晶体管座相连并与存储电极线 131 重叠。公共电极 195 设置在像素电极 194 的分支 196 之间并具有与所述分支 196 平行的抬起边缘和下落边缘。每个公共电极 191 与纵向晶体管座相连并覆盖栅极线 121 的倾斜部分,使得公共电极 191 的两边相对于栅极线 121 相对设置并平行于倾斜部分延伸。基本为直线的每个公共电极 193 被设置在相邻的像素电极 192 和 196 之间并基本平行于它们延伸。

[0063] 相应地,交错地设置公共电极 191、193 和 195 以及像素电极 192 和 196,并且公共电极 191、193 和 195 以及像素电极 192 和 196 的边缘基本相互平行。

[0064] 与漏极 175 相连的像素电极 192 和 196 以及与其相邻的公共电极 191、193 和 195 形成液晶电容器,其在关闭 TFT 后存储施加的电压。与液晶电容器平行连接的其他电容器也称作“存储电容器”,其被用作提高电压存储容量。所述存储电容器通过使像素电极 192 和 194 与存储电极线 131 重叠而形成。存储电容器的容量,也就是,通过延伸和重叠漏极 175 而被增加的存储容量,所述漏极 175 被连接到并且定位在像素电极 192 和 194 下,其连接到存储电极线 131 用于减少端子之间的距离,并且通过在漏极 175 和存储电极线 131 处提供延伸来增加重叠区域。

[0065] 多个接触辅助部分(未示出)可以形成在钝化层 180 上并通过设置在钝化层 180 和彩色滤光片 R、G 和 B 上的接触孔与栅极线 121 和数据线 171 的端部相连接。

[0066] 用于使液晶分子定向的取向层(未示出)形成在钝化层 180 上。所述取向层优选以垂直于数据线 171 的方向磨擦。

[0067] 公共电极 191、193 和 195 以及像素电极 192 和 194 可以分别由与栅极线 121 和数据线 171 相同的层形成。公共电极 191、193 和 195 以及像素电极 192 和 196 具有大约 **2000Å** 或更少的厚度,用于防止由于高度不同而引起的取向缺陷。

[0068] 在根据本发明实施例的 LCD 的 TFT 阵列板中,彩色滤光片 R、G 和 B 以及由低介电有机材料制成并插入在电极 191、192、193、196 和 195 与栅极线 121 和数据线 171 之间的钝化层 180 减弱它们之间的横向电场,并且由此电极 191、192、193、196 和 195 与栅极线 121 和数据线 171 重叠从而增加孔径比。

[0069] 另外,设置在 TFT 阵列板 100 上的彩色滤光片 R、G 和 B 能减少取向边距以防止孔径比的减小。

[0070] 此外,存储电极线 131 的纵向分支 132 沿像素区域的长边平行于数据线 171 延伸,并且确定磨擦方向使得液晶分子在没有电场的情况下垂直于数据线 171 排列。因此,由数据线 171 和存储电极线 131 的纵向分支 132 之间的电压差所产生的电场使得液晶分子处于其初始方向并且相应的区域被暗显示以防止横向交扰。

[0071] 另外,因为公共电极 191、193 和 195 以及像素电极 192 和 196 不同于现有技术而沿像素区域的长边设置,所以很容易调整电极 191、192、193、196 和 195 的数量。

[0072] 进一步,因为位于像素区域边缘附近的像素电极和公共电极平行于由栅极线 121 和数据线 171 所限定的像素区域的边缘延伸,所以有效的显示区域可以被扩大到像素区域的角落。此外,位于像素区域中心附近的存储电容器,阻止像素区域透射度的降低以最大化像素区域的透射度,其中在所述像素区域中,产生的纹理使得图像质量变差。

[0073] 下面根据本发明实施例,在附图 3 和 4 中所示的 TFT 阵列板的制造方法将参照附图 5A 至 9B 以及附图 3 和 4 予以详细说明。

[0074] 附图 5A、6A、7A、8A 和 9A 为根据本发明实施例,附图 3 和 4 中所示 TFT 阵列板在其制造方法的中间步骤中的线路图,附图 5B、6B、7B、8B 和 9B 分别为附图 5A、6A、7A、8A 和 9A 中所示 TFT 阵列板沿 VB-VB'、VIB-VIB'、VIIB-VIIB'、VIIIB-VIIIB' 和 IX-IX' 线的截面图。

[0075] 参照附图 5A 和 5B,多个包括多个栅极 123 的栅极线 121 和多个包括多个纵向分支 132 和扩展部分 134 的存储电极线 131 通过光刻形成在绝缘板 110 上。

[0076] 参照附图 6A 和 6B,在栅极绝缘层 140、内部 a-Si 层和外部 a-Si 层顺序沉积后,外部 a-Si 层和内部 a-Si 层被光刻以便在栅极绝缘层 140 上形成多个外部半导体岛 160 和多个内部半导体岛 150。

[0077] 参照附图 7A 和 7B,通过光刻形成包括多个源极 173 的多个数据线 171 与包括多个纵向部分 172 和具有扩展部分 174 的横向部分 176 的多个漏极 175。

[0078] 此后,外部半导体岛 160 上未覆盖有数据线 171 和漏极 175 的部分被移除以形成多个电阻接触岛 163 和 165 并使内部半导体岛条纹 150 暴露。紧接着优选进行氧等离子体处理以稳定半导体岛 150 所暴露的表面。

[0079] 如附图 8A 和 8B 中所示,形成中间绝缘层(未示出)并且包括红色、绿色和蓝色色素的光敏薄膜顺次涂覆和排列以形成具有使漏极 175 纵向部分 172 曝光的开口的多个红色、绿色和蓝色彩色滤光片 R、G 和 B。沿中间绝缘层和栅极绝缘层 140 设置和排列钝化层 180 以形成多个具有密封侧壁的接触孔 182。

[0080] 最后,如附图 3 和 4 中所示,通过沉积和光蚀刻大约具有  $400\text{\AA} - 500\text{\AA}$  厚度的 ITO 或 IZO,在钝化层 180 上形成多个像素电极 192 和 194,包括公共电极 191、193 和 195 的公共电极网和多个接触辅助部分(未示出)。

[0081] 下面,参照附图 10 详细说明根据本发明另一实施例的 LCD 的 TFT 阵列板。

[0082] 附图 10 为根据本发明另一实施例的 LCD 的 TFT 阵列板的截面图。

[0083] 如附图 10 所示,根据该实施例的 LCD 的 TFT 阵列板的层构造几乎与附图 4 中所示的相同。即包括多个栅极 123 的多个栅极线 121 和包括多个纵向分支 132 和扩展部分 134

的多个存储电极线 131 形成在基底 110 上,以及在其上顺序形成的栅极绝缘层 140、多个半导体岛 150 和多个电阻接触岛 163 和 165。多个包括源极 173 的数据线 171 和包括具有扩展部分 174 的纵向部分 172 与横向部分 176 的多个漏极 175 形成在电阻触点 163 和 165 上,并在其上形成钝化层 180。多个接触孔 182 设置在钝化层 180 和栅极绝缘层 140 中,在钝化层 180 上形成多个像素电极 192 和 194 以及包括多个公共电极 191、193 和 195 的公共电极网。

[0084] 不同于附图 4 中所示的 TFT 阵列板,根据该实施例的 TFT 阵列板不包括彩色滤光片。所述彩色滤光片可设置在相对基板上。

[0085] 图 3 和图 4 中所示的 TFT 阵列板的许多上述特征合乎于图 10 中所示的 TFT 阵列板。

[0086] 下面,参照附图 11 详细说明根据本发明另一实施例的 LCD 的 TFT 阵列板。

[0087] 附图 11 为根据本发明另一实施例, LCD 优选 TFT 阵列板的截面图。

[0088] 如附图 11 所示,根据该实施例的 LCD 的 TFT 阵列板的层构造几乎与附图 4 中所示的相同。即包括多个栅极 123 的多个栅极线 121 和包括多个纵向分支 132 和扩展部分 134 的多个存储电极线 131 形成在基底 110 上,以及在其上顺序形成的栅极绝缘层 140、多个半导体 150 和多个电阻触点 163 和 165。多个包括源极 173 的数据线 171 和包括具有扩展部分 174 的纵向部分 172 与横向部分 176 的多个漏极 175 形成在电阻触点 163 和 165 上,并在其上形成多个彩色滤光片 R、G 和 B 以及钝化层 180。多个接触孔 182 设置在钝化层 180 和栅极绝缘层 140 中,在钝化层 180 上形成多个像素电极 192 和 194 以及包括多个公共电极 191、193 和 195 的公共电极网。

[0089] 不同于附图 4 中所示的 TFT 阵列板,除了半导体 150 处设有 TFTs 外,半导体 150 具有与数据线 171 和漏极 175 以及下面的电阻触点 163 和 165 相同的平面形状。即半导体 150 包括一些未覆盖有数据线 171 和漏极 175 的暴露部分,如位于源极 173 和漏极 175 之间的部分。

[0090] 根据本发明的 TFT 阵列板的制造方法,使用光刻方法同时形成数据线 171、漏极 175、半导体 151 以及电阻触点 161 和 165。

[0091] 用于光刻处理的光致抗蚀剂图案 (photoresist pattern) 具有依赖于位置的厚度,特别地,其具有减少厚度的第一和第二部分。所述第一部分位于由数据线 171 和漏极 175 所填充的导线区域,第二部分位于 TFTs 的信道区域。

[0092] 通过几种技术,如在曝光掩膜上设置半透明区域以及透明区域和阻光的不透明区域,获得上述光致抗蚀剂的依赖于位置的厚度。所述半透明区域可以具有狭缝图案、网格图案以及具有中间透明度或中间厚度的(多个)薄膜。当使用狭缝图案时,优选地使狭缝的宽度或狭缝之间的距离小于光刻中所使用的曝光器(exposer)的分辨率。另一个实例是使用可重熔的光致抗蚀剂。详细地讲,一旦通过仅使用具有透明和不透明区域的常规曝光掩膜形成由可重熔材料制成的光致抗蚀剂图案,那么其承受重熔处理以使其流到没有光致抗蚀剂的区域,进而形成薄的部分。

[0093] 因此,通过忽略光刻步骤从而使制造方法得以简化。

[0094] 附图 3 和 4 中所示的 TFT 阵列板的上述一些特征也适合于附图 11 中所示的 TFT 阵列板。

[0095] 首先,参照附图 12-14 说明根据本发明实施例的 LCD 的相对基板。

[0096] 附图 12 为根据本发明实施例的 LCD 的线路示意图,而附图 13 和 14 为附图 12 中所示 LCD 相对基板分别沿 XIII-XIII' 和 XIV-XIV' 线的截面图。

[0097] 参照附图 12-14,在绝缘基底 210 上形成用于限定液晶层的密封材料 400、用于阻止光泄漏的阻光层 500 和多个用于维持 TFT 阵列板 100 和相对基板 200 之间空隙的圆柱形间隔物 550。

[0098] 密封材料沿基底 210 的边界延伸并具有用于注入液晶的开口,而所述开口在液晶注入之后封闭。

[0099] 阻光层 500 和间隔物 550 优选由包含黑色素的有机材料制成。但也可以由金属和金属氧化物制成。

[0100] 阻光层 500 设置在由密封材料 400 所围绕的区域中并沿密封材料延伸以限定显示区域。阻光层 500 具有多个与密封材料 400 的入口相对的凹陷 520,以促进液晶的注入。所述阻光层 500 可以进一步包括与所述凹陷 520 相对的其他凹陷。

[0101] 间隔物 550 被设置在显示区域并规则分布。考虑到 TFT 阵列板 100 中元件的高度,间隔物 550 具有比阻光层 500 大的厚度。在这种情况下,通过使用具有半透明区域和光透射区域以及阻光的不透明区域的光掩膜对阻光层 500 和间隔物 550 定型。所述半透明区域可以具有狭缝图案、网格图案以及具有中等透明度或中等厚度的(多个)薄膜。另外,可使用上述光掩膜形成所述凹陷 520。

[0102] 因为在相对基板上没有彩色滤光片,所以这种结构有助于相对基板 200 的形成。另外,阻光层 500 阻止液晶与密封材料 400 直接接触,进而阻止液晶因密封材料 400 的污染。

[0103] 虽然参照优选实施例已经详细说明本发明,但本领域技术人员会理解,在不脱离所属权利要求所述的本发明的范围和精神的情况下,可进行各种改进和替换。

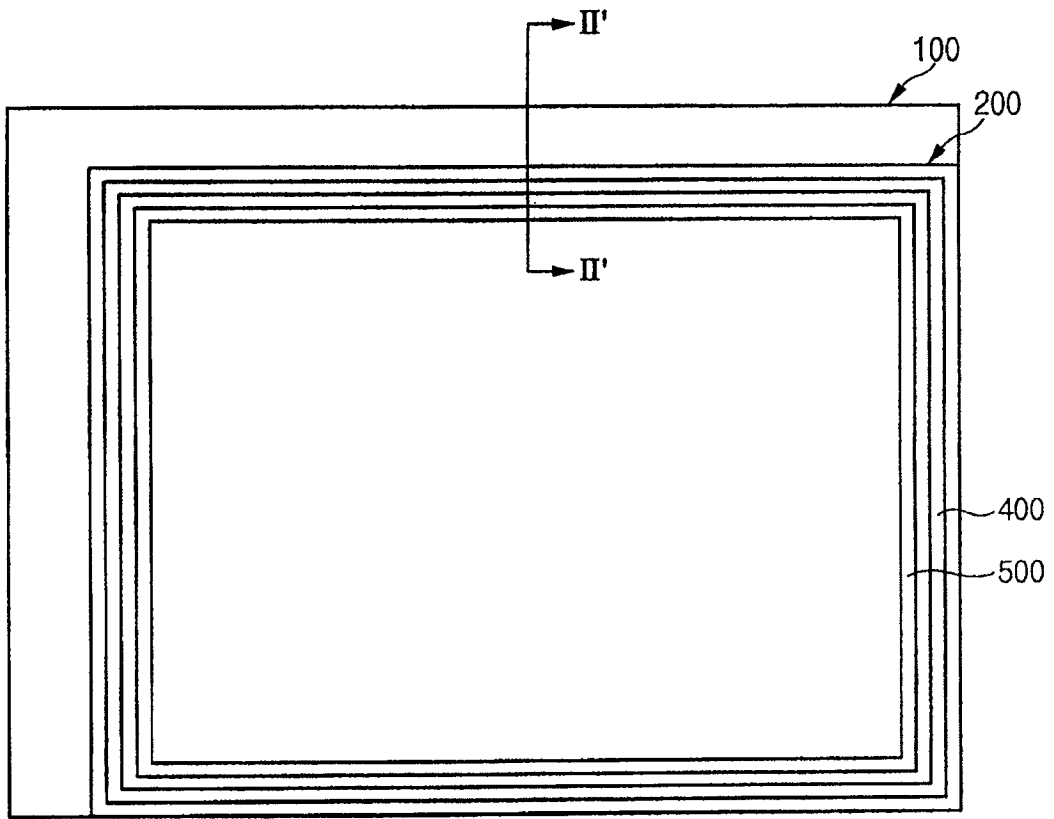


图 1

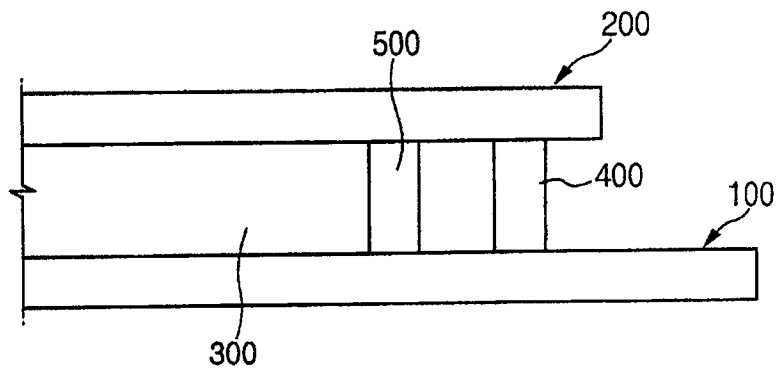


图 2

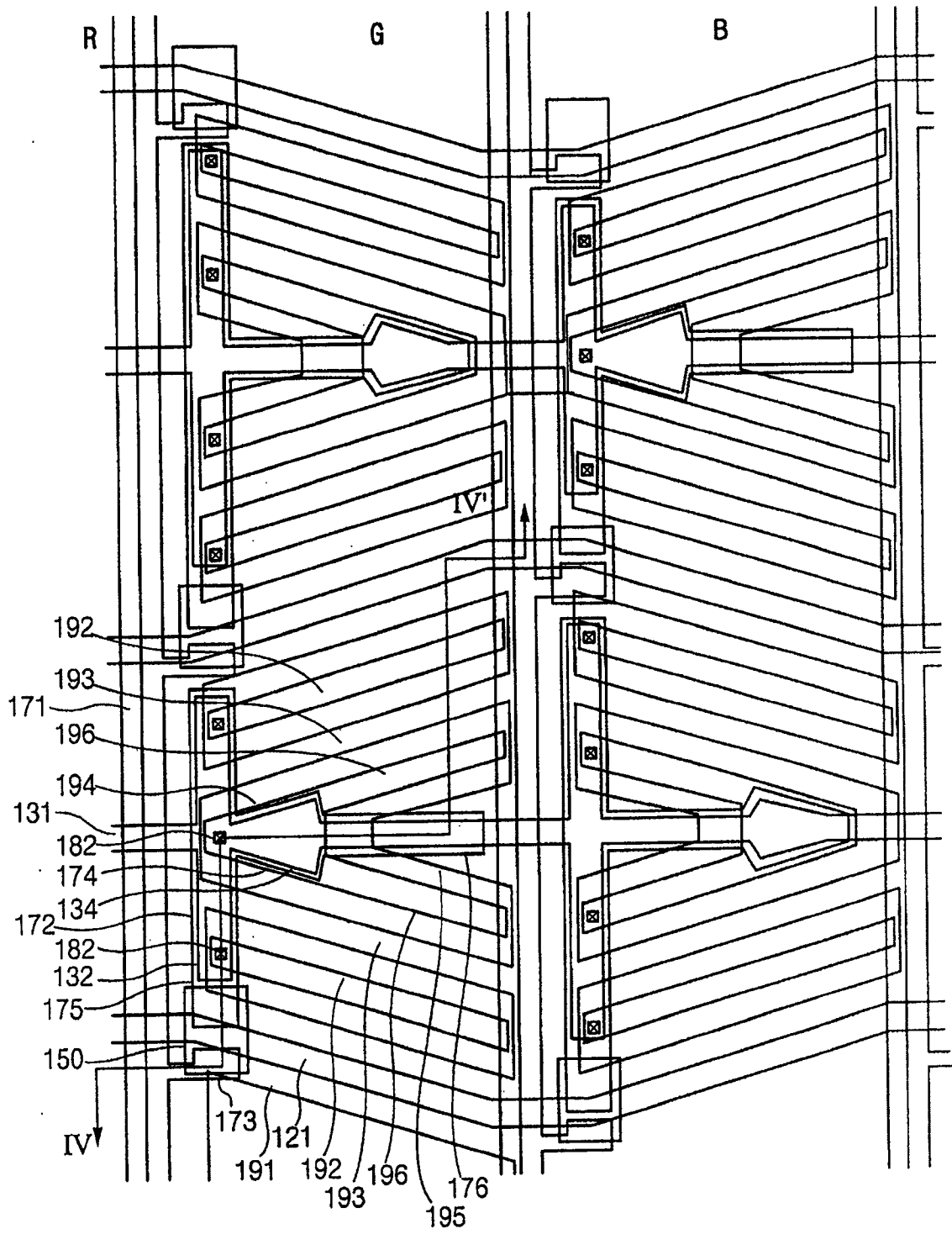


图 3

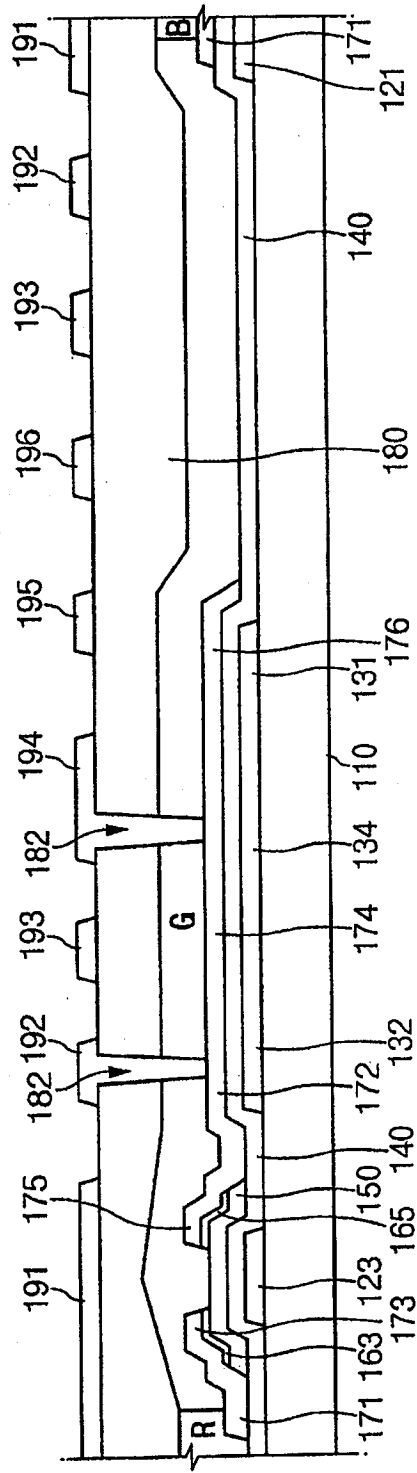


图 4

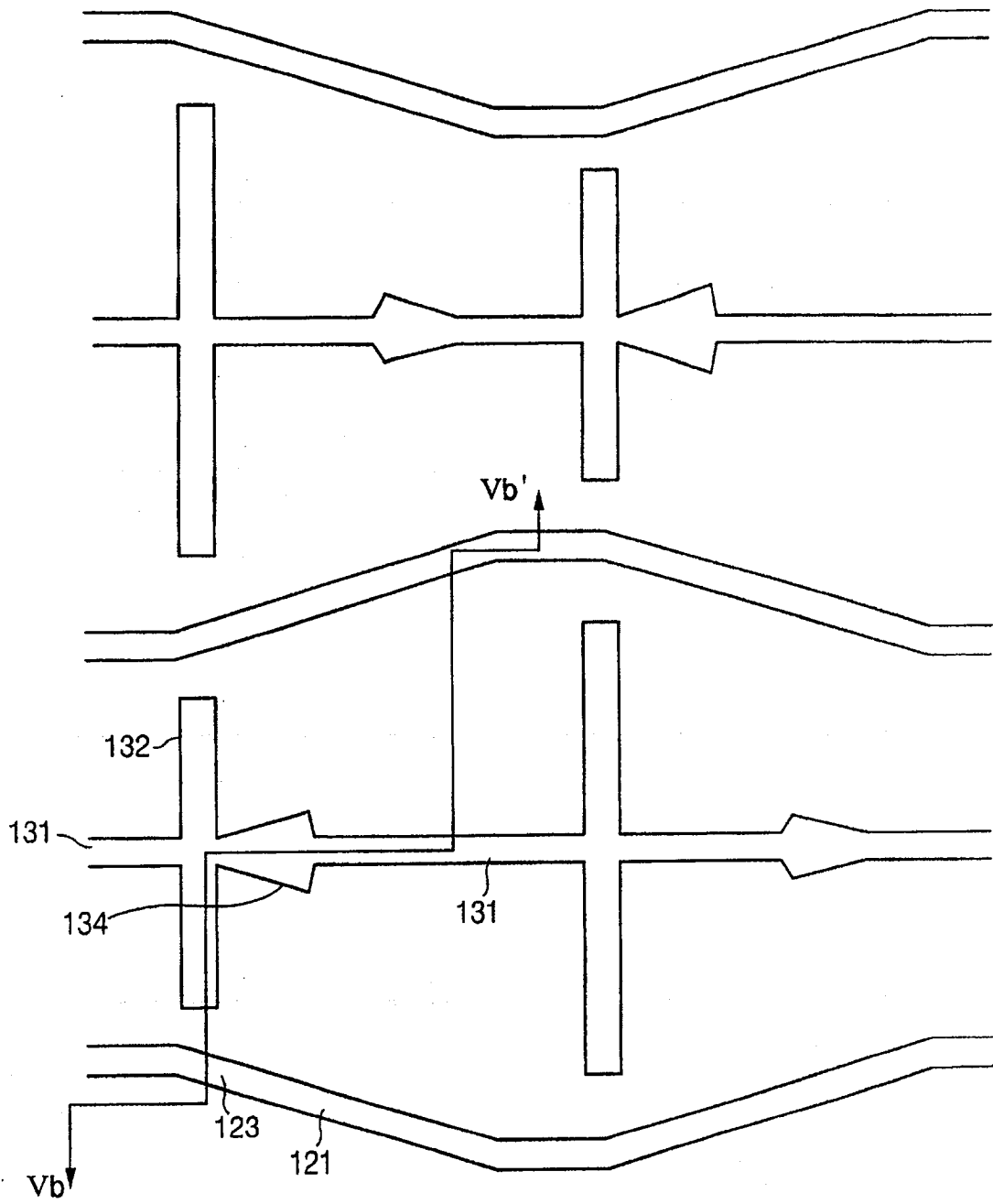


图 5A

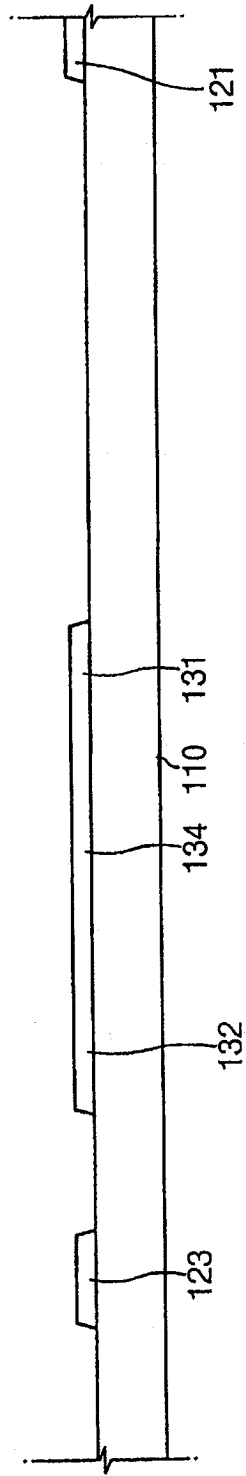


图 5B

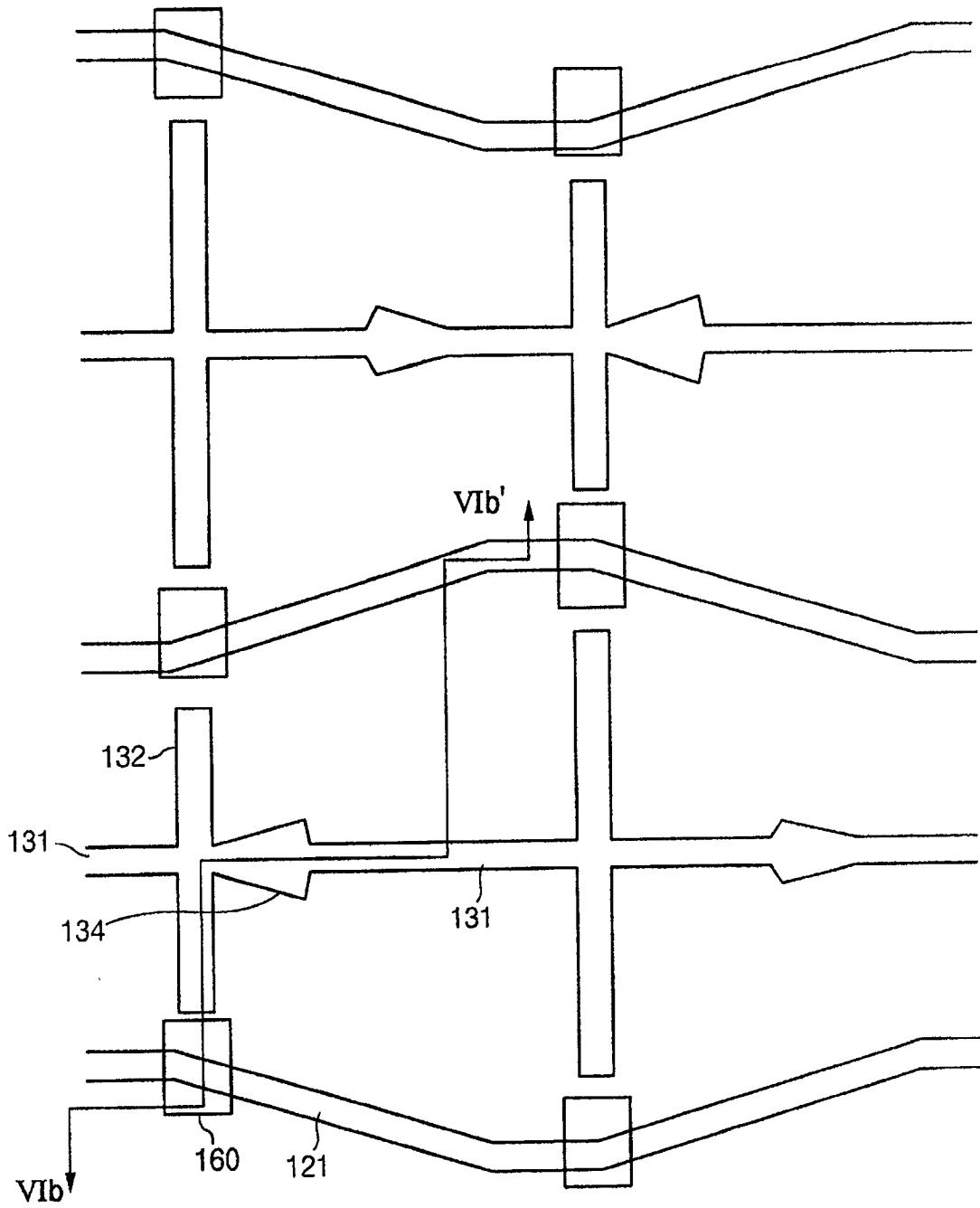


图 6A

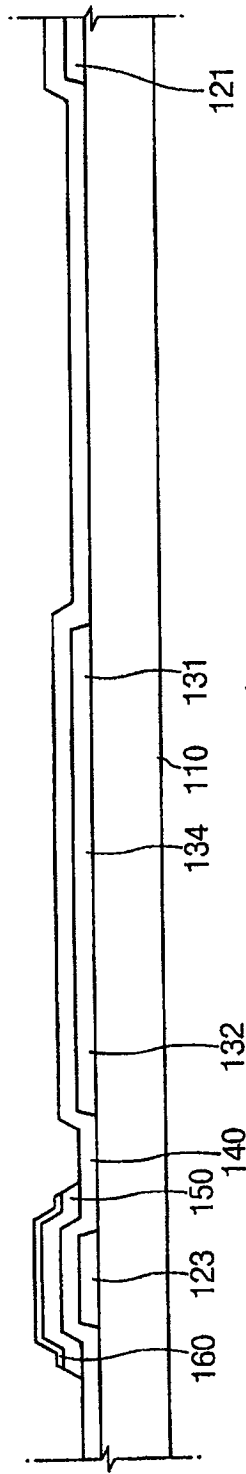


图 6B

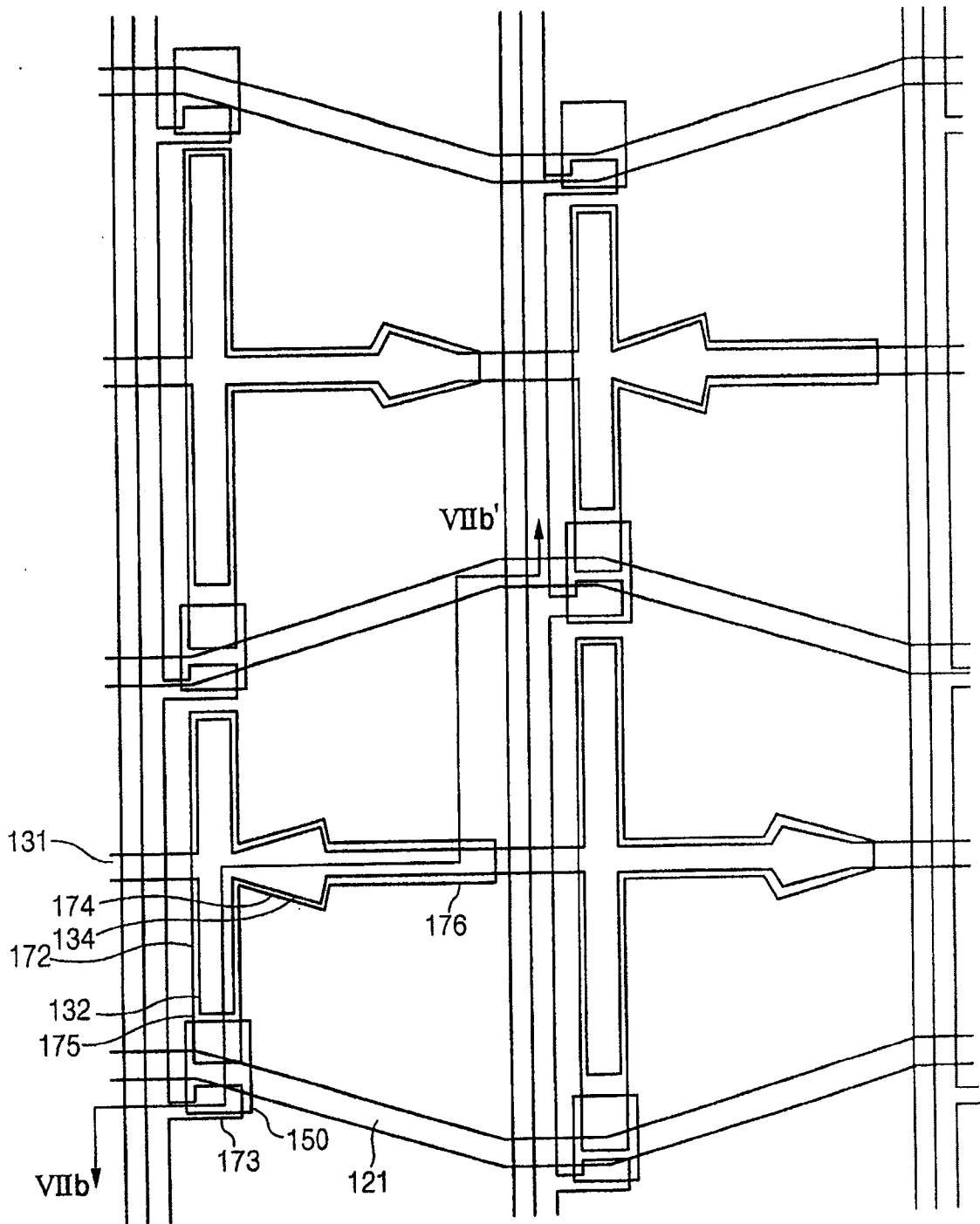


图 7A

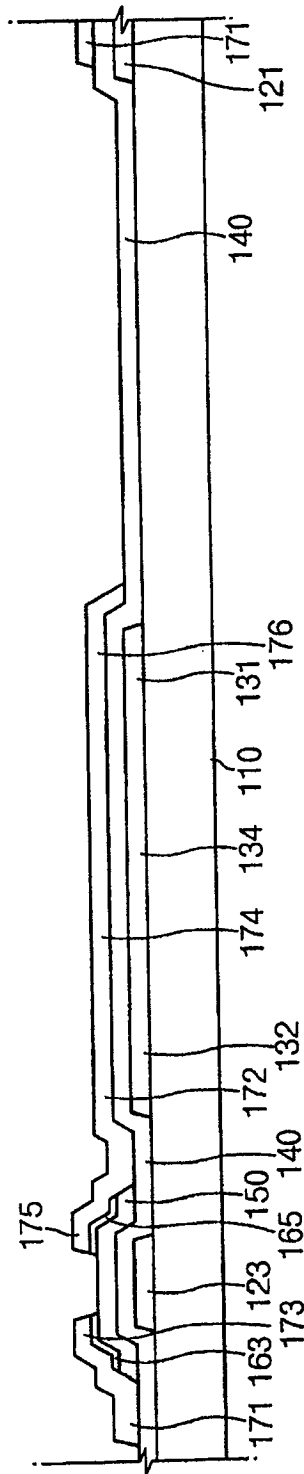


图 7B

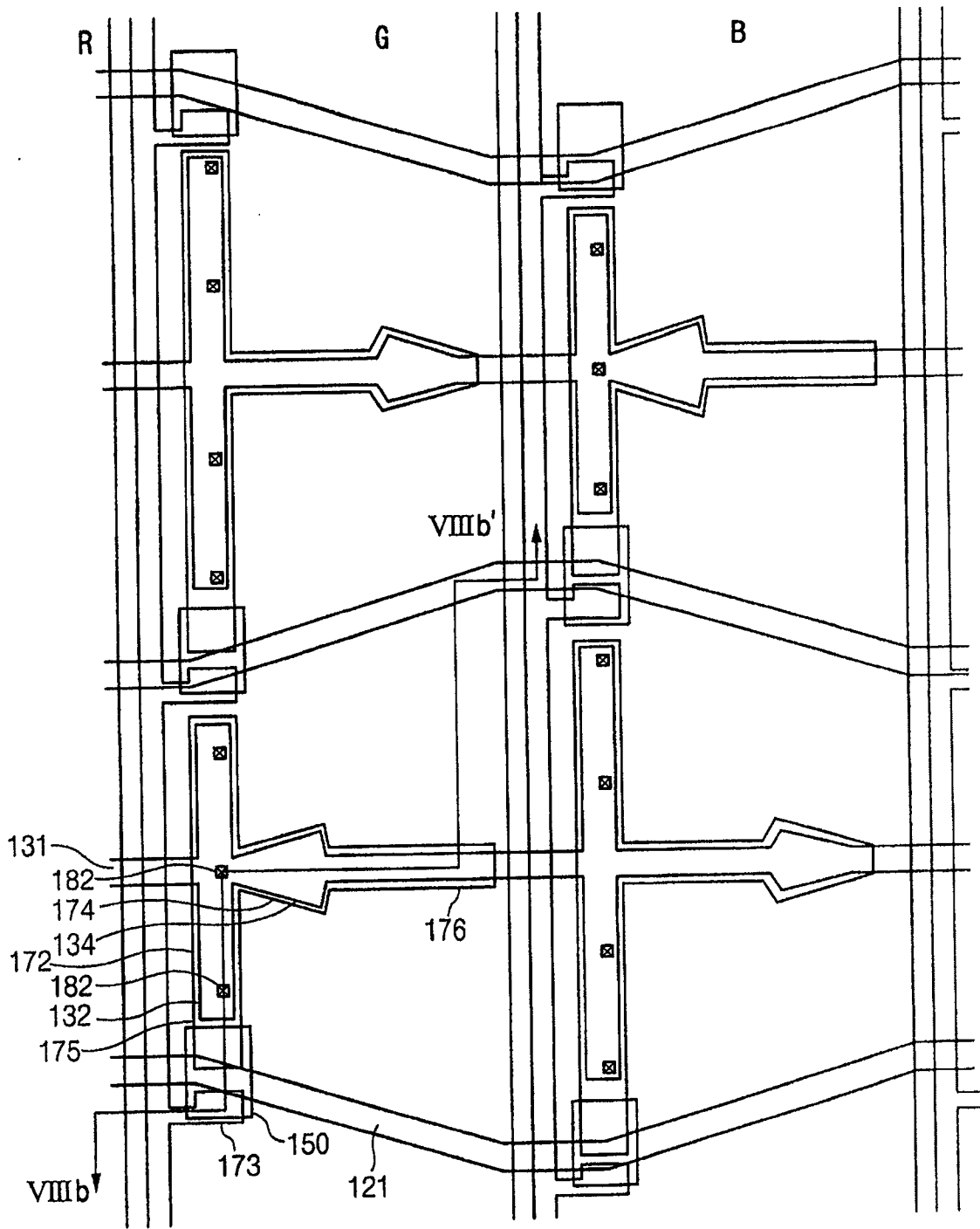


图 8A

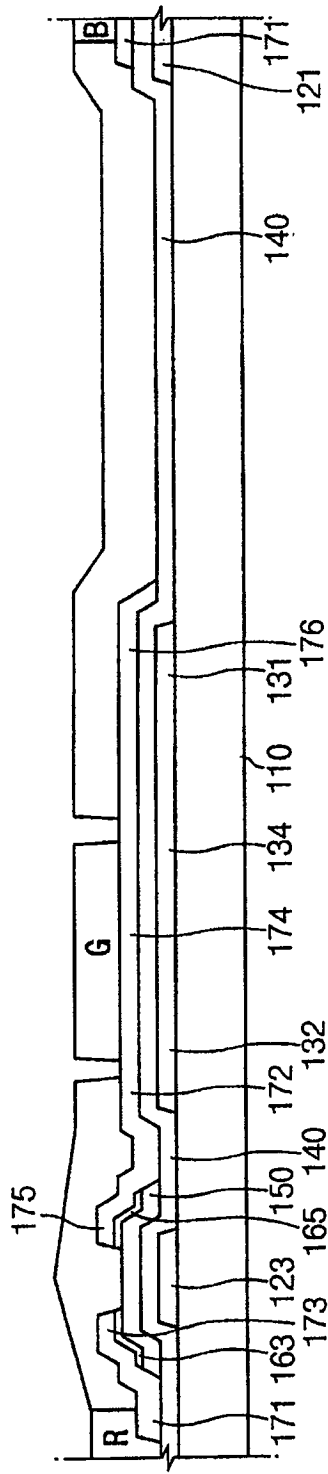


图 8B

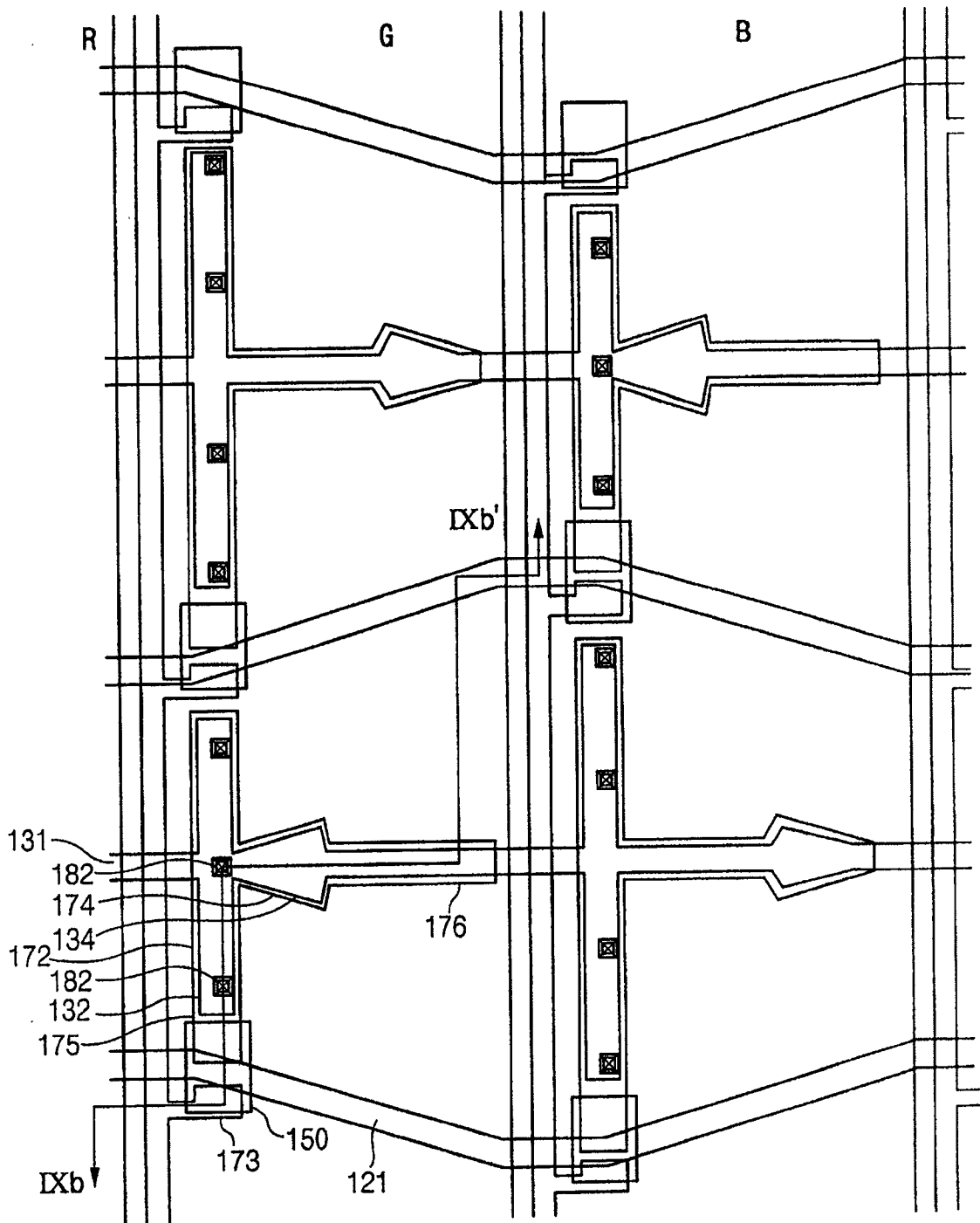


图 9A

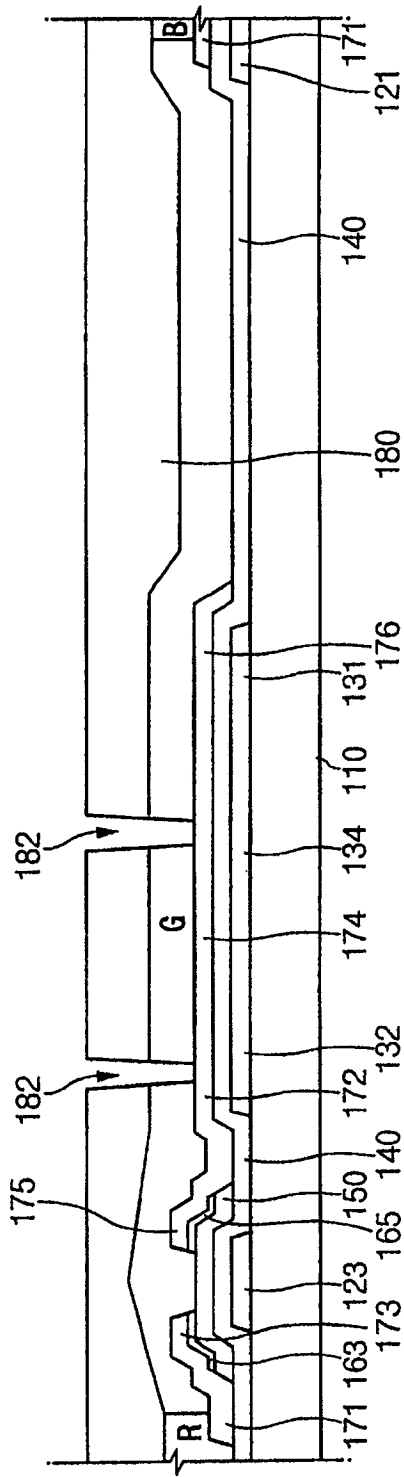


图 9B

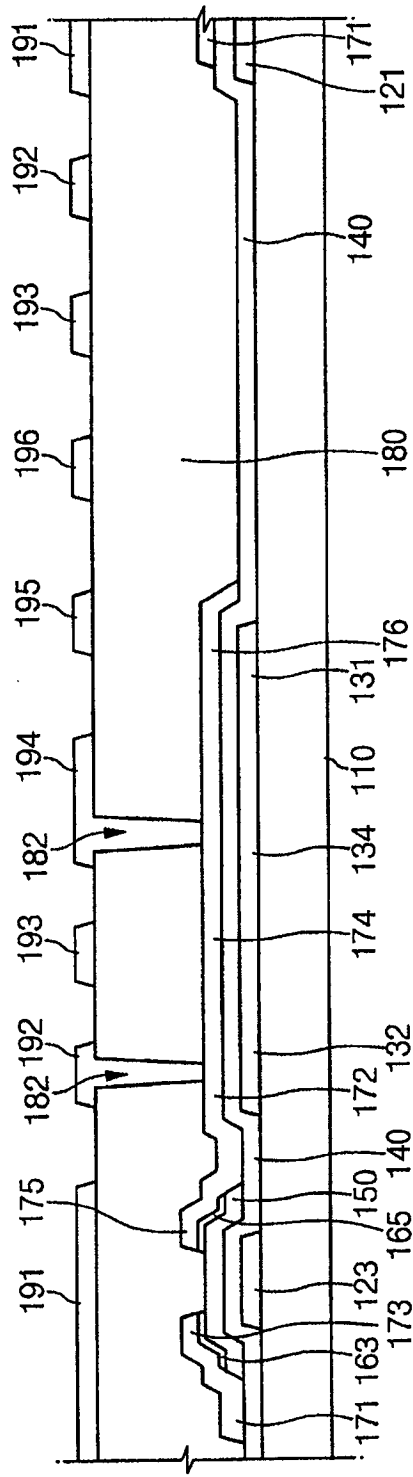


图 10

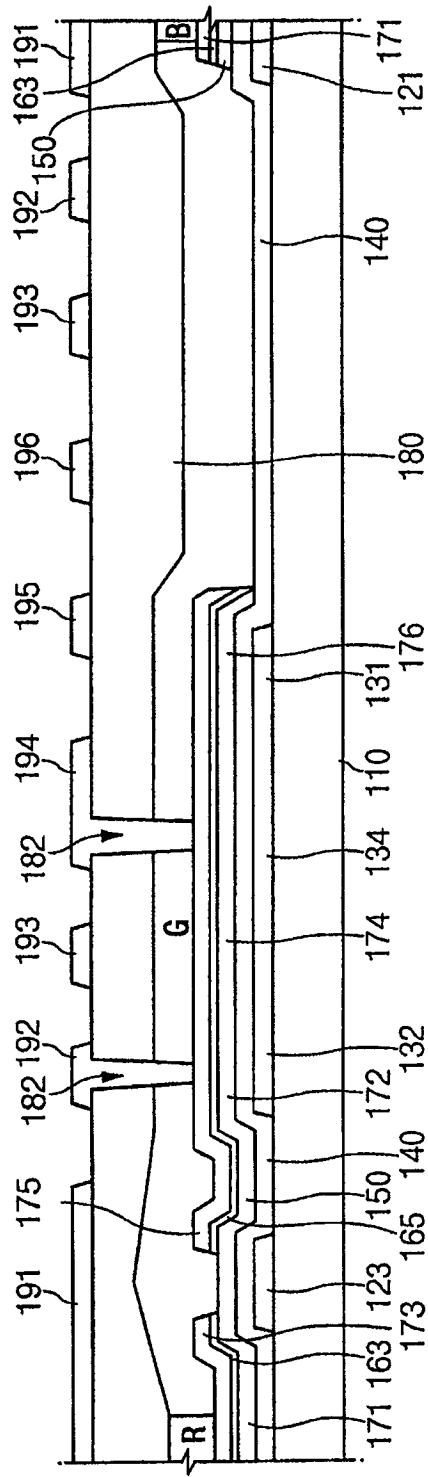


图 11

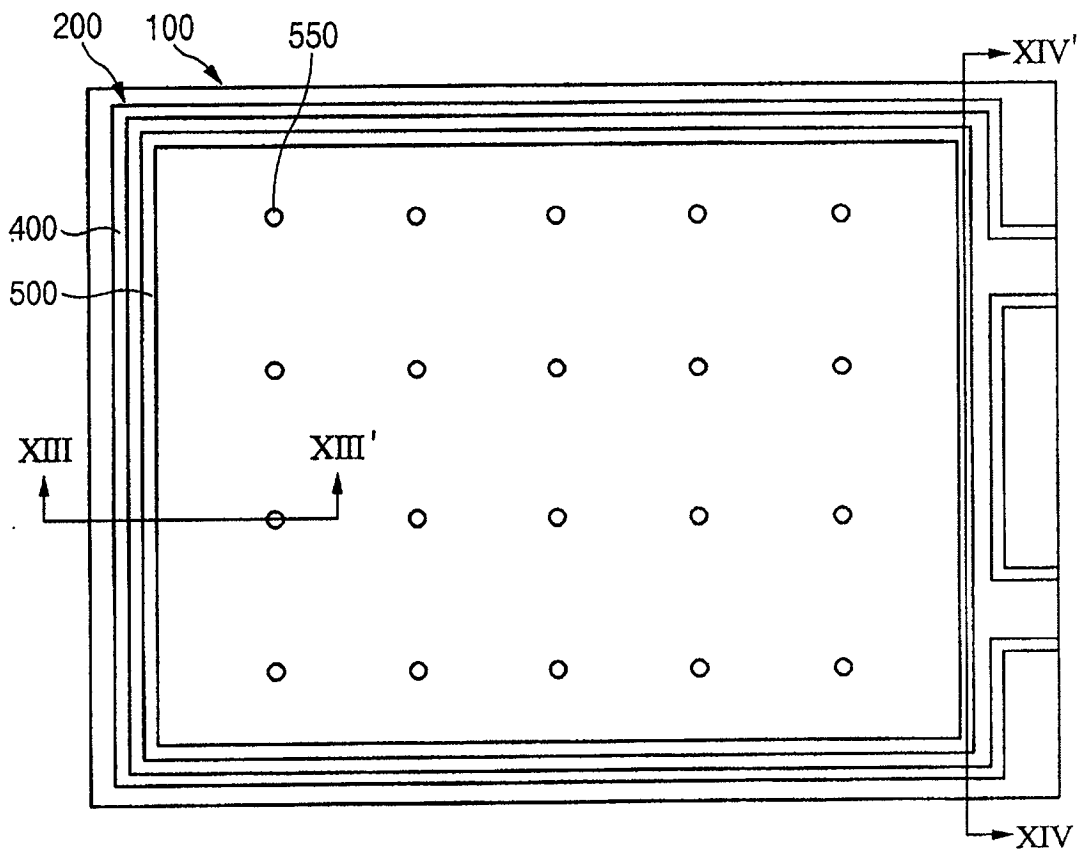


图 12

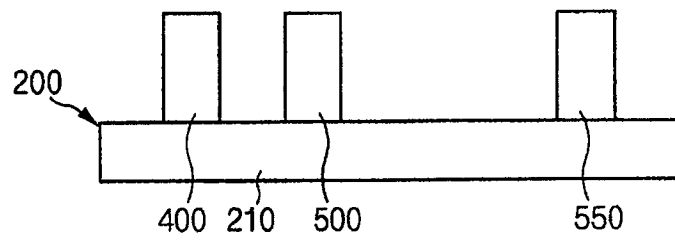


图 13

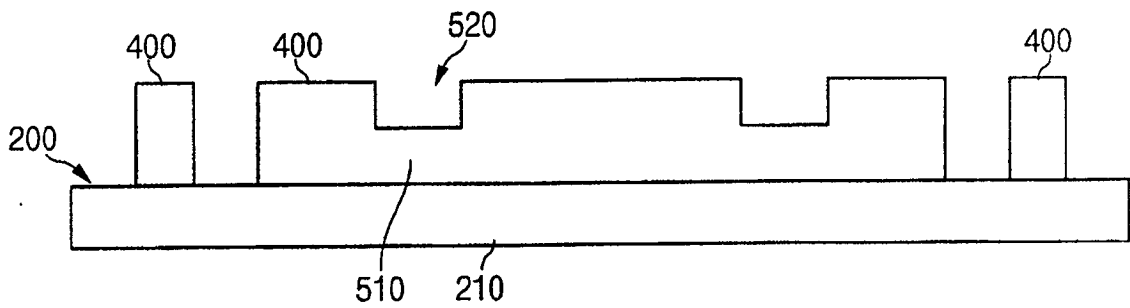


图 14

专利名称(译)	薄膜晶体管阵列板和包含该板的液晶显示器		
公开(公告)号	<a href="#">CN1573491B</a>	公开(公告)日	2010-04-28
申请号	CN200410063977.4	申请日	2004-05-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李昶勋 金兑奂 韩银姬 仓学璇		
发明人	李昶勋 金兑奂 韩银姬 仓学璇		
IPC分类号	G02F1/136 G02F1/1343 H01L29/786 G02F1/1368 G02F1/1362 G09F9/30 G09F9/35 H01L21/77 H01L21/84 H01L27/12 H01L27/13		
CPC分类号	H01L27/13 G02F2001/134318 H01L27/1214 G02F1/133707 G02F2001/136222 G02F1/136227 G02F2201/40 H01L27/12 G02F2001/13606 G02F1/134363 H01L27/124 H01L27/1255		
代理人(译)	李晓舒 魏晓刚		
优先权	1020030034677 2003-05-30 KR		
其他公开文献	CN1573491A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开一种薄膜晶体管阵列板，其包括：形成在基底上并包括多个倾斜部分和栅极的多个栅极线；在栅极线上的第一绝缘层；形成在第一绝缘层上的半导体层；多个至少形成在该半导体层上并与栅极线相交以限定梯形像素区域的数据线；多个与数据线分开的漏极；至少形成在该半导体层部分上的第二绝缘层，该半导体部分未覆盖有数据线和漏极；多个形成在第二绝缘层上并与漏极相连的像素电极，在每个像素区域内至少设置两个像素电极；以及多个形成在第二绝缘层上的公共电极，其与像素电极交替设置并与漏极相连，每个公共电极具有与像素电极边缘相分隔的边缘，并基本平行于所述像素电极的边缘。

