

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2021-528820

(P2021-528820A)

(43) 公表日 令和3年10月21日(2021.10.21)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/02 (2006.01)	H05B 33/02	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
H01L 27/32 (2006.01)	H01L 27/32	5G435
H05B 33/12 (2006.01)	H05B 33/12 B	
H05B 33/22 (2006.01)	H05B 33/22 Z	
審査請求 有 予備審査請求 未請求 (全 48 頁) 最終頁に続く		

(21) 出願番号 特願2020-571655 (P2020-571655)
 (86) (22) 出願日 令和1年6月28日 (2019.6.28)
 (85) 翻訳文提出日 令和2年12月22日 (2020.12.22)
 (86) 国際出願番号 PCT/CN2019/093730
 (87) 国際公開番号 W02020/133994
 (87) 国際公開日 令和2年7月2日 (2020.7.2)
 (31) 優先権主張番号 201811627472.4
 (32) 優先日 平成30年12月28日 (2018.12.28)
 (33) 優先権主張国・地域又は機関 中国 (CN)

(71) 出願人 520032974
 云谷 (固安) 科技有限公司
 中国河北省廊坊市固安县新興産業示范区
 (74) 代理人 100112656
 弁理士 宮田 英毅
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 楼均輝
 中国江蘇省昆山市高新区晨豊路188号
 Fターム(参考) 3K107 AA01 BB01 CC41 DD03 DD23
 DD24 DD25 DD28 DD29 DD30
 DD39 DD44X DD44Y DD46X DD46Y
 DD89 EE01 EE02 EE03 EE07
 EE57 FF15 GG04 GG33 HH05

最終頁に続く

(54) 【発明の名称】 ディスプレイパネル、透光OLED基板、及びOLED基板

(57) 【要約】

【課題】本発明は、ディスプレイパネル、透光OLED基板、およびOLED基板を提供する。

【解決手段】透光OLED基板は、サブストレートと、前記サブストレート上に位置する第1の電極層と、前記第1の電極層上に位置する発光構造層と、前記発光構造層上に位置する第2の電極と、を含む。第1の電極層は、第1の方向に沿って配列された複数の電極組を含み、各電極組は、少なくとも1つの第1の電極を含み、各前記第1の電極は、第2の方向に沿って延びており、前記第2の方向は、前記第1の方向に垂直であり、各々の第1の電極と各第2の電極との間に駆動電圧を印加するとき、透光OLED基板は表示機能を実行し、各々の第1の電極と第2の電極との間に駆動電圧を印加しないとき、透光OLED基板は、透光機能を実行するように構成される。

【選択図】図1

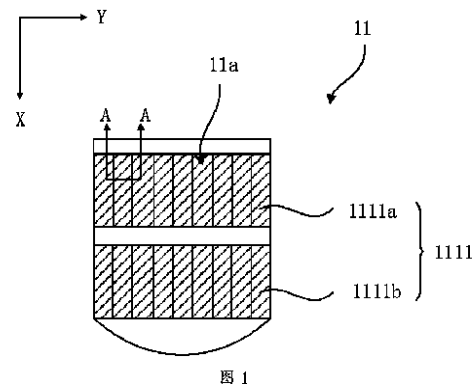


図1

【特許請求の範囲】**【請求項 1】**

サブストレートと、前記サブストレート上に位置する第 1 の電極層と、前記第 1 の電極層上に位置する発光構造層と、前記発光構造層上に位置する第 2 の電極と、を含む透光 O L E D 基板であって、

前記第 1 の電極層は、第 1 の方向に沿って配列された複数の電極組を含み、各前記電極組は、少なくとも 1 つの第 1 の電極を含み、各前記第 1 の電極は、第 2 の方向に沿って延びており、前記第 2 の方向は、前記第 1 の方向に垂直であり、

前記発光構造層は、 n 種の色の発光構造を含み、 $n \geq 1$ であり、

各前記第 1 の電極ごとに、前記第 1 の電極上に少なくとも 1 つの前記発光構造が設けられており、同一の前記第 1 の電極上に設けられた発光構造は、同一の種類の色を有し、

各前記第 1 の電極と前記第 2 の電極との間に駆動電圧が印加されたとき、透光 O L E D 基板は表示機能を実行し、各前記第 1 の電極と前記第 2 の電極との間に駆動電圧が印加されないとき、前記透光 O L E D 基板は透光機能を実行する

ことを特徴とする透光 O L E D 基板。

【請求項 2】

前記第 2 の電極は、表面電極であるか、または、

前記第 2 の電極は、単層構造または積層構造であり、前記第 2 の電極が単層構造である場合、前記第 2 の電極は、単層金属層、単層金属混合物層、または、単層透明金属酸化物層であり、前記第 2 の電極が積層構造である場合、前記第 2 の電極は、透明金属酸化物層と金属層との積層、または、透明金属酸化物層と金属混合物層との積層である

ことを特徴とする請求項 1 に記載の透光 O L E D 基板。

【請求項 3】

各前記電極組中の各前記第 1 の電極上の発光構造の色は、同一であるか、または、異なる

ことを特徴とする請求項 1 に記載の透光 O L E D 基板。

【請求項 4】

前記透光 O L E D 基板は、複数の第 1 の O L E D サブピクセルをさらに含み、

各前記第 1 の O L E D サブピクセルは、

1 つの第 1 の電極と、

前記第 1 の電極上のすべての発光構造と、

前記第 1 の電極に対応する一部の第 2 の電極と、を含み、

前記第 2 の電極は、接地され、

前記第 1 の O L E D サブピクセルの駆動方式は、アクティブ方式またはパッシブ方式である

ことを特徴とする請求項 1 に記載の透光 O L E D 基板。

【請求項 5】

各前記第 1 の O L E D サブピクセルの駆動方式がアクティブ方式である場合、前記第 1 の O L E D サブピクセルに対応する 1 つまたは複数のピクセル駆動回路は、第 1 の O L E D サブピクセルが位置する領域と重ならないベゼル領域に設けられる

ことを特徴とする請求項 4 に記載の透光 O L E D 基板。

【請求項 6】

各前記第 1 の O L E D サブピクセルの駆動方式がパッシブ方式である場合、各前記第 1 の O L E D サブピクセル中の第 1 の電極の配線は、第 1 の O L E D サブピクセルが位置する領域と重ならないベゼル領域に設けられる

ことを特徴とする請求項 4 に記載の透光 O L E D 基板。

【請求項 7】

前記透光 O L E D 基板は、少なくとも 1 つの O L E D ピクセルユニットをさらに含み、

各前記 O L E D ピクセルユニットは、少なくとも 1 つの第 1 の O L E D サブピクセルを含み、

10

20

30

40

50

n = 1である場合、各前記OLEDピクセルユニット中の各前記第1のOLEDサブピクセルは、同色サブピクセルであり、

n = 3である場合、各前記OLEDピクセルユニット中の各前記第1のOLEDサブピクセルの第1の電極上の発光構造の色は、互いに異なり、同一の規則に従って交互に配置される

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項8】

各前記第1のOLED同色サブピクセルの駆動方式がパッシブ方式であり、

第1の方向が列方向である場合、1列中の各第1のOLED同色サブピクセルの第1の電極は、同一のデータ信号に接続され、各列の第1のOLED同色サブピクセルの第1の電極は、同一のデータ信号または異なるデータ信号に接続され、

第1の方向が行方向である場合、1行中の各第1のOLED同色サブピクセルの第1の電極は、同一のデータ信号に接続され、各行の第1のOLED同色サブピクセルの第1の電極は、同一のデータ信号または異なるデータ信号に接続される

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項9】

各前記OLEDピクセルユニットの駆動方式は、パッシブ方式であり、

前記第1の方向が列方向である場合、1列の各OLEDピクセルユニット中の、同一の色を有する各第1のOLEDサブピクセルの第1の電極は、同一のデータ信号または異なるデータ信号に接続され、

前記第1の方向が行方向である場合、1行の各OLEDピクセルユニット中の、同一の色を有する各第1のOLEDサブピクセルの第1の電極は、同一のデータ信号または異なるデータ信号に接続される

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項10】

各前記OLEDピクセルユニットの駆動方式は、パッシブ方式であり、

前記第1の方向が列方向である場合、各前記OLEDピクセルユニット中の第1のOLEDサブピクセルの第1の電極は、1つのスイッチングトランジスタのドレインに接続され、前記スイッチングトランジスタのソースは、同一のデータ信号または異なるデータ信号に接続され、1列に位置する同一の色を有する第1のOLEDサブピクセルに対応するスイッチングトランジスタのゲートは、同一のスイッチング信号または異なるスイッチング信号に接続され、

前記第1の方向が行方向である場合、各前記OLEDピクセルユニット中の第1のOLEDサブピクセルの第1の電極は、1つのスイッチングトランジスタのドレインに接続され、前記スイッチングトランジスタのソースは、同一のデータ信号または異なるデータ信号に接続され、1行に位置する同一の色を有する第1のOLEDサブピクセルに対応するスイッチングトランジスタのゲートは、同一のスイッチング信号または異なるスイッチング信号に接続される

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項11】

各前記第1のOLED同色サブピクセルの駆動方式は、アクティブ方式であり、

前記第1の方向が列方向である場合、1列中の各第1のOLED同色サブピクセルの第1の電極は、同一のピクセル駆動回路中の駆動トランジスタのドレインに接続されるか、または、各列の第1のOLED同色サブピクセルの第1の電極は、同一または異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、前記駆動トランジスタのゲートは、1つのデータ信号に対応し、前記駆動トランジスタのソースは、電源電圧に対応し、

前記第1の方向が行方向である場合、1行中の各第1のOLED同色サブピクセルの第1の電極は、同一のピクセル駆動回路中の駆動トランジスタのドレインに接続されるか、または、各行の第1のOLED同色サブピクセルの第1の電極は、同一または異なるピク

10

20

30

40

50

セル駆動回路中の駆動トランジスタのドレインに接続され、前記駆動トランジスタのゲートは、1つのデータ信号に対応し、前記駆動トランジスタのソースは、電源電圧に対応する

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項12】

各前記OLEDピクセルユニットの駆動方式は、アクティブ方式であり、

前記第1の方向が列方向である場合、1列の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルの第1の電極は、同一のピクセル駆動回路に接続されるかまたは異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、各駆動トランジスタのソースは、電源電圧に対応し、

10

前記第1の方向が行方向である場合、1行の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルの第1の電極は、同一のピクセル駆動回路に接続されるかまたは異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、各駆動トランジスタのソースは、電源電圧に対応する

ことを特徴とする請求項4に記載の透光OLED基板。

【請求項13】

前記第2の方向において、前記第1の電極の前記サブストレートにおける投影は、1つの第1のパターンユニットまたは2つ以上の第1のパターンユニットから構成され、前記第1のパターンユニットは、円形、楕円形、ダンベル形、ひょうたん形、または、長方形であり、

20

各前記第1の電極および/または前記発光構造の前記サブストレートにおける投影の長さおよび/または位置は、同一であるか、または、異なり、前記第1の電極上に1つの発光構造が設けられ、前記発光構造は、第1の電極一面に広がるか、または、前記第1の電極上に、間隔を置いて配置された複数の発光構造が設けられ、前記間隔を置いた発光構造は、ピクセル定義層によって分離されるか、または、前記間隔を置いた発光構造の間にピクセル定義層がない

ことを特徴とする請求項1に記載の透光OLED基板。

【請求項14】

30

前記第1の電極の前記第2の方向におけるサイズと前記第1の方向におけるサイズとの比は、10:1よりも大きい

ことを特徴とする請求項1に記載の透光OLED基板。

【請求項15】

請求項1～14のいずれか1項に記載の透光OLED基板を含む

ことを特徴とするディスプレイパネル。

【請求項16】

第1のOLED基板と、第2のOLED基板と、を含み、

前記第1のOLED基板は、請求項1～14のいずれか1項に記載の透光OLED基板を含み、前記第2のOLED基板は、不透光基板であり、前記第1のOLED基板と前記第2のOLED基板とは、サブストレーートを共有する

40

ことを特徴とするOLED基板。

【請求項17】

前記第2のOLED基板は、前記第1のOLED基板を包囲するか、または、半包囲する

ことを特徴とする請求項16に記載のOLED基板。

【請求項18】

前記第2のOLED基板は、前記サブストレートと、前記サブストレート上に位置する第3の電極層と、前記第3の電極層上に位置する第2の発光構造層と、前記第2の発光構造層上に位置する第4の電極とを含み、

50

前記第 3 の電極層は、光反射性能を有し、

前記第 1 の方向および / または前記第 2 の方向において、前記第 2 の発光構造の色は、同一の規則に従って交互に配置され、

前記第 4 の電極は、表面電極である

ことを特徴とする請求項 16 に記載の O L E D 基板。

【請求項 19】

前記第 3 の電極層と前記第 1 の電極層とは、同一の層に位置し、および / または、前記第 4 の電極層と前記第 2 の電極とは、同一の層に位置し、または、前記第 1 の電極上の発光構造と前記第 3 の電極上の発光構造とは、同一のプロセスにおいて蒸着によって形成され、

10

前記第 1 の電極上の発光構造と前記第 3 の電極上の発光構造とは、同一の蒸着プロセスにおいて同一のマスクを使用して形成される

ことを特徴とする請求項 18 に記載の O L E D 基板。

【請求項 20】

前記第 1 の O L E D 基板は、アクティブ駆動またはパッシブ駆動を通じて表示機能を実行し、前記第 1 の O L E D 基板に対応する前記ピクセル駆動回路は、前記第 2 の O L E D 基板のベゼル領域に位置するか、または、第 2 の O L E D 基板と第 1 の O L E D 基板との間の遷移領域に位置する

ことを特徴とする請求項 16 に記載の O L E D 基板。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、O L E D ディスプレイデバイスの技術分野に関し、特に、ディスプレイパネル、透光 O L E D 基板、および O L E D 基板に関する。

【背景技術】

【0002】

ディスプレイデバイスの急速な発展に伴い、ユーザーの画面占有率に対する要求がますます高くなっている。画面の上部に、カメラ、センサー、イヤピースなどのコンポーネントを取り付ける必要があるため、画面の上部に、一般的に、上述のコンポーネントを取り付けるための一部の領域を残しておく。たとえば、A p p l e の携帯電話 i p h o n e X のフロントノッチ形エリアは、画面の全体的な一貫性に影響を与えた。全画面表示は業界からますます注目を集めている。

30

【発明の概要】

【0003】

本発明は、ディスプレイパネル、透光 O L E D 基板、及び O L E D 基板を提供することによって、透光 O L E D 基板の構造を変更し、回折の問題を解決し、透光 O L E D 基板のイメージング品質を改善することを目的とする。

【0004】

上記の目的を達成するために、本発明の第 1 の態様は、透光 O L E D 基板を提供し、当該透光 O L E D 基板は、サブストレートと、前記サブストレート上に位置する第 1 の電極層と、第 1 の電極層上に位置する発光構造層と、発光構造層上に位置する第 2 の電極と、を含み、第 1 の電極層は、第 1 の方向に沿って配列された複数の電極組を含み、各電極組は、少なくとも 1 つの第 1 の電極を含み、各第 1 の電極は、第 2 の方向に沿って延びており、第 2 の方向は、第 1 の方向に垂直であり、発光構造層は n 種の色の発光構造を含み、n > 1 であり、各第 1 の電極ごとに、第 1 の電極上には、少なくとも 1 つの発光構造が設けられ、同一の第 1 の電極上に設けられた発光構造は、同一の種類の色を有し、各第 1 の電極と第 2 の電極との間に駆動電圧が印加されたとき、透光 O L E D 基板は表示機能を実行するように構成され、各第 1 の電極と第 2 の電極との間に駆動電圧が印加されていないとき、透光 O L E D 基板は透光機能を実行するように構成される。

40

【0005】

50

本発明の有益な効果は、以下のとおりである。

【0006】

全画面ディスプレイパネルで、パネルの下のカメラのイメージング効果が低下する理由は、透光表示領域に対応するサブピクセルが複数のパターン化されたフィルム層を含み、光が複数のパターン化されたフィルム層を通過するときに、異なるパターンフィルム層の境界で干渉および回折現象が発生するためである。本発明は、上記の分析に基づいて、透光OLED基板の第1の電極層を第1の方向に沿って配列された複数の電極組を含むように設け、1つの電極組は、少なくとも1つの第1の電極を含み、同一の電極組中の第1の電極は、いずれも第2の方向に延びており、第2の方向は、第1の方向に垂直である。第1の電極の第2の方向におけるサイズは、第1の方向におけるサイズよりもはるかに大きい。したがって、第1の電極の第1の方向におけるサイズと第2の方向におけるサイズとの差異がほとんどない構造と比較すると、パターンフィルム層の境界を減らし、複雑さを減らし、透光時の干渉および回折の問題を改善することができる。このようにして、透光OLED基板が表示機能を実行する必要がある場合、各々の第1の電極と第2の電極との間に駆動電圧を印加すると、透光OLED基板は表示機能を実行し、不透光OLED基板とともに表示を行って、OLED基板全体が全画面ディスプレイパネルを形成し、透光OLED基板が透光機能を実行する必要がある場合、各第1の電極と第2の電極との間に駆動電圧を印加せず、駆動しない。干渉および回折に関連する問題が解決されるため、透光OLED基板の下感光性素子のイメージング効果が良好である。

10

【図面の簡単な説明】

20

【0007】

【図1】本発明の第1の実施例の透光OLED基板の上面図である。

【図2】図1のA—A線に沿った断面図である。

【図3】透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。

【図4】透光OLED基板の2行の各第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図5】透光OLED基板の2行の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。

【図6】GIP回路構造およびタイミング図である。

30

【図7】透光OLED基板の2行の各第1のOLED同色サブピクセルの別のアクティブ駆動方式の回路の模式図である。

【図8】駆動トランジスタの閾値電圧を補償する機能を有するピクセル駆動回路の回路図およびタイミング図である。

【図9】本発明の第2の実施例の透光OLED基板の上面図である。

【図10】本発明の第3の実施例の透光OLED基板の上面図である。

【図11】本発明の第3の実施例の透光OLED基板の上面図である。

【図12】本発明の第3の実施例の透光OLED基板の上面図である。

【図13】本発明の第4の実施例の透光OLED基板の上面図である。

【図14】透光OLED基板の2行の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。

40

【図15】透光OLED基板の2行の各第1のOLEDサブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図16】透光OLED基板の2行の各第1のOLEDサブピクセルの他のパッシブ駆動方式の回路の模式図である。

【図17】透光OLED基板の2行の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。

【図18】本発明の第5の実施例の透光OLED基板の上面図である。

【図19】透光OLED基板の2列の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。

50

【図20】透光OLED基板の2列の第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図21】透光OLED基板の2列の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。

【図22】透光OLED基板の2列の各第1のOLED同色サブピクセルの他のアクティブ駆動方式の回路の模式図である。

【図23】透光OLED基板の2列の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。

【図24】透光OLED基板の2列の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。

【図25】本発明の第1の実施例のOLED基板の上面図である。

【図26】図25の第2のOLED基板の断面図である。

【0008】

本発明の理解を便利にするために、本発明に出現される符号を以下に示す。

【発明を実施するための形態】

【0009】

本発明の上記の目的、特徴、及び利点をより明らかかつわかりやすくするために、以下、本発明の実施例を、図面を参照して詳細に説明する。

【0010】

図1は、本発明の実施例1の透光OLED (Organic Light-Emitting Diode) 基板の上面図であり、図2は、図1のA-A線に沿った断面図である。

【0011】

図1および図2を参照すると、透光OLED基板11は、サブストレート110と、サブストレート110上に位置する第1の電極層111と、第1の電極層111上に位置する発光構造層112と、発光構造層112上に位置する第2の電極113と、を含む。

【0012】

第1の電極層111は、第1の方向Yに沿って配列された複数の電極組1111を含み、1つの電極組1111は、2つの第1の電極1111a、1111bを含み、同一の電極組1111中の第1の電極1111a、1111bはいずれも第2の方向Xに沿って延びており、すなわち、第2の方向Xにおけるサイズは、第1の方向Yにおけるサイズよりも、はるかに大きく、第2の方向Xは、第1の方向Yに垂直である。第2の電極113は、表面電極である。

【0013】

発光構造層112は、n種の色の発光構造1121を含み、n-1であり、1つの第1の電極1111a上に発光構造1121が設けられ、同一の第1の電極1111aの発光構造1121は、同一の色であり、透光OLED基板11は、各々の第1の電極1111a、1111bと第2の電極113との間に駆動電圧を印加すると、表示機能を実行し、第1の電極1111a、1111bと第2の電極113との間に駆動電圧を印加しないと、透光OLED基板11は透光機能を実行する。

【0014】

具体的な実施過程において、第1の電極1111aの第2の方向Xにおけるサイズは、第1の方向Yにおけるサイズよりも、はるかに大きく、ここで、「はるかに大きい」は、好ましくは10:1よりも大きい。他のオプションの案において、20:1、50:1、100:1よりも大きくてもよく、さらに、400:1よりも大きくても良い。

【0015】

図1を参照すると、本実施例において、第1の方向Yは、行方向であり、第2の方向Xは、列方向である。

【0016】

なお、本実施例において、1つの第1の電極1111a/1111b上の発光構造11

10

20

30

40

50

21は、第1の電極1111a/1111b一面に広がっており、すなわち、発光構造1121は、第1の電極1111a/1111bの上端から下端までに延びる。他のオプションの案において、発光構造1121は、第1の電極1111a/1111b全体の一部にのみ配置されてもよい。図2を参照すると、第1の電極1111a/1111b上の発光構造1121の大きさおよび位置は、ピクセル規定層114によって限定される。他のオプションの案において、ピクセル規定層114を省略してもよく、発光構造1121の大きさおよび位置は、蒸着用マスクのパターンによって限定されてもよい。

【0017】

第1の電極1111a/1111bおよび/または発光構造1121は、上端から中部までに延び、中部から下端までに延びる多数の列に設けられ、アレイ状に配列される多数の行列ユニットと比較すると、パターン境界の数を減らすことができ、光が透光OLED基板11を透過するときの干渉および回折の問題を改善することができる。

10

【0018】

1つの第1の電極1111a/1111bと、当該第1の電極1111a/1111b上の発光構造1121と、当該第1の電極1111a/1111bに対応する一部の第2の電極113とによって、1つの第1のOLEDサブピクセル11aが形成される。

【0019】

本実施例において、 $n=1$ であり、すなわち、すべての第1のOLEDサブピクセル11aは、同色サブピクセルである。オプションの案において、2行の各第1のOLEDサブピクセル11aは、すべて、赤色サブピクセル、緑色サブピクセル、青色サブピクセル、黄色サブピクセル、白色サブピクセルなどであることができる。つまり、透光OLED基板11が表示機能を実行する場合、当該領域は単色光を発生する。

20

【0020】

第1のOLEDサブピクセル11aの発光駆動方式は、アクティブ方式であってもよいし、パッシブ方式であってもよい。

【0021】

パッシブ駆動OLED(Passive Matrix OLED、PMOLED)は、受動駆動OLEDとも呼ばれ、単にカソード(第2の電極)とアノード(第1の電極)とでマトリクスを構成し、走査方式でアレイ中の行列交差点のピクセルを点灯し、各サブピクセルは短パルスモードで奏され、瞬間的に高い輝度で発光する。言い換えれば、各OLEDサブピクセルのアドレス指定は、外部回路によって直接制御される。当該外部回路は、ディスプレイ駆動集積チップ(display driver integrated Chip、DDIC)によって制御されることできる。

30

【0022】

アクティブ駆動OLED(Active Matrix OLED、AMOLED)は、能動駆動OLEDとも呼ばれ、薄膜トランジスタ(Thin-film Transistor、TFT)アレイを含み、薄膜トランジスタアレイ中の各薄膜トランジスタは、ストレージコンデンサを含む。AMOLEDは、独立した薄膜トランジスタを使用して各ピクセルの発光を制御し、各サブピクセルは、連続的に発光することができる。言い換えれば、各OLEDサブピクセルのアドレス指定は、薄膜トランジスタアレイによって直接制御される。薄膜トランジスタアレイの行選択信号は、GIP(Gate In Panel)回路から得ることができ、列選択信号は、ディスプレイ駆動集積チップ(DDIC)から得ることができる。

40

【0023】

図3は、透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。図3を参照すると、1行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一の1つのデータ信号に接続され、2行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一のもう1つのデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は接地される。当該2つのデータ信号チャンネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの

50

色と一致する。当該データ信号は、外部回路によって提供される。当該透光OLED基板は、2行の各第1のOLEDサブピクセル11aを有するため、1行目に1つの駆動電流を印加し、2行目にもう1つの駆動電流を印加する必要がある、当該2つの駆動電流は、ディスプレイ駆動集積チップ(DDIC)の2つのデータ信号チャンネル(データ線)から得ることができる。

【0024】

図4は、透光OLED基板の2行の各第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。図4を参照すると、各行目中の各第1のOLEDサブピクセル11aの第1の電極は異なるデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は接地される。各データ信号チャンネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの色と一致する。当該各データ信号も外部回路から提供される。当該透光OLED基板は2行の各第1のOLEDサブピクセル11aを有するため、1行目と2行目中の各第1のOLEDサブピクセル11aに駆動電流を印加する必要がある、上記の各駆動電流は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャンネル(データ線)から得ることができ、すべての駆動電流は、ディスプレイ駆動集積チップ(DDIC)の多数のデータ信号チャンネル(データ線)から得ることができる。

【0025】

図3および図4の実施例において、1行目中の各第1のOLEDサブピクセル11aの第1の電極の配線は、透光OLED基板11の上部のベゼル領域および側部のベゼル領域に配置され、すなわち第1の電極の配線は、第1のOLEDサブピクセル11aが位置する領域に配置されていない。同様に、2行目の第1のOLEDサブピクセル11aの第1の電極の配線は、透光OLED基板11の下部のベゼル領域および側部のベゼル領域に設けられる。第1のOLEDサブピクセル11aが位置する領域に第1の電極の配線を配置する方式と比較すると、ベゼル領域に第1の電極の配線を配置する方式は、第1のOLEDサブピクセル11aが位置する領域のパターンフィルム層をさらに減らすことができ、透光モードでの干渉および回折の問題をさらに減らすことができる。

【0026】

図3の実施例と図4の実施例とを比較すると、前者は、データ信号のチャンネル数がより少なく、接続配線数もより少なく、占有面積もより少ない。

【0027】

図5は、透光OLED基板の2行の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。1つのピクセル駆動回路は、1つのスイッチングトランジスタX1、1つの駆動トランジスタX2、および、1つの記憶コンデンサCを含む。図5に示すように、1行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一の1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、2行目中の各第1のOLEDサブピクセル11aの第1の電極は、別の同一の1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、すべての第1のOLEDサブピクセル11aの第2の電極は、接地され、1行目のピクセル駆動回路中の駆動トランジスタX2のゲートは、1つのデータ信号に対応し、当該データ信号は、1つのスイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、2行目のピクセル駆動回路中の駆動トランジスタX2のゲートは、別のデータ信号に対応し、当該データ信号は別の1つのスイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、当該2つの駆動トランジスタのソースは、電源電圧(Voltage Drain Drain、VDD)に対応する。

【0028】

1行目のピクセル駆動回路は、透光OLED基板11の上部のベゼル領域に設けられることができる。2行目のピクセル駆動回路は、透光OLED基板11の下部のベゼル領域に設けられることができる。

【0029】

10

20

30

40

50

当該上部のピクセル駆動回路のデータ線は、ディスプレイ駆動集積チップ（DDIC）の1つのデータ信号チャンネル（データ線）に接続されることができ、当該下部のピクセル駆動回路のデータ線は、ディスプレイ駆動集積チップ（DDIC）のもう1つのデータ信号チャンネル（データ線）に接続されることができ、上部および下部のピクセル駆動回路の走査線は、GIP回路の1つの走査信号チャンネルに接続されることができる。

【0030】

図6は、GIP回路構造およびタイミング図である。図6を参照すると、1段目のGIP回路は、第1のトランジスタT1、第2のトランジスタT2、第3のトランジスタT3、第4のトランジスタT4、および、第5のトランジスタT5を含む。第1のクロック信号線XCKは、第1のトランジスタT1のゲートおよび第3のトランジスタT3のゲートに接続され、第2のクロック信号線CKは、第2のトランジスタT2のソースに接続される。第1のゲート線 V_{g_h} は、第4のトランジスタT4のソースおよび第5のトランジスタT5のソースに接続され、第2のゲート線 V_{g_1} は、第3のトランジスタT3のソースに接続される。GIP回路構成は多段のGIP回路を含むことができ、n段目のGIP回路の第1のトランジスタT1のソースは、n段目のGIP回路の入力信号線 G_n に接続され、n段目のGIP回路の入力信号である。n段目のGIP回路の第2のトランジスタT2のドレインは、n段目のGIP回路の出力信号線に接続され、n段目のGIP回路の出力信号は、n+1段目のGIP回路の入力信号 G_{n+1} となる。

【0031】

図6中のGIP回路が駆動する波形図を参照する。第1のゲート線 V_{g_h} は、ハイレベルであり、第2のゲート線 V_{g_1} は、ローレベルであり、第1のクロック信号線XCKおよび第2のクロック信号線CKは、それぞれハイレベルとローレベルとが逆であるデジタル信号を出力する。第1のクロック信号線XCKがローレベルにジャンプすると、1段目のGIP回路の走査線G1はローレベルを入力し、第2のクロック信号線CKがローレベルにジャンプすると、1段目のGIP回路はローレベルの信号を出力して、2段目のGIP回路の入力信号とし、つまり、2段目のGIP回路の走査線G2はローレベルを入力し、...、n段目の回路の出力信号をn+1段目の回路の入力信号とする。

【0032】

図7は、透光OLED基板の2行の各第1のOLEDサブピクセルの別のアクティブ駆動方式の回路の模式図である。図7を参照すると、1行目中の各第1のOLEDサブピクセル11aの第1の電極は、異なるピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、2行目中の各第1のOLEDサブピクセル11aの第1の電極は、異なるピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、すべての第1のOLEDサブピクセル11aの第2の電極は、接地され、各ピクセル駆動回路中の駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、各ピクセル駆動回路中の駆動トランジスタのソースは、同一の電源電圧に対応する。

【0033】

図7において、1つのピクセル駆動回路は、1つのトランジスタアレイを含み、当該トランジスタアレイ中の各トランジスタセルは、1つのスイッチングトランジスタX1、1つの駆動トランジスタX2、および、1つの記憶コンデンサCを含む。1行目中の各第1のOLEDサブピクセル11aの第1の電極に接続されたピクセル駆動回路は、透光OLED基板11の上部のベゼル領域に設けられることができる。2行目中の各第1のOLEDサブピクセル11aの第1の電極に接続されたピクセル駆動回路は、透光OLED基板11の下部のベゼル領域に配置されることができる。

【0034】

上部に配置された各ピクセル駆動回路中の各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ（DDIC）の1つのデータ信号チャンネル（データ線）に接続されることができ、下部に配置された各ピクセル駆動回路中の各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ（DDIC）の1つのデータ信号チャンネル（データ線

10

20

30

40

50

）に接続されることができ、上部および下部の各ピクセル駆動回路中の各トランジスタセル中の各走査線は、G I P回路の1つの走査信号チャンネルに接続することができる。言い換えれば、各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップの1つのデータ信号チャンネルを占め、各トランジスタセル中の走査線は、G I P回路の1つの走査信号チャンネルを占める。

【0035】

図8は、駆動トランジスタの閾値電圧を補償する機能を有するピクセル駆動回路の回路図およびタイミング図である。具体的な実施過程において、ピクセル駆動回路は、上記の2 T 1 C構造（2つのトランジスタと1つの記憶コンデンサを含む構造）に加えて、7 T 1 C、6 T 1 Cなどの、駆動トランジスタの閾値電圧を補償するピクセル駆動回路であつてもよい。図8に示す7 T 1 Cピクセル駆動回路は、リセット段階、補償段階、および、発光段階の3つの作業段階に分けられる。補償段階において、駆動トランジスタの閾値電圧 V_{th} は、まずそのゲート-ソース間電圧 V_{gs} に格納され、最後の発光段階において、 $V_{gs} - V_{th}$ を電流に変換し、 V_{gs} が既に V_{th} を含むから、電流に変換する時に V_{th} の影響を相殺して、電流の整合性を実現した。図8に示すピクセル駆動回路は、第1のO L E Dサブピクセル11aの寿命および表示均一性を改善することができる。

【0036】

1行目中の各第1のO L E Dサブピクセル11a（第1のO L E Dピクセル行とも呼ばれる）の第1の電極は、同一の1つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、ディスプレイ駆動チップの1つのデータ信号に対応し、ソースは、1つの電源電圧に対応し、2行目中の各第1のO L E Dサブピクセル11a（第2のO L E Dピクセル行とも呼ばれる）の第1の電極は、同一のもう1つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、ディスプレイ駆動チップのもう1つのデータ信号に対応し、ソースは、電源電圧に対応し（図5を参照）、この場合、上記の1行目の第1のO L E Dサブピクセル11aのピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の1つのデータ信号チャンネル（データ線）から得ることができ、上記の2行目の第1のO L E Dサブピクセル11aのピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）のもう1つのデータ信号チャンネル（データ線）から得ることができ、1行目と2行目の第1のO L E Dサブピクセル11aの駆動回路の各ピクセルの走査線 G_{n-1} 、 G_n の信号は、G I P回路の2つの走査信号チャンネルから得ることができ、各ピクセル駆動回路の発光信号（E m i t t i n g s i g n a l、E M）は、G I P回路の1つの発光信号チャンネルから得ることができ、各ピクセル駆動回路の初期信号（I n i t i a t i n g s i g n a l、I N I T）は、ディスプレイ駆動集積チップから得ることができる。

【0037】

1行目および2行目中の各第1のO L E Dサブピクセル11aの第1の電極は、異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各ピクセル駆動回路中の駆動トランジスタのゲートは、駆動チップの1つのデータ信号に対応し、各駆動トランジスタのソースは、同一の電源電圧または異なる電源電圧に対応し（図7を参照）、この場合、前述した1行目および2行目中の第1のO L E Dサブピクセル11aのピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の1つのデータ信号チャンネル（データ線）から得ることができ、すなわち、1行目および2行目の複数の第1のO L E Dサブピクセル11aのピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の複数のデータ信号チャンネル（データ線）から得ることができ、上記の1行目と2行目の第1のO L E Dサブピクセル11aの駆動回路の各ピクセルの走査線 G_{n-1} 、 G_n の信号は、G I P回路の2つの走査信号チャンネルから得ることができ、発光信号 E M は、G I P回路の1つの発光信号チャンネルから得ることができ、初期信号 I N I T は、ディスプレイ駆動集積チップから得ることができる。

【0038】

10

20

30

40

50

図5の実施例と図7の実施例とを比較すると、前者は、データ信号のチャネル数がより少なく、接続配線数もより少なく、占有面積がより少ない。

【0039】

図9は、本発明の第2の実施例中の透光OLED基板の上面図である。図9に示す透光OLED基板12は、図1に示す透光OLED基板11とほぼ同じであり、区別されるのは、1つの第1の電極1111a/1111b上に、間隔を置いた複数の発光構造1121が設けられていることである。間隔を置いた各発光構造1121は、ピクセル規定層114によって分離されるか、または、間隔を置いた発光構造1121同士の間にピクセル規定層114が存在しない。

【0040】

透光OLED基板12は、透光OLED基板12上の第1のOLEDサブピクセル11aのピクセル密度を増加させることができる。また、第1の電極1111a上に、1つの発光構造1121が設けられるか、複数の発光構造1121が設けられるかにかかわらず、透光OLED基板12上の第1のOLEDサブピクセル11aの発光駆動に影響を与えない。

【0041】

図10、11および12は、本発明の第3の実施例中の透光OLED基板の上面図である。図10に示す透光OLED基板13は、図1に示す透光OLED基板11とほぼ同じであり、区別されるのは、1つの電極組1111が1つの第1の電極1111aを含むことである。

【0042】

図10に示す構造は、図1に示す構造を基礎として、2行目の第1の電極1111bを除去し、1行目の第1の電極1111aをX方向に沿って透光OLED基板13の下端までに延びた構造、または、1行目の第1の電極1111aを除去し、2行目の第1の電極1111bをX方向に沿って透光OLED基板13の上端までに延びた構造に相当する。このように、本実施例中の各第1のOLEDサブピクセル11aの構造は、図1および9の実施例中の1行目中の各第1のOLEDサブピクセル11aの構造、または、2行目中の各第1のOLEDサブピクセル11aの構造とほぼ同一のである。

【0043】

第1の電極1111aのサブストレーツ110における投影は、1つまたは2つ以上のパターンユニットを含むことができる。図10で、パターンユニットは、矩形であり、図11で、パターンユニットは、ひょうたん形である。他のオプションの案において、パターンユニットは、楕円形、ダンベル形、または、円形などであることができる。上記のパターンによって、回折パターンのストライプを互いに重ね合わせて消し合うことができ、回折の問題を改善することができる。

【0044】

本実施例の各第1のOLEDサブピクセル11aの駆動方法は、図1の実施例の1行目中の各第1のOLEDサブピクセル11aの駆動方法に対応するか、または、2行目中の各第1のOLEDサブピクセル11aの駆動方法に対応する。本発明は、ここで繰り返して説明しない。

【0045】

図12において、各第1のOLEDサブピクセル11aは、透光OLED基板13の中間部の特定のセクション内でX方向に沿って上下に延びることができるか、または、透光OLED基板13の上端からX方向に沿って下向きに中間部まで延びることができるか、または、X方向の中間部から下端まで延びることができる。透光OLED基板13が2行且つ複数の列の第1のOLEDサブピクセル11aを含む場合、1行目中の各第1のOLEDサブピクセル11aは、透光OLED基板13のX方向に沿って上下に延びることができ、具体的には、上部のセクションに近い中間部の特定のセクション内で上下方向に延びるか、または、OLED基板13の上端から下向きに上中部まで、または、上中部から中間部まで延びる。2行目中の各第1のOLEDサブピクセル11aは、透光OLED基

10

20

30

40

50

板 1 3 の X 方向に沿って上下に延び、具体的には、下部のセクションに近い中間部の特定のセクション内で上下方向に延びるか、または、O L E D 基板 1 3 の下端から下中部まで、または、下中部から中間部まで延びる。第 1 の電極に異なる大きさの駆動電流を印加し、および/または、色が異なるサブピクセルに駆動電流を印加することによって、異なるパターンを実現する前述した実施案とは異なり、本実施例の各第 1 の O L E D サブピクセルは、サブピクセルの異なるパターンを組み合わせることでさまざまなパターンを形成することができる。

【 0 0 4 6 】

図 1 3 は、本発明の第 4 の実施例中の透光 O L E D 基板の上面図である。図 1 3 に示される透光 O L E D 基板 1 4 は、図 1 に示される透光 O L E D 基板 1 1 とほぼ同じであり、
10 区別されるのは、 $n = 3$ であることである。

【 0 0 4 7 】

言い換えれば、同一の行且つ異なる列の第 1 の電極 1 1 1 1 a / 1 1 1 1 b 上の発光構造 1 1 2 1 の色は、同一の規則に従って交互に配置され、隣接する、色が異なる 3 列の第 1 の O L E D サブピクセル 1 1 b、1 1 c、および、1 1 d が、1 つの O L E D ピクセルユニットを形成する。O L E D ピクセルユニットにおいて、第 1 の O L E D サブピクセル 1 1 b、1 1 c、および、1 1 d は、それぞれ、赤、緑、および、青のサブピクセルである。他のオプションの案において、第 1 の O L E D サブピクセル 1 1 b、1 1 c、および、1 1 d は、それぞれ他の色のサブピクセルであることができる。他のオプションの案において、隣接する、色が異なる 4 列の第 1 の O L E D サブピクセルは、1 つの O L E D ピ
20 クセルユニットを形成することができる。

【 0 0 4 8 】

各第 1 の O L E D サブピクセル 1 1 b、1 1 c、1 1 d の具体的な構造については、前述した実施例中の第 1 の O L E D サブピクセル 1 1 a の具体的な構造を参照されたい。図 1 ~ 1 2 に示す実施例において、各第 1 の O L E D サブピクセル 1 1 a が同色サブピクセルであるため、1 つの第 1 の O L E D サブピクセル 1 1 a は 1 つの O L E D ピクセルユニットと呼ばれることができる。以下、複数の色のサブピクセルの駆動方式を説明する。

【 0 0 4 9 】

図 1 4 は、透光 O L E D 基板の 2 行の各第 1 の O L E D サブピクセルのパッシブ駆動方式の回路の模式図である。図 1 4 を参照すると、1 行目の各 O L E D ピクセルユニットの第 1 の O L E D 同色サブピクセル 1 1 b、1 1 c、1 1 d の第 1 の電極は、1 つのデータ信号に接続され、2 行目の各 O L E D ピクセルユニットの第 1 の O L E D 同色サブピクセル 1 1 b、1 1 c、1 1 d の第 1 の電極は、もう 1 つのデータ信号に接続され、すべての第 1 の O L E D サブピクセル 1 1 b、1 1 c、1 1 d の第 2 の電極は接地される。言い換えると、すべての赤のサブピクセルの第 1 の電極は、同一の R データ信号に接続され、すべての緑のサブピクセルの第 1 の電極は、同一の G データ信号に接続され、すべての青のサブピクセルの第 1 の電極は、同一の B データ信号に接続される。当該 R、G、および、B データ信号は、外部回路によって提供される。図 1 4 において、当該透光 O L E D 基板が 2 行の第 1 の O L E D サブピクセルを有するため、1 行目の各第 1 の O L E D 同色サブ
30 ピクセルに 1 つの駆動電流を印加し、2 行目の各第 1 の O L E D 同色サブピクセルにもう 1 つの駆動電流を印加する必要があり、当該 1 行目中の各第 1 の O L E D 同色サブピクセルに印加される駆動電流は、ディスプレイ駆動集積チップ (D D I C) の 3 つのデータ信号チャネル (データ線) から得ることができ、当該 2 行目中の各第 1 の O L E D 同色サブピクセルによって印加される駆動電流は、ディスプレイ駆動集積チップ (D D I C) の他の 3 つのデータ信号チャネルから得ることができる。要するに、各 O L E D ピクセル行ごとに、当該 O L E D ピクセル行では、各第 1 の O L E D 同色サブピクセルの第 1 の電極が同一のデータ信号に接続される。
40

【 0 0 5 0 】

図 1 5 は、透光 O L E D 基板の 2 行の各第 1 の O L E D サブピクセルの別のパッシブ駆動方式の回路の模式図である。図 1 5 を参照すると、1 行目の各 O L E D ピクセルユニッ
50

ト中の各第1のOLED同色サブピクセル11b、11c、11dの第2の電極は接地され、第1の電極は、スイッチングトランジスタのドレインに接続され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、1つのデータ信号に接続され、ゲートは、1つのスイッチング信号に接続され、2行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、もう1つのデータ信号に接続され、ゲートは、もう1つのスイッチング信号に接続される。前記スイッチ信号は、1行のすべての第1のOLED同色サブピクセルが表示機能または透光機能を実行するように均一に制御することができることに加えて、スイッチ信号が「オフ」である場合、1行のすべての第1のOLED同色サブピクセルが透光機能を実行するように制御することもでき、隣接する他のカラーサブピクセルが表示機能を実行するときのクロストークを防止する。

10

【0051】

他のオプションの案において、各行の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルの第1の電極は、スイッチングトランジスタのドレインに接続され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、1つのデータ信号に接続され、ゲートは、異なるスイッチング信号に接続され、2行目の各OLEDピクセルユニット中の第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、もう1つのデータ信号に接続され、ゲートは、異なるスイッチング信号に接続される。上記の構造は、各第1のOLED同色サブピクセルが独立して表示機能または透光機能を実行することが可能である。

20

【0052】

図16は、透光OLED基板の2行の各第1のOLEDサブピクセルのさらに別のパッシブ駆動方式の回路の模式図である。図16を参照すると、各行の各第1のOLED同色サブピクセルが独立して表示機能または透光機能を実行するようにするために、1行目および2行目の各OLEDピクセルユニット中の各第1のOLEDサブピクセルの第1の電極は、異なるデータ信号に接続されることもできる。当該データ信号は、外部回路から提供される。当該透光OLED基板が2行の第1のOLEDサブピクセルを有するため、各第1のOLEDサブピクセルに駆動電流を印加する必要がある。各第1のOLEDサブピクセルの駆動電流は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャンネル(データ線)から得ることができ、すべての第1のOLEDサブピクセルの駆動電流は、ディスプレイ駆動集積チップ(DDIC)のいくつかのデータ信号チャンネル(データ線)から得ることができる。

30

【0053】

図17は、透光OLED基板の2行の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。図17を参照すると、各第1のOLEDサブピクセルの第2の電極は、接地され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタドレインにそれぞれ接続され、当該駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧VDDに対応し、2行目の各OLEDピクセルユニット中の各OLED同色サブピクセルの第1の電極は、もう1つのピクセル駆動回路中の駆動トランジスタのドレインにそれぞれ接続され、駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧に対応する。

40

【0054】

図17において、ピクセル駆動回路は、トランジスタアレイを含むことができる。当該トランジスタアレイは、複数のトランジスタセルを含む。各トランジスタセルは、1つのスイッチングトランジスタX1、1つの駆動トランジスタX2、および、1つの記憶コンデンサCを含む。各トランジスタセル中のデータ線は、それぞれ、ディスプレイ駆動集積

50

チップ（DDIC）のデータ信号チャネル（データ線）に接続されることができる。1行目と2行目の各第1のOLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応する各トランジスタセル中の各走査線は、GIP回路の1つの走査信号チャネルに接続されることができる。言い換えれば、1行目の各OLEDピクセルユニットは、ディスプレイ駆動集積チップの3つのデータ信号チャネルを占有し（1つのOLEDピクセルユニットが3種類の第1のOLEDサブピクセルを含む場合）、2行目の各OLEDピクセルユニットは、ディスプレイ駆動集積チップの他の3つのデータ信号チャネルを占有する。

【0055】

他のオプションの案において、各OLEDピクセルユニット中の各第1のOLEDサブピクセルの第1の電極は、異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧に対応する。ピクセル駆動回路は、トランジスタアレイを含むことができる。トランジスタアレイ中の各トランジスタセルは、1つのスイッチングトランジスタ $\times$ 1、1つの駆動トランジスタ $\times$ 2、および、1つの記憶コンデンサCを含み、2T1C構造とも呼ばれる。各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ（DDIC）の1つのデータ信号チャネル（データ線）に接続でき、各トランジスタセルの各走査線は、GIP回路の1つの走査信号チャネルに接続することができる。言い換えれば、各第1のOLEDサブピクセルは、ディスプレイ駆動集積チップの1つのデータ信号チャネルおよびGIP回路の1つの走査信号チャネルを占有する。

【0056】

具体的な実施過程において、ピクセル駆動回路は、上記の2T1C構造に加えて、6T1C構造、7T1C構造などであることができる。上記の各ピクセル駆動回路のデータ線信号VDATAは、ディスプレイ駆動集積チップ（DDIC）の1つのデータ信号チャネル（データ線）から得ることができ、走査線 G_{n-1} および G_n の信号は、GIP回路の2つの走査信号チャネルから得ることができ、発光信号EMは、GIP回路の発光信号チャネルから得ることができ、初期信号INITは、ディスプレイ駆動集積チップから得ることができる。

【0057】

図18は、本発明の第5の実施例中の透光OLED基板の上面図である。図18を参照すると、本実施例中の透光OLED基板15は、図1から17の実施例中の透光OLED基板11、12、13、14の構造と比較すると、区別されるのは、第1の方向Yが列方向であり、第2の方向Xが行方向である。つまり、第1の電極は、Y方向に沿って延びる。

【0058】

以下、発光ドライバの違いについて説明する。

【0059】

図19は、透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。図19を参照すると、1列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのデータ信号に接続され、2列目中の各第1のOLEDサブピクセル11aの第1の電極は、もう1つのデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は、接地される。2つのデータ信号チャネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの色と一致する。図19に示すように、1列目中の各第1のOLEDサブピクセル11aに対応するデータ信号のリード線は、左側のベゼル領域に配置されることができ、2列目中の各第1のOLEDサブピクセル11aに対応するデータ信号のリード線は、右側のベゼル領域に配置されることができる。

【0060】

図20は、透光OLED基板の2列の各第1のOLED同色サブピクセルの別のパッシ

ブ駆動方式の回路の模式図である。図20を参照すると、1列目および2列目中の各第1のOLEDサブピクセル11aの第1の電極は、同一のデータ信号に接続される。

【0061】

図21は、透光OLED基板の2列の各第1のOLED同色サブピクセル11aのアクティブ駆動方式の回路の模式図である。図21を参照すると、1列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、1つのデータ信号に接続され、当該データ信号は、1つのスイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、1つの電源電圧に対応し、2列目中の各第1のOLEDサブピクセル11aの第1の電極は、もう1つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、もう1つのデータ信号に接続され、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、1つの電源電圧に対応し、当該2つのピクセル駆動回路の走査線は、GIP回路の同一の走査信号に接続される。

10

【0062】

図21のピクセル駆動回路は、2T1C構造の例を挙げたが、他のオプションの案において、3T1C構造、6T1C構造、7T1C構造などであることができる。

【0063】

図22は、透光OLED基板の2列の各第1のOLED同色サブピクセルの別のアクティブ駆動方式の回路の模式図である。図22を参照すると、1列目および2列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、当該駆動トランジスタX2のゲートは、データ信号に接続され、当該データ信号は、スイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、駆動トランジスタX2のソースは、1つの電源電圧VDDに対応し、ピクセル駆動回路の走査線は、GIP回路の1つの走査信号に接続される。

20

【0064】

図22のピクセル駆動回路は、2T1C構造の例を挙げたが、他のオプションの案において、3T1C構造、6T1C構造、7T1C構造などであることができる。

【0065】

図23は、透光OLED基板の2列の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。図23を参照すると、1列目中の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルは、同一の1つのデータ信号に対応し、2列目中の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルは、同一のもう1つのデータ信号に対応することによって、1列目の第1のOLED同色サブピクセルが同時に同一の輝度の光を同時に発光し、2列目の第1のOLED同色サブピクセルが同時に同一の輝度の光を同時に発光するようにする。他の実施例では、1列目の各第1のOLEDサブピクセルは、1つのデータ信号に対応し、2列目の各第1のOLEDサブピクセルは、1つのデータ信号に対応することによって、各サブピクセルの発光に対して明るさを個別に制御する。

30

【0066】

図24は、透光OLED基板の2列の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。図24を参照すると、1列目中の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルは、1つのピクセル駆動回路中の駆動トランジスタのドレインに対応し、2列目中の各OLEDピクセルユニット中の各第1同一の色のOLEDサブピクセルは、もう1つのピクセル駆動回路中の駆動トランジスタのドレインに対応することによって、1列目の同色サブピクセルを一括して制御し、2列目の同色サブピクセルを一括して制御するようにする。他の実施例において、1列目の各第1のOLEDサブピクセルは、1つのピクセル駆動回路中の駆動トランジスタのドレインに対応し、2列目の各第1のOLEDサブピクセルは、ピクセル駆動回路中の駆動トランジスタのドレインに対応することによって、各サブピクセルの発光に対して明るさを個別に制御す

40

50

る。

【0067】

他のオプションの案において、図24のピクセル駆動回路は、2T1C構造に加えて、3T1C構造、6T1C構造、および7T1C構造も含むことができる。

【0068】

具体的な実施過程において、透光OLED基板11、12、13、14、15の形状は、水滴形、長方形、ノッチ形、円形、半円形などであることができる。

【0069】

透光OLED基板11、12、13、14、15上に、封止層を設けることによって、ディスプレイパネルを形成することができる。

10

【0070】

ディスプレイパネルは、表示装置に加えて、タッチ層を設けてタッチパネルとして使用されることができる。ディスプレイパネルは、半製品として他のコンポーネントと統合したり組み立てたりして、携帯電話、タブレットコンピュータ、または、自動車のディスプレイ画面などのディスプレイデバイスを形成することもできる。

【0071】

ディスプレイデバイスにおいて、透光OLED基板11、12、13、14、15の下部に、光センサを対応的に設け、光センサは、カメラ、虹彩認識センサ、および指紋認識センサの1つまたは組み合わせを含む。

【0072】

20

図25は、本発明の第1の実施例中のOLED基板の上面図である。

【0073】

図25を参照すると、OLED基板1は、第1のOLED基板11および第2のOLED基板21を含む。

【0074】

ここで、第1のOLED基板11は、上記実施例中の透光OLED基板を含み、第2のOLED基板21は、不透光基板を含み、第1のOLED基板11と第2のOLED基板21はサブストレート110を共有する(図2および図26に示すように)。

【0075】

他のオプションの案において、第1のOLED基板11は、上記のいずれかの実施例中の透光OLED基板12、13、14、および15をさらに含むことができる。

30

【0076】

図25を参照すると、第2のOLED基板21は、第1のOLED基板11を包囲するか、または、半包囲する。

【0077】

図26は、図25の第2のOLED基板の断面図である。

【0078】

図26を参照すると、第2のOLED基板21は、サブストレート110と、サブストレート110上に位置する第3の電極層211と、第3の電極層211上に位置する発光構造層212と、発光構造層212上に位置する第4の電極213と、を含む。

40

【0079】

ここで、第3の電極層211は、光反射性能を有し、第3の電極層211は、複数の第3の電極2111を含み、発光構造層212は、複数の色が異なる発光構造2121を含み、各第3の電極2111上には、発光構造2121が設けられ、第1の方向Yおよび/または第2の方向Xにおいて、色が異なる発光構造2121が同一の規則に従って交互に配置される。

【0080】

第4の電極213は、表面電極である。

【0081】

1つの第3の電極2111、第3の電極2111上の発光構造2121、および、発光

50

構造 2 1 2 1 に対応する第 4 の電極 2 1 3 によって、1 つの第 2 の O L E D サブピクセル 2 1 a が形成される。

【 0 0 8 2 】

図 2 6 において、第 3 の電極 2 1 1 1 上の発光構造 2 1 2 1 は、ピクセル規定層 2 1 4 によって大きさおよび位置が規定されるが、他のオプションの案において、ピクセル規定層 2 1 4 を省略することもできる。

【 0 0 8 3 】

他のオプションの案において、第 1 の O L E D 基板 1 1 および第 2 の O L E D 基板 2 1 を別々に製造してから、組み立てる。他のオプションの案において、両者が同一のサブストレーツ 1 1 0 上に同時に製造される。

10

【 0 0 8 4 】

具体的な製造過程において、第 3 の電極層 2 1 1 および第 1 の電極層 1 1 1 が、同一の層に位置するか、および / または、第 4 の電極 2 1 3 および第 2 の電極 1 1 3 が、同一の層上に位置するか、または、第 1 の電極層 1 1 1 上の発光構造 1 1 2 1 および第 3 の電極層 2 1 1 上の発光構造 2 1 2 1 が、同一のプロセスで蒸着によって形成される。

【 0 0 8 5 】

オプションとして、第 1 の電極層 1 1 1 上の発光構造 1 1 2 1 および第 3 の電極層 2 1 1 上の発光構造 2 1 2 1 の場合、両者を蒸着プロセスにおいて同一のマスクを使用して一回に蒸着することができるか、または、異なるマスクを使用して何回に分けて蒸着するかまたは 2 つのマスクを組み合わせ一回に蒸着することができる。

20

【 0 0 8 6 】

具体的な実施過程において、第 2 の O L E D サブピクセル 2 1 a の駆動方式は、アクティブであり、すなわち、第 2 の O L E D 基板 2 1 は、A M O L E D である。

【 0 0 8 7 】

O L E D 基板 1 の場合、第 1 の O L E D 基板 1 1 がアクティブ駆動によって表示機能を実行するとき、第 1 の O L E D 基板 1 1 に対応するピクセル駆動回路は、第 2 の O L E D 基板 2 1 上のベゼル領域にするか、または、第 2 の O L E D 基板 2 1 と第 1 の O L E D 基板 1 1 との間の遷移領域に位置する。要するに、第 1 の O L E D 基板 1 1 の表示領域からピクセル駆動回路を取り除くことは、透光率を改善し、回折を低減することができる。

【 0 0 8 8 】

1 つのオプションの案において、第 2 の電極 1 1 3 と第 4 の電極 2 1 3 が接続されて一体型表面電極を形成する。2 つの表面電極を分離した構造と比較して、一方では、接地端子と電圧端子を節約することができ、もう一方では、構造が簡単である。

30

【 0 0 8 9 】

1 つのオプションの案において、第 2 の電極 1 1 3 は、単層構造または積層構造であり、単層構造である場合、第 2 の電極 1 1 3 は、単層金属層、単層金属混合物層、または単層透明金属酸化物層であり、積層構造の場合、第 2 の電極 1 1 3 は、透明金属酸化物層と金属層との積層、または、透明金属酸化物層と金属混合物層との積層である。

【 0 0 9 0 】

1 つのオプションの案において、第 2 の電極を形成する材料が金属酸化物でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 1 0 0 オングストローム以上であり、5 0 0 オングストローム以下である場合、第 2 の電極 1 1 3 の厚さは全体的に連続されており、第 2 の電極 1 1 3 の透光率は 4 0 % よりも大きい。

40

【 0 0 9 1 】

さらに、第 2 の電極を形成する材料が金属でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 1 0 0 オングストローム以上であり、2 0 0 オングストローム以下である場合、第 2 の電極 1 1 3 の厚さは全体的に連続されており、第 2 の電極 1 1 3 の透光率は 4 0 % よりも大きい。

【 0 0 9 2 】

さらに、第 2 の電極を形成する材料が金属でドーブされ、且つ、第 2 の電極 1 1 3 の厚

50

さが50オングストローム以上であり、200オングストローム以下である場合、第2の電極113の厚さは全体的に連続されており、第2の電極113の透光率は50%よりも大きい。

【0093】

さらに、第2の電極を形成する材料が金属酸化物でドーブされ、且つ、第2の電極113の厚さが50オングストローム以上であり、200オングストローム以下である場合、第2の電極113の厚さは全体的に連続されており、第2の電極113の透光率は60%よりも大きい。

【0094】

第2の電極113が単層構造である場合、単層金属層材料はAl、Agなどであり、単層金属混合物層材料は、MgAg、または、Alがドーブされた金属混合材料などであり、透光金属酸化物はITOまたはIZOなどである。

10

【0095】

1つのオプションの案において、第2の電極113および第4の電極213の材料は、同一のであるか、または、異なる。

【0096】

1つのオプションの案において、第2の電極113と第4の電極213の材質は、同一のであり、第2の電極113と第4の電極213は、単層構造であり、第2の電極113の厚さは、第4の電極213の厚さよりも薄い。

【0097】

1つのオプションの案において、第2の電極113および第4の電極213の材料は、単一の金属層、単一の金属混合層、または、単一の透明金属酸化物層である。

20

【0098】

1つのオプションの案において、第2の電極113と第4の電極213の材質は、同一のであり、第2の電極113は、単層構造であり、第4の電極213は、積層構造であり、第2の電極113の厚さは、第4の電極213の厚さよりも薄い。第4の電極213は、第2の電極113と同時に形成される第2の電極材料層と、第2の電極材料層の上方または下部に形成される第4の電極材料層と、を含む。

【0099】

1つのオプションの案において、第4の電極材料層の厚さは、第2の電極材料層の厚さよりも大きい。

30

【0100】

1つのオプションの案において、第2の電極113は、単一の金属層、単一の金属混合層、単一の透明金属酸化物層、透明金属酸化物層と金属層の積層、または、透明金属酸化物層と金属混合層の積層であり、第4の電極213は、単層金属層、単層金属混合物層、金属混合層の積層、または、金属層と金属混合層の積層である。

【0101】

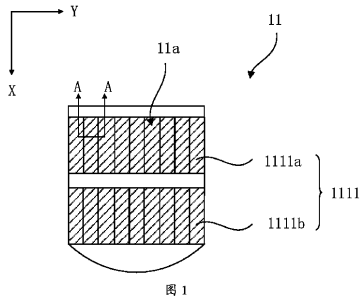
1つのオプションの案において、第2の電極113の材料は、Al、Ag、MgAg、Alがドーブされた金属混合材料、ITO、または、IZOなどであり、第4の電極213の材料は、Al、Ag、MgAg、または、Alがドーブされた金属混合材料などである。

40

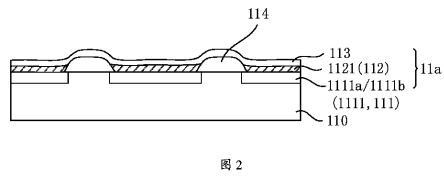
【0102】

本発明は上記のように開示されるが、本発明はこれに限定されない。当業者は、本発明の精神および範囲から逸脱することなく、様々な変更、組み合わせ、および修正を行うことができるので、本発明の保護範囲は、特許請求の範囲によって定義される範囲に従うものとする。

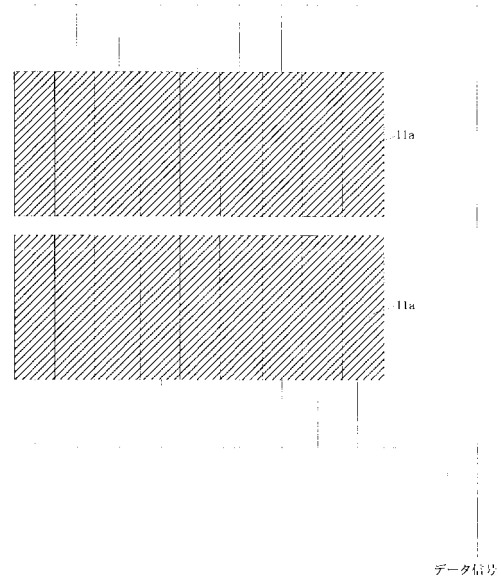
【図 1】



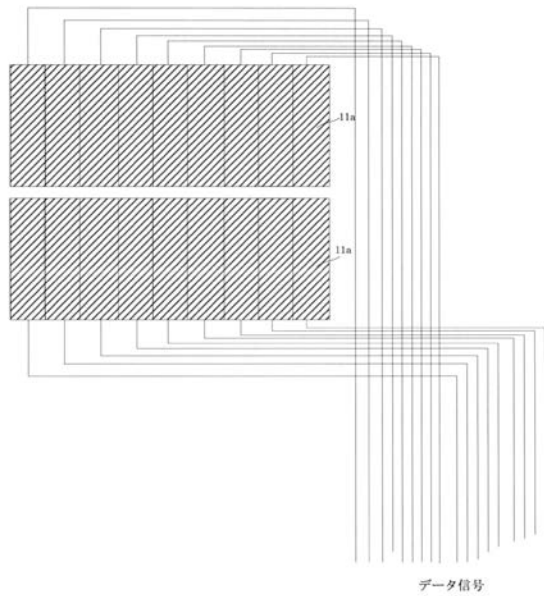
【図 2】



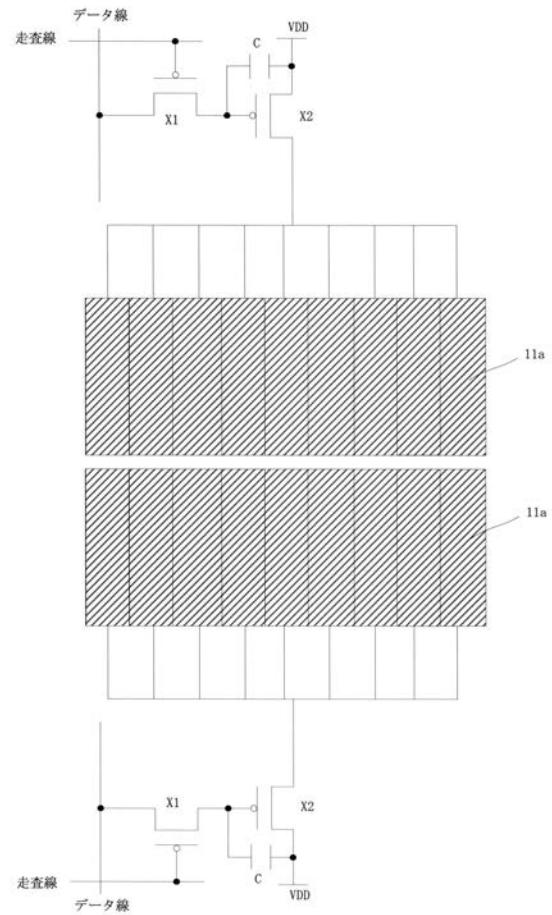
【図 3】



【図 4】



【図 5】



【 図 7 】

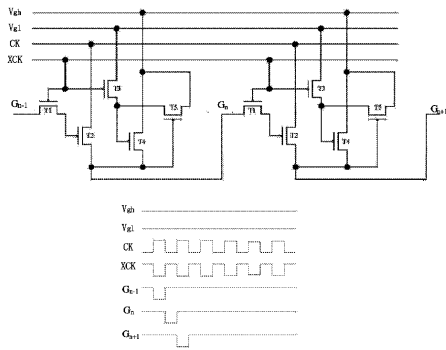
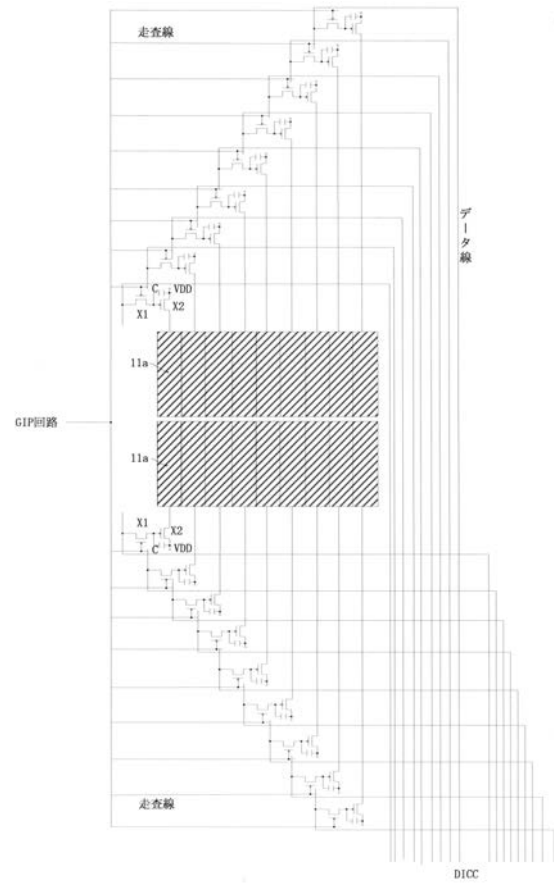
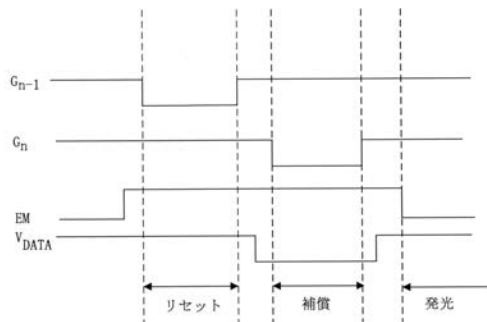
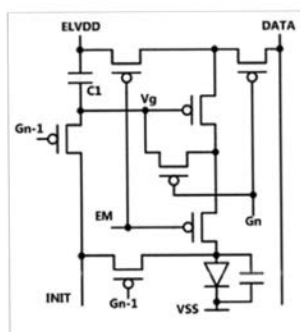


图 6



【 図 8 】



【 図 9 】

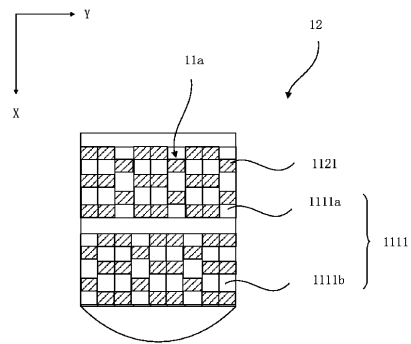


图 9

【 図 1 0 】

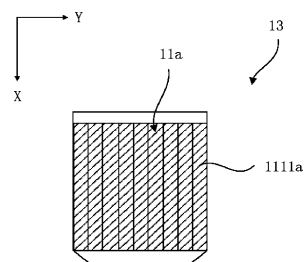
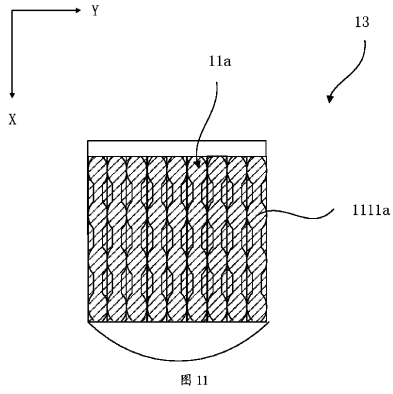
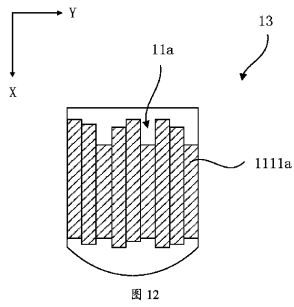


图 10

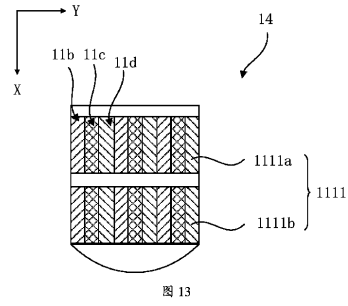
【図 1 1】



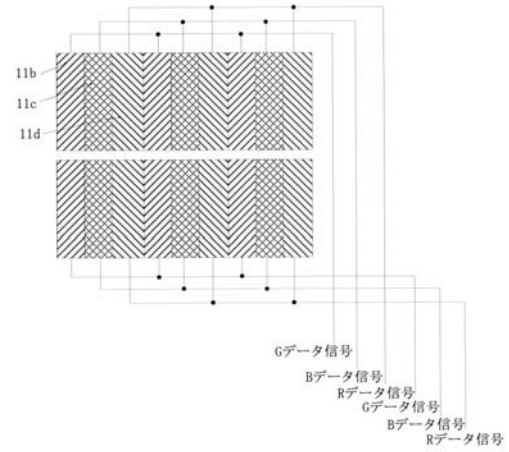
【図 1 2】



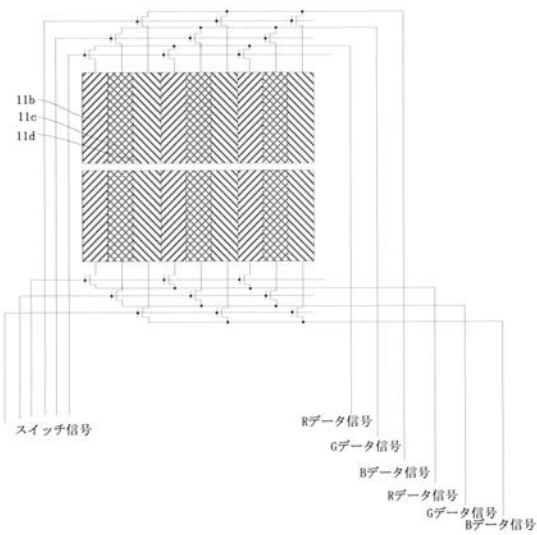
【図 1 3】



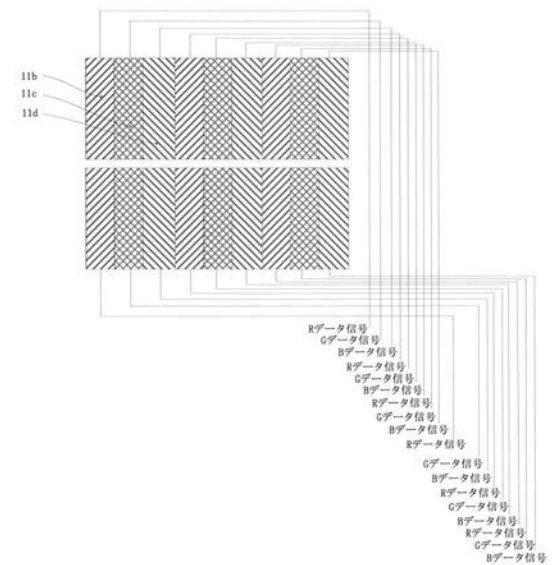
【図 1 4】



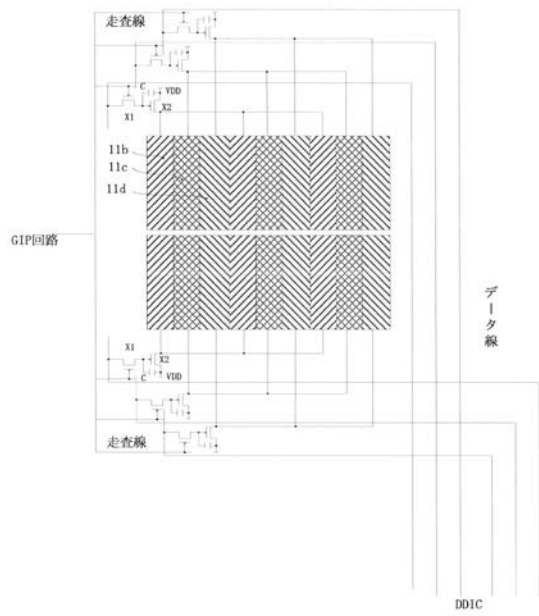
【図 1 5】



【図 1 6】



【図 17】



【図 18】

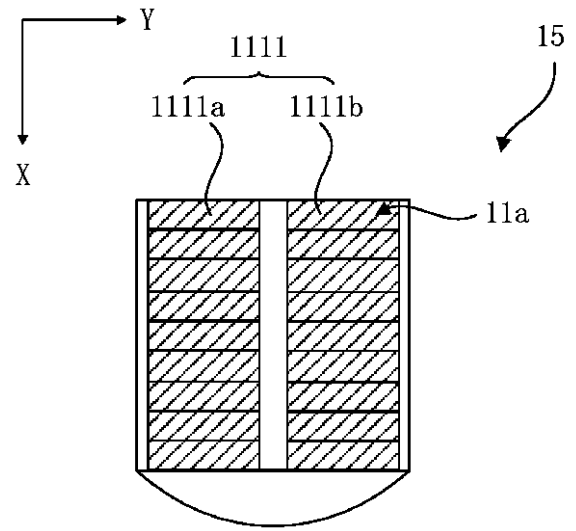
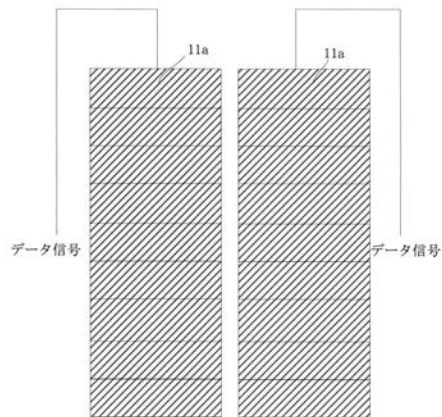
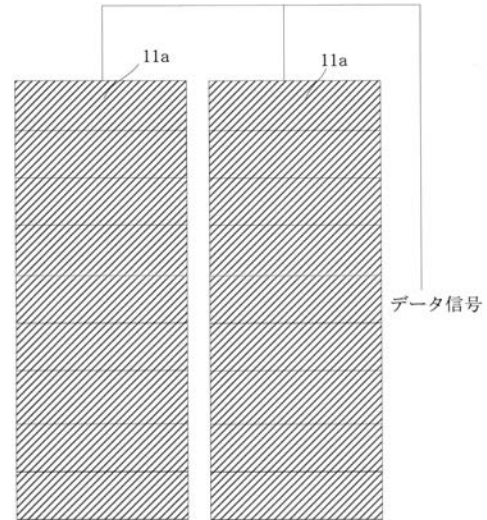


图 18

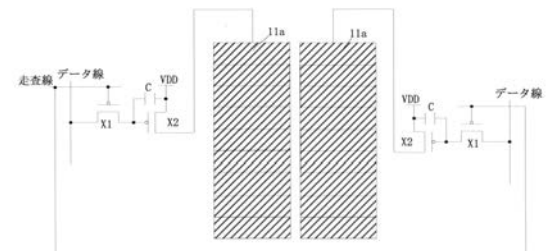
【図 19】



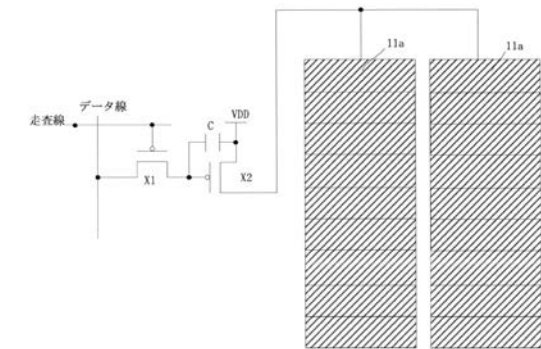
【図 20】



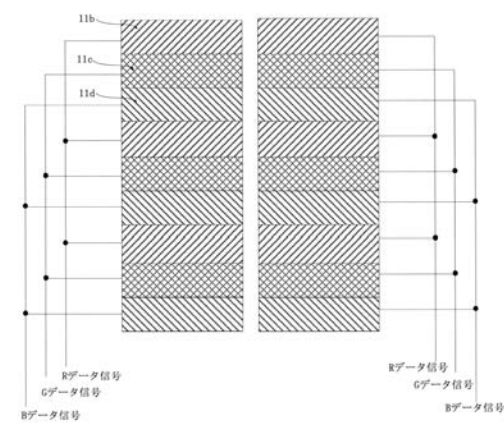
【図 21】



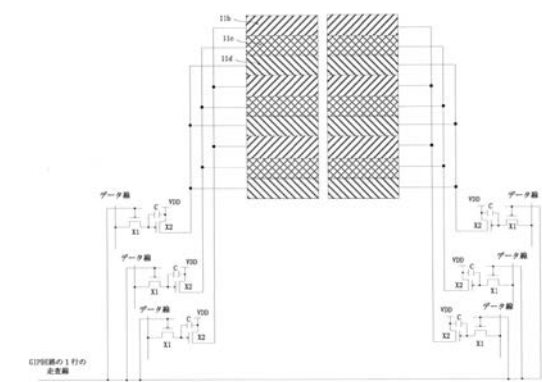
【図 2 2】



【図 2 3】



【図 2 4】



【図 2 5】

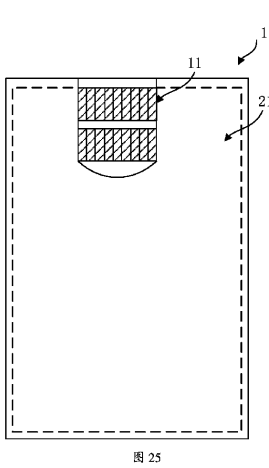


图 25

【図 2 6】

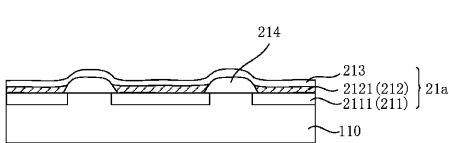


图 26

【手続補正書】

【提出日】令和2年12月22日(2020.12.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、OLEDディスプレイデバイスの技術分野に関し、特に、ディスプレイパネル、透光OLED基板、およびOLED基板に関する。

【背景技術】

【0002】

ディスプレイデバイスの急速な発展に伴い、ユーザーの画面占有率に対する要求がますます高くなっている。画面の上部に、カメラ、センサー、イヤピースなどのコンポーネントを取り付ける必要があるため、画面の上部に、一般的に、上述のコンポーネントを取り付けるための一部の領域を残しておく。たとえば、Appleの携帯電話iPhone Xのフロントノッチ形エリアは、画面の全体的な一貫性に影響を与えた。全画面表示は業界からますます注目を集めている。

【発明の概要】

【0003】

本発明は、ディスプレイパネル、透光OLED基板、及びOLED基板を提供することによって、透光OLED基板の構造を変更し、回折の問題を解決し、透光OLED基板のイメージング品質を改善することを目的とする。

【0004】

上記の目的を達成するために、本発明の第1の態様は、透光OLED基板を提供し、当該透光OLED基板は、サブストレートと、前記サブストレート上に位置する第1の電極層と、第1の電極層上に位置する発光構造層と、発光構造層上に位置する第2の電極と、を含み、第1の電極層は、第1の方向に沿って配列された複数の電極組を含み、各電極組は、少なくとも1つの第1の電極を含み、各第1の電極は、第2の方向に沿って延びており、第2の方向は、第1の方向に垂直であり、発光構造層はn種の色の発光構造を含み、n-1であり、第1の電極上には、少なくとも1つの発光構造が設けられ、同一の第1の電極上に設けられた発光構造は、同一の種類の色を有し、各第1の電極と第2の電極との間に駆動電圧が印加されたとき、透光OLED基板は表示機能を実行するように構成され、各第1の電極と第2の電極との間に駆動電圧が印加されていないとき、透光OLED基板は透光機能を実行するように構成される。

【0005】

本発明の第2の態様は、ディスプレイパネルを提供し、当該ディスプレイパネルは、上記の透光OLED基板を含む。

本発明の第3の態様は、OLED基板を提供し、当該OLED基板は、第1のOLED基板と、第2のOLED基板と、を含む。前記第1のOLED基板は、上記の透光OLED基板を含み、前記第2のOLED基板は、不透光基板であり、第1のOLED基板と第2のOLED基板とは、サブストレートを共有する。

【0006】

本発明の有益な効果は、以下のとおりである。

【0007】

全画面ディスプレイパネルで、パネルの下のカメラのイメージング効果が低下する理由は、透光表示領域に対応するサブピクセルが複数のパターン化されたフィルム層を含み、光が複数のパターン化されたフィルム層を通過するときに、異なるパターンフィルム層の

境界で干渉および回折現象が発生するためである。本発明は、上記の分析に基づいて、透光OLED基板の第1の電極層を第1の方向に沿って配列された複数の電極組を含むように設け、1つの電極組は、少なくとも1つの第1の電極を含み、同一の電極組中の第1の電極は、いずれも第2の方向に延びており、第2の方向は、第1の方向に垂直である。第1の電極の第2の方向におけるサイズは、第1の方向におけるサイズよりもはるかに大きい。したがって、第1の電極の第1の方向におけるサイズと第2の方向におけるサイズとの差異がほとんどない構造と比較すると、パターンフィルム層の境界を減らし、複雑さを減らし、透光時の干渉および回折の問題を改善することができる。このようにして、透光OLED基板が表示機能を実行する必要がある場合、各々の第1の電極と第2の電極との間に駆動電圧を印加すると、透光OLED基板は表示機能を実行し、不透光OLED基板とともに表示を行って、OLED基板全体が全画面ディスプレイパネルを形成し、透光OLED基板が透光機能を実行する必要がある場合、各第1の電極と第2の電極との間に駆動電圧を印加せず、駆動しない。干渉および回折に関連する問題が解決されるため、透光OLED基板の下感光性素子のイメージング効果が良好である。

【図面の簡単な説明】

【0008】

【図1】本発明の第1の実施例の透光OLED基板の上面図である。

【図2】図1の2—2線に沿った断面図である。

【図3】透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。

【図4】透光OLED基板の2行の各第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図5】透光OLED基板の2行の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。

【図6】GIP回路構造およびタイミング図である。

【図7】透光OLED基板の2行の各第1のOLED同色サブピクセルの別のアクティブ駆動方式の回路の模式図である。

【図8】駆動トランジスタの閾値電圧を補償する機能を有するピクセル駆動回路の回路図およびタイミング図である。

【図9】本発明の第2の実施例の透光OLED基板の上面図である。

【図10】本発明の第3の実施例の透光OLED基板の上面図である。

【図11】本発明の第3の実施例の透光OLED基板の上面図である。

【図12】本発明の第3の実施例の透光OLED基板の上面図である。

【図13】本発明の第4の実施例の透光OLED基板の上面図である。

【図14】透光OLED基板の2行の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。

【図15】透光OLED基板の2行の各第1のOLEDサブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図16】透光OLED基板の2行の各第1のOLEDサブピクセルの他のパッシブ駆動方式の回路の模式図である。

【図17】透光OLED基板の2行の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。

【図18】本発明の第5の実施例の透光OLED基板の上面図である。

【図19】透光OLED基板の2列の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。

【図20】透光OLED基板の2列の第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。

【図21】透光OLED基板の2列の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。

【図22】透光OLED基板の2列の各第1のOLED同色サブピクセルの他のアクティ

ブ駆動方式の回路の模式図である。

【図 2 3】透光 O L E D 基板の 2 列の各第 1 の O L E D サブピクセルのパッシブ駆動方式の回路の模式図である。

【図 2 4】透光 O L E D 基板の 2 列の各第 1 の O L E D サブピクセルのアクティブ駆動方式の回路の模式図である。

【図 2 5】本発明の第 1 の実施例の O L E D 基板の上面図である。

【図 2 6】図 2 5 の第 2 の O L E D 基板の断面図である。

【発明を実施するための形態】

【0009】

本発明の上記の目的、特徴、及び利点をより明らかかつわかりやすくするために、以下、本発明の実施例を、図面を参照して詳細に説明する。

【0010】

図 1 は、本発明の実施例 1 の透光 O L E D (O r g a n i c L i g h t - E m i T T i n g D i o d e) 基板の上面図であり、図 2 は、図 1 の 2 - 2 線 に沿った断面図である。

【0011】

図 1 および図 2 を参照すると、透光 O L E D 基板 1 1 は、サブストレート 1 1 0 と、サブストレート 1 1 0 上に位置する第 1 の電極層 1 1 1 と、第 1 の電極層 1 1 1 上に位置する発光構造層 1 1 2 と、発光構造層 1 1 2 上に位置する第 2 の電極 1 1 3 と、を含む。

【0012】

第 1 の電極層 1 1 1 は、第 1 の方向 Y に沿って配列された複数の電極組 1 1 1 1 を含み、1 つの電極組 1 1 1 1 は、2 つの第 1 の電極 1 1 1 1 a、1 1 1 1 b を含み、同一の電極組 1 1 1 1 中の第 1 の電極 1 1 1 1 a、1 1 1 1 b はいずれも第 2 の方向 X に沿って延びており、すなわち、第 2 の方向 X におけるサイズは、第 1 の方向 Y におけるサイズよりも、はるかに大きく、第 2 の方向 X は、第 1 の方向 Y に垂直である。第 2 の電極 1 1 3 は、表面電極である。

【0013】

発光構造層 1 1 2 は、n 種の色の発光構造 1 1 2 1 を含み、n 1 であり、1 つの第 1 の電極 1 1 1 1 a 上に発光構造 1 1 2 1 が設けられ、同一の第 1 の電極 1 1 1 1 a の発光構造 1 1 2 1 は、同一の色であり、透光 O L E D 基板 1 1 は、各々の第 1 の電極 1 1 1 1 a、1 1 1 1 b と第 2 の電極 1 1 3 との間に駆動電圧を印加すると、表示機能を実行し、第 1 の電極 1 1 1 1 a、1 1 1 1 b と第 2 の電極 1 1 3 との間に駆動電圧を印加しないと、透光 O L E D 基板 1 1 は透光機能を実行する。

【0014】

具体的な実施過程において、第 1 の電極 1 1 1 1 a の第 2 の方向 X におけるサイズは、第 1 の方向 Y におけるサイズよりも、はるかに大きい。好ましくは、第 1 の電極の第 2 の方向におけるサイズと第 1 の方向におけるサイズとの比率は、1 0 : 1 よりも大きい。他のオプションの案において、2 0 : 1、5 0 : 1、1 0 0 : 1 よりも大きくてもよく、さらに、4 0 0 : 1 よりも大きくても良い。

【0015】

図 1 を参照すると、本実施例において、第 1 の方向 Y は、行方向であり、第 2 の方向 X は、列方向である。

【0016】

なお、本実施例において、1 つの第 1 の電極 1 1 1 1 a / 1 1 1 1 b 上の発光構造 1 1 2 1 は、第 1 の電極 1 1 1 1 a / 1 1 1 1 b 一面に広がっており、すなわち、発光構造 1 1 2 1 は、第 1 の電極 1 1 1 1 a / 1 1 1 1 b の上端から下端までに延びる。他のオプションの案において、発光構造 1 1 2 1 は、第 1 の電極 1 1 1 1 a / 1 1 1 1 b 全体の一部にのみ配置されてもよい。図 2 を参照すると、第 1 の電極 1 1 1 1 a / 1 1 1 1 b 上の発光構造 1 1 2 1 の大きさおよび位置は、ピクセル規定層 1 1 4 によって限定される。他のオプションの案において、ピクセル規定層 1 1 4 を省略してもよく、発光構造 1 1 2 1 の

大きさおよび位置は、蒸着用マスクのパターンによって限定されてもよい。

【0017】

第1の電極1111a/1111bおよび/または発光構造1121は、上端から中部までに延び、中部から下端までに延びる多数の列に設けられ、アレイ状に配列される多数の行列ユニットと比較すると、パターン境界の数を減らすことができ、光が透光OLED基板11を透過するときの干渉および回折の問題を改善することができる。

【0018】

1つの第1の電極1111a/1111bと、当該第1の電極1111a/1111b上の発光構造1121と、当該第1の電極1111a/1111bに対応する一部の第2の電極113とによって、1つの第1のOLEDサブピクセル11aが形成される。

【0019】

本実施例において、 $n = 1$ であり、すなわち、すべての第1のOLEDサブピクセル11aは、同色サブピクセルである。オプションの案において、2行の各第1のOLEDサブピクセル11aは、すべて、赤色サブピクセル、緑色サブピクセル、青色サブピクセル、黄色サブピクセル、白色サブピクセルなどであることができる。つまり、透光OLED基板11が表示機能を実行する場合、当該透光OLED基板は単色光を発生する。

【0020】

第1のOLEDサブピクセル11aの発光駆動方式は、アクティブ方式であってもよいし、パッシブ方式であってもよい。

【0021】

パッシブ駆動OLED(Passive Matrix OLED、PMOLED)は、受動駆動OLEDとも呼ばれ、単にカソード(第2の電極)とアノード(第1の電極)とでマトリクスを構成し、走査方式でアレイ中の行列交差点のピクセルを点灯し、各サブピクセルは短パルスモードで奏され、瞬間的に高い輝度で発光する。言い換えれば、各OLEDサブピクセルのアドレス指定は、外部回路によって直接制御される。当該外部回路は、ディスプレイ駆動集積チップ(display driver integrated Chip、DDIC)によって制御されることできる。

【0022】

アクティブ駆動OLED(Active Matrix OLED、AMOLED)は、能動駆動OLEDとも呼ばれ、薄膜トランジスタ(Thin-film Transistor、TFT)アレイを含み、薄膜トランジスタアレイ中の各薄膜トランジスタは、ストレージコンデンサを含む。AMOLEDは、独立した薄膜トランジスタを使用して各ピクセルの発光を制御し、各サブピクセルは、連続的に発光することができる。言い換えれば、各OLEDサブピクセルのアドレス指定は、薄膜トランジスタアレイによって直接制御される。薄膜トランジスタアレイの行選択信号は、GIP(Gate In Panel)回路から得ることができ、列選択信号は、ディスプレイ駆動集積チップ(DDIC)から得ることができ。

【0023】

図3は、透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。図3を参照すると、1行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一の1つのデータ信号に接続され、2行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一のもう1つのデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は接地される。当該2つのデータ信号チャンネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの色と一致する。当該データ信号は、外部回路によって提供される。当該透光OLED基板は、2行の各第1のOLEDサブピクセル11aを有するため、1行目に1つの駆動電流を印加し、2行目にもう1つの駆動電流を印加する必要があるため、当該2つの駆動電流は、ディスプレイ駆動集積チップ(DDIC)の2つのデータ信号チャンネル(データ線)から得ることができる。

【0024】

図4は、透光OLED基板の2行の各第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。図4を参照すると、各行目中の各第1のOLEDサブピクセル11aの第1の電極は異なるデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は接地される。各データ信号チャンネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの色と一致する。当該各データ信号も外部回路から提供される。当該透光OLED基板は2行の各第1のOLEDサブピクセル11aを有するため、1行目と2行目中の各第1のOLEDサブピクセル11aに駆動電流を印加する必要がある、上記の各駆動電流は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャンネル(データ線)から得ることができ、すべての駆動電流は、ディスプレイ駆動集積チップ(DDIC)の多数のデータ信号チャンネル(データ線)から得ることができる。

【0025】

図3および図4の実施例において、1行目中の各第1のOLEDサブピクセル11aの第1の電極の配線は、透光OLED基板11の上部のベゼル領域および側部のベゼル領域に配置され、すなわち第1の電極の配線は、第1のOLEDサブピクセル11aが位置する領域に配置されていない。同様に、2行目の第1のOLEDサブピクセル11aの第1の電極の配線は、透光OLED基板11の下部のベゼル領域および側部のベゼル領域に設けられる。第1のOLEDサブピクセル11aが位置する領域に第1の電極の配線を配置する方式と比較すると、ベゼル領域に第1の電極の配線を配置する方式は、第1のOLEDサブピクセル11aが位置する領域のパターンフィルム層をさらに減らすことができ、透光モードでの干渉および回折の問題をさらに減らすことができる。

【0026】

図3の実施例と図4の実施例とを比較すると、前者は、データ信号のチャンネル数がより少なく、接続配線数もより少なく、占有面積もより少ない。

【0027】

図5は、透光OLED基板の2行の各第1のOLED同色サブピクセルのアクティブ駆動方式の回路の模式図である。1つのピクセル駆動回路は、1つのスイッチングトランジスタX1、1つの駆動トランジスタX2、および、1つの記憶コンデンサCを含む。図5に示すように、1行目中の各第1のOLEDサブピクセル11aの第1の電極は、同一の1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、2行目中の各第1のOLEDサブピクセル11aの第1の電極は、別の同一の1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、すべての第1のOLEDサブピクセル11aの第2の電極は、接地され、1行目のピクセル駆動回路中の駆動トランジスタX2のゲートは、1つのデータ信号に対応し、当該データ信号は、1つのスイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、2行目のピクセル駆動回路中の駆動トランジスタX2のゲートは、別のデータ信号に対応し、当該データ信号は別の1つのスイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、当該2つの駆動トランジスタのソースは、電源電圧(Voltage Drain Drain、VDD)に対応する。

【0028】

1行目のピクセル駆動回路は、透光OLED基板11の上部のベゼル領域に設けられることができる。2行目のピクセル駆動回路は、透光OLED基板11の下部のベゼル領域に設けられることができる。

【0029】

当該上部のピクセル駆動回路のデータ線は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャンネル(データ線)に接続されることができ、当該下部のピクセル駆動回路のデータ線は、ディスプレイ駆動集積チップ(DDIC)のもう1つのデータ信号チャンネル(データ線)に接続されることができ、上部および下部のピクセル駆動回路の走査線は、GIP回路の1つの走査信号チャンネルに接続されることができ。

【0030】

図 6 は、G I P 回路構造およびタイミング図である。図 6 を参照すると、1 段目の G I P 回路は、第 1 のトランジスタ T 1、第 2 のトランジスタ T 2、第 3 のトランジスタ T 3、第 4 のトランジスタ T 4、および、第 5 のトランジスタ T 5 を含む。第 1 のクロック信号線 X C K は、第 1 のトランジスタ T 1 のゲートおよび第 3 のトランジスタ T 3 のゲートに接続され、第 2 のクロック信号線 C K は、第 2 のトランジスタ T 2 のソースに接続される。第 1 のゲート線 V_{g_h} は、第 4 のトランジスタ T 4 のソースおよび第 5 のトランジスタ T 5 のソースに接続され、第 2 のゲート線 V_{g_l} は、第 3 のトランジスタ T 3 のソースに接続される。G I P 回路構成は多段の G I P 回路を含むことができ、n 段目の G I P 回路の第 1 のトランジスタ T 1 のソースは、n 段目の G I P 回路の入力信号線 G_n に接続され、n 段目の G I P 回路の入力信号である。n 段目の G I P 回路の第 2 のトランジスタ T 2 のドレインは、n 段目の G I P 回路の出力信号線に接続され、n 段目の G I P 回路の出力信号は、n + 1 段目の G I P 回路の入力信号 G_{n+1} となる。

【0031】

図 6 中の G I P 回路が駆動する波形図を参照する。第 1 のゲート線 V_{g_h} は、ハイレベルであり、第 2 のゲート線 V_{g_l} は、ローレベルであり、第 1 のクロック信号線 X C K および第 2 のクロック信号線 C K は、それぞれハイレベルとローレベルとが逆であるデジタル信号を出力する。第 1 のクロック信号線 X C K がローレベルにジャンプすると、1 段目の G I P 回路の走査線 G 1 はローレベルを入力し、第 2 のクロック信号線 C K がローレベルにジャンプすると、1 段目の G I P 回路はローレベルの信号を出力して、2 段目の G I P 回路の入力信号とし、つまり、2 段目の G I P 回路の走査線 G 2 はローレベルを入力し、...、n 段目の回路の出力信号を n + 1 段目の回路の入力信号とする。

【0032】

図 7 は、透光 O L E D 基板の 2 行の各第 1 の O L E D サブピクセルの別のアクティブ駆動方式の回路の模式図である。図 7 を参照すると、1 行目中の各第 1 の O L E D サブピクセル 1 1 a の第 1 の電極は、異なるピクセル駆動回路中の駆動トランジスタ X 2 のドレインに接続され、2 行目中の各第 1 の O L E D サブピクセル 1 1 a の第 1 の電極は、異なるピクセル駆動回路中の駆動トランジスタ X 2 のドレインに接続され、すべての第 1 の O L E D サブピクセル 1 1 a の第 2 の電極は、接地され、各ピクセル駆動回路中の駆動トランジスタのゲートは、1 つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、各ピクセル駆動回路中の駆動トランジスタのソースは、同一の電源電圧に対応する。

【0033】

図 7 において、1 つのピクセル駆動回路は、1 つのトランジスタアレイを含み、当該トランジスタアレイ中の各トランジスタセルは、1 つのスイッチングトランジスタ X 1、1 つの駆動トランジスタ X 2、および、1 つの記憶コンデンサ C を含む。1 行目中の各第 1 の O L E D サブピクセル 1 1 a の第 1 の電極に接続されたピクセル駆動回路は、透光 O L E D 基板 1 1 の上部のベゼル領域に設けられることができる。2 行目中の各第 1 の O L E D サブピクセル 1 1 a の第 1 の電極に接続されたピクセル駆動回路は、透光 O L E D 基板 1 1 の下部のベゼル領域に配置されることができる。

【0034】

上部に配置された各ピクセル駆動回路中の各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ (D D I C) の 1 つのデータ信号チャンネル (データ線) に接続されることができ、下部に配置された各ピクセル駆動回路中の各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ (D D I C) の 1 つのデータ信号チャンネル (データ線) に接続されることができ、上部および下部の各ピクセル駆動回路中の各トランジスタセル中の各走査線は、G I P 回路の 1 つの走査信号チャンネルに接続することができる。言い換えれば、各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップの 1 つのデータ信号チャンネルを占め、各トランジスタセル中の走査線は、G I P 回路の 1 つの走査信号チャンネルを占める。

【0035】

図 8 は、駆動トランジスタの閾値電圧を補償する機能を有するピクセル駆動回路の回路図およびタイミング図である。具体的な実施過程において、ピクセル駆動回路は、上記の 2 T 1 C 構造（2 つのトランジスタと 1 つの記憶コンデンサを含む構造）に加えて、7 T 1 C、6 T 1 C などの、駆動トランジスタの閾値電圧を補償するピクセル駆動回路であってもよい。図 8 に示す 7 T 1 C ピクセル駆動回路は、リセット段階、補償段階、および、発光段階の 3 つの作業段階に分けられる。補償段階において、駆動トランジスタの閾値電圧 V_{th} は、まずそのゲート-ソース間電圧 V_{gs} に格納され、最後の発光段階において、 $V_{gs} - V_{th}$ を電流に変換し、 V_{gs} が既に V_{th} を含むから、電流に変換する時に V_{th} の影響を相殺して、電流の整合性を実現した。図 8 に示すピクセル駆動回路は、第 1 の O L E D サブピクセル 1 1 a の寿命および表示均一性を改善することができる。

【0036】

1 行目中の各第 1 の O L E D サブピクセル 1 1 a（第 1 の O L E D ピクセル行とも呼ばれる）の第 1 の電極は、同一の 1 つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、ディスプレイ駆動チップの 1 つのデータ信号に対応し、ソースは、1 つの電源電圧に対応し、2 行目中の各第 1 の O L E D サブピクセル 1 1 a（第 2 の O L E D ピクセル行とも呼ばれる）の第 1 の電極は、同一のもう 1 つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、ディスプレイ駆動チップのもう 1 つのデータ信号に対応し、ソースは、電源電圧に対応し（図 5 を参照）、この場合、上記の 1 行目の第 1 の O L E D サブピクセル 1 1 a のピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の 1 つのデータ信号チャネル（データ線）から得ることができ、上記の 2 行目の第 1 の O L E D サブピクセル 1 1 a のピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）のもう 1 つのデータ信号チャネル（データ線）から得ることができ、1 行目と 2 行目の第 1 の O L E D サブピクセル 1 1 a の駆動回路の各ピクセルの走査線 G_{n-1} 、 G_n の信号は、G I P 回路の 2 つの走査信号チャネルから得ることができ、各ピクセル駆動回路の発光信号（E m i t t i n g s i g n a l、E M）は、G I P 回路の 1 つの発光信号チャネルから得ることができ、各ピクセル駆動回路の初期信号（I n i t i a t i n g s i g n a l、I N I T）は、ディスプレイ駆動集積チップから得ることができる。

【0037】

1 行目および 2 行目中の各第 1 の O L E D サブピクセル 1 1 a の第 1 の電極は、異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各ピクセル駆動回路中の駆動トランジスタのゲートは、駆動チップの 1 つのデータ信号に対応し、各駆動トランジスタのソースは、同一の電源電圧または異なる電源電圧に対応し（図 7 を参照）、この場合、前述した 1 行目および 2 行目中の第 1 の O L E D サブピクセル 1 1 a のピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の 1 つのデータ信号チャネル（データ線）から得ることができ、すなわち、1 行目および 2 行目の複数の第 1 の O L E D サブピクセル 1 1 a のピクセル駆動回路のデータ線信号 V_{DATA} は、ディスプレイ駆動集積チップ（D D I C）の複数のデータ信号チャネル（データ線）から得ることができ、上記の 1 行目と 2 行目の第 1 の O L E D サブピクセル 1 1 a の駆動回路の各ピクセルの走査線 G_{n-1} 、 G_n の信号は、G I P 回路の 2 つの走査信号チャネルから得ることができ、発光信号 E M は、G I P 回路の 1 つの発光信号チャネルから得ることができ、初期信号 I N I T は、ディスプレイ駆動集積チップから得ることができる。

【0038】

図 5 の実施例と図 7 の実施例とを比較すると、前者は、データ信号のチャネル数がより少なく、接続配線数もより少なく、占有面積がより少ない。

【0039】

図 9 は、本発明の第 2 の実施例中の透光 O L E D 基板の上面図である。図 9 に示す透光 O L E D 基板 1 2 は、図 1 に示す透光 O L E D 基板 1 1 とほぼ同じであり、区別されるのは、1 つの第 1 の電極 1 1 1 1 a / 1 1 1 1 b 上に、間隔を置いた複数の発光構造 1 1 2

1 が設けられていることである。間隔を置いた各発光構造 1 1 2 1 は、ピクセル規定層 1 1 4 によって分離されるか、または、間隔を置いた発光構造 1 1 2 1 同士の間にピクセル規定層 1 1 4 が存在しない。

【0040】

透光 O L E D 基板 1 2 は、透光 O L E D 基板 1 2 上の第 1 の O L E D サブピクセル 1 1 a のピクセル密度を増加させることができる。また、第 1 の電極 1 1 1 1 a 上に、1 つの発光構造 1 1 2 1 が設けられるか、複数の発光構造 1 1 2 1 が設けられるかにかかわらず、透光 O L E D 基板 1 2 上の第 1 の O L E D サブピクセル 1 1 a の発光駆動に影響を与えない。

【0041】

図 10、11 および 12 は、本発明の第 3 の実施例中の透光 O L E D 基板の上面図である。図 10 に示す透光 O L E D 基板 1 3 は、図 1 に示す透光 O L E D 基板 1 1 とほぼ同じであり、区別されるのは、1 つの電極組 1 1 1 1 が 1 つの第 1 の電極 1 1 1 1 a を含むことである。

【0042】

図 10 に示す構造は、図 1 に示す構造を基礎として、2 行目の第 1 の電極 1 1 1 1 b を除去し、1 行目の第 1 の電極 1 1 1 1 a を X 方向に沿って透光 O L E D 基板 1 3 の下端までに延びた構造、または、1 行目の第 1 の電極 1 1 1 1 a を除去し、2 行目の第 1 の電極 1 1 1 1 b を X 方向に沿って透光 O L E D 基板 1 3 の上端までに延びた構造に相当する。このように、本実施例中の各第 1 の O L E D サブピクセル 1 1 a の構造は、図 1 および 9 の実施例中の 1 行目中の各第 1 の O L E D サブピクセル 1 1 a の構造、または、2 行目中の各第 1 の O L E D サブピクセル 1 1 a の構造とほぼ同一のである。

【0043】

第 1 の電極 1 1 1 1 a のサブストレーツ 1 1 0 における投影は、1 つまたは 2 つ以上のパターンユニットを含むことができる。図 10 で、パターンユニットは、矩形であり、図 11 で、パターンユニットは、ひょうたん形である。他のオプションの案において、パターンユニットは、楕円形、ダンベル形、または、円形などであることができる。上記のパターンによって、回折パターンのストライプを互いに重ね合わせて消し合うことができ、回折の問題を改善することができる。

【0044】

本実施例の各第 1 の O L E D サブピクセル 1 1 a の駆動方法は、図 1 の実施例の 1 行目中の各第 1 の O L E D サブピクセル 1 1 a の駆動方法に対応するか、または、2 行目中の各第 1 の O L E D サブピクセル 1 1 a の駆動方法に対応する。本発明は、ここで繰り返して説明しない。

【0045】

図 12 において、各第 1 の O L E D サブピクセル 1 1 a は、透光 O L E D 基板 1 3 の中間部の特定のセクション内で X 方向に沿って上下に延びることができるか、または、透光 O L E D 基板 1 3 の上端から X 方向に沿って下向きに中間部まで延びることができるか、または、X 方向の中間部から下端まで延びることができる。透光 O L E D 基板 1 3 が 2 行且つ複数の列の第 1 の O L E D サブピクセル 1 1 a を含む場合、1 行目中の各第 1 の O L E D サブピクセル 1 1 a は、透光 O L E D 基板 1 3 の X 方向に沿って上下に延びることができ、具体的には、上部のセクションに近い中間部の特定のセクション内で上下方向に延びるか、または、O L E D 基板 1 3 の上端から下向きに上中部まで、または、上中部から中間部まで延びる。2 行目中の各第 1 の O L E D サブピクセル 1 1 a は、透光 O L E D 基板 1 3 の X 方向に沿って上下に延び、具体的には、下部のセクションに近い中間部の特定のセクション内で上下方向に延びるか、または、O L E D 基板 1 3 の下端から下中部まで、または、下中部から中間部まで延びる。第 1 の電極に異なる大きさの駆動電流を印加し、および/または、色が異なるサブピクセルに駆動電流を印加することによって、異なるパターンを実現する前述した実施案とは異なり、本実施例の各第 1 の O L E D サブピクセルは、サブピクセルの異なるパターンを組み合わせることでさまざまなパターンを形成すること

ができる。

【0046】

図13は、本発明の第4の実施例中の透光OLED基板の上面図である。図13に示される透光OLED基板14は、図1に示される透光OLED基板11とほぼ同じであり、区別されるのは、 $n = 3$ であることである。

【0047】

言い換えれば、同一の行且つ異なる列の第1の電極1111a/1111b上の発光構造1121の色は、同一の規則に従って交互に配置され、隣接する、色が異なる3列の第1のOLEDサブピクセル11b、11c、および、11dが、1つのOLEDピクセルユニットを形成する。OLEDピクセルユニットにおいて、第1のOLEDサブピクセル11b、11c、および、11dは、それぞれ、赤、緑、および、青のサブピクセルである。他のオプションの案において、第1のOLEDサブピクセル11b、11c、および、11dは、それぞれ他の色のサブピクセルであることができる。他のオプションの案において、隣接する、色が異なる4列の第1のOLEDサブピクセルは、1つのOLEDピクセルユニットを形成することができる。

【0048】

各第1のOLEDサブピクセル11b、11c、11dの具体的な構造については、前述した実施例中の第1のOLEDサブピクセル11aの具体的な構造を参照されたい。図1～12に示す実施例において、各第1のOLEDサブピクセル11aが同色サブピクセルであるため、1つの第1のOLEDサブピクセル11aは1つのOLEDピクセルユニットと呼ばれることができる。以下、複数の色のサブピクセルの駆動方式を説明する。

【0049】

図14は、透光OLED基板の2行の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。図14を参照すると、1行目の各OLEDピクセルユニットの第1のOLED同色サブピクセル11b、11c、11dの第1の電極は、1つのデータ信号に接続され、2行目の各OLEDピクセルユニットの第1のOLED同色サブピクセル11b、11c、11dの第1の電極は、もう1つのデータ信号に接続され、すべての第1のOLEDサブピクセル11b、11c、11dの第2の電極は接地される。言い換えると、同一行中のすべての赤のサブピクセルの第1の電極は、同一のRデータ信号に接続され、すべての緑のサブピクセルの第1の電極は、同一のGデータ信号に接続され、すべての青のサブピクセルの第1の電極は、同一のBデータ信号に接続される。当該R、G、および、Bデータ信号は、外部回路によって提供される。図14において、当該透光OLED基板が2行の第1のOLEDサブピクセルを有するため、1行目の各第1のOLED同色サブピクセルに1つの駆動電流を印加し、2行目の各第1のOLED同色サブピクセルにもう1つの駆動電流を印加する必要があるあり、当該1行目中の各第1のOLED同色サブピクセルに印加される駆動電流は、ディスプレイ駆動集積チップ(DDIC)の3つのデータ信号チャネル(データ線)から得ることができ、当該2行目中の各第1のOLED同色サブピクセルによって印加される駆動電流は、ディスプレイ駆動集積チップ(DDIC)の他の3つのデータ信号チャネルから得ることができる。要するに、各OLEDピクセル行ごとに、当該OLEDピクセル行では、各第1のOLED同色サブピクセルの第1の電極が同一のデータ信号に接続される。

【0050】

図15は、透光OLED基板の2行の各第1のOLEDサブピクセルの別のパッシブ駆動方式の回路の模式図である。図15を参照すると、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセル11b、11c、11dの第2の電極は接地され、第1の電極は、スイッチングトランジスタのドレインに接続され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、1つのデータ信号に接続され、ゲートは、1つのスイッチング信号に接続され、2行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、もう1つのデータ信号に接続され、

ゲートは、もう1つのスイッチング信号に接続される。前記スイッチ信号は、1行のすべての第1のOLED同色サブピクセルが表示機能を実行するように均一に制御することができる。さらに、スイッチ信号が「オフ」である場合、1行のすべての第1のOLED同色サブピクセルが透光機能を実行するように制御することもでき、隣接する他のカラーサブピクセルが表示機能を実行するときのクロストークを防止する。

【0051】

他のオプションの案において、各行の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルの第1の電極は、スイッチングトランジスタのドレインに接続され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、1つのデータ信号に接続され、ゲートは、異なるスイッチング信号に接続され、2行目の各OLEDピクセルユニット中の第1のOLED同色サブピクセルに対応するスイッチングトランジスタのソースは、もう1つのデータ信号に接続され、ゲートは、異なるスイッチング信号に接続される。上記の構造は、各第1のOLED同色サブピクセルが独立して表示機能または透光機能を実行することが可能である。

【0052】

図16は、透光OLED基板の2行の各第1のOLEDサブピクセルのさらに別のパッシブ駆動方式の回路の模式図である。図16を参照すると、各行の各第1のOLED同色サブピクセルが独立して表示機能または透光機能を実行するようにするために、1行目および2行目の各OLEDピクセルユニット中の各第1のOLEDサブピクセルの第1の電極は、異なるデータ信号に接続されることもできる。当該データ信号は、外部回路から提供される。当該透光OLED基板が2行の第1のOLEDサブピクセルを有するため、各第1のOLEDサブピクセルに駆動電流を印加する必要がある。各第1のOLEDサブピクセルの駆動電流は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャネル(データ線)から得ることができ、すべての第1のOLEDサブピクセルの駆動電流は、ディスプレイ駆動集積チップ(DDIC)のいくつかのデータ信号チャネル(データ線)から得ることができる。

【0053】

図17は、透光OLED基板の2行の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。図17を参照すると、各第1のOLEDサブピクセルの第2の電極は、接地され、1行目の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタドレインにそれぞれ接続され、当該駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧VDDに対応し、2行目の各OLEDピクセルユニット中の各OLED同色サブピクセルの第1の電極は、もう1つのピクセル駆動回路中の駆動トランジスタのドレインにそれぞれ接続され、駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧に対応する。

【0054】

図17において、ピクセル駆動回路は、トランジスタアレイを含むことができる。当該トランジスタアレイは、複数のトランジスタセルを含む。各トランジスタセルは、1つのスイッチングトランジスタX1、1つの駆動トランジスタX2、および、1つの記憶コンデンサCを含む。各トランジスタセル中のデータ線は、それぞれ、ディスプレイ駆動集積チップ(DDIC)のデータ信号チャネル(データ線)に接続されることができる。1行目と2行目の各第1のOLEDピクセルユニット中の各第1のOLED同色サブピクセルに対応する各トランジスタセル中の各走査線は、GIP回路の1つの走査信号チャネルに接続されることができる。言い換えれば、1行目の各OLEDピクセルユニットは、ディスプレイ駆動集積チップの3つのデータ信号チャネルを占有し(1つのOLEDピクセルユニットが3種類の第1のOLEDサブピクセルを含む場合)、2行目の各OLEDピクセル

セルユニットは、ディスプレイ駆動集積チップの他の3つのデータ信号チャネルを占有する。

【0055】

他のオプションの案において、各OLEDピクセルユニット中の各第1のOLEDサブピクセルの第1の電極は、異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、電源電圧に対応する。ピクセル駆動回路は、トランジスタアレイを含むことができる。トランジスタアレイ中の各トランジスタセルは、1つのスイッチングトランジスタ $\times$ 1、1つの駆動トランジスタ $\times$ 2、および、1つの記憶コンデンサCを含み、2T1C構造とも呼ばれる。各トランジスタセル中のデータ線は、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャネル(データ線)に接続でき、各トランジスタセルの各走査線は、GIP回路の1つの走査信号チャネルに接続することができる。言い換えれば、各第1のOLEDサブピクセルは、ディスプレイ駆動集積チップの1つのデータ信号チャネルおよびGIP回路の1つの走査信号チャネルを占有する。

【0056】

具体的な実施過程において、ピクセル駆動回路は、上記の2T1C構造に加えて、6T1C構造、7T1C構造などであることができる。上記の各ピクセル駆動回路のデータ線信号VDATAは、ディスプレイ駆動集積チップ(DDIC)の1つのデータ信号チャネル(データ線)から得ることができ、走査線 G_{n-1} および G_n の信号は、GIP回路の2つの走査信号チャネルから得ることができ、発光信号EMは、GIP回路の発光信号チャネルから得ることができ、初期信号INITは、ディスプレイ駆動集積チップから得ることができる。

【0057】

図18は、本発明の第5の実施例中の透光OLED基板の上面図である。図18を参照すると、本実施例中の透光OLED基板15は、図1から17の実施例中の透光OLED基板11、12、13、14の構造と比較すると、区別されるのは、第1の方向Yが列方向であり、第2の方向Xが行方向である。つまり、第1の電極は、Y方向に沿って延びる。

【0058】

以下、発光ドライバの違いについて説明する。

【0059】

図19は、透光OLED基板の2行の各第1のOLED同色サブピクセルのパッシブ駆動方式の回路の模式図である。図19を参照すると、1列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのデータ信号に接続され、2列目中の各第1のOLEDサブピクセル11aの第1の電極は、もう1つのデータ信号に接続され、すべての第1のOLEDサブピクセル11aの第2の電極は、接地される。2つのデータ信号チャネルによって運ばれる色データは、対応する第1のOLEDサブピクセル11aの色と一致する。図19に示すように、1列目中の各第1のOLEDサブピクセル11aに対応するデータ信号のリード線は、左側のベゼル領域に配置されることができ、2列目中の各第1のOLEDサブピクセル11aに対応するデータ信号のリード線は、右側のベゼル領域に配置されることができ、

【0060】

図20は、透光OLED基板の2列の各第1のOLED同色サブピクセルの別のパッシブ駆動方式の回路の模式図である。図20を参照すると、1列目および2列目中の各第1のOLEDサブピクセル11aの第1の電極は、同一のデータ信号に接続される。

【0061】

図21は、透光OLED基板の2列の各第1のOLED同色サブピクセル11aのアクティブ駆動方式の回路の模式図である。図21を参照すると、1列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタの

ドレインに接続され、当該駆動トランジスタのゲートは、1つのデータ信号に接続され、当該データ信号は、1つのスイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、1つの電源電圧に対応し、2列目中の各第1のOLEDサブピクセル11aの第1の電極は、もう1つのピクセル駆動回路中の駆動トランジスタのドレインに接続され、当該駆動トランジスタのゲートは、もう1つのデータ信号に接続され、当該データ信号は、スイッチングトランジスタを介して駆動トランジスタのゲートに接続され、駆動トランジスタのソースは、1つの電源電圧に対応し、当該2つのピクセル駆動回路の走査線は、GIP回路の同一の走査信号に接続される。

【0062】

図21のピクセル駆動回路は、2T1C構造の例を挙げたが、他のオプションの案において、3T1C構造、6T1C構造、7T1C構造などであることができる。

【0063】

図22は、透光OLED基板の2列の各第1のOLED同色サブピクセルの別のアクティブ駆動方式の回路の模式図である。図22を参照すると、1列目および2列目中の各第1のOLEDサブピクセル11aの第1の電極は、1つのピクセル駆動回路中の駆動トランジスタX2のドレインに接続され、当該駆動トランジスタX2のゲートは、データ信号に接続され、当該データ信号は、スイッチングトランジスタX1を介して駆動トランジスタX2のゲートに接続され、駆動トランジスタX2のソースは、1つの電源電圧VDDに対応し、ピクセル駆動回路の走査線は、GIP回路の1つの走査信号に接続される。

【0064】

図22のピクセル駆動回路は、2T1C構造の例を挙げたが、他のオプションの案において、3T1C構造、6T1C構造、7T1C構造などであることができる。

【0065】

図23は、透光OLED基板の2列の各第1のOLEDサブピクセルのパッシブ駆動方式の回路の模式図である。図23を参照すると、1列目中の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルは、同一の1つのデータ信号に対応し、2列目中の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルは、同一のもう1つのデータ信号に対応することによって、1列目の第1のOLED同色サブピクセルが同時に同一の輝度の光を同時に発光し、2列目の第1のOLED同色サブピクセルが同時に同一の輝度の光を同時に発光するようにする。他の実施例では、1列目の各第1のOLEDサブピクセルは、1つのデータ信号に対応し、2列目の各第1のOLEDサブピクセルは、1つのデータ信号に対応することによって、各サブピクセルの発光に対して明るさを個別に制御する。

【0066】

図24は、透光OLED基板の2列の各第1のOLEDサブピクセルのアクティブ駆動方式の回路の模式図である。図24を参照すると、1列目中の各OLEDピクセルユニット中の各第1のOLED同色サブピクセルは、1つのピクセル駆動回路中の駆動トランジスタのドレインに対応し、2列目中の各OLEDピクセルユニット中の各第1同一の色のOLEDサブピクセルは、もう1つのピクセル駆動回路中の駆動トランジスタのドレインに対応することによって、1列目の同色サブピクセルを一括して制御し、2列目の同色サブピクセルを一括して制御するようにする。他の実施例において、1列目の各第1のOLEDサブピクセルは、1つのピクセル駆動回路中の駆動トランジスタのドレインに対応し、2列目の各第1のOLEDサブピクセルは、ピクセル駆動回路中の駆動トランジスタのドレインに対応することによって、各サブピクセルの発光に対して明るさを個別に制御する。

【0067】

他のオプションの案において、図24のピクセル駆動回路は、2T1C構造に加えて、3T1C構造、6T1C構造、および7T1C構造も含むことができる。

【0068】

具体的な実施過程において、透光OLED基板11、12、13、14、15の形状は

、水滴形、長方形、ノッチ形、円形、半円形などであることができる。

【0069】

透光OLED基板11、12、13、14、15上に、封止層を設けることによって、ディスプレイパネルを形成することができる。

【0070】

ディスプレイパネルは、表示装置に加えて、タッチ層を設けてタッチパネルとして使用されることができる。ディスプレイパネルは、半製品として他のコンポーネントと統合したり組み立てたりして、携帯電話、タブレットコンピュータ、または、自動車のディスプレイ画面などのディスプレイデバイスを形成することもできる。

【0071】

ディスプレイデバイスにおいて、透光OLED基板11、12、13、14、15の下部に、光センサを対応的に設け、光センサは、カメラ、虹彩認識センサ、および指紋認識センサの1つまたは組み合わせを含む。

【0072】

図25は、本発明の第1の実施例中のOLED基板の上面図である。

【0073】

図25を参照すると、OLED基板1は、第1のOLED基板11および第2のOLED基板21を含む。

【0074】

ここで、第1のOLED基板11は、上記実施例中の透光OLED基板を含み、第2のOLED基板21は、不透光基板を含み、第1のOLED基板11と第2のOLED基板21はサブストレート110を共有する(図2および図26に示すように)。

【0075】

他のオプションの案において、第1のOLED基板11は、上記のいずれかの実施例中の透光OLED基板12、13、14、および15をさらに含むことができる。

【0076】

図25を参照すると、第2のOLED基板21は、第1のOLED基板11を包囲するか、または、半包囲する。

【0077】

図26は、図25の第2のOLED基板の断面図である。

【0078】

図26を参照すると、第2のOLED基板21は、サブストレート110と、サブストレート110上に位置する第3の電極層211と、第3の電極層211上に位置する発光構造層212と、発光構造層212上に位置する第4の電極213と、を含む。

【0079】

ここで、第3の電極層211は、光反射性能を有し、第3の電極層211は、複数の第3の電極2111を含み、発光構造層212は、複数の色が異なる発光構造2121を含み、各第3の電極2111上には、発光構造2121が設けられ、第1の方向Yおよび/または第2の方向Xにおいて、色が異なる発光構造2121が同一の規則に従って交互に配置される。

【0080】

第4の電極213は、表面電極である。

【0081】

1つの第3の電極2111、第3の電極2111上の発光構造2121、および、発光構造2121に対応する第4の電極213によって、1つの第2のOLEDサブピクセル21aが形成される。

【0082】

図26において、第3の電極2111上の発光構造2121は、ピクセル規定層214によって大きさおよび位置が規定されるが、他のオプションの案において、ピクセル規定層214を省略することもできる。

【 0 0 8 3 】

他のオプションの案において、第 1 の O L E D 基板 1 1 および第 2 の O L E D 基板 2 1 を別々に製造してから、組み立てる。他のオプションの案において、両者が同一のサブストレート 1 1 0 上に同時に製造される。

【 0 0 8 4 】

具体的な製造過程において、第 3 の電極層 2 1 1 および第 1 の電極層 1 1 1 が、同一の層に位置するか、および / または、第 4 の電極 2 1 3 および第 2 の電極 1 1 3 が、同一の層上に位置するか、または、第 1 の電極層 1 1 1 上の発光構造 1 1 2 1 および第 3 の電極層 2 1 1 上の発光構造 2 1 2 1 が、同一のプロセスで蒸着によって形成される。

【 0 0 8 5 】

オプションとして、第 1 の電極層 1 1 1 上の発光構造 1 1 2 1 および第 3 の電極層 2 1 1 上の発光構造 2 1 2 1 の場合、両者を蒸着プロセスにおいて同一のマスクを使用して一回に蒸着することができるか、または、異なるマスクを使用して何回に分けて蒸着するかまたは 2 つのマスクを組み合わせ一回に蒸着することができる。

【 0 0 8 6 】

具体的な実施過程において、第 2 の O L E D サブピクセル 2 1 a の駆動方式は、アクティブであり、すなわち、第 2 の O L E D 基板 2 1 は、A M O L E D である。

【 0 0 8 7 】

O L E D 基板 1 の場合、第 1 の O L E D 基板 1 1 がアクティブ駆動によって表示機能を実行するとき、第 1 の O L E D 基板 1 1 に対応するピクセル駆動回路は、第 2 の O L E D 基板 2 1 上のベゼル領域にするか、または、第 2 の O L E D 基板 2 1 と第 1 の O L E D 基板 1 1 との間の遷移領域に位置する。要するに、第 1 の O L E D 基板 1 1 の表示領域からピクセル駆動回路を取り除くことは、透光率を改善し、回折を低減することができる。

【 0 0 8 8 】

1 つのオプションの案において、第 2 の電極 1 1 3 と第 4 の電極 2 1 3 が接続されて一体型表面電極を形成する。2 つの表面電極を分離した構造と比較して、一方では、接地端子と電圧端子を節約することができ、もう一方では、構造が簡単である。

【 0 0 8 9 】

1 つのオプションの案において、第 2 の電極 1 1 3 は、単層構造または積層構造であり、単層構造である場合、第 2 の電極 1 1 3 は、単層金属層、単層金属混合物層、または単層透明金属酸化物層であり、積層構造の場合、第 2 の電極 1 1 3 は、透明金属酸化物層と金属層との積層、または、透明金属酸化物層と金属混合物層との積層である。

【 0 0 9 0 】

1 つのオプションの案において、第 2 の電極を形成する材料が金属酸化物でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 1 0 0 オングストローム以上であり、5 0 0 オングストローム以下である場合、第 2 の電極 1 1 3 の厚さは全体的に連続されており、第 2 の電極 1 1 3 の透光率は 4 0 % よりも大きい。

【 0 0 9 1 】

さらに、第 2 の電極を形成する材料が金属でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 1 0 0 オングストローム以上であり、2 0 0 オングストローム以下である場合、第 2 の電極 1 1 3 の厚さは全体的に連続されており、第 2 の電極 1 1 3 の透光率は 4 0 % よりも大きい。

【 0 0 9 2 】

さらに、第 2 の電極を形成する材料が金属でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 5 0 オングストローム以上であり、2 0 0 オングストローム以下である場合、第 2 の電極 1 1 3 の厚さは全体的に連続されており、第 2 の電極 1 1 3 の透光率は 5 0 % よりも大きい。

【 0 0 9 3 】

さらに、第 2 の電極を形成する材料が金属酸化物でドーブされ、且つ、第 2 の電極 1 1 3 の厚さが 5 0 オングストローム以上であり、2 0 0 オングストローム以下である場合、

第２の電極１１３の厚さは全体的に連続されており、第２の電極１１３の透光度は６０％よりも大きい。

【００９４】

第２の電極１１３が単層構造である場合、単層金属層材料はＡｌ、Ａｇなどであり、単層金属混合物層材料は、ＭｇＡｇ、または、Ａｌがドーブされた金属混合材料などであり、透光金属酸化物はＩＴＯまたはＩＺＯなどである。

【００９５】

１つのオプションの案において、第２の電極１１３および第４の電極２１３の材料は、同一のであるか、または、異なる。

【００９６】

１つのオプションの案において、第２の電極１１３と第４の電極２１３の材質は、同一のであり、第２の電極１１３と第４の電極２１３は、単層構造であり、第２の電極１１３の厚さは、第４の電極２１３の厚さよりも薄い。

【００９７】

１つのオプションの案において、第２の電極１１３および第４の電極２１３の材料は、単一の金属層、単一の金属混合層、または、単一の透明金属酸化物層である。

【００９８】

１つのオプションの案において、第２の電極１１３と第４の電極２１３の材質は、同一のであり、第２の電極１１３は、単層構造であり、第４の電極２１３は、積層構造であり、第２の電極１１３の厚さは、第４の電極２１３の厚さよりも薄い。第４の電極２１３は、第２の電極１１３と同時に形成される第２の電極材料層と、第２の電極材料層の上方または下部に形成される第４の電極材料層と、を含む。

【００９９】

１つのオプションの案において、第４の電極材料層の厚さは、第２の電極材料層の厚さよりも大きい。

【０１００】

１つのオプションの案において、第２の電極１１３は、単一の金属層、単一の金属混合層、単一の透明金属酸化物層、透明金属酸化物層と金属層の積層、または、透明金属酸化物層と金属混合層の積層であり、第４の電極２１３は、単層金属層、単層金属混合物層、金属混合層の積層、または、金属層と金属混合層の積層である。

【０１０１】

１つのオプションの案において、第２の電極１１３の材料は、Ａｌ、Ａｇ、ＭｇＡｇ、Ａｌがドーブされた金属混合材料、ＩＴＯ、または、ＩＺＯなどであり、第４の電極２１３の材料は、Ａｌ、Ａｇ、ＭｇＡｇ、または、Ａｌがドーブされた金属混合材料などである。

【０１０２】

本発明は上記のように開示されるが、本発明はこれに限定されない。当業者は、本発明の精神および範囲から逸脱することなく、様々な変更、組み合わせ、および修正を行うことができるので、本発明の保護範囲は、特許請求の範囲によって定義される範囲に従うものとする。

【手続補正２】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項１】

サブストレートと、前記サブストレート上に位置する第１の電極層と、前記第１の電極層上に位置する発光構造層と、前記発光構造層上に位置する第２の電極と、を含む透光ＯＬＥＤ基板であって、

前記第 1 の電極層は、第 1 の方向に沿って配列された複数の電極組を含み、前記電極組ごとに、少なくとも 1 つの第 1 の電極を含み、各前記第 1 の電極は、第 2 の方向に沿って延びており、前記第 2 の方向は、前記第 1 の方向に垂直であり、

前記発光構造層は、 n 種の色の発光構造を含み、 $n \geq 1$ であり、

前記第 1 の電極上に少なくとも 1 つの前記発光構造が設けられており、

前記少なくとも 1 つの第 1 の電極と前記第 2 の電極との間に駆動電圧が印加されたとき、前記透光 O L E D 基板は表示機能を実行し、前記少なくとも 1 つの第 1 の電極と前記第 2 の電極との間に駆動電圧が印加されないとき、前記透光 O L E D 基板は透光機能を実行する

ことを特徴とする透光 O L E D 基板。

【請求項 2】

前記第 2 の電極は、表面電極であるか、または、

前記第 2 の電極は、単層構造または積層構造であり、前記第 2 の電極が単層構造である場合、前記第 2 の電極は、単層金属層、単層金属混合物層、または、単層透明金属酸化物層であり、前記第 2 の電極が積層構造である場合、前記第 2 の電極は、透明金属酸化物層と金属層との積層、または、透明金属酸化物層と金属混合物層との積層である

ことを特徴とする請求項 1 に記載の透光 O L E D 基板。

【請求項 3】

前記透光 O L E D 基板は、複数の第 1 の O L E D サブピクセルをさらに含み、

各前記第 1 の O L E D サブピクセルは、

1 つの第 1 の電極と、

前記第 1 の電極上に設けられている前記少なくとも 1 つの発光構造と、

前記第 1 の電極に対応する一部の第 2 の電極と、を含み、

同一の前記第 1 の電極上に設けられている前記少なくとも 1 つの発光構造は、同一の色であり、

前記第 2 の電極は、接地され、

前記第 1 の O L E D サブピクセルの駆動方式は、アクティブ方式またはパッシブ方式である

ことを特徴とする請求項 1 に記載の透光 O L E D 基板。

【請求項 4】

各前記第 1 の O L E D サブピクセルの駆動方式がアクティブ方式である場合、前記第 1 の O L E D サブピクセルに対応する 1 つまたは複数のピクセル駆動回路は、第 1 の O L E D サブピクセルが位置する領域と重ならないベゼル領域に設けられるか、または、

各前記第 1 の O L E D サブピクセルの駆動方式がパッシブ方式である場合、各前記第 1 の O L E D サブピクセル中の第 1 の電極の配線は、第 1 の O L E D サブピクセルが位置する領域と重ならないベゼル領域に設けられる

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 5】

前記透光 O L E D 基板は、少なくとも 1 つの O L E D ピクセルユニットをさらに含み、

各前記 O L E D ピクセルユニットは、少なくとも 1 つの第 1 の O L E D サブピクセルを含み、

$n = 1$ である場合、前記少なくとも 1 つの第 1 の O L E D サブピクセルは、同色サブピクセルであり、

$n \geq 3$ である場合、前記少なくとも 1 つの第 1 の O L E D サブピクセルは、色が互いに異なり、かつ同一の規則に従って交互に配置されている、複数の第 1 の O L E D サブピクセルを含む

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 6】

各前記第 1 の O L E D 同色サブピクセルの駆動方式がパッシブ方式であり、

第 1 の方向が列方向である場合、同一列中の各第 1 の O L E D 同色サブピクセルの第 1

の電極は、同一のデータ信号に接続され、各列の第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一のデータ信号または異なるデータ信号に接続され、

第 1 の方向が行方向である場合、同一行中の各第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一のデータ信号に接続され、各行の第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一のデータ信号または異なるデータ信号に接続される

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 7】

前記少なくとも 1 つの O L E D ピクセルユニットの駆動方式は、パッシブ方式であり、前記第 1 の O L E D サブピクセルごとに、1 つの第 1 の電極を有し、

前記第 1 の方向が列方向である場合、同一列の各 O L E D ピクセルユニット中の、同一の色を有する各第 1 の O L E D サブピクセルの第 1 の電極は、同一のデータ信号または異なるデータ信号に接続され、

前記第 1 の方向が行方向である場合、同一行の各 O L E D ピクセルユニット中の、同一の色を有する各第 1 の O L E D サブピクセルの第 1 の電極は、同一のデータ信号または異なるデータ信号に接続される

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 8】

前記少なくとも 1 つの O L E D ピクセルユニットの駆動方式は、パッシブ方式であり、

前記第 1 の方向が列方向である場合、第 1 の O L E D サブピクセルの第 1 の電極は、1 つのスイッチングトランジスタのドレインに接続され、前記スイッチングトランジスタのソースは、同一のデータ信号または異なるデータ信号に接続され、1 列に位置する同一の色を有する第 1 の O L E D サブピクセルに対応するスイッチングトランジスタのゲートは、同一のスイッチング信号または異なるスイッチング信号に接続され、

前記第 1 の方向が行方向である場合、第 1 の O L E D サブピクセルの第 1 の電極は、1 つのスイッチングトランジスタのドレインに接続され、前記スイッチングトランジスタのソースは、同一のデータ信号または異なるデータ信号に接続され、1 行に位置する同一の色を有する第 1 の O L E D サブピクセルに対応するスイッチングトランジスタのゲートは、同一のスイッチング信号または異なるスイッチング信号に接続される

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 9】

各前記第 1 の O L E D 同色サブピクセルの駆動方式は、アクティブ方式であり、前記第 1 の O L E D サブピクセルごとに、1 つの第 1 の電極を有し、

前記第 1 の方向が列方向である場合、同一列中の各第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一のピクセル駆動回路中の駆動トランジスタのドレインに接続されるか、または、各列の第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一または異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各前記駆動トランジスタのゲートは、1 つのデータ信号に対応し、各前記駆動トランジスタのソースは、電源電圧に対応し、

前記第 1 の方向が行方向である場合、同一行中の各第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一のピクセル駆動回路中の駆動トランジスタのドレインに接続されるか、または、各行の第 1 の O L E D 同色サブピクセルの第 1 の電極は、同一または異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各前記駆動トランジスタのゲートは、1 つのデータ信号に対応し、各前記駆動トランジスタのソースは、電源電圧に対応する

ことを特徴とする請求項 3 に記載の透光 O L E D 基板。

【請求項 10】

前記少なくとも 1 つの O L E D ピクセルユニットの駆動方式は、アクティブ方式であり、

前記第 1 の方向が列方向である場合、同一列の各 O L E D ピクセルユニット中の同一の色を有する各第 1 の O L E D サブピクセルの第 1 の電極は、同一のピクセル駆動回路に接

続されるかまたは異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、各駆動トランジスタのソースは、電源電圧に対応し、

前記第1の方向が行方向である場合、同一行の各OLEDピクセルユニット中の同一の色を有する各第1のOLEDサブピクセルの第1の電極は、同一のピクセル駆動回路に接続されるかまたは異なるピクセル駆動回路中の駆動トランジスタのドレインに接続され、各駆動トランジスタのゲートは、1つのデータ信号に対応し、各駆動トランジスタのソースは、電源電圧に対応する

ことを特徴とする請求項3に記載の透光OLED基板。

【請求項11】

前記第2の方向において、前記第1の電極の前記サブストレートにおける投影は、1つの第1のパターンユニットまたは2つ以上の第1のパターンユニットから構成され、前記第1のパターンユニットは、円形、楕円形、ダンベル形、ひょうたん形、または、長方形であり、

各前記第1の電極および/または対応する前記少なくとも1つの発光構造の前記サブストレートにおける投影の長さおよび/または位置は、同一であるか、または、異なり、前記第1の電極上に1つの発光構造が設けられ、前記発光構造は、第1の電極一面に広がるか、または、前記第1の電極上に、間隔を置いて配置された複数の発光構造が設けられ、前記間隔を置いた発光構造は、ピクセル定義層によって分離されるか、または、前記間隔を置いた発光構造の間にピクセル定義層がない

ことを特徴とする請求項1に記載の透光OLED基板。

【請求項12】

請求項1～11のいずれか1項に記載の透光OLED基板を含む

ことを特徴とするディスプレイパネル。

【請求項13】

第1のOLED基板と、第2のOLED基板と、を含み、

前記第1のOLED基板は、請求項1～11のいずれか1項に記載の透光OLED基板を含み、前記第2のOLED基板は、不透光基板であり、前記第1のOLED基板と前記第2のOLED基板とは、サブストレートを共有する

ことを特徴とするOLED基板。

【請求項14】

前記第2のOLED基板は、前記第1のOLED基板を包囲するか、または、半包囲し、

前記第2のOLED基板は、前記サブストレートと、前記サブストレート上に位置する第3の電極層と、前記第3の電極層上に位置し、かつ複数の第2の発光構造を含む第2の発光構造層と、前記第2の発光構造層上に位置する第4の電極とを含み、

前記第3の電極層は、複数の第3の電極を含み、光反射性能を有し、

前記第1の方向および/または前記第2の方向において、前記第2の発光構造の色は、同一の規則に従って交互に配置され、

前記第4の電極は、表面電極である

ことを特徴とする請求項13に記載のOLED基板。

【請求項15】

前記第3の電極層と前記第1の電極層とは、同一の層に位置し、および/または、前記第4の電極と前記第2の電極とは、同一の層に位置し、または、前記第1の電極上の前記少なくとも1つの発光構造と、各前記第3の電極上の1つの発光構造とは、同一のプロセスにおいて蒸着によって形成され、

前記第1の電極上の前記少なくとも1つの第1の発光構造と前記第3の電極上の前記1つの発光構造とは、同一の蒸着プロセスにおいて同一のマスクを使用して形成される

ことを特徴とする請求項14に記載のOLED基板。

【手続補正3】

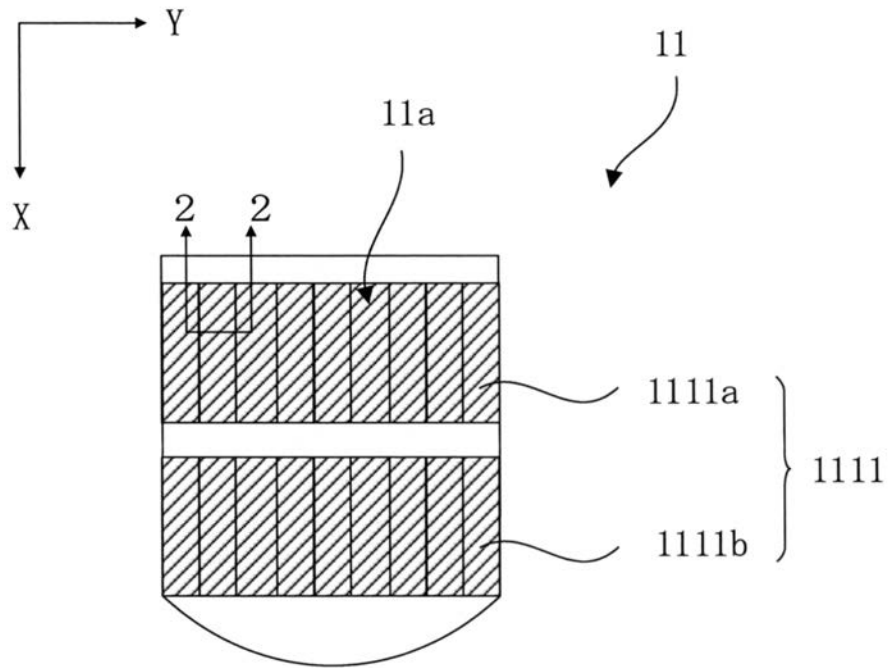
【補正対象書類名】図面

【補正対象項目名】図 1

【補正方法】変更

【補正の内容】

【図 1】



【 国 際 調 査 報 告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/093730

A. CLASSIFICATION OF SUBJECT MATTER H01L 51/52(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L51/- Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS; CNTXT; VEN; WOTXT; EPTXT; USTXT; CNKI: 有机发光, 有机电致发光, 显示, 电压, 透光, 透明, 全面屏, 全屏, organic luminescence, organic light emitting, organic electroluminescence, display, voltage, transparent, full screen														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 108717244 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 30 October 2018 (2018-10-30) description, paragraphs 80-152, and figures 1-3 and 7-10</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 105355646 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 February 2016 (2016-02-24) entire document</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2007029940 A1 (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) 08 February 2007 (2007-02-08) entire document</td> <td>1-20</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	CN 108717244 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 30 October 2018 (2018-10-30) description, paragraphs 80-152, and figures 1-3 and 7-10	1-20	A	CN 105355646 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 February 2016 (2016-02-24) entire document	1-20	A	US 2007029940 A1 (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) 08 February 2007 (2007-02-08) entire document	1-20
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	CN 108717244 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 30 October 2018 (2018-10-30) description, paragraphs 80-152, and figures 1-3 and 7-10	1-20												
A	CN 105355646 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 February 2016 (2016-02-24) entire document	1-20												
A	US 2007029940 A1 (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) 08 February 2007 (2007-02-08) entire document	1-20												
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.														
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family														
Date of the actual completion of the international search 19 August 2019		Date of mailing of the international search report 09 October 2019												
Name and mailing address of the ISA/CN China National Intellectual Property Administration No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.												

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/093730

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108717244	A	30 October 2018	None			
CN	105355646	A	24 February 2016	CN	105355646	B	22 March 2019
				WO	2017080339	A1	18 May 2017
				US	2017338293	A1	23 November 2017
US	2007029940	A1	08 February 2007	JP	2007241225	A	20 September 2007

国际检索报告

国际申请号

PCT/CN2019/093730

A. 主题的分类

H01L 51/52(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L51/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;VEN;WOTXT;EPTXT;USTXT;CNKI;有机发光, 有机电致发光, 显示, 电压, 透光, 透明, 全面屏, 全屏, organic luminescence, organic light emitting, organic electroluminescence, display, voltage, transparent, full screen

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 108717244 A (京东方科技集团股份有限公司 等) 2018年 10月 30日 (2018 - 10 - 30) 说明书第80-152段, 图1-3、7-10	1-20
A	CN 105355646 A (京东方科技集团股份有限公司) 2016年 2月 24日 (2016 - 02 - 24) 全文	1-20
A	US 2007029940 A1 (TOSHIBA MATSUSHITA DISPLAY TEC) 2007年 2月 8日 (2007 - 02 - 08) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 8月 19日

国际检索报告邮寄日期

2019年 10月 9日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

周文龙

电话号码 86-(20)-28950729

表 PCT/ISA/210 (第2页) (2015年1月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/093730

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	108717244	A	2018年 10月 30日	无	
CN	105355646	A	2016年 2月 24日	CN	105355646 B 2019年 3月 22日
				WO	2017080339 A1 2017年 5月 18日
				US	2017338293 A1 2017年 11月 23日
US	2007029940	A1	2007年 2月 8日	JP	2007241225 A 2007年 9月 20日

表 PCT/ISA/210 (同族专利附件) (2015年1月)

フロントページの続き

(51) Int.Cl.			F I			テーマコード (参考)	
G 0 9 F	9/30	(2006.01)	G 0 9 F	9/30	3 6 5		
G 0 9 F	9/00	(2006.01)	G 0 9 F	9/30	3 3 8		
G 0 9 F	9/302	(2006.01)	G 0 9 F	9/30	3 1 0		
			G 0 9 F	9/00	3 3 8		
			G 0 9 F	9/302		C	

(81) 指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

F ターム(参考) 5C094 AA01 BA27 CA20 DA13 EA04 EB02
5G435 AA01 BB05 KK05