



(12) 发明专利

(10) 授权公告号 CN 110189704 B

(45) 授权公告日 2021.10.15

(21) 申请号 201910580615.9

G09G 3/00 (2006.01)

(22) 申请日 2019.06.28

审查员 王鑫

(65) 同一申请的已公布的文献号

申请公布号 CN 110189704 A

(43) 申请公布日 2019.08.30

(73) 专利权人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区龙东大道
6111号1幢509

(72) 发明人 徐豪杰 周星耀 李玥 高娅娜

(74) 专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51) Int. Cl.

G09G 3/3225 (2016.01)

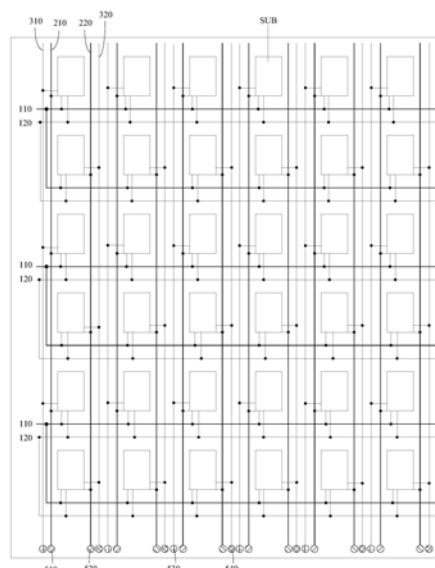
权利要求书3页 说明书15页 附图10页

(54) 发明名称

一种电致发光显示面板、其驱动方法及显示装置

(57) 摘要

本发明公开了一种电致发光显示面板、其驱动方法及显示装置,通过设置多条第一检测传输线和多条第二检测传输线,并使一列子像素中奇数行子像素的像素电路的检测传输信号端对应电连接一条第一检测传输线,偶数行子像素的像素电路的检测传输信号端对应电连接一条第二检测传输线。通过设置多条检测扫描线,并使同一行像素电路的检测扫描信号端与同一条检测扫描线电连接,且相邻两行像素电路的检测扫描信号端通过检测扫描线接收同一检测扫描信号。这样采用并行驱动的方式,可以使阈值电压的检测时间不再受限于扫描一行子像素的时间,以将阈值电压的检测时间设置的相对较长,进而提升阈值电压 V_{th} 的补偿效果。



1. 一种电致发光显示面板, 包括: 阵列排布的多个子像素, 各所述子像素包括: 发光器件以及与所述发光器件电连接的像素电路, 所述像素电路具有发光控制信号端、检测扫描信号端和检测传输信号端; 其特征在于, 所述电致发光显示面板还包括: 多条发光控制线, 多条检测扫描线, 多条第一检测传输线, 多条第二检测传输线, 其中, 一列所述子像素中奇数行子像素中像素电路的检测传输信号端对应电连接一条所述第一检测传输线, 偶数行子像素中像素电路的检测传输信号端对应电连接一条所述第二检测传输线;

同一行所述像素电路的发光控制信号端与同一条发光控制线电连接; 同一行所述像素电路的检测扫描信号端与同一条所述检测扫描线电连接, 且相邻两行像素电路的检测扫描信号端通过所述检测扫描线接收同一检测扫描信号;

以相邻两行所述子像素为一个行组, 一个所述行组对应一个阈值检测阶段; 在一帧时间内, 依次驱动每一个所述行组, 使每一个所述行组中的像素电路在所述行组对应的阈值检测阶段中所述发光控制信号端接收所述发光控制线传输的截止控制信号, 使每一个所述行组中的奇数行的像素电路在所述行组对应的阈值检测阶段中对电连接的第一检测传输线充电, 以及使偶数行的像素电路在所述行组对应的所述阈值检测阶段中对电连接的第二检测传输线充电。

2. 如权利要求1所述的电致发光显示面板, 其特征在于, 所述电致发光显示面板还包括: 与每一条所述第一检测传输线一一对应的第一开关、与每一条所述第二检测传输线一一对应的第二开关, 与每一条所述第一检测传输线一一对应的第一检测端子, 以及与每一条所述第二检测传输线一一对应的第二检测端子;

所述第一检测传输线通过对应的第一开关与对应的第一检测端子电连接, 所述第二检测传输线通过对应的第二开关与对应的第二检测端子电连接;

所述第一开关的控制端与第一控制信号端电连接, 所述第二开关的控制端与第二控制信号端电连接; 其中, 所述第一控制信号端与所述第二控制信号端不同。

3. 如权利要求2所述的电致发光显示面板, 其特征在于, 所有所述第一开关的控制端均与同一第一控制信号端电连接; 和/或,

所有所述第二开关的控制端均与同一第二控制信号端电连接。

4. 如权利要求1所述的电致发光显示面板, 其特征在于, 一行像素电路的检测扫描信号端与一条所述检测扫描线对应电连接, 且相邻两行像素电路对应的检测扫描线电连接。

5. 如权利要求1-4任一项所述的电致发光显示面板, 其特征在于, 所述像素电路还具有数据信号端与栅极扫描信号端;

所述电致发光显示面板还包括: 多条栅极扫描线, 多条第一数据线, 多条第二数据线; 其中, 一列所述子像素中奇数行子像素中像素电路的数据信号端对应电连接一条所述第一数据线, 偶数行子像素中像素电路的数据信号端对应电连接一条所述第二数据线;

同一行所述像素电路的栅极扫描信号端与同一条所述栅极扫描线电连接, 且相邻两行像素电路的栅极扫描信号端通过所述栅极扫描线接收同一栅极扫描信号。

6. 如权利要求5所述的电致发光显示面板, 其特征在于, 所述电致发光显示面板还包括: 与每一列子像素一一对应的数据扇出线, 与每一条所述第一数据线一一对应的第三开关以及每一条所述第二数据线一一对应的第四开关;

对应同一列所述子像素的所述第一数据线通过对应的第三开关与对应的所述数据扇

出线电连接,且对应同一列所述子像素的所述第二数据线通过对应的第四开关与对应的所述数据扇出线电连接;

所述第三开关的控制端与第三控制信号端电连接,所述第四开关的控制端与第四控制信号端电连接;其中,所述第三控制信号端与所述第四控制信号端不同。

7.如权利要求6所述的电致发光显示面板,其特征在于,所有所述第三开关的控制端均与同一第三控制信号端电连接;和/或,

所有所述第四开关的控制端均与同一第四控制信号端电连接。

8.如权利要求1-4任一项所述的电致发光显示面板,其特征在于,所述像素电路还具有发光控制信号端;所述电致发光显示面板还包括:多条发光控制线;

同一行所述像素电路的发光控制信号端与同一条所述发光控制线电连接。

9.一种显示装置,其特征在于,包括如权利要求1-8任一项所述的电致发光显示面板。

10.一种如权利要求1-8任一项所述的电致发光显示面板的驱动方法,其特征在于,以相邻两行所述子像素为一个行组,一个所述行组对应一个阈值检测阶段;

所述驱动方法,包括:在一帧时间内,依次驱动每一个所述行组,使每一个所述行组中的奇数行的像素电路在所述行组对应的阈值检测阶段中对电连接的第一检测传输线充电,以及使偶数行的像素电路在所述行组对应的所述阈值检测阶段中对电连接的第二检测传输线充电;

所述阈值检测阶段包括:

信号输入阶段,控制所述行组对应的检测扫描线传输第一电平的检测扫描信号,对应的栅极扫描线传输所述第一电平的栅极扫描信号,对应的发光控制线传输第二电平的截止控制信号,各所述第一检测传输线和各所述第二检测传输线传输检测信号,以及各第一数据线和各第二数据线传输数据信号;

检测阶段,控制所述行组对应的检测扫描线传输所述第一电平的检测扫描信号,对应的所述栅极扫描线传输所述第一电平的栅极扫描信号,对应的发光控制线传输所述第二电平的截止控制信号,以及各所述第一检测传输线和各所述第二检测传输线为高阻状态。

11.如权利要求10所述的驱动方法,其特征在于,在所述信号输入阶段之前,所述阈值检测阶段还包括:第一预充电阶段和第二预充电阶段;

在所述第一预充电阶段,对各第一检测端子加载所述检测信号,对各第一开关电连接的第一控制信号端加载所述第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载所述第二电平的第二控制信号,使各所述第一检测传输线传输检测信号;

在所述第二预充电阶段,对各第二检测端子加载所述检测信号,对各所述第一开关电连接的第一控制信号端加载所述第二电平的第一控制信号,对各所述第二开关电连接的第二控制信号端加载所述第一电平的第二控制信号,使各所述第二检测传输线传输检测信号;或者,

在所述第一预充电阶段,对各第二检测端子加载所述检测信号,对各所述第一开关电连接的第一控制信号端加载所述第二电平的第一控制信号,对各所述第二开关电连接的第二控制信号端加载所述第一电平的第二控制信号,使各所述第二检测传输线传输检测信号;

在所述第二预充电阶段,对各第一检测端子加载所述检测信号,对各第一开关电连接

的第一控制信号端加载所述第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载所述第二电平的第二控制信号,使各所述第一检测传输线传输检测信号。

12.如权利要求11所述的驱动方法,其特征在于,在使各所述第一检测传输线传输检测信号的同时,还包括:

对各数据扇出线加载所述数据信号,对各第三开关电连接的第三控制信号端加载所述第一电平的第三控制信号,对各第四开关电连接的第四控制信号端加载所述第二电平的第四控制信号,使各所述第一数据线传输数据信号;

在使各所述第二检测传输线传输检测信号的同时,还包括:

对各数据扇出线加载所述数据信号,对各第三开关电连接的第三控制信号端加载所述第二电平的第三控制信号,对各第四开关电连接的第四控制信号端加载所述第一电平的第四控制信号,使各所述第二数据线传输数据信号。

一种电致发光显示面板、其驱动方法及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种电致发光显示面板、其驱动方法及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)、量子点发光二极管(Quantum Dot Light Emitting Diodes,QLED)等电致发光二极管具有自发光、低能耗等优点,是当今电致发光显示面板应用研究领域的热点之一。一般电致发光显示面板中采用像素电路来驱动电致发光二极管发光。然而,由于工艺条件限制与使用时间的增加,像素电路中的驱动晶体管会出现老化等情况,导致驱动晶体管的阈值电压 V_{th} 发生漂移,从而会造成显示差异。

发明内容

[0003] 本发明实施例提供一种电致发光显示面板、其驱动方法及显示装置,用于提高显示均一性。

[0004] 本发明实施例提供了一种电致发光显示面板,包括:阵列排布的多个子像素,各所述子像素包括:发光器件以及与所述发光器件电连接的像素电路,所述像素电路具有检测扫描信号端和检测传输信号端;所述电致发光显示面板还包括:多条检测扫描线,多条第一检测传输线,多条第二检测传输线,其中,一列所述子像素中奇数行子像素中像素电路的检测传输信号端对应电连接一条所述第一检测传输线,偶数行子像素中像素电路的检测传输信号端对应电连接一条所述第二检测传输线;

[0005] 同一行所述像素电路的检测扫描信号端与同一条所述检测扫描线电连接,且相邻两行像素电路的检测扫描信号端通过所述检测扫描线接收同一检测扫描信号。

[0006] 可选地,在本发明实施例中,所述电致发光显示面板还包括:与每一条所述第一检测传输线一一对应的第一开关、与每一条所述第二检测传输线一一对应的第二开关,与每一条所述第一检测传输线一一对应的第一检测端子,以及与每一条所述第二检测传输线一一对应的第二检测端子;

[0007] 所述第一检测传输线通过对应的第一开关与对应的第一检测端子电连接,所述第二检测传输线通过对应的第二开关与对应的第二检测端子电连接;

[0008] 所述第一开关的控制端与第一控制信号端电连接,所述第二开关的控制端与第二控制信号端电连接;其中,所述第一控制信号端与所述第二控制信号端不同。

[0009] 可选地,在本发明实施例中,所有所述第一开关的控制端均与同一第一控制信号端电连接;和/或,

[0010] 所有所述第二开关的控制端均与同一第二控制信号端电连接。

[0011] 可选地,在本发明实施例中,一行像素电路的检测扫描信号端与一条所述检测扫描线对应电连接,且相邻两行像素电路对应的检测扫描线电连接。

- [0012] 可选地,在本发明实施例中,所述像素电路还具有数据信号端与栅极扫描信号端;
- [0013] 所述电致发光显示面板还包括:多条栅极扫描线,多条第一数据线,多条第二数据线;其中,一列所述子像素中奇数行子像素中像素电路的数据信号端对应电连接一条所述第一数据线,偶数行子像素中像素电路的数据信号端对应电连接一条所述第二数据线;
- [0014] 同一行所述像素电路的栅极扫描信号端与同一条所述栅极扫描线电连接,且相邻两行像素电路的栅极扫描信号端通过所述栅极扫描线接收同一栅极扫描信号。
- [0015] 可选地,在本发明实施例中,所述电致发光显示面板还包括:与每一列子像素一一对应的数据扇出线,与每一条所述第一数据线一一对应的第三开关以及与每一条所述第二数据线一一对应的第四开关;
- [0016] 对应同一列所述子像素的所述第一数据线通过对应的第三开关与对应的所述数据扇出线电连接,且对应同一列所述子像素的所述第二数据线通过对应的第四开关与对应的所述数据扇出线电连接;
- [0017] 所述第三开关的控制端与第三控制信号端电连接,所述第四开关的控制端与第四控制信号端电连接;其中,所述第三控制信号端与所述第四控制信号端不同。
- [0018] 可选地,在本发明实施例中,所有所述第三开关的控制端均与同一第三控制信号端电连接;和/或,
- [0019] 所有所述第四开关的控制端均与同一第四控制信号端电连接。
- [0020] 可选地,在本发明实施例中,所述像素电路还具有发光控制信号端;所述电致发光显示面板还包括:多条发光控制线;
- [0021] 同一行所述像素电路的发光控制信号端与同一条所述发光控制线电连接。
- [0022] 相应地,本发明实施例还提供了一种显示装置,包括上述电致发光显示面板。
- [0023] 相应地,本发明实施例还提供了一种上述电致发光显示面板的驱动方法,以相邻两行所述子像素为一个行组,一个所述行组对应一个阈值检测阶段;
- [0024] 所述驱动方法,包括:在一帧时间内,依次驱动每一个所述行组,使每一个所述行组中的奇数行的像素电路在所述行组对应的阈值检测阶段中对电连接的第一检测传输线充电,以及使偶数行的像素电路在所述行组对应的所述阈值检测阶段中对电连接的第二检测传输线充电;
- [0025] 所述阈值检测阶段包括:
- [0026] 信号输入阶段,控制所述行组对应的检测扫描线传输第一电平的检测扫描信号,对应的栅极扫描线传输所述第一电平的栅极扫描信号,对应的发光控制线传输第二电平的截止控制信号,各所述第一检测传输线和各所述第二检测传输线传输检测信号,以及各第一数据线和各第二数据线传输数据信号;
- [0027] 检测阶段,控制所述行组对应的检测扫描线传输所述第一电平的检测扫描信号,对应的所述栅极扫描线传输所述第一电平的栅极扫描信号,对应的发光控制线传输所述第二电平的截止控制信号,以及各所述第一检测传输线和各所述第二检测传输线为高阻状态。
- [0028] 可选地,在本发明实施例中,在所述信号输入阶段之前,所述阈值检测阶段还包括:第一预充电阶段和第二预充电阶段;
- [0029] 在所述第一预充电阶段,对各第一检测端子加载所述检测信号,对各第一开关电

连接的第一控制信号端加载所述第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载所述第二电平的第二控制信号,使各所述第一检测传输线传输检测信号;

[0030] 在所述第二预充电阶段,对各第二检测端子加载所述检测信号,对各所述第一开关电连接的第一控制信号端加载所述第二电平的第一控制信号,对各所述第二开关电连接的第二控制信号端加载所述第一电平的第二控制信号,使各所述第二检测传输线传输检测信号;或者,

[0031] 在所述第一预充电阶段,对各第二检测端子加载所述检测信号,对各所述第一开关电连接的第一控制信号端加载所述第二电平的第一控制信号,对各所述第二开关电连接的第二控制信号端加载所述第一电平的第二控制信号,使各所述第二检测传输线传输检测信号;

[0032] 在所述第二预充电阶段,对各第一检测端子加载所述检测信号,对各第一开关电连接的第一控制信号端加载所述第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载所述第二电平的第二控制信号,使各所述第一检测传输线传输检测信号。

[0033] 可选地,在本发明实施例中,在使各所述第一检测传输线传输检测信号的同时,还包括:

[0034] 对各数据扇出线加载所述数据信号,对各第三开关电连接的第三控制信号端加载所述第一电平的第三控制信号,对各第四开关电连接的第四控制信号端加载所述第二电平的第四控制信号,使各所述第一数据线传输数据信号;

[0035] 在使各所述第二检测传输线传输检测信号的同时,还包括:

[0036] 对各数据扇出线加载所述数据信号,对各第三开关电连接的第三控制信号端加载所述第二电平的第三控制信号,对各第四开关电连接的第四控制信号端加载所述第一电平的第四控制信号,使各所述第二数据线传输数据信号。

[0037] 本发明有益效果如下:

[0038] 本发明实施例提供的电致发光显示面板、其驱动方法及显示装置,通过设置多条第一检测传输线和多条第二检测传输线,并使一系列子像素中奇数行子像素的像素电路的检测传输信号端对应电连接一条第一检测传输线,偶数行子像素的像素电路的检测传输信号端对应电连接一条第二检测传输线,这样可以使奇数行和偶数列电连接不同的检测传输线。以及通过设置多条检测扫描线,并使同一行像素电路的检测扫描信号端与同一条检测扫描线电连接,且相邻两行像素电路的检测扫描信号端通过检测扫描线接收同一检测扫描信号。这样可以采用并行驱动的方式,使电致发光显示面板中相邻两行的阈值电压的检测时间可以重叠进行。从而可以使阈值电压的检测时间不再受限于扫描一行子像素的时间,可以将阈值电压的检测时间设置的相对较长,以使第二节点N2可以放电完全,进而提升阈值电压 V_{th} 的补偿效果。

附图说明

[0039] 图1为本发明实施例中的像素电路的结构示意图;

[0040] 图2为图1所示的像素电路的电路时序图之一;

[0041] 图3为图1所示的像素电路的电路时序图之二;

[0042] 图4a为本发明实施例中的电致发光显示面板的结构示意图之一;

- [0043] 图4b为本发明实施例中的电致发光显示面板的结构示意图之二；
- [0044] 图5为本发明实施例中的电致发光显示面板的驱动方法的流程图；
- [0045] 图6为本发明实施例中的电致发光显示面板的驱动时序图之一；
- [0046] 图7为本发明实施例中的电致发光显示面板的结构示意图之三；
- [0047] 图8为本发明实施例中的电致发光显示面板的驱动时序图之二；
- [0048] 图9为本发明实施例中提供的流程图；
- [0049] 图10为本发明实施例中的显示装置的结构示意图。

具体实施方式

[0050] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。并且在不冲突的情况下，本发明中的实施例及实施例中的特征可以相互组合。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0051] 除非另外定义，本发明使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

[0052] 需要注意的是，附图中各图形的尺寸和形状不反映真实比例，目的只是示意说明本发明内容。并且自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。

[0053] 一般电致发光显示面板中采用像素电路来驱动电致发光二极管发光。然而，由于工艺条件限制与使用时间的增加，像素电路中的驱动晶体管会出现老化等情况，导致驱动晶体管的阈值电压 V_{th} 发生漂移，从而会造成显示差异。

[0054] 如图1所示，像素电路Q可以包括：驱动晶体管M0、第一晶体管M1、第二晶体管M2、第三晶体管M3以及存储电容C1。其中，第一晶体管M1的栅极和栅极扫描信号端SCAN电连接，第一晶体管M1的第一极和数据信号端S0电连接，第一晶体管M1的第二极和第一节点N1电连接；第二晶体管M2的栅极和发光控制信号端EMIT电连接，第二晶体管M2的第一极和第一电压信号端VDD电连接，第二晶体管M2的第二极和第二节点N2电连接；驱动晶体管M0的栅极和第一节点N1电连接，驱动晶体管M0的第一极和第二节点N2电连接，驱动晶体管M0的第二极和第三节点N3电连接；第三晶体管M3的栅极和检测扫描信号端FB电连接，第三晶体管M3的第一极和检测传输信号端SE电连接，第三晶体管M3的第二极和第二节点N2电连接；存储电容C1的第一极板和第一节点N1电连接，存储电容C1的第二极板和第二节点N2电连接；发光器件L的第一极和第三节点N3电连接，发光器件L的第二极和第二电压信号端VSS电连接。

[0055] 图1所示的像素电路在阈值检测阶段对应的电路时序图如图2所示。图1所示的像素电路在显示阶段对应的电路时序图如图3所示。其中，图2和图3所示的时序图仅为其中一种示例，对应于驱动晶体管M0、第一晶体管M1、第二晶体管M2、第三晶体管M3均为P型晶体管

的情况。

[0056] 下面,结合图1和图3,说明图1提供的像素电路的在显示阶段的工作原理。在一些可选的实施例中,像素电路的显示阶段可以包括:T021阶段和T022阶段。

[0057] 在T021阶段,栅极扫描信号端SCAN为低电平的栅极扫描信号、检测扫描信号端FB为高电平的检测扫描信号、发光控制信号端EMIT为低电平的发光控制信号。在该阶段,栅极扫描信号控制第一晶体管M1导通,数据信号端S0加载的具有电压Vdata'的数据信号传输至第一节点N1,使第一节点N1的电压为Vdata'。发光控制信号控制第二晶体管M2导通,第一电压信号端VDD提供的具有电压Vdd的第一电压信号传输至第二节点N2,使第二节点N2的电压为Vdd。其中, $Vdd > Vdata'$ 。

[0058] 在T022阶段,栅极扫描信号端SCAN为高电平的栅极扫描信号、检测扫描信号端FB为高电平的检测扫描信号、发光控制信号端EMIT为低电平的发光控制信号。在该阶段,由于存储电容C1的作用,可以保持第二节点N2的电压为Vdd,第一节点N1的电压为Vdata',且 $Vdd > Vdata'$ 。驱动晶体管M0根据其栅极电压与其源极电压产生驱动电流 I_{ds} 。并且驱动电流 I_{ds} 传输至发光器件L的阳极,驱动发光器件L发光。其中, $I_{ds} = K(V_g - V_s - V_{th})^2 = K(Vdata' - Vdd - |V_{th}|)^2$ 。

[0059] 下面,结合图1和图2,说明图1提供的像素电路在阈值检测阶段的工作原理。其中,在一些可选的实施例中,阈值检测阶段可以包括:T011阶段与T012阶段。

[0060] 在T011阶段,栅极扫描信号端SCAN为低电平的栅极扫描信号、检测扫描信号端FB为低电平的检测扫描信号、发光控制信号端EMIT为高电平的截止控制信号,检测传输信号端SE连接的信号线加载具体电压Vint的检测信号。在该阶段进行数据写入。具体的,第三晶体管M3导通,检测传输信号端SE加载具有电压Vint的检测信号传输至第二节点N2,使第二节点N2的电压为Vint。第一晶体管M1导通,数据信号端S0加载的具有电压Vdata的数据信号传输至第一节点N1,使第一节点N1的电压为Vdata。其中, $Vint > Vdata$ 。

[0061] 在T012阶段,栅极扫描信号端SCAN为低电平的栅极扫描信号、检测扫描信号端FB为低电平的检测扫描信号、发光控制信号端EMIT为高电平的截止控制信号,检测传输信号端SE连接的信号线为高阻状态。在该阶段对驱动晶体管M0的阈值电压 V_{th} 进行检测。具体的,由于第二节点N2的电压为Vint,第一节点N1的电压为Vdata,且 $Vint > Vdata$,即驱动晶体管M0的栅极电压小于其源极电压,驱动晶体管M0导通。检测传输信号端SE连接的信号线不提供信号,为高阻状态,第二节点N2放电至 $Vdata + |V_{th}|$,其中, V_{th} 是驱动晶体管M0的阈值电压。第三晶体管M3导通,检测传输信号端SE连接的信号线检测到第二节点N2的电压。由于Vdata是已知的,因而可以获知驱动晶体管M0的阈值电压 V_{th} ,从而完成对驱动晶体管M0的阈值电压的检测。

[0062] 之后,在T013阶段,栅极扫描信号端SCAN为高电平的栅极扫描信号、检测扫描信号端FB为高电平的检测扫描信号、发光控制信号端EMIT为高电平的截止控制信号。在该阶段,像素电路中的各晶体管均为截止状态,像素电路的阈值检测阶段结束。

[0063] 在T012阶段中,第二节点N2由Vint放电至 $Vdata + |V_{th}|$ 需要一定的时间,否则第二节点N2无法放电完全。一般栅极扫描信号端SCAN的低电平信号的维持时长为扫描一行子像素的时间。结合图2所示,检测扫描信号端FB的低电平信号的维持时长与栅极扫描信号端SCAN的低电平信号的维持时长大致相同。这样使得检测扫描信号端FB的低电平信号的维持

时长也可以为扫描一行子像素的时间。当电致发光显示面板的分辨率较大时,由于其子像素行数较多,扫描一行子像素的时间会减小,这样会导致检测扫描信号端FB的低电平信号的维持时长也减小,导致T012阶段的维持时长减小,从而导致第二节点N2不能放电完全,导致阈值电压的检测时间减小,进而导致检测得到的 V_{th} 不准确,降低 V_{th} 补偿效果。

[0064] 有鉴于此,本发明实施例提供了一种电致发光显示面板,结合图1、图4a与图4b所示,可以包括:阵列排布的多个子像素SUB,多条检测扫描线110,多条第一检测传输线210,多条第二检测传输线220;其中,各子像素SUB可以包括:发光器件L以及与发光器件L电连接的像素电路Q,像素电路Q具有检测扫描信号端FB和检测传输信号端SE。一列子像素SUB中奇数行子像素SUB中像素电路Q的检测传输信号端FB对应电连接一条第一检测传输线210,偶数行子像素SUB中像素电路Q的检测传输信号端FB对应电连接一条第二检测传输线220。并且,同一行像素电路Q的检测扫描信号端FB与同一条检测扫描线110电连接,且相邻两行像素电路Q的检测扫描信号端FB通过检测扫描线110接收同一检测扫描信号。

[0065] 本发明实施例提供的电致发光显示面板,通过设置多条第一检测传输线和多条第二检测传输线,并使一列子像素中奇数行子像素的像素电路的检测传输信号端对应电连接一条第一检测传输线,偶数行子像素的像素电路的检测传输信号端对应电连接一条第二检测传输线,这样可以使奇数行和偶数列电连接不同的检测传输线。以及通过设置多条检测扫描线,并使同一行像素电路的检测扫描信号端与同一条检测扫描线电连接,且相邻两行像素电路的检测扫描信号端通过检测扫描线接收同一检测扫描信号。这样可以采用并行驱动的方式,使电致发光显示面板中相邻两行(例如第一行和第二行;第三行和第四行;第五行与第六行)的阈值电压的检测时间(即T012阶段)可以重叠进行。从而可以使阈值电压的检测时间不再受限于扫描一行子像素的时间,可以将阈值电压的检测时间设置的相对较长,以使第二节点N2可以放点完全,进而提升阈值电压 V_{th} 的补偿效果。

[0066] 在具体实施时,在本发明实施例中,结合图1与图4a所示,第一行子像素和第二行子像素中像素电路Q的检测扫描信号端FB接收同一第一个检测扫描信号。第三行子像素和第四行子像素中像素电路Q的检测扫描信号端FB接收同一第二个检测扫描信号。第五行子像素和第六行子像素中像素电路Q的检测扫描信号端FB接收同一第三个检测扫描信号。其中,第一个检测扫描信号、第二个检测扫描信号以及第三个检测扫描信号分别不同。其余以此类推,在此不作赘述。

[0067] 在具体实施时,在本发明实施例中,像素电路的结构如图1所示,其工作过程参照上述过程,在此不作赘述。

[0068] 在具体实施时,在本发明实施例中,如图4a与图4b所示,电致发光显示面板还可以包括:与每一条第一检测传输线210一一对应的第一检测端子510,以及与每一条第二检测传输线220一一对应的第二检测端子520;其中,第一检测传输线210直接与对应的第一检测端子510电连接,第二检测端子520直接与对应的第二检测端子520电连接。进一步地,第一检测端子510和第二检测端子520可以分别与驱动电路(例如驱动芯片、柔性电路板、印刷电路板)采用绑定(Bonding)方式进行电连接,以通过驱动电路输入对应的信号。

[0069] 在具体实施时,结合图1与图4a所示,像素电路Q还具有数据信号端S0与栅极扫描信号端SCAN。在本发明实施例中,电致发光显示面板还可以包括:多条栅极扫描线120,多条第一数据线310,多条第二数据线320;其中,一列子像素SUB中奇数行子像素SUB中像素电路

Q的数据信号端S0对应电连接一条第一数据线310,偶数行子像素SUB中像素电路Q的数据信号端S0对应电连接一条第二数据线320。以及,同一行像素电路Q的栅极扫描信号端SCAN与同一条栅极扫描线120电连接,且相邻两行像素电路Q的栅极扫描信号端SCAN通过栅极扫描线120接收同一栅极扫描信号。这样通过使相邻两行像素电路Q的栅极扫描信号端SCAN通过栅极扫描线120接收同一栅极扫描信号,可以使相邻的两行子像素中第一晶体管同时打开,并且通过使一列子像素中的偶数行和奇数行对应电连接不同的数据线,可以使相邻的两行分开写入数据信号,从而可以避免数据信号写入错误。

[0070] 在具体实施时,在本发明实施例中,结合图1与图4a所示,第一行子像素和第二行子像素中像素电路Q的栅极扫描信号端SCAN接收同一第一个栅极扫描信号。第三行子像素和第四行子像素中像素电路Q的检测扫描信号端FB接收同一第二个栅极扫描信号。第五行子像素和第六行子像素中像素电路Q的检测扫描信号端FB接收同一第三个栅极扫描信号。其中,第一个栅极扫描信号、第二个栅极扫描信号以及第三个栅极扫描信号分别不同。其余以此类推,在此不作赘述。

[0071] 在具体实施时,在本发明实施例中,如图4a与图4b所示,电致发光显示面板还可以包括:与每一条第一数据线310一一对应的第三检测端子530,以及与每一条第二数据线320一一对应的第四检测端子540;其中,第一数据线310直接与对应的第三检测端子530电连接,第二数据线320直接与对应的第四检测端子540电连接。进一步地,第三检测端子530和第四检测端子540可以分别与驱动电路采用绑定(Bonding)方式进行电连接,以通过驱动电路输入对应的信号。

[0072] 在具体实施时,结合图1与图4a所示,像素电路Q还具有发光控制信号端EMIT。在本发明实施例中,电致发光显示面板还可以包括:多条发光控制线410;其中,同一行像素电路Q的发光控制信号端EMIT与同一条发光控制线410电连接。

[0073] 在具体实施时,如图4a所示,可以使每一行像素电路Q对应的检测扫描线110相互独立设置。或者,在具体实施时,如图4b所示,也可以使一行像素电路Q的检测扫描信号端FB与一条检测扫描线110对应电连接,且相邻两行像素电路Q对应的检测扫描线110电连接。也就是说,可以将相邻两行子像素作为一个行组,同一行组中的像素电路Q对应的检测扫描线110电连接。这样可以使一个行组对应一个用于向检测扫描线110输入检测扫描信号的电路,从而可以减小电路数量,降低电路的占用空间。示例性地,可以使第一行子像素和第二行子像素为第一个行组,第一行与第二行像素电路Q对应的检测扫描线110电连接。可以使第三行子像素和第四行子像素为第一个行组,第三行与第四行像素电路Q对应的检测扫描线110电连接。可以使第五行子像素和第六行子像素为第一个行组,第五行与第六行像素电路Q对应的检测扫描线110电连接。其余依次类推,在此不作赘述。

[0074] 在具体实施时,如图4a所示,可以使每一行像素电路Q对应的栅极扫描线120相互独立设置。或者,在具体实施时,如图4b所示,也可以使一行像素电路Q的栅极扫描信号端SCAN与一条栅极扫描线120对应电连接,且相邻两行像素电路Q对应的栅极扫描线120电连接。也就是说,同一行组中的像素电路Q对应的栅极扫描线120电连接。这样可以使一个行组对应一个用于向栅极扫描线120输入栅极扫描信号的电路,从而可以减小电路数量,降低电路的占用空间。示例性地,可以使第一行子像素和第二行子像素为第一个行组,第一行与第二行像素电路Q对应的栅极扫描线120电连接。可以使第三行子像素和第四行子像素为第一

个行组,第三行与第四行像素电路Q对应的栅极扫描线120电连接。可以使第五行子像素和第六行子像素为第一个行组,第五行与第六行像素电路Q对应的栅极扫描线120电连接。其余依次类推,在此不作赘述。

[0075] 本发明实施例还提供了一种上述电致发光显示面板的驱动方法,用以驱动电致发光显示面板实现阈值电压的检测过程。

[0076] 在具体实施时,结合图4a、图4b以及图6所示,以相邻两行子像素为一个行组,且一个行组对应一个阈值检测阶段T0。示例性地,可以使第一行子像素和第二行子像素为第一个行组,第一个行组对应第一个阈值检测阶段T01。使第三行子像素和第四行子像素为第二个行组,第二个行组对应第二个阈值检测阶段T02。使第五行子像素和第六行子像素为第三个行组,第三个行组对应第三个阈值检测阶段T03。其余依次类推,在此不作赘述。

[0077] 在具体实施时,驱动方法可以包括:在一帧时间内,依次驱动每一个行组,使每一个行组中的奇数行的像素电路在该行组对应的阈值检测阶段中对电连接的第一检测传输线充电,以及使偶数行的像素电路在该行组对应的阈值检测阶段中对电连接的第二检测传输线充电。

[0078] 在具体实施时,在本发明实施例中,如图5所示,阈值检测阶段可以包括:

[0079] S501、信号输入阶段,控制该行组对应的检测扫描线传输第一电平的检测扫描信号,对应的栅极扫描线传输第一电平的栅极扫描信号,对应的发光控制线传输第二电平的截止控制信号,各第一检测传输线和各第二检测传输线传输检测信号,以及各第一数据线和各第二数据线传输数据信号;

[0080] S502、检测阶段,控制该行组对应的检测扫描线传输第一电平的检测扫描信号,对应的栅极扫描线传输第一电平的栅极扫描信号,对应的发光控制线传输第二电平的截止控制信号,以及各第一检测传输线和各第二检测传输线为高阻状态。

[0081] 下面以图1和图4b所示的结构为例,结合图6所示的电路时序图,对本发明实施例提供的驱动方法进行说明。其中,仅以第一个行组至第三个行组中的同一列子像素对应的阈值检测阶段T01~T03进行说明。

[0082] 如图6所示,SCAN-1代表第一个行组对应的栅极扫描线传输的栅极扫描信号,FB-1代表第一个行组对应的检测扫描线传输的检测扫描信号。SCAN-2代表第二个行组对应的栅极扫描线传输的栅极扫描信号,FB-2代表第二个行组对应的检测扫描线传输的检测扫描信号。SCAN-3代表第三个行组对应的栅极扫描线传输的栅极扫描信号,FB-3代表第三个行组对应的检测扫描线传输的检测扫描信号。SE-210代表一列子像素对应的第一检测传输线传输的信号,SE-220代表一列子像素对应的第二检测传输线传输的信号。S0-310代表一列子像素对应的第一数据线传输的信号,S0-320代表一列子像素对应的第二数据线传输的信号。

[0083] 在一帧时间内的阈值检测阶段T01中,驱动第一个行组,使第一个行组中的第一行中每个像素电路对电连接的第一检测传输线210充电,以及使第二行中每个像素电路对电连接的第二检测传输线220充电。其中,第一行子像素和第二行子像素中的每个像素电路的工作过程基本相同,下面仅以第一行子像素中的一个像素电路的工作过程进行说明。

[0084] 具体地,信号输入阶段T11,控制第一个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输低电平的栅极扫描信号

SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号,控制第一行子像素对应的第一检测传输线210传输检测信号SE-210,控制第二行子像素对应的第二检测传输线220传输检测信号SE-220,控制第一行子像素对应的第一数据线310传输数据信号S0-310,以及控制第二行子像素对应的第二数据线320传输数据信号S0-320。这样可以使第一行子像素和第二行子像素中的像素电路进行数据写入。其中,第三晶体管M3导通,检测传输信号端SE加载的具有电压 V_{int} 的检测信号SE-210传输至第二节点N2,使第二节点N2的电压为 V_{int} 。第一晶体管M1导通,数据信号端S0加载的具有电压 V_{data} 的数据信号传输至第一节点N1,使第一节点N1的电压为 V_{data} 。其中, $V_{int} > V_{data}$ 。

[0085] 在检测阶段T12,控制第一个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号,控制第一行子像素对应的第一检测传输线210为高阻状态,控制第二行子像素对应的第二检测传输线220为高阻状态。在该阶段对驱动晶体管M0的阈值电压 V_{th} 进行检测。其中,由于第二节点N2的电压为 V_{int} ,第一节点N1的电压为 V_{data} ,且 $V_{int} > V_{data}$,即驱动晶体管M0的栅极电压小于其源极电压,驱动晶体管M0导通。检测传输信号端SE连接的第一检测传输线210不提供信号,为高阻状态,第二节点N2放电至 $V_{data} + |V_{th}|$ 。第三晶体管M3导通,第一检测传输线210检测到第二节点N2的电压。由于 V_{data} 是已知的,因而可以获知驱动晶体管M0的阈值电压 V_{th} ,从而完成对驱动晶体管M0的阈值电压的检测。

[0086] 之后,控制第一个行组对应的检测扫描线110传输高电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输高电平的栅极扫描信号SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号。在该阶段,像素电路中的各晶体管均为截止状态,像素电路的阈值检测阶段结束,并进入阈值检测阶段T02。

[0087] 在一帧时间内的阈值检测阶段T02中,驱动第二个行组,使第三行中每个像素电路对电连接的第一检测传输线210充电,以及使第四行中每个像素电路对电连接的第二检测传输线220充电。其中,第三行子像素和第四行子像素中的每个像素电路的工作过程基本相同,下面仅以第四行子像素中的一个像素电路的工作过程进行说明。

[0088] 具体地,信号输入阶段T21,控制第二个行组对应的检测扫描线110传输低电平的检测扫描信号FB-2,控制第二个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第二个行组对应的发光控制线410传输高电平的截止控制信号,控制第三行子像素对应的第一检测传输线210传输检测信号SE-210,控制第四行子像素对应的第二检测传输线220传输检测信号SE-220,控制第三行子像素对应的第一数据线310传输数据信号S0-310,以及控制第四行子像素对应的第二数据线320传输数据信号S0-320。这样可以使第三行子像素和第四行子像素中的像素电路进行数据写入。其中,第三晶体管M3导通,检测传输信号端SE加载的具有电压 V_{int} 的检测信号SE-210传输至第二节点N2,使第二节点N2的电压为 V_{int} 。第一晶体管M1导通,数据信号端S0加载的具有电压 V_{data} 的数据信号传输至第一节点N1,使第一节点N1的电压为 V_{data} 。其中, $V_{int} > V_{data}$ 。

[0089] 在检测阶段T22,控制第二个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第二个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第二个行组对应的发光控制线410传输高电平的截止控制信号,控制第三行子像素对应的第一

检测传输线210为高阻状态,控制第四行子像素对应的第二检测传输线220为高阻状态。在该阶段对驱动晶体管M0的阈值电压 V_{th} 进行检测。其中,由于第二节点N2的电压为 V_{int} ,第一节点N1的电压为 V_{data} ,且 $V_{int} > V_{data}$,即驱动晶体管M0的栅极电压小于其源极电压,驱动晶体管M0导通。检测传输信号端SE连接的检测传输线220不提供信号,为高阻状态,第二节点N2放电至 $V_{data} + |V_{th}|$ 。第三晶体管M3导通,第二检测传输线220检测到第二节点N2的电压。由于 V_{data} 是已知的,因而可以获知驱动晶体管M0的阈值电压 V_{th} ,从而完成对驱动晶体管M0的阈值电压的检测,并进入阈值检测阶段T03。

[0090] 在一帧时间内的阈值检测阶段T03中,驱动第三个行组,使第五行中每个像素电路对电连接的第一检测传输线210充电,以及使第六行中每个像素电路对电连接的第二检测传输线220充电。下面仅以第六行子像素中的一个像素电路的工作过程进行说明。

[0091] 具体地,信号输入阶段T21,控制第三个行组对应的检测扫描线110传输低电平的检测扫描信号FB-2,控制第三个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第三个行组对应的发光控制线410传输高电平的截止控制信号,控制第五行子像素对应的第一检测传输线210传输检测信号SE-210,控制第六行子像素对应的第二检测传输线220传输检测信号SE-220,控制第五行子像素对应的第一数据线310传输数据信号S0-310,以及控制第六行子像素对应的第二数据线320传输数据信号S0-320。这样可以使第五行子像素和第六行子像素中的像素电路进行数据写入。其中,第三晶体管M3导通,检测传输信号端SE加载的具有电压 V_{int} 的检测信号SE-210传输至第二节点N2,使第二节点N2的电压为 V_{int} 。第一晶体管M1导通,数据信号端S0加载的具有电压 V_{data} 的数据信号传输至第一节点N1,使第一节点N1的电压为 V_{data} 。其中, $V_{int} > V_{data}$ 。

[0092] 在检测阶段T22,控制第三个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第三个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第三个行组对应的发光控制线410传输高电平的截止控制信号,控制第五行子像素对应的第一检测传输线210为高阻状态,控制第六行子像素对应的第二检测传输线220为高阻状态。在该阶段对驱动晶体管M0的阈值电压 V_{th} 进行检测。其中,由于第二节点N2的电压为 V_{int} ,第一节点N1的电压为 V_{data} ,且 $V_{int} > V_{data}$,即驱动晶体管M0的栅极电压小于其源极电压,驱动晶体管M0导通。检测传输信号端SE连接的检测传输线220不提供信号,为高阻状态,第二节点N2放电至 $V_{data} + |V_{th}|$ 。第三晶体管M3导通,第二检测传输线220检测到第二节点N2的电压。由于 V_{data} 是已知的,因而可以获知驱动晶体管M0的阈值电压 V_{th} ,从而完成对驱动晶体管M0的阈值电压的检测,并进入下一个阈值检测阶段。

[0093] 之后,依次驱动其余行组,依次类推,在此不作赘述。

[0094] 需要说明的是,上述是以第一电平为低电平,第二电平为高电平为了进行说明的。在具体实施时,也可以使第一电平为高电平,第二电平为低电平,并且,可以使像素电路中的晶体管为N型晶体管,在此不作限定。

[0095] 本发明实施例提供了又一种电致发光显示面板,如图7所示。其针对上述实施例中的部分实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处,其相同之处在此不作赘述。

[0096] 在具体实施时,在本发明实施例中,如图7所示,电致发光显示面板还可以包括:与每一条第一检测传输线210一一对应的第一开关K1、与每一条第二检测传输线220一一对应

的第二开关K2,与每一条第一检测传输线210一一对应的第一检测端子510,以及与每一条第二检测传输线220一一对应的第二检测端子520。其中,第一检测传输线210通过对应的第一开关K1与对应的第一检测端子510电连接,第二检测传输线220通过对应的第二开关K2与对应的第二检测端子520电连接。并且,第一开关K1的控制端与第一控制信号端VS1电连接,第二开关K2的控制端与第二控制信号端VS2电连接;其中,第一控制信号端VS1与第二控制信号端VS2不同。这样可以进一步通过第一开关K1和第二开关K2控制输入和输出,从而降低功耗。

[0097] 进一步地,第一检测端子510和第二检测端子520可以分别与驱动电路采用绑定(Bonding)方式进行电连接,以通过驱动电路输入对应的信号。

[0098] 在具体实施时,在本发明实施例中,如图7所示,可以使所有第一开关K1的控制端均与同一第一控制信号端VS1电连接,以降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0099] 在具体实施时,在本发明实施例中,如图7所示,也可以使所有第二开关K2的控制端均与同一第二控制信号端VS2电连接,以降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0100] 进一步地,在具体实施时,在本发明实施例中,如图7所示,使所有第一开关K1的控制端均与同一第一控制信号端VS1电连接,并且使所有第二开关K2的控制端均与同一第二控制信号端VS2电连接。进一步降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0101] 在具体实施时,在本发明实施例中,如图7所示,电致发光显示面板还可以包括:与每一列子像素一一对应的数据扇出线600,与每一条第一数据线310一一对应的第三开关K3以及与每一条第二数据线320一一对应的第四开关K4。其中,对应同一列子像素的第一数据线310通过对应的第三开关K3与对应的数据扇出线600电连接,且对应同一列子像素的第二数据线320通过对应的第四开关K4与对应的数据扇出线600电连接。并且,第三开关K3的控制端与第三控制信号端VS3电连接,第四开关K4的控制端与第四控制信号端VS4电连接;其中,第三控制信号端VS3与第四控制信号端VS4不同。这样可以进一步通过第三开关K3和第四开关K4控制输入和输出,从而降低功耗。

[0102] 在具体实施时,在本发明实施例中,如图7所示,电致发光显示面板还可以包括:与每一条数据扇出线600一一对应的第五检测端子550。其中,数据扇出线600的一端与对应的第五检测端子550电连接,另一端与对应的第三开关K3和第四开关K4电连接。进一步地,第五检测端子550可以分别与驱动电路采用绑定(Bonding)方式进行电连接,以通过驱动电路输入对应的信号。

[0103] 在具体实施时,在本发明实施例中,如图7所示,可以使所有第三开关K3的控制端均与同一第三控制信号端VS3电连接,以降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0104] 在具体实施时,在本发明实施例中,如图7所示,可以使所有第四开关K4的控制端均与同一第四控制信号端VS4电连接,以降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0105] 进一步地,在具体实施时,在本发明实施例中,如图7所示,使所有第三开关K3的控

制端均与同一第三控制信号端VS3电连接,并且使所有第四开关K4的控制端均与同一第四控制信号端VS4电连接。进一步降低信号端的设置数量,从而降低信号线的数量,降低布线空间。

[0106] 示例性地,本发明实施例提供的电致发光显示面板可以为柔性面板。其中,电致发光显示面板可以包括依次设置的显示区、弯折区、扇出区以及绑定区。其中,显示区设置有:子像素、多条检测扫描线,多条第一检测传输线,多条第二检测传输线、多条栅极扫描线、多条第一数据线、多条第二数据线以及多条发光控制线等。第一检测传输线、第二检测传输线、第一数据线以及第二数据线可以从显示区依次经过弯折区延伸至扇出区。弯折区可以设置子像素也可以不设置子像素。上述各开关与数据扇出线可以设置在电致发光显示面板的扇出区。上述各端子可以设置在电致发光显示面板的绑定区。当然,本发明包括但不限于此。

[0107] 本发明实施例提供的驱动方法,如图9所示,在步骤S501、信号输入阶段之前,阈值检测阶段还包括:S5001第一预充电阶段和S5002第二预充电阶段;

[0108] S5001、在第一预充电阶段,对各第一检测端子加载检测信号,对各第一开关电连接的第一控制信号端加载第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载第二电平的第二控制信号,使各第一检测传输线传输检测信号;

[0109] S5002、在第二预充电阶段,对各第二检测端子加载检测信号,对各第一开关电连接的第一控制信号端加载第二电平的第一控制信号,对各第二开关电连接的第二控制信号端加载第一电平的第二控制信号,使各第二检测传输线传输检测信号。

[0110] 或者,在具体实施时,在本发明实施例中,在第一预充电阶段,对各第二检测端子加载检测信号,对各第一开关电连接的第一控制信号端加载第二电平的第一控制信号,对各第二开关电连接的第二控制信号端加载第一电平的第二控制信号,使各第二检测传输线传输检测信号;

[0111] 在第二预充电阶段,对各第一检测端子加载检测信号,对各第一开关电连接的第一控制信号端加载第一电平的第一控制信号,对各第二开关电连接的第二控制信号端加载第二电平的第二控制信号,使各第一检测传输线传输检测信号。

[0112] 在具体实施时,在本发明实施例中,在使各第一检测传输线传输检测信号的同时,还可以包括:对各数据扇出线加载数据信号,对各第三开关电连接的第三控制信号端加载第一电平的第三控制信号,对各第四开关电连接的第四控制信号端加载第二电平的第四控制信号,使各第一数据线传输数据信号。也就是说,在第一预充电阶段中还可以包括:对各数据扇出线加载数据信号,对各第三开关电连接的第三控制信号端加载第一电平的第三控制信号,对各第四开关电连接的第四控制信号端加载第二电平的第四控制信号,使各第一数据线传输数据信号。

[0113] 在具体实施时,在本发明实施例中,在使各第二检测传输线传输检测信号的同时,还可以包括:对各数据扇出线加载数据信号,对各第三开关电连接的第三控制信号端加载第二电平的第三控制信号,对各第四开关电连接的第四控制信号端加载第一电平的第四控制信号,使各第二数据线传输数据信号。也就是说,在第二预充电阶段,还可以包括:对各数据扇出线加载数据信号,对各第三开关电连接的第三控制信号端加载第二电平的第三控制信号,对各第四开关电连接的第四控制信号端加载第一电平的第四控制信号,使各第二数

据线传输数据信号。

[0114] 在具体实施时,上述开关可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应晶体管(MOS,Metal Oxide Semiconductor),在此不作限定。在具体实施中,上述晶体管的栅极可以作为开关的控制极。并且,可以根据晶体管类型以及接收的信号的不同,将这些晶体管的第一极作为源极,第二极作为漏极,或者,将第一极作为漏极,第二极作为源极,具体在此不做具体区分。

[0115] 下面以图1和图7所示的结构为例,结合图8所示的电路时序图,对本发明实施例提供的驱动方法进行说明。其中,SCAN-1代表第一个行组对应的栅极扫描线传输的栅极扫描信号,FB-1代表第一个行组对应的检测扫描线传输的检测扫描信号。VS1代表第一控制信号端VS1的信号,VS2代表第二控制信号端VS2的信号,VS3代表第三控制信号端VS3的信号,VS4代表第四控制信号端VS4的信号,SE-210代表一列子像素对应的第一检测传输线传输的信号,SE-220代表一列子像素对应的第二检测传输线传输的信号。S0-310代表一列子像素对应的第一数据线传输的信号,S0-320代表一列子像素对应的第二数据线传输的信号。

[0116] 下面仅以第一个行组中的一个子像素对应的阈值检测阶段T01进行说明。

[0117] 在一帧时间内的阈值检测阶段T01中,驱动第一个行组,使第一个行组中的第一行中每个像素电路对电连接的第一检测传输线210充电,以及使第二行中每个像素电路对电连接的第二检测传输线220充电。

[0118] 具体地,在第一预充电阶段T13,控制第一个行组对应的检测扫描线110传输高电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输高电平的栅极扫描信号SCAN。对各第一检测端子510加载检测信号,对各第一开关K1电连接的第一控制信号端VS1加载低电平的第一控制信号,以控制各第一开关K1导通,从而使各第一检测传输线510传输检测信号SE-210。对各第二开关K2电连接的第二控制信号端VS2加载高电平的第二控制信号,以控制各第二开关K2截止。对各数据扇出线600加载数据信号,对各第三开关K3电连接的第三控制信号端VS3加载低电平的第三控制信号,以控制各第三开关K3导通,从而使各第一数据线310传输数据信号S0-310。对各第四开关K4电连接的第四控制信号端VS4加载高电平的第四控制信号,使各第四开关K4截止。

[0119] 在第二预充电阶段T14,控制第一个行组对应的检测扫描线110传输高电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输高电平的栅极扫描信号SCAN。对各第二检测端子520加载检测信号,对各第二开关K2电连接的第二控制信号端VS2加载低电平的第二控制信号,以控制各第二开关K2导通,从而使各第二检测传输线220传输检测信号SE-220。对各第一开关K1电连接的第一控制信号端VS1加载高电平的第一控制信号,以控制各第一开关K1截止。对各数据扇出线600加载数据信号,对各第三开关K3电连接的第三控制信号端VS3加载高电平的第三控制信号,以控制各第三开关K3截止。对各第四开关K4电连接的第四控制信号端VS4加载低电平的第四控制信号,以控制各第四开关K4导通,从而使各第二数据线传输数据信号S0-320。

[0120] 信号输入阶段T11,控制第一控制信号端VS1加载高电平的第一控制信号,控制第二控制信号端VS2加载高电平的第二控制信号,控制第三控制信号端VS3加载高电平的第三控制信号,控制第四控制信号端VS4加载高电平的第四控制信号,从而控制第一开关至第四开关K1~K4均截止,从而使第一行子像素对应的第一检测传输线210可以保持检测信号SE-

210,第二行子像素对应的第二检测传输线220可以保持检测信号SE-220,第一行子像素对应的第一数据线310可以保持数据信号S0-310,以及第二行子像素对应的第二数据线320可以保持数据信号S0-320。控制第一个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号。这样可以使第一行子像素和第二行子像素中的像素电路进行数据写入。其中,第三晶体管M3导通,检测传输信号端SE加载的具有电压 V_{int} 的检测信号SE-210传输至第二节点N2,使第二节点N2的电压为 V_{int} 。第一晶体管M1导通,数据信号端S0加载的具有电压 V_{data} 的数据信号传输至第一节点N1,使第一节点N1的电压为 V_{data} 。其中, $V_{int} > V_{data}$ 。

[0121] 在检测阶段T12,控制第一控制信号端VS1加载低电平的第一控制信号,以控制第一开关K1导通。控制第二控制信号端VS2加载低电平的第二控制信号,以控制第二开关K2导通。控制第三控制信号端VS3加载高电平的第三控制信号以及控制第四控制信号端VS4加载高电平的第四控制信号,从而控制第三开关K3与第四开关K4均截止。控制第一个行组对应的检测扫描线110传输低电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输低电平的栅极扫描信号SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号,控制第一行子像素对应的第一检测传输线210为高阻状态,控制第二行子像素对应的第二检测传输线220为高阻状态。在该阶段对驱动晶体管M0的阈值电压 V_{th} 进行检测。其中,由于第二节点N2的电压为 V_{int} ,第一节点N1的电压为 V_{data} ,且 $V_{int} > V_{data}$,即驱动晶体管M0的栅极电压小于其源极电压,驱动晶体管M0导通。检测传输信号端SE连接的第一检测传输线210不提供信号,为高阻状态,第二节点N2放电至 $V_{data} + |V_{th}|$ 。第三晶体管M3导通,第一检测传输线210检测到第二节点N2的电压。由于 V_{data} 是已知的,因而可以获知驱动晶体管M0的阈值电压 V_{th} ,从而完成对驱动晶体管M0的阈值电压的检测。

[0122] 之后,控制第一个行组对应的检测扫描线110传输高电平的检测扫描信号FB-1,控制第一个行组对应的栅极扫描线120传输高电平的栅极扫描信号SCAN,控制第一个行组对应的发光控制线410传输高电平的截止控制信号。在该阶段,像素电路中的各晶体管均为截止状态,像素电路的阈值检测阶段结束。

[0123] 之后,依次驱动其余行组,依次类推,在此不作赘述。

[0124] 需要说明的是,上述是以第一电平为低电平,第二电平为高电平为了进行说明的。在具体实施时,也可以使第一电平为高电平,第二电平为低电平,并且,可以使像素电路中的晶体管为N型晶体管,在此不作限定。

[0125] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述电致发光显示面板。该显示装置解决问题的原理与前述电致发光显示面板相似,因此该显示装置的实施可以参见前述电致发光显示面板的实施,重复之处在此不再赘述。

[0126] 在具体实施时,本发明实施例提供的显示装置可以为如图10所示的全面屏手机。当然,在实际应用中,本发明实施例提供的显示装置也可以为:平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0127] 本发明实施例提供的电致发光显示面板、其驱动方法及显示装置,通过设置多条

第一检测传输线和多条第二检测传输线,并使一列子像素中奇数行子像素的像素电路的检测传输信号端对应电连接一条第一检测传输线,偶数行子像素的像素电路的检测传输信号端对应电连接一条第二检测传输线,这样可以使奇数行和偶数列电连接不同的检测传输线。以及通过设置多条检测扫描线,并使同一行像素电路的检测扫描信号端与同一条检测扫描线电连接,且相邻两行像素电路的检测扫描信号端通过检测扫描线接收同一检测扫描信号。这样可以采用并行驱动的方式,使电致发光显示面板中相邻两行的阈值电压的检测时间可以重叠进行。从而可以使阈值电压的检测时间不再受限于扫描一行子像素的时间,可以将阈值电压的检测时间设置的相对较长,以使第二节点N2可以放电完全,进而提升阈值电压 V_{th} 的补偿效果。

[0128] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

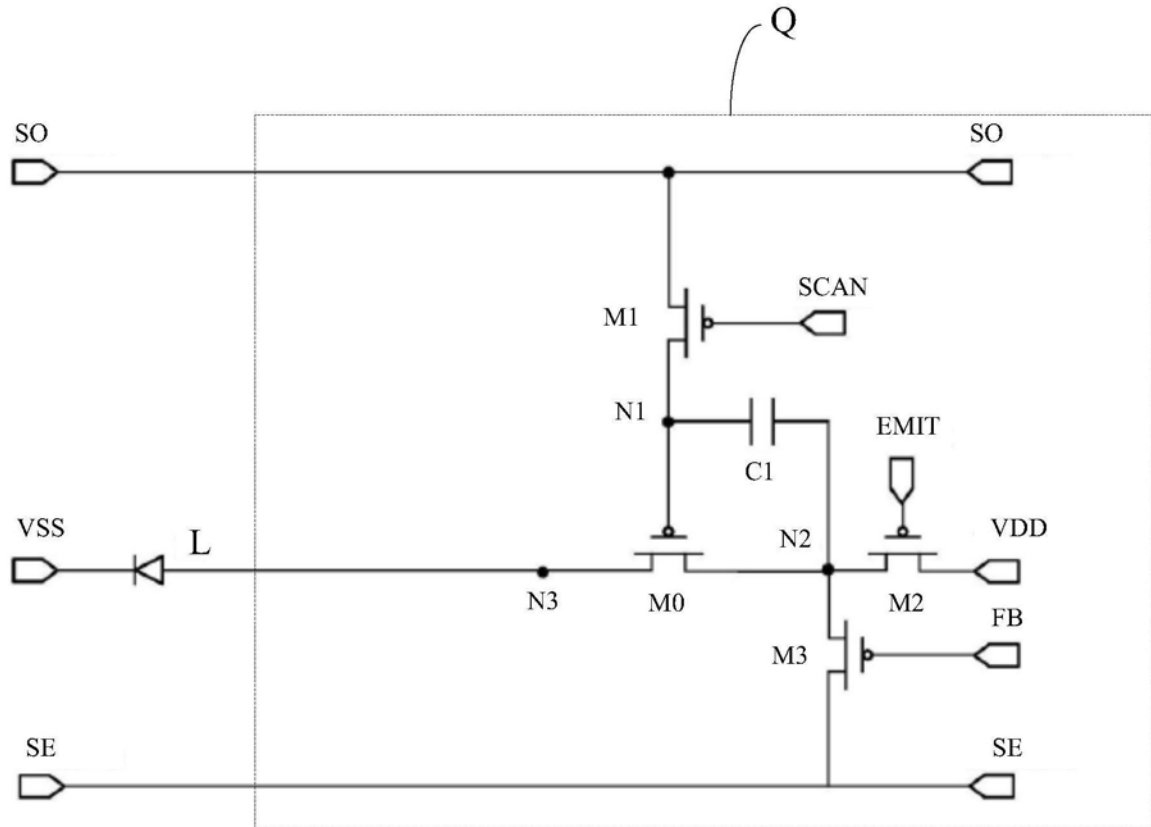


图1

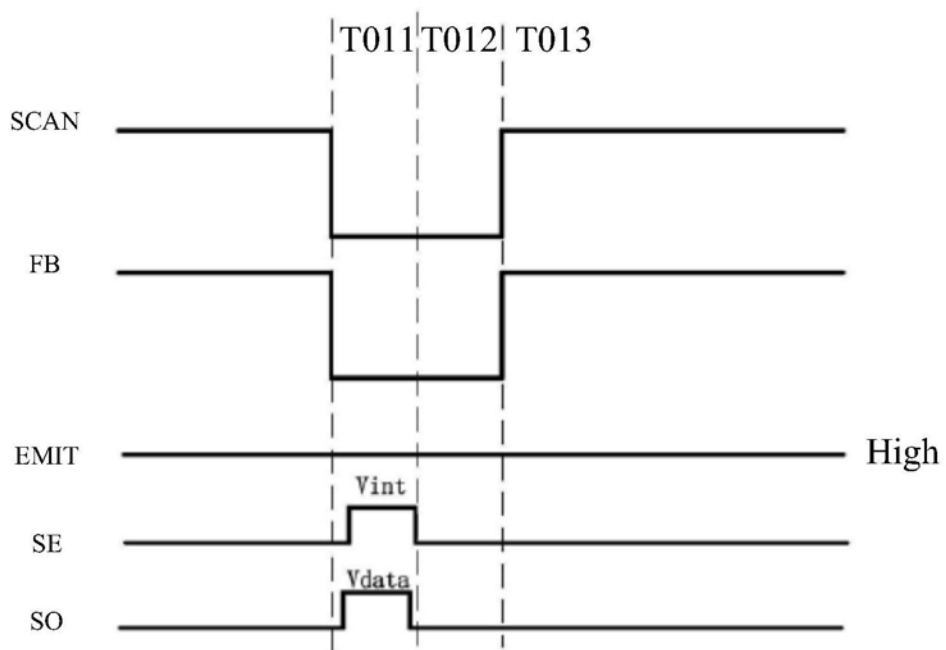


图2

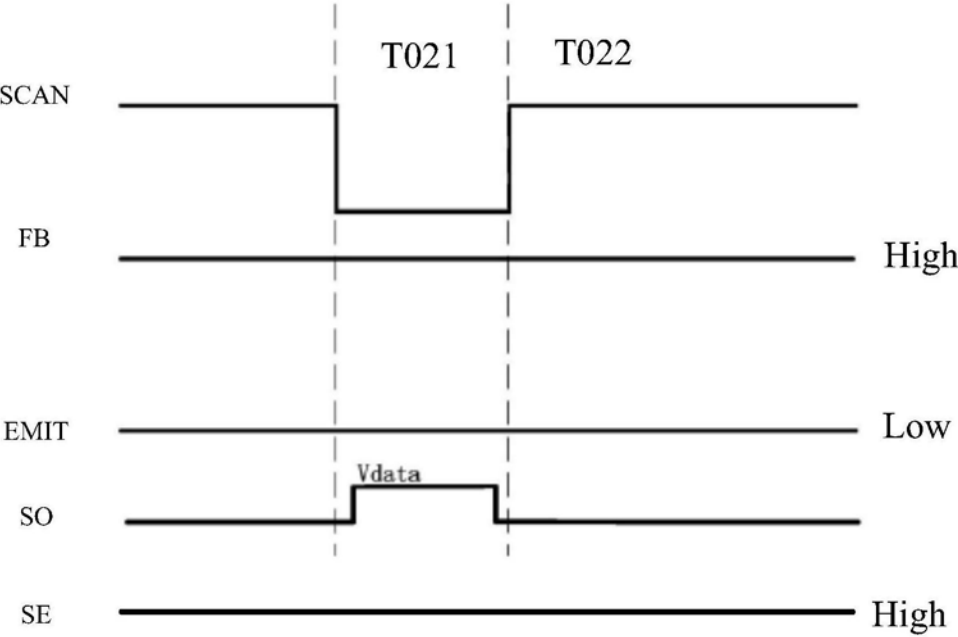


图3

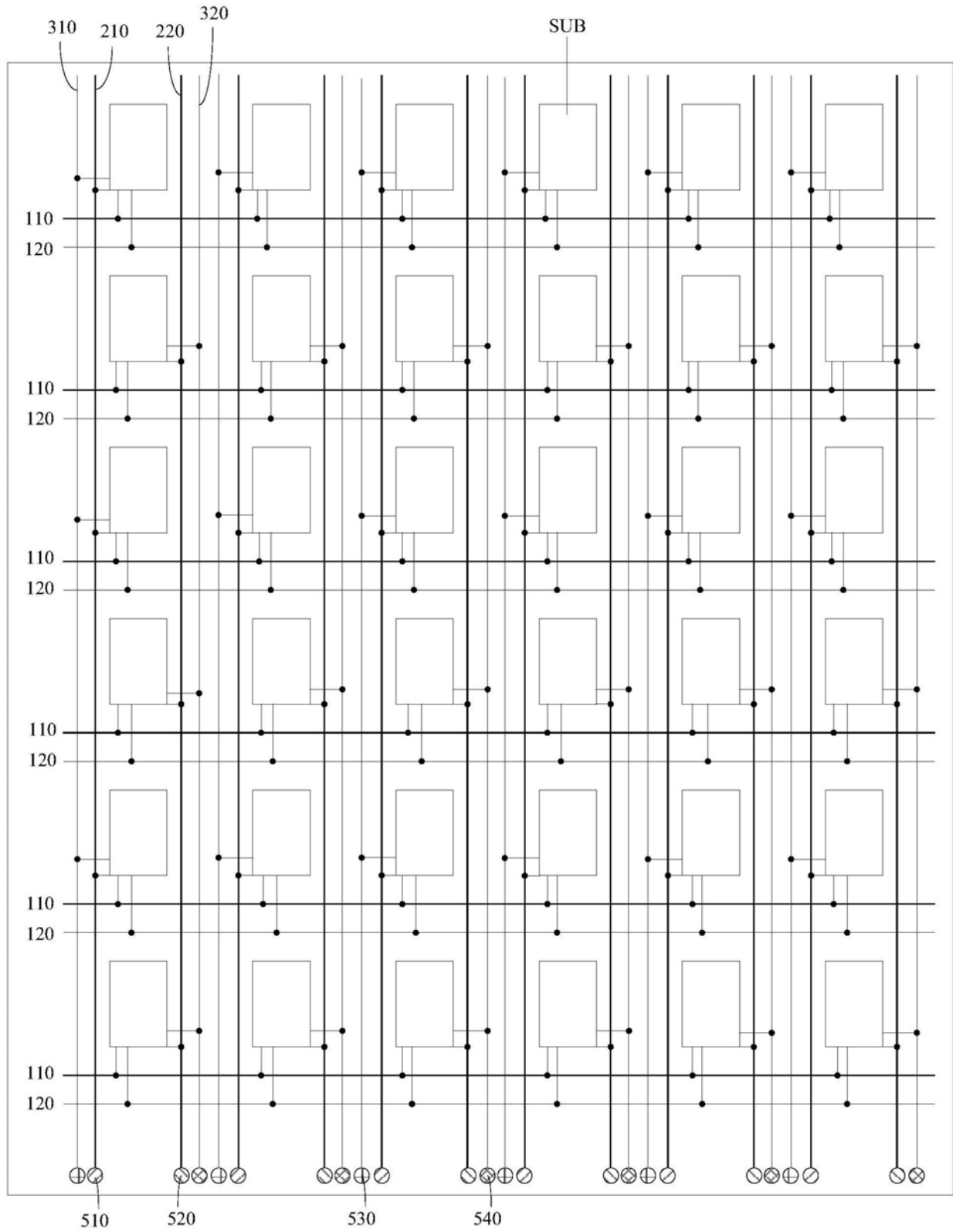


图4a

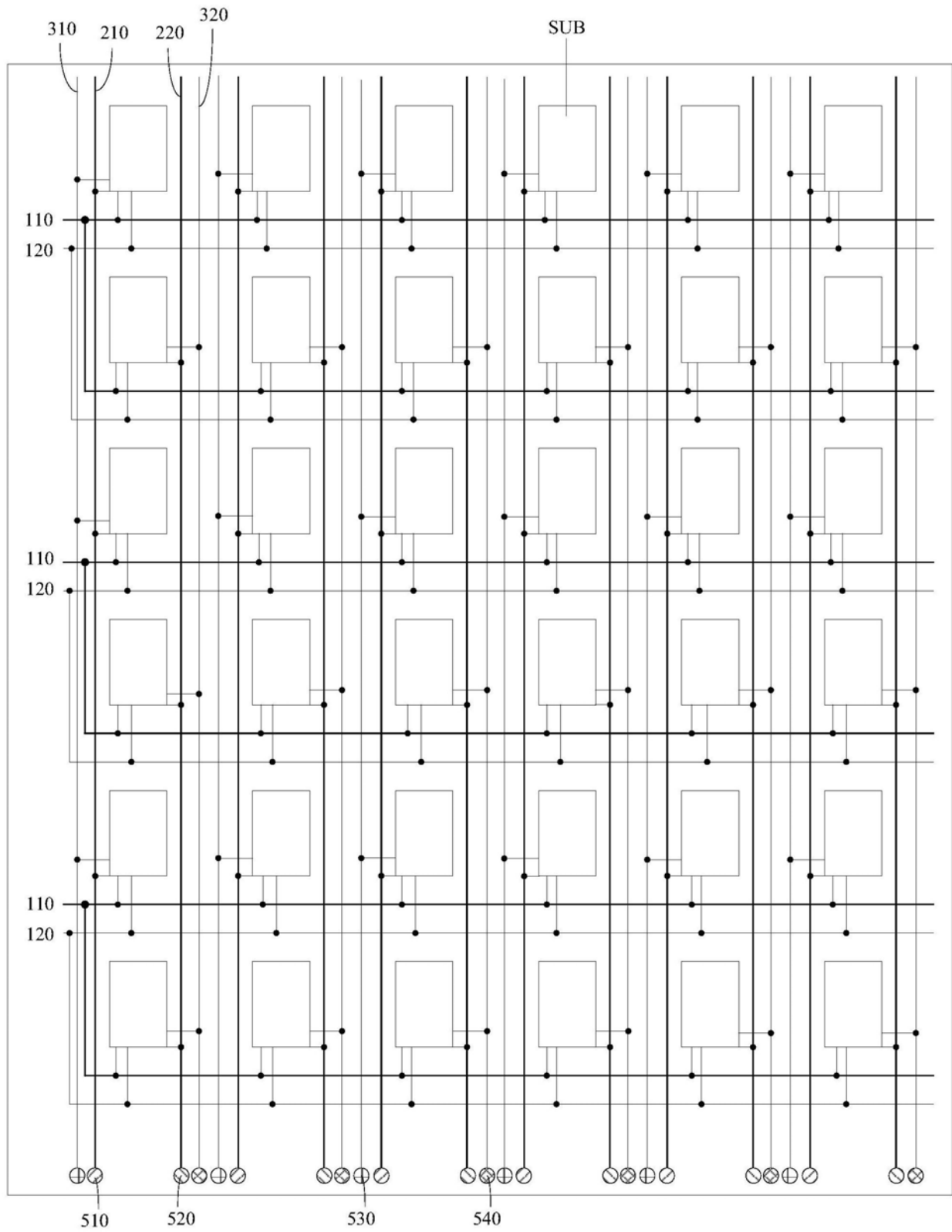


图4b

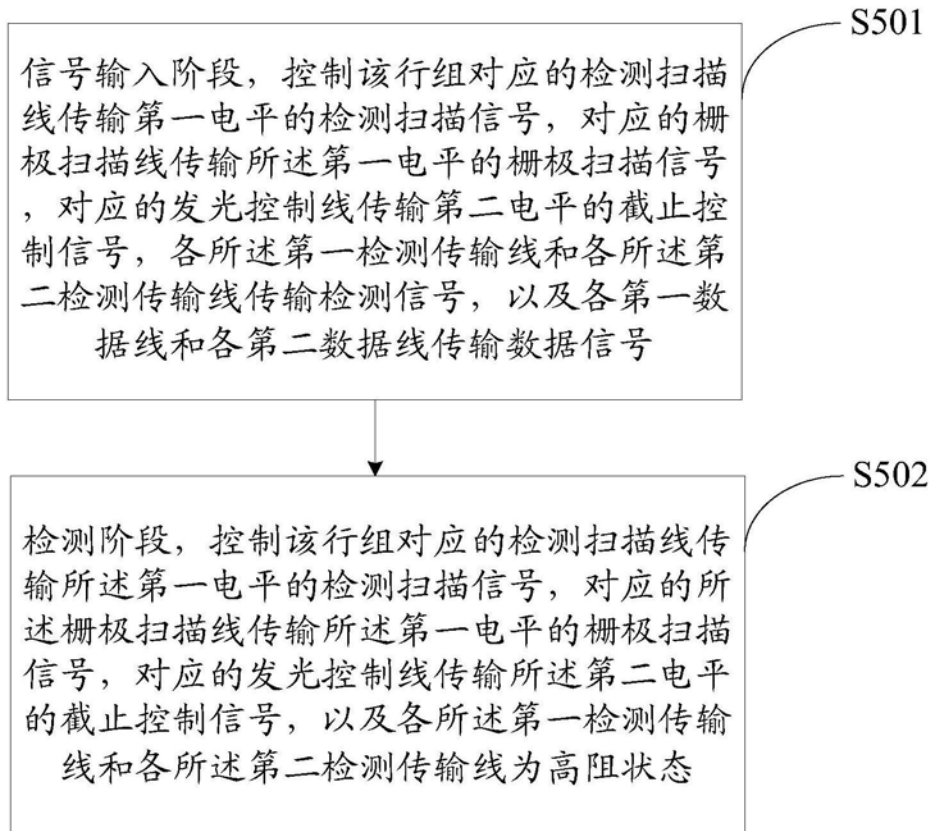


图5

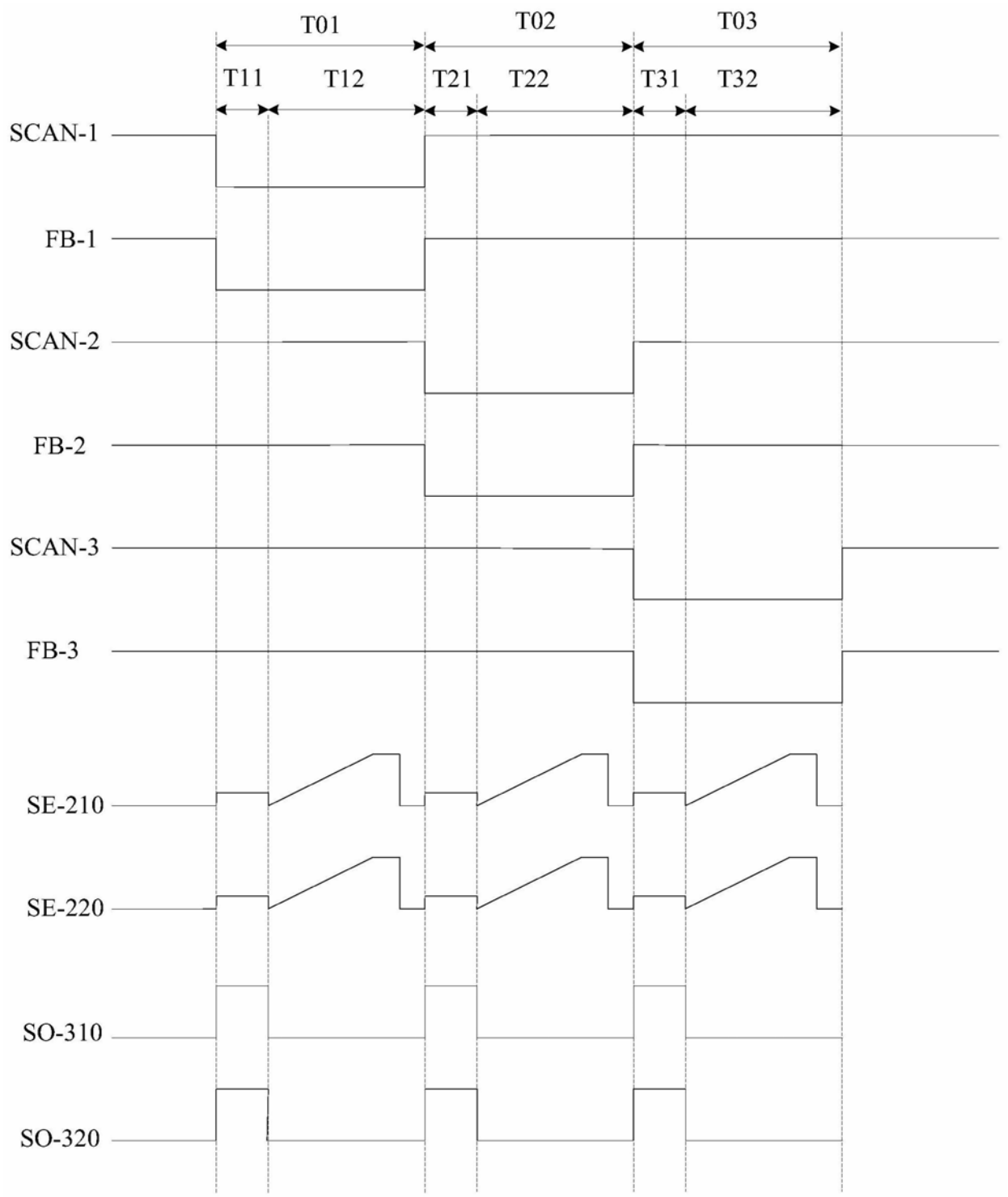


图6

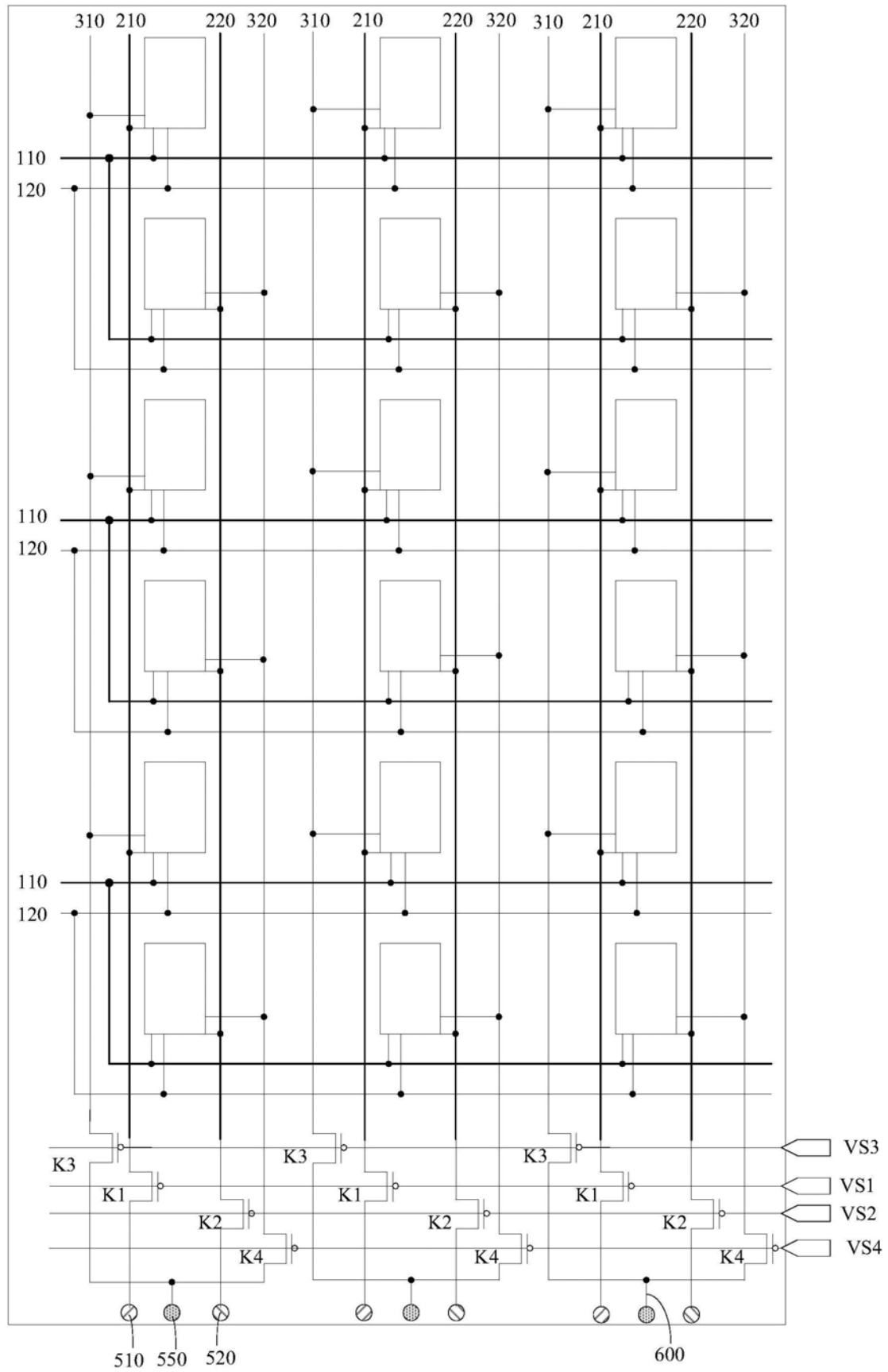


图7

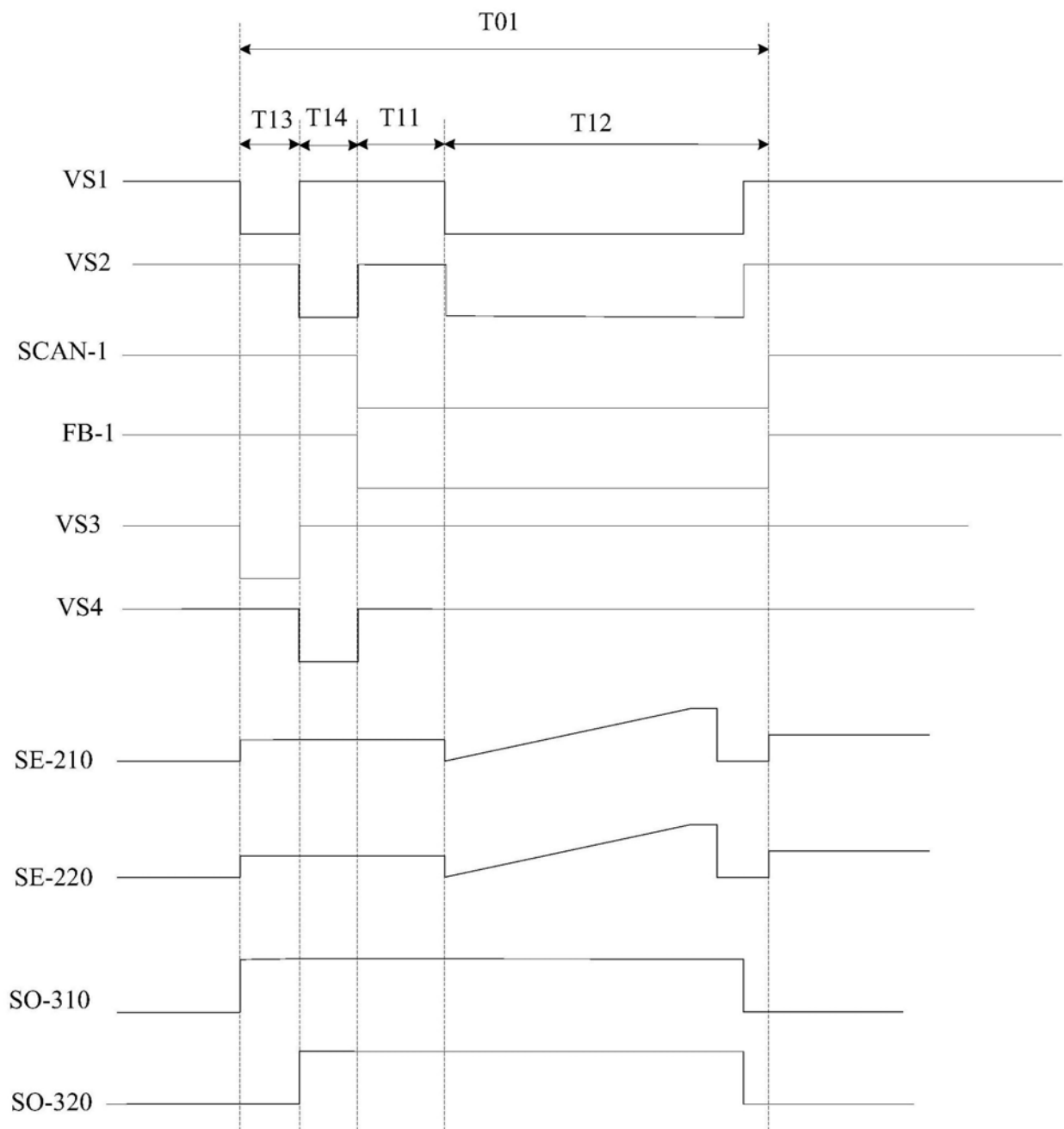


图8

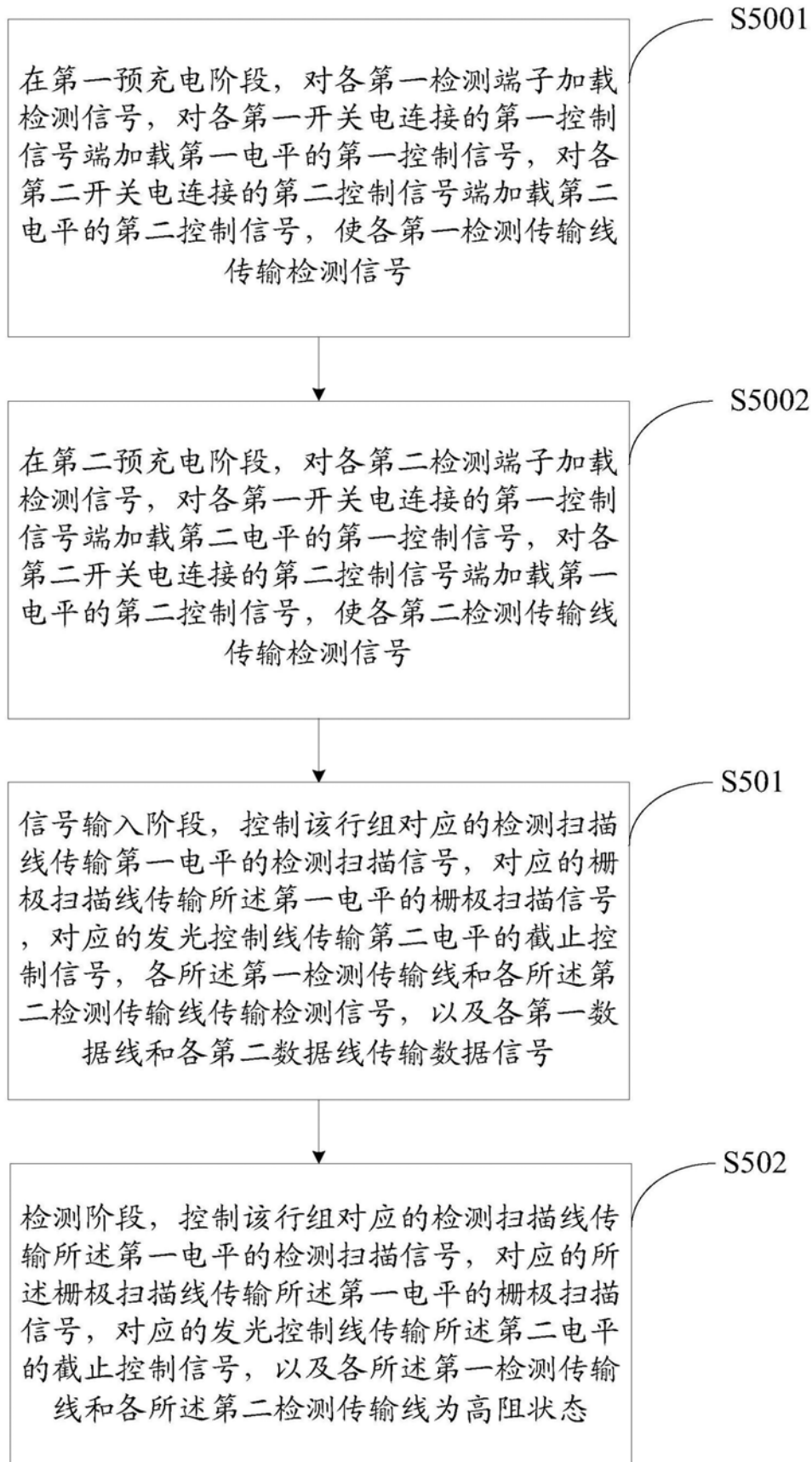


图9

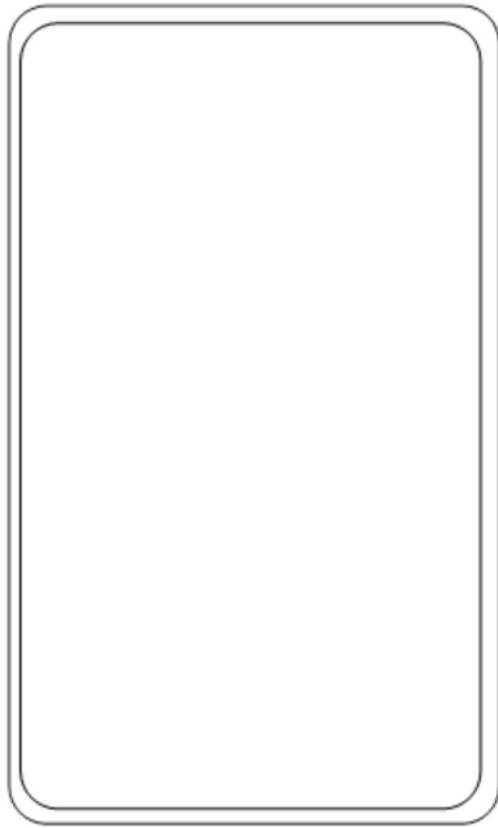


图10