



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년09월23일
(11) 등록번호 10-2304807
(24) 등록일자 2021년09월15일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2014-0107210
(22) 출원일자 2014년08월18일
심사청구일자 2019년06월25일
(65) 공개번호 10-2016-0021649
(43) 공개일자 2016년02월26일
(56) 선행기술조사문헌
KR100421053 B1*
(뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
안충환
서울특별시 금천구 시흥대로140길 15 (독산동)
박준하
경기도 고양시 일산서구 고양대로 624, 103동
2001호 (일산동, 일산태영데시앙1단지아파트)
이재우
경기도 파주시 책향기로 452, 1208동 904호 (동패
동, 진흥효자아파트)
(74) 대리인
특허법인(유한) 대아

전체 청구항 수 : 총 8 항

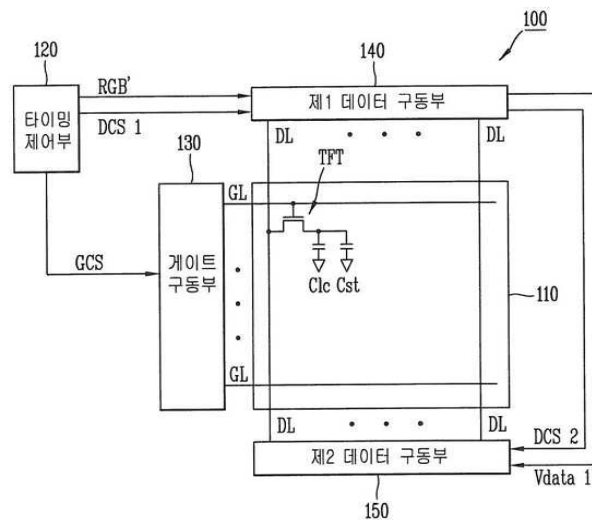
심사관 : 이옥우

(54) 발명의 명칭 액정표시장치

(57) 요약

대면적 액정패널의 라인 로드에서 의한 데이터 왜곡을 방지하기 위해 복수의 데이터구동부가 구비될 때 데이터구동부의 제조비용을 절감할 수 있는 액정표시장치가 제공된다. 액정표시장치는 액정패널의 데이터라인 일측에 제1데이터신호를 출력하는 제1데이터구동부 및 액정패널의 데이터라인 타측에 제1데이터신호와 동기되는 제2데이터신호를 출력하는 제2데이터구동부를 포함한다.

대표도 - 도2



(56) 선행기술조사문헌

KR1020130111046 A*

US20110018846 A1

US20020075214 A1

US20020180684 A1

US20040012553 A1

US20110148852 A1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

다수의 게이트라인 및 다수의 데이터라인이 서로 교차하여 형성된 액정패널;

제1데이터제어신호 및 영상데이터를 출력하는 타이밍제어부;

상기 제1데이터제어신호에 따라 상기 영상데이터로부터 제1데이터신호를 생성하고, 상기 제1데이터신호를 상기 다수의 데이터라인 각각의 일측으로 출력하며, 상기 제1데이터제어신호로부터 제2데이터제어신호를 생성하여 출력하는 제1데이터구동부; 및

상기 제2데이터제어신호에 따라 상기 제1데이터신호로부터 제2데이터신호를 생성하고, 상기 제2데이터신호를 상기 제1데이터신호에 동기되도록 상기 다수의 데이터라인 각각의 타측으로 출력하는 제2데이터구동부를 포함하고,

상기 제2데이터제어신호는 상기 제1 데이터제어신호에 포함된 극성제어신호 및 충전제어신호를 포함하고,

상기 제2 데이터구동부는 상기 극성제어신호에 따라 상기 제1 데이터신호와 상기 제2 데이터신호의 동기화를 제어하고,

상기 제2 데이터구동부는 상기 충전제어신호에 따라 상기 데이터라인들의 타측으로 상기 제2 데이터신호를 출력하거나 상기 제2 데이터신호의 출력을 유지하고,

상기 제2데이터구동부는 상기 충전제어신호의 듀티비를 조절하여 상기 제2데이터신호의 크기를 가변하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 제2데이터구동부는,

상기 제1데이터신호로부터 서로 다른 레벨을 갖는 제1기준전압 및 제2기준전압을 생성하여 출력하는 기준전압생성부; 및

상기 제2데이터제어신호에 따라 상기 제1기준전압 및 제2기준전압 중 하나를 상기 제2데이터신호로 출력하는 스위칭부를 포함하는 액정표시장치.

청구항 3

제2항에 있어서,

상기 제1기준전압 및 제2기준전압은 상기 제1데이터신호보다 작은 크기로 생성되는 액정표시장치.

청구항 4

제2항에 있어서,

상기 스위칭부는 상기 극성제어신호의 1주기 동안 상기 제1기준전압 및 제2기준전압을 번갈아 출력하는 액정표시장치.

청구항 5

제4항에 있어서,

상기 스위칭부는 상기 극성제어신호에 따라 상기 제1데이터신호와 동기되는 상기 제2데이터신호를 출력하는 액정표시장치.

청구항 6

제2항에 있어서,

상기 스위칭부는,

상기 극성제어신호의 1구간 동안 턴-온되어 상기 제1기준전압을 출력하는 제1스위칭트랜지스터;

상기 극성제어신호의 2구간 동안 턴-온되어 상기 제2기준전압을 출력하는 제2스위칭트랜지스터; 및

상기 극성제어신호의 1구간 동안 상기 충전제어신호에 따라 턴-온되어 상기 제1기준전압을 상기 제2데이터신호로 출력하고, 상기 극성제어신호의 2구간 동안 상기 충전제어신호에 따라 턴-온되어 상기 제2기준전압을 상기 제2데이터신호로 출력하는 제3스위칭트랜지스터를 포함하는 액정표시장치.

청구항 7

삭제

청구항 8

제1항에 있어서,

상기 제2데이터구동부는,

상기 제1데이터신호로부터 서로 다른 레벨을 갖는 제1기준전압 내지 제4기준전압을 생성하여 출력하는 기준전압 생성부; 및

상기 제2데이터제어신호에 따라 상기 제1기준전압 내지 제4기준전압 중 두 개의 기준전압을 조합하여 상기 제2데이터신호로 출력하는 스위칭부를 포함하는 액정표시장치.

청구항 9

제8항에 있어서,

상기 제2데이터제어신호는 극성제어신호, 선택신호 및 충전제어신호를 포함하고,

상기 스위칭부는,

상기 극성제어신호의 1구간 동안 턴-온되어 상기 제1기준전압 및 상기 제3기준전압을 각각 출력하는 제1스위칭트랜지스터 및 제3스위칭트랜지스터;

상기 극성제어신호의 2구간 동안 턴-온되어 상기 제2기준전압 및 상기 제4기준전압을 각각 출력하는 제2스위칭트랜지스터 및 제4스위칭트랜지스터;

상기 선택신호의 1구간 동안 턴-온되어 상기 제1기준전압 및 상기 제3기준전압 중 하나를 출력하는 제5스위칭트랜지스터;

상기 선택신호의 2구간 동안 턴-온되어 상기 제2기준전압 및 상기 제4기준전압 중 하나를 출력하는 제6스위칭트랜지스터; 및

상기 극성제어신호의 1구간 동안 상기 충전제어신호에 따라 턴-온되어 상기 제1기준전압 및 상기 제3기준전압 중 하나를 상기 제2데이터신호로 출력하고, 상기 극성제어신호의 2구간 동안 상기 충전제어신호에 따라 턴-온되어 상기 제2기준전압 및 상기 제4기준전압 중 하나를 상기 제2데이터신호로 출력하는 제7스위칭트랜지스터를 포함하는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 제조비용을 절감하면서 대면적 액정패널의 라인 로드(line load)에 의한 데이터 왜곡을 방지할 수 있도록 복수의 데이터구동부가 구비되는 듀얼데이터 구동방식의 액정표시장치에 관한 것이다.

배경 기술

- [0002] 최근, 퍼스널 컴퓨터(personal computer)나 텔레비전 등의 표시 장치 분야에서는 대화면화, 경량화, 박형화가 요구되고 있으며, 이러한 요구를 충족시키기 위하여 음극선관(CRT: cathode-ray tube) 대신에 액정표시장치(LCD: liquid crystal display)와 같은 플랫패널 표시장치(flat panel display)가 개발되어 컴퓨터용 표시장치, 액정 텔레비전 등의 다양한 분야에서 실용화되고 있다.
- [0003] 액정표시장치는 매트릭스 형태로 화소 패턴이 형성된 기판과 그에 대향하는 기판 사이에 이방성 유전율을 갖는 액정물질이 주입되어 구성된다. 그리고, 두 기판 사이에는 전계가 인가되고, 이 전계의 세기를 조절함으로써 액정물질을 통과하는 빛의 양이 제어되어 원하는 화상을 표시하게 된다.
- [0004] 한편, 액정표시장치의 화면이 대형화되고 해상도가 높아지면서 액정패널에 화상데이터를 기록하기 위한 데이터 구동부를 액정패널 상/하에 배치하는 듀얼데이터 구동방식이 채택되고 있다.
- [0005] 도 1은 종래의 듀얼데이터 구동방식의 액정표시장치를 나타내는 도면이다.
- [0006] 도 1을 보면, 종래의 액정표시장치(10)는 액정패널(1) 및 이를 구동하는 구동회로들을 포함한다. 구동회로들은 제1타이밍제어부(5), 제2타이밍제어부(6), 게이트구동부(2), 제1데이터구동부(3) 및 제2데이터구동부(4)를 포함한다.
- [0007] 액정패널(1)에는 다수의 게이트라인(GL) 및 다수의 데이터라인(DL)이 서로 교차되도록 형성되어 화소영역을 정의한다. 화소영역에는 박막트랜지스터(TFT), 액정커패시터(C1c) 및 스토리지커패시터(Cst)가 형성된다.
- [0008] 제1타이밍제어부(5) 및 제2타이밍제어부(6)는 외부 시스템(미도시)으로부터 제공된 제어신호(CNT) 및 영상신호(RGB)로부터 제1게이트제어신호(GCS1), 제2게이트제어신호(GCS2), 제1데이터제어신호(DCS1), 제2데이터제어신호(DCS2) 및 영상데이터(RGB')를 생성하여 출력한다.
- [0009] 게이트구동부(2)는 제1타이밍제어부(5)로부터 제공된 제1게이트제어신호(GCS1)와 제2타이밍제어부(6)로부터 제공된 제2게이트제어신호(GCS2)에 따라 게이트신호를 생성한다. 게이트신호는 액정패널(1)의 다수의 게이트라인(GL)에 순차적으로 출력된다.
- [0010] 제1데이터구동부(3) 및 제2데이터구동부(4)는 액정패널(1)의 다수의 데이터라인(DL)의 일측 및 타측에 서로 대응되어 위치된다.
- [0011] 제1데이터구동부(3)는 제1타이밍제어부(5)로부터 제공된 제1데이터제어신호(DCS1) 및 영상데이터(RGB')에 따라 제1데이터신호를 생성한다. 제1데이터신호는 액정패널(1)의 다수의 데이터라인(DL) 일측으로 출력된다. 제2데이터구동부(4)는 제2타이밍제어부(6)로부터 제공된 제2데이터제어신호(DCS2) 및 영상데이터(RGB')에 따라 제2데이터신호를 생성한다. 제2데이터신호는 액정패널(1)의 다수의 데이터라인(DL) 타측으로 출력된다.
- [0012] 상술한 바와 같이, 종래의 듀얼데이터 구동방식의 액정표시장치(10)는 액정패널(1)의 상/하부에 복수의 데이터구동부, 즉 제1데이터구동부(3) 및 제2데이터구동부(4)가 구비된다. 여기서, 제1데이터구동부(3) 및 제2데이터구동부(4)는 동일한 구성을 갖는다.
- [0013] 그리고, 제1데이터구동부(3) 및 제2데이터구동부(4)에 제어신호와 영상데이터를 각각 제공해야 하기 때문에 주변 회로, 예컨대 제1타이밍제어부(5) 및 제2타이밍제어부(6)를 실장하기 위한 회로기판이 제1데이터구동부(3) 및 제2데이터구동부(4) 각각에 접속되어 액정패널(1)의 상/하부에 배치된다.
- [0014] 이렇듯, 종래의 듀얼데이터 구동방식의 액정표시장치(10)는 제1데이터구동부(3) 및 제2데이터구동부(4)가 동일 구성을 가지며, 이들을 제어하기 위하여 2개의 타이밍제어부(5, 6)가 각각의 회로기판에 실장되어 구성되므로, 액정표시장치(10)의 제조비용이 증가하게 된다.
- [0015] 또한, 각각의 회로기판에 실장된 제1타이밍제어부(5)와 제2타이밍제어부(6)로부터 출력되는 제어신호는 동기가 일치되도록 제어되어야 하기 때문에 별도의 제어용 회로기판이 추가로 필요하게 되어 제조비용이 더욱 증가하게 된다.

발명의 내용

해결하려는 과제

[0016] 본 발명은 대면적 액정패널의 라인 로드에서 의한 데이터 왜곡을 방지하기 위해 복수의 데이터구동부가 구비될 때 제조비용을 절감할 수 있는 액정표시장치를 제공하고자 하는데 있다.

과제의 해결 수단

[0017] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 액정표시장치는, 액정패널, 타이밍제어부, 제1데이터구동부 및 제2데이터구동부를 포함한다.

[0018] 액정패널은 서로 교차되어 형성된 다수의 게이트라인 및 데이터라인을 포함한다. 타이밍제어부는 제1데이터구동부로 제1데이터제어신호 및 영상데이터를 출력한다. 제1데이터구동부는 타이밍제어부로부터 출력된 제1데이터제어신호에 따라 영상데이터로부터 제1데이터신호를 생성하여 액정패널의 다수의 데이터라인의 일측에 출력한다. 또, 제1데이터구동부는 제1데이터제어신호로부터 제2데이터제어신호를 생성하여 제1데이터신호와 함께 제2데이터구동부로 출력한다. 제2데이터구동부는 제2데이터제어신호에 따라 제1데이터신호로부터 제2데이터신호를 생성하여 액정패널의 다수의 데이터라인 타측에 출력한다. 여기서, 제2데이터구동부는 제2데이터신호를 제1데이터신호와 동기되도록 출력한다

발명의 효과

[0019] 본 발명에 따른 액정표시장치는 대면적 액정패널의 라인 로드에서 의한 데이터 왜곡을 방지하기 위해 듀얼 데이터구동부가 구비될 때, 하나의 데이터구동부를 데이터신호로부터 생성된 기준전압을 출력하는 회로로 간단하게 구성함으로써, 종래의 액정표시장치에 비하여 제조비용을 절감할 수 있다.

도면의 간단한 설명

[0020] 도 1은 종래의 듀얼데이터 구동방식의 액정표시장치를 나타내는 도면이다.

도 2는 본 발명의 실시예에 따른 액정표시장치를 나타내는 도면이다.

도 3은 도 2에 도시된 제2데이터구동부의 구성도이다.

도 4는 도 3에 도시된 스위칭부의 일 실시예에 따른 구성을 나타내는 도면이다.

도 5는 스위칭부의 동작을 나타내는 타이밍도이다.

도 6a 내지 도 6c는 제2데이터신호의 레벨 가변의 실시예들을 나타내는 타이밍도들이다.

도 7은 도 3에 도시된 스위칭부의 다른 실시예에 따른 구성을 나타내는 도면이다.

도 8은 도 7의 스위칭부의 동작을 나타내는 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치에 대해 상세히 설명한다.

[0022] 도 2는 본 발명의 실시예에 따른 액정표시장치를 나타내는 도면이다.

[0023] 도 2를 참조하면, 본 실시예에 따른 액정표시장치(100)는 액정패널(110) 및 이를 구동하기 위한 구동회로들을 포함할 수 있다. 구동회로들은 타이밍제어부(160), 게이트구동부(130), 제1데이터구동부(140) 및 제2데이터구동부(150)를 포함할 수 있다.

[0024] 액정패널(110)은 다수의 게이트라인(GL), 다수의 데이터라인(DL) 및 각 게이트라인(GL)과 데이터라인(DL)의 교차영역에 형성된 화소를 포함할 수 있다. 화소는 매트릭스(matrix) 구조로 배치될 수 있다. 또, 각 화소는 박막트랜지스터(TFT), 액정커패시터(Clc) 및 스토리지커패시터(Cst)를 포함할 수 있다.

[0025] 액정패널(110)은 후술될 게이트구동부(130)로부터 다수의 게이트라인(GL)에 게이트신호가 제공되면, 게이트라인(GL)에 연결된 박막트랜지스터(TFT)가 턴-온되고, 이에 따라 제1데이터구동부(140) 및 제2데이터구동부(150)로부터 다수의 데이터라인(DL)에 제공된 데이터신호가 해당 화소의 박막트랜지스터(TFT)를 거쳐 액정커패시터(Clc) 및 스토리지커패시터(Cst)에 인가됨으로써 화상을 표시하는 동작이 이루어질 수 있다.

[0026] 한편, 본 실시예의 액정패널(110)은 대면적을 가지기 때문에 데이터라인(DL)의 길이에 따른 저항성분에 의해 데

이터신호의 감쇄가 발생된다. 이러한 데이터신호의 감쇄는 데이터 왜곡 현상을 발생시킨다. 이에 따라, 본 발명의 액정표시장치(100)에서는 2개 이상의 데이터구동부, 즉 제1데이터구동부(140) 및 제2데이터구동부(150)가 액정패널(110)의 양측에 서로 대응되도록 구비될 수 있다. 제1데이터구동부(140) 및 제2데이터구동부(150)는 동기된 데이터신호를 각각 데이터라인(DL)의 일측 및 타측에서 동시에 출력할 수 있으며, 이에 따라 데이터신호의 감쇄를 보상하여 데이터 왜곡 현상을 방지할 수 있다. 제1데이터구동부(140) 및 제2데이터구동부(150)는 후에 상세히 설명하기로 한다.

[0027] 타이밍제어부(160)는 외부 시스템(미도시)으로부터 제공되는 제어신호로부터 게이트제어신호(GCS) 및 데이터제어신호, 예컨대 제1데이터제어신호(DCS1)를 생성할 수 있다. 게이트제어신호(GCS)는 게이트구동부(130)로 출력되고, 제1데이터제어신호(DCS1)는 데이터구동부, 예컨대 제1데이터구동부(140)로 출력될 수 있다.

[0028] 게이트제어신호(GCS)는 게이트스타트펄스(GSP), 게이트쉬프트클럭(GSC), 출력인에이블신호(GOE) 등을 포함할 수 있다. 제1데이터제어신호(DCS1)는 소스스타트펄스(SSP), 소스샘플링클럭(SSC), 출력인에이블신호(SOE), 극성제어신호(POL) 등을 포함할 수 있다.

[0029] 또, 타이밍제어부(160)는 외부 시스템에서 제공되는 영상신호를 액정패널(110)의 해상도에 맞도록 처리하여 재정렬 한 영상데이터(RGB')를 생성할 수 있다. 영상데이터(RGB')는 제1데이터제어신호(DCS1)와 함께 제1데이터구동부(140)로 출력될 수 있다.

[0030] 게이트구동부(130)는 타이밍제어부(160)로부터 제공된 게이트제어신호(GCS)에 따라 게이트신호를 생성할 수 있다. 게이트신호는 액정패널(110)의 다수의 게이트라인(GL)에 순차적으로 출력될 수 있다.

[0031] 제1데이터구동부(140)는 타이밍제어부(160)로부터 제공된 제1데이터제어신호(DCS1)에 따라 영상데이터(RGB')로부터 정/부극성을 갖는 데이터신호, 예컨대 제1데이터신호(Vdata1)를 생성할 수 있다. 제1데이터신호(Vdata1)는 제1데이터구동부(140)로부터 액정패널(110)의 다수의 데이터라인(DL)의 일측으로 출력될 수 있다.

[0032] 또한, 제1데이터구동부(140)는 후술될 제2데이터구동부(150)의 동작을 제어하기 위한 제어신호, 예컨대 제2데이터제어신호(DCS2)를 생성할 수 있다. 제2데이터제어신호(DCS2)는 제1데이터제어신호(DCS1)로부터 생성될 수 있다. 제2데이터제어신호(DCS2)는 극성제어신호(POL), 선택신호(SEL) 및 충전제어신호(PCTL) 등을 포함할 수 있다. 여기서, 제2데이터제어신호(DCS2)에 포함된 극성제어신호(POL)는 제1데이터제어신호(DCS1)에 포함된 극성제어신호(POL)와 동일한 신호이다.

[0033] 한편, 본 실시예에서는 제1데이터구동부(140)가 제2데이터제어신호(DCS2)를 생성하는 것을 예로 설명하였다. 그러나, 본 발명은 이에 제한되지는 않으며, 타이밍제어부(160)가 제1데이터제어신호(DCS1) 및 제2데이터제어신호(DCS2)를 모두 생성하고, 제2데이터제어신호(DCS2)를 제1데이터구동부(140)를 통해 제2데이터구동부(150)로 출력할 수도 있다.

[0034] 제2데이터구동부(150)는 제1데이터구동부(140)로부터 제공된 제2데이터제어신호(DCS2) 및 제1데이터신호(Vdata1)로부터 제2데이터신호를 생성할 수 있다. 제2데이터신호는 제2데이터구동부(150)로부터 액정패널(110)의 다수의 데이터라인(DL)의 타측으로 출력될 수 있다.

[0035] 여기서, 제2데이터신호는 제1데이터신호(Vdata1)와 동기가 일치되도록, 즉 출력 타이밍이 일치되도록 출력되어야 한다. 이를 위해 제2데이터구동부(150)는 제2데이터제어신호(DCS2)에 포함된 극성제어신호(POL)를 이용하여 제1데이터신호(Vdata1) 및 제2데이터신호의 동기를 제어할 수 있다.

[0036] 한편, 본 실시예에 따른 액정표시장치(100)에서 제2데이터구동부(150)는 제1데이터구동부(140)로부터 출력되는 제1데이터신호(Vdata1)에 동기되는 제2데이터신호를 출력하는 역할을 수행한다. 이에 따라, 제2데이터구동부(150)는 제1데이터구동부(140)와 대비하여 간단한 구성을 가질 수 있다. 예컨대, 제1데이터구동부(140)는 다수의 래치(latch), 디지털-아날로그 컨버터(DAC) 및 다수의 버퍼(buffer)들과 같은 구성요소들이 포함될 수 있으나, 제2데이터구동부(150)에서는 이러한 구성요소들이 생략되어도 무방하다. 이에 따라, 본 실시예의 액정표시장치(100)는 종래의 듀얼 데이터구동부가 구비된 액정표시장치와 대비하여 데이터구동부의 제조비용을 절감할 수 있다.

[0037] 도 3은 도 2에 도시된 제2데이터구동부의 구성도이다.

[0038] 도 2 및 도 3을 참조하면, 제2데이터구동부(150)는 기준전압생성부(151) 및 스위칭부(155)를 포함할 수 있다.

- [0039] 기준전압생성부(151)는 제1데이터구동부(140)로부터 제공된 제1데이터신호(Vdata1)로부터 서로 다른 크기를 갖는 복수의 기준전압, 예컨대 제1기준전압(Vref_H) 및 제2기준전압(Vref_L)을 생성하여 출력할 수 있다.
- [0040] 제1기준전압(Vref_H)은 제1데이터신호(Vdata1)의 최대값에서 3/4 크기로 생성될 수 있다. 제2기준전압(Vref_L)은 제1데이터신호(Vdata1)의 최대값에서 1/4 크기로 생성될 수 있다.
- [0041] 스위칭부(155)는 제2데이터제어신호(DCS2)에 따라 기준전압생성부(151)로부터 제공된 두 개의 기준전압 중 하나, 즉 제1기준전압(Vref_H) 및 제2기준전압(Vref_L) 중 하나를 선택하여 제2데이터신호(Vdata2)로 출력할 수 있다. 이러한 스위칭부(155)는 푸쉬풀(push pull) 스위치 타입으로 구성될 수 있다.
- [0042] 앞서 설명한 바와 같이, 제2데이터제어신호(DCS2)에는 극성제어신호(POL)가 포함될 수 있다. 그리고, 스위칭부(155)는 극성제어신호(POL)의 1주기 동안 제1기준전압(Vref_H) 및 제2기준전압(Vref_L)을 제2데이터신호(Vdata2)로 번갈아 출력할 수 있다.
- [0043] 예컨대, 스위칭부(155)는 극성제어신호(POL)의 1구간 동안 제1기준전압(Vref_H)을 제2데이터신호(Vdata2)로 출력할 수 있다. 또, 스위칭부(155)는 극성제어신호(POL)의 2구간 동안 제2기준전압(Vref_L)을 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 1구간은 극성제어신호(POL)가 제1레벨, 예컨대 하이(high) 레벨인 구간을 의미하고, 2구간은 극성제어신호(POL)가 제2레벨, 예컨대 로우(low) 레벨인 구간을 의미할 수 있다.
- [0044] 한편, 제2데이터제어신호(DCS2)의 극성제어신호(POL)는 제1데이터제어신호(DCS1)의 극성제어신호(POL)와 동일하므로, 스위칭부(155)로부터 출력되는 제2데이터신호(Vdata2)는 제1데이터구동부(140)로부터 출력된 제1데이터신호(Vdata1)와 동기(synchronization)가 일치될 수 있다.
- [0045] 예컨대, 극성제어신호(POL)의 1구간 동안 제1데이터구동부(140)로부터 제1레벨의 제1데이터신호(Vdata1)가 출력되면, 스위칭부(155)는 제1레벨의 제2데이터신호(Vdata2)를 출력할 수 있다. 또, 극성제어신호(POL)의 2구간 동안 제1데이터구동부(140)로부터 제2레벨의 제1데이터신호(Vdata1)가 출력되면, 스위칭부(155)는 제2레벨의 제2데이터신호(Vdata2)를 출력할 수 있다. 즉, 본 실시예의 제2데이터구동부(150)는 극성제어신호(POL)에 의해 제1데이터구동부(140)와 동기되어 동작할 수 있다.
- [0046] 도 4는 도 3에 도시된 스위칭부의 일 실시예에 따른 구성을 나타내는 도면이고, 도 5는 스위칭부의 동작을 나타내는 타이밍도이다.
- [0047] 도 4를 참조하면, 스위칭부(155)는 제2데이터제어신호(DCS2)에 포함된 극성제어신호(POL) 및 충전제어신호(PCTL)에 의해 기준전압생성부(151)로부터 출력된 제1기준전압(Vref_H) 및 제2기준전압(Vref_L) 중 하나를 제2데이터신호(Vdata2)로 출력할 수 있다.
- [0048] 이를 위하여, 스위칭부(155)는 3개의 스위칭소자, 예컨대 제1스위칭트랜지스터(T1), 제2스위칭트랜지스터(T2) 및 제3스위칭트랜지스터(T3)를 포함할 수 있다.
- [0049] 제1스위칭트랜지스터(T1) 및 제2스위칭트랜지스터(T2)는 극성제어신호(POL)에 의해 동작될 수 있다. 예컨대, 제1스위칭트랜지스터(T1)는 극성제어신호(POL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H)을 출력할 수 있다. 또, 제2스위칭트랜지스터(T2)는 극성제어신호(POL)의 2구간 동안 턴-온되어 제2기준전압(Vref_L)을 출력할 수 있다. 즉, 제1스위칭트랜지스터(T1) 및 제2스위칭트랜지스터(T2)는 극성제어신호(POL)의 1주기 동안 번갈아 턴-온되어 제1기준전압(Vref_H) 및 제2기준전압(Vref_L)을 각각 출력할 수 있다.
- [0050] 제3스위칭트랜지스터(T3)는 충전제어신호(PCTL)에 의해 동작될 수 있다. 예컨대, 제3스위칭트랜지스터(T3)는 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제1스위칭트랜지스터(T1) 또는 제2스위칭트랜지스터(T2)로부터 출력된 제1기준전압(Vref_H) 또는 제2기준전압(Vref_L) 중 하나를 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 충전제어신호(PCTL)는 극성제어신호(POL)의 1구간 및 2구간에서 각각 한번씩 제1레벨로 출력될 수 있다.
- [0051] 도 4 및 도 5를 참조하면, 시간축(t) 시간 T0동안 스위칭부(155)의 제1스위칭트랜지스터(T1)는 제1레벨의 극성제어신호(POL)에 의해 턴-온되어 제1기준전압(Vref_H)을 출력할 수 있다. 그리고, 제3스위칭트랜지스터(T3)는 극성제어신호(POL)의 1구간 동안 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제1기준전압(Vref_H)을 제2데이터신호(Vdata2)로 출력할 수 있다. 제2데이터신호(Vdata2)는 제1데이터신호(Vdata1)와 동기되어 데이터라인(DL)의 타측으로 출력될 수 있다. 여기서, 제1레벨은 하이 레벨을 의미할 수 있다.
- [0052] 이어, 시간 T1동안 스위칭부(155)의 제3스위칭트랜지스터(T3)는 제2레벨의 충전제어신호(PCTL)에 의해 턴-오프

되어 제2데이터신호(Vdata2)가 출력되지 않는다. 이에 따라, 데이터라인(DL)의 타측으로 출력되었던 제2데이터신호(Vdata2)는 소정레벨을 유지하며 홀딩될 수 있다. 이때, 극성제어신호(POL)는 제1레벨이므로 제1데이터구동부(140)로부터 출력된 제1데이터신호(Vdata1)는 제1레벨일 수 있고, 따라서 제2데이터신호(Vdata2) 또한 제1레벨을 유지하며 홀딩될 수 있다.

[0053] 다음으로, 시간 T2동안 스위칭부(155)의 제2스위칭트랜지스터(T2)는 제2레벨의 극성제어신호(POL)에 의해 턴-온되어 제2기준전압(Vref_L)을 출력할 수 있다. 그리고, 제3스위칭트랜지스터(T3)는 극성제어신호(POL)의 2구간 동안 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제2기준전압(Vref_L)을 제2데이터신호(Vdata2)로 출력할 수 있다. 제2데이터신호(Vdata2)는 제1데이터신호(Vdata1)와 동기되어 데이터라인(DL)의 타측으로 출력될 수 있다. 여기서, 제2레벨은 로우 레벨을 의미할 수 있다.

[0054] 또, 시간 T3동안 스위칭부(155)의 제3스위칭트랜지스터(T3)는 제2레벨의 충전제어신호(PCTL)에 의해 턴-오프되어 제2데이터신호(Vdata2)가 출력되지 않는다. 이에 따라, 데이터라인(DL)의 타측으로 출력되었던 제2데이터신호(Vdata2)는 소정레벨을 유지하며 홀딩될 수 있다. 이때, 극성제어신호(POL)는 제2레벨이므로 제1데이터구동부(140)로부터 출력된 제1데이터신호(Vdata1)는 제2레벨일 수 있고, 따라서 제2데이터신호(Vdata2) 또한 제2레벨을 유지하며 홀딩될 수 있다.

[0055] 이와 같이, 본 실시예에 따른 제2데이터구동부(150)는 제1데이터신호(Vdata1)로부터 생성된 복수의 기준전압 중 하나를 제2데이터제어신호(DCS2)에 따라 선택하여 제2데이터신호(Vdata2)로 액정패널(110)의 데이터라인(DL) 타측에 출력할 수 있다. 이때, 제2데이터신호(Vdata2)는 극성제어신호(POL)에 따라 제1데이터신호(Vdata1)와 동기되어 출력될 수 있다.

[0056] 이에 따라, 본 발명의 액정표시장치(100)는 제1데이터구동부(140)에서 액정패널(110)의 데이터라인(DL) 일측에 출력되는 제1데이터신호(Vdata1)가 액정패널(110)의 종단, 예컨대 데이터라인(DL)의 타측으로 전달되면서 감쇄되는 것을 제1데이터신호(Vdata1)와 동기되는 제2데이터신호(Vdata2)를 출력하여 보상함으로써, 데이터 왜곡을 방지할 수 있다.

[0057] 또한, 본 발명의 액정표시장치(100)의 제2데이터구동부(150)는 제1데이터구동부(140)에서 출력된 제1데이터신호(Vdata1)로부터 제2데이터신호(Vdata2)를 생성하기 때문에, 종래의 듀얼 데이터구동부가 구비되는 액정표시장치와 대비하여 적어도 하나의 데이터구동부 및 관련 회로의 구성을 간단하게 구현할 수 있다. 이에 따라, 액정표시장치(100)의 제조비용을 절감할 수 있다.

[0058] 한편, 제2데이터구동부(150)는 액정패널(110)에 표시되는 영상에 따라 다양한 크기의 제2데이터신호(Vdata2)를 출력할 수 있다. 예컨대, 제2데이터구동부(150)는 충전제어신호(PCTL)의 듀티비(duty ratio)를 조절함으로써 제2데이터신호(Vdata2)의 크기를 가변시켜 출력할 수 있다.

[0059] 도 6a 내지 도 6c는 제2데이터신호의 레벨 가변의 실시예들을 나타내는 타이밍도들이다.

[0060] 도 4 및 도 6a를 참조하면, 시간축(t) 시간 T0동안 제1레벨의 극성제어신호(POL)에 의해 제1스위칭트랜지스터(T1)가 턴-온되어 제1기준전압(Vref_H)을 출력할 수 있다. 3스위칭트랜지스터(T3)는 충전제어신호(PCTL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H)을 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 충전제어신호(PCTL)의 1구간은 충전제어신호(PCTL)가 제1레벨인 구간을 의미할 수 있다.

[0061] 제3스위칭트랜지스터(T3)의 턴-온 시간은 충전제어신호(PCTL)의 1구간의 폭, 즉 충전제어신호(PCTL)의 듀티비에 따라 달라질 수 있다. 도 6a는 충전제어신호(PCTL)가 20%의 듀티비를 가진 예를 도시하였으며, 이에 따라 충전제어신호(PCTL)의 1구간은 제1폭(d1)을 가질 수 있다.

[0062] 따라서, 제3스위칭트랜지스터(T3)는 제1폭(d1)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온되며, 그 시간이 짧기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제1기준전압(Vref_H)보다 작은 크기를 갖는다.

[0063] 마찬가지로, 시간축(t) 시간 T2동안 제3스위칭트랜지스터(T3)는 제1폭(d1)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온될 수 있다. 이때에도, 제3스위칭트랜지스터(T3)의 턴-온 시간이 짧기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제2기준전압(Vref_L)보다 작은 크기를 갖는다.

[0064] 도 4 및 도 6b를 참조하면, 시간축(t) 시간 T0동안 제1레벨의 극성제어신호(POL)에 의해 제1스위칭트랜지스터

(T1)가 턴-온되어 제1기준전압(Vref_H)을 출력할 수 있다. 3스위칭트랜지스터(T3)는 충전제어신호(PCTL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H)을 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 충전제어신호(PCTL)의 1구간은 충전제어신호(PCTL)가 제1레벨인 구간을 의미할 수 있다.

[0065] 제3스위칭트랜지스터(T3)의 턴-온 시간은 충전제어신호(PCTL)의 1구간의 폭, 즉 충전제어신호(PCTL)의 듀티비에 따라 달라질 수 있다. 도 6b는 충전제어신호(PCTL)가 30%의 듀티비를 가진 예를 도시하였으며, 이에 따라 충전제어신호(PCTL)의 1구간은 제2폭(d2)을 가질 수 있다.

[0066] 따라서, 제3스위칭트랜지스터(T3)는 제2폭(d2)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온되며, 그 시간이 짧기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제1기준전압(Vref_H)보다 작은 크기를 갖는다.

[0067] 마찬가지로, 시간축(t) 시간 T2동안 제3스위칭트랜지스터(T3)는 제2폭(d2)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온될 수 있다. 이때에도, 제3스위칭트랜지스터(T3)의 턴-온 시간이 짧기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제2기준전압(Vref_L)보다 작은 크기를 갖는다.

[0068] 여기서, 도 6b에 도시된 충전제어신호(PCTL)의 제2폭(d2)은 앞서 도 6a에 도시된 충전제어신호(PCTL)의 제1폭(d1)보다 크다. 이에 따라, 도 6b에 도시된 제2데이터신호(Vdata2)는 도 6a에 도시된 제2데이터신호(Vdata2)보다 큰 크기를 가질 수 있다.

[0069] 도 4 및 도 6c를 참조하면, 시간축(t) 시간 T0동안 제1레벨의 극성제어신호(POL)에 의해 제1스위칭트랜지스터(T1)가 턴-온되어 제1기준전압(Vref_H)을 출력할 수 있다. 3스위칭트랜지스터(T3)는 충전제어신호(PCTL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H)을 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 충전제어신호(PCTL)의 1구간은 충전제어신호(PCTL)가 제1레벨인 구간을 의미할 수 있다.

[0070] 제3스위칭트랜지스터(T3)의 턴-온 시간은 충전제어신호(PCTL)의 1구간의 폭, 즉 충전제어신호(PCTL)의 듀티비에 따라 달라질 수 있다. 도 6c는 충전제어신호(PCTL)가 50%의 듀티비를 가진 예를 도시하였으며, 이에 따라 충전제어신호(PCTL)의 1구간은 제3폭(d3)을 가질 수 있다.

[0071] 제3스위칭트랜지스터(T3)는 제3폭(d3)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온되며, 그 시간이 앞서 설명된 도 6a 및 도 6b의 턴-온 시간보다 길기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제1기준전압(Vref_H)과 동일한 크기를 가질 수 있다.

[0072] 마찬가지로, 시간축(t) 시간 T2동안 제3스위칭트랜지스터(T3)는 제3폭(d3)을 갖는 충전제어신호(PCTL)의 1구간 동안 턴-온될 수 있다. 이때에도, 제3스위칭트랜지스터(T3)의 턴-온 시간이 길기 때문에 제3스위칭트랜지스터(T3)로부터 출력되는 제2데이터신호(Vdata2)는 제2기준전압(Vref_L)과 동일한 크기를 가질 수 있다.

[0073] 도 6a 내지 도 6c를 통해 설명한 바와 같이, 제2데이터구동부(150)는 충전제어신호(PCTL)의 1구간의 폭, 즉 듀티비를 조절하면서 제2데이터신호(Vdata2)의 크기를 가변시켜 출력할 수 있다.

[0074] 충전제어신호(PCTL)의 듀티비는 액정패널(110)에 표시되는 영상, 즉 제1데이터신호(Vdata1)에 따라 조절될 수 있다. 예컨대, 액정패널(110)이 일정시간, 즉 수 프레임(frame) 동안 급격한 계조레벨의 변화가 없는 영상, 예컨대 정지영상이 표시되는 경우 제1데이터신호(Vdata1)의 변화량은 적을 수 있다. 이에 따라, 제2데이터구동부(150)는 충전제어신호(PCTL)의 듀티비를 최소로 하여 제2데이터신호(Vdata2)가 낮은 레벨을 가지도록 할 수 있다. 충전제어신호(PCTL)의 듀티비 조절은 제1데이터구동부(140)에서 이루어질 수도 있다.

[0075] 이와 같이, 제2데이터구동부(150)는 제2데이터신호(Vdata2)가 다수의 레벨을 가지도록 조절하여 출력함으로써, 다양한 영상에 대해 선택적으로 제2데이터신호(Vdata2)의 크기를 조절할 수 있다. 또한, 제2데이터구동부(150)의 구동 시 요구되는 소비전력의 크기를 줄일 수 있다.

[0076] 도 7은 도 3에 도시된 스위칭부의 다른 실시예에 따른 구성을 나타내는 도면이고, 도 8은 도 7의 스위칭부의 동작을 나타내는 타이밍도이다.

[0077] 도 7을 참조하면, 본 실시예에 따른 스위칭부(155')는 제2데이터제어신호(DCS2)에 포함된 극성제어신호(POL), 충전제어신호(PCTL) 및 선택신호(SEL)에 의해 동작되어 제1기준전압(Vref_H1) 내지 제4기준전압(Vref_L2) 중 하나를 제2데이터신호(Vdata2)로 출력할 수 있다.

- [0078] 여기서, 도면에 도시되지는 않았으나, 본 실시예에서는 제1데이터신호(Vdata1)로부터 제1기준전압(Vref_H1) 내지 제4기준전압(Vref_L2)을 생성하여 출력하는 기준전압생성부(미도시)가 구비되어야 한다.
- [0079] 제1기준전압(Vref_H1)은 제1데이터신호(Vdata1)의 최대값에서 5/6 크기로 생성될 수 있고, 제2기준전압(Vref_H2)은 제1데이터신호(Vdata1)의 최대값에서 2/6 크기로 생성될 수 있다. 제3기준전압(Vref_L1)은 제1데이터신호(Vdata1)의 최대값에서 4/6 크기로 생성될 수 있고, 제4기준전압(Vref_L2)은 제1데이터신호(Vdata1)의 최대값에서 1/6 크기로 생성될 수 있다.
- [0080] 스위칭부(155')는 극성제어신호(POL)의 1주기 동안 제1기준전압(Vref_H1) 내지 제4기준전압(Vref_L2) 중 두 개의 기준전압을 조합하여 제2데이터신호(Vdata2)를 출력할 수 있다.
- [0081] 이를 위하여 스위칭부(155')는 7개의 스위칭소자, 예컨대 제1스위칭트랜지스터(T1) 내지 제7스위칭트랜지스터(T7)를 포함할 수 있다.
- [0082] 제1스위칭트랜지스터(T1) 내지 제4스위칭트랜지스터(T4)는 극성제어신호(POL)에 따라 동작될 수 있다. 예컨대, 제1스위칭트랜지스터(T1) 및 제3스위칭트랜지스터(T3)는 극성제어신호(POL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H1) 및 제3기준전압(Vref_L1)을 각각 출력할 수 있다. 제2스위칭트랜지스터(T2) 및 제4스위칭트랜지스터(T4)는 극성제어신호(POL)의 2구간 동안 턴-온되어 제2기준전압(Vref_H2) 및 제4기준전압(Vref_L2)을 각각 출력할 수 있다. 여기서, 극성제어신호(POL)의 1구간은 극성제어신호(POL)가 제1레벨, 예컨대 하이(high) 레벨인 구간을 의미하고, 2구간은 극성제어신호(POL)가 제2레벨, 예컨대 로우(low) 레벨인 구간을 의미할 수 있다.
- [0083] 제5스위칭트랜지스터(T5) 및 제6스위칭트랜지스터(T6)는 선택신호(SEL)에 의해 동작될 수 있다. 예컨대, 제5스위칭트랜지스터(T5)는 선택신호(SEL)의 1구간 동안 턴-온되어 제1기준전압(Vref_H1) 및 제3기준전압(Vref_L1) 중 하나를 출력할 수 있다. 제6스위칭트랜지스터(T6)는 선택신호(SEL)의 2구간 동안 턴-온되어 제2기준전압(Vref_H2) 및 제4기준전압(Vref_L2) 중 하나를 출력할 수 있다. 여기서, 선택신호(SEL)의 1구간은 선택신호(SEL)가 제1레벨인 구간을 의미하고, 2구간은 선택신호(SEL)가 제2레벨인 구간을 의미할 수 있다.
- [0084] 제7스위칭트랜지스터(T7)는 충전제어신호(PCTL)에 의해 동작될 수 있다. 예컨대, 제7스위칭트랜지스터(T7)는 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제5스위칭트랜지스터(T5) 및 제6스위칭트랜지스터(T6)로부터 출력되는 제1 내지 제4기준전압(Vref_H1~ Vref_L2) 중 하나를 제2데이터신호(Vdata2)로 출력할 수 있다. 여기서, 충전제어신호(PCTL)는 극성제어신호(POL)의 1구간 및 2구간에서 각각 한번씩 제1레벨로 출력될 수 있다.
- [0085] 도 7 및 도 8을 참조하면, 시간축(t) 시간 T0동안 스위칭부(155')의 제1스위칭트랜지스터(T1)와 제3스위칭트랜지스터(T3)는 제1레벨의 극성제어신호(POL)에 의해 턴-온되어 제1기준전압(Vref_H1) 및 제2기준전압(Vref_H2)을 각각 출력할 수 있다. 그리고, 제5스위칭트랜지스터(T5)가 제1레벨의 선택신호(SEL)에 의해 턴-온되어 제1스위칭트랜지스터(T1)로부터 출력된 제1기준전압(Vref_H1)을 출력할 수 있다. 제7스위칭트랜지스터(T7)는 극성제어신호(POL)의 1구간 동안 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제5스위칭트랜지스터(T5)로부터 출력된 제1기준전압(Vref_H1)을 제2데이터신호(Vdata2)로 출력할 수 있다. 제2데이터신호(Vdata2)는 제1데이터신호(Vdata1)와 동기되어 데이터라인(DL)의 타측으로 출력될 수 있다. 여기서, 제1레벨은 하이 레벨을 의미할 수 있다.
- [0086] 이어, 시간 T1동안 제7스위칭트랜지스터(T7)는 제2레벨의 충전제어신호(PCTL)에 의해 턴-오프되어 제2데이터신호(Vdata2)가 출력되지 않는다. 이에 따라, 데이터라인(DL)의 타측으로 출력되었던 제2데이터신호(Vdata2)는 소정레벨을 유지하며 홀딩될 수 있다. 이때, 극성제어신호(POL)는 제1레벨이므로 제1데이터구동부(140)로부터 출력된 제1데이터신호(Vdata1)는 제1레벨일 수 있고, 따라서 제2데이터신호(Vdata2) 또한 제1레벨을 유지하며 홀딩될 수 있다.
- [0087] 다음으로, 시간 T2동안 스위칭부(155)의 제2스위칭트랜지스터(T2) 및 제4스위칭트랜지스터(T4)는 제2레벨의 극성제어신호(POL)에 의해 턴-온되어 제3기준전압(Vref_L1) 및 제4기준전압(Vref_L2)을 각각 출력할 수 있다. 그리고, 제6스위칭트랜지스터(T6)가 제2레벨의 선택신호(SEL)에 의해 턴-온되어 제4스위칭트랜지스터(T4)로부터 출력된 제4기준전압(Vref_L2)을 출력할 수 있다. 제7스위칭트랜지스터(T7)는 극성제어신호(POL)의 2구간 동안 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제6스위칭트랜지스터(T6)로부터 출력된 제4기준전압(Vref_L2)을 제2데이터신호(Vdata2)로 출력할 수 있다. 제2데이터신호(Vdata2)는 제1데이터신호(Vdata1)와 동기되어 데이터라인(DL)의 타측으로 출력될 수 있다. 여기서, 제2레벨은 로우 레벨을 의미할 수 있다.
- [0088] 이어, 시간 T3동안 제7스위칭트랜지스터(T7)는 제2레벨의 충전제어신호(PCTL)에 의해 턴-오프되어 제2데이터신

호(Vdata2)가 출력되지 않는다. 이에 따라, 데이터라인(DL)의 타측으로 출력되었던 제2데이터신호(Vdata2)는 소정레벨을 유지하며 홀딩될 수 있다. 이때, 극성제어신호(POL)는 제2레벨이므로 제1데이터구동부(140)로부터 출력된 제1데이터신호(Vdata1)는 제2레벨일 수 있고, 따라서 제2데이터신호(Vdata2) 또한 제2레벨을 유지하며 홀딩될 수 있다.

[0089] 계속해서, 시간 T4동안 스위칭부(155)의 제1스위칭트랜지스터(T1)와 제3스위칭트랜지스터(T3)는 제1레벨의 극성제어신호(POL)에 의해 턴-온되어 제1기준전압(Vref_H1) 및 제2기준전압(Vref_H2)을 각각 출력할 수 있다. 그리고, 제6스위칭트랜지스터(T6)가 제2레벨의 선택신호(SEL)에 의해 턴-온되어 제3스위칭트랜지스터(T3)로부터 출력된 제2기준전압(Vref_H2)을 출력할 수 있다. 제7스위칭트랜지스터(T7)는 제1레벨의 충전제어신호(PCTL)에 의해 턴-온되어 제6스위칭트랜지스터(T6)로부터 출력된 제2기준전압(Vref_H2)을 제2데이터신호(Vdata2)로 출력할 수 있다. 제2데이터신호(Vdata2)는 제1데이터신호(Vdata1)와 동기되어 데이터라인(DL)의 타측으로 출력될 수 있다.

[0090] 이와 같이, 본 실시예의 스위칭부(155)는 선택신호(SEL)에 따라 다양한 크기의 기준전압들을 조합하여 출력함으로써 충전제어신호(PCTL)의 듀티비를 조절하지 않더라도 다양한 레벨을 갖는 제2데이터신호(Vdata2)를 출력할 수 있다.

[0091] 이에 따라, 제2데이터구동부(150)는 다양한 영상에 대해 선택적으로 제2데이터신호(Vdata2)의 크기를 조절하여 출력할 수 있으며, 제2데이터구동부(150)의 구동 시 요구되는 소비전력의 크기를 줄일 수 있다.

[0092] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

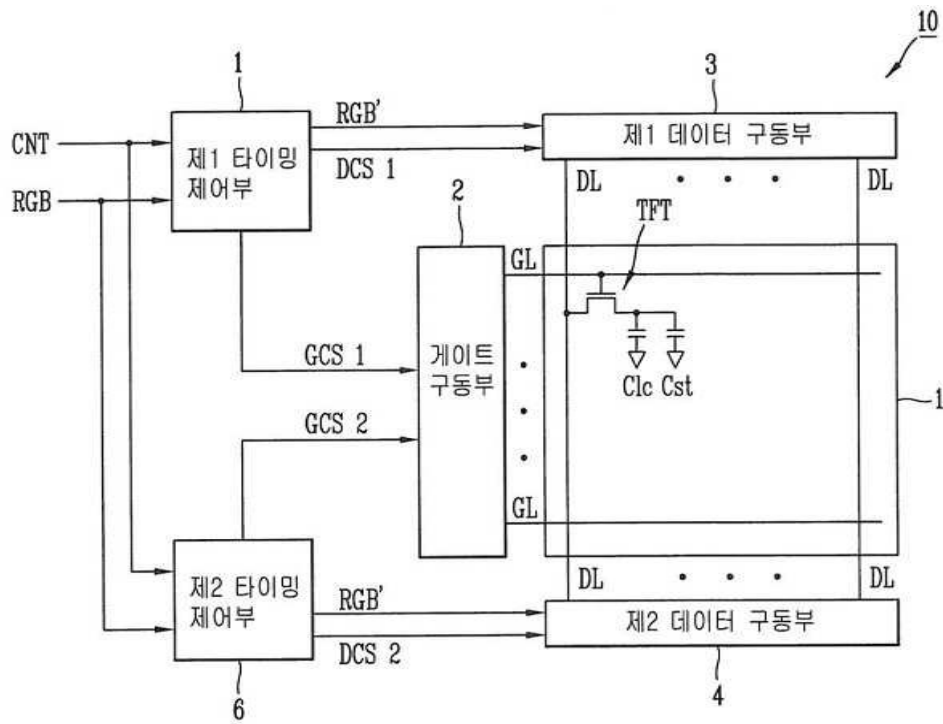
부호의 설명

[0093]

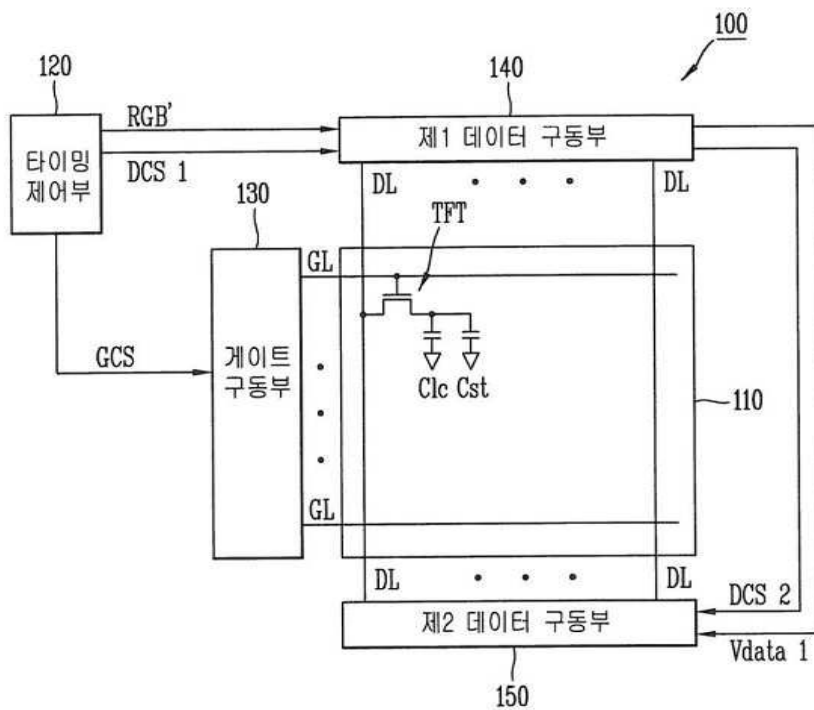
100: 액정표시장치	110: 액정패널
130: 게이트구동부	140: 제1데이터구동부
150: 제2데이터구동부	160: 타이밍제어부
151: 기준전압생성부	155: 스위칭부

도면

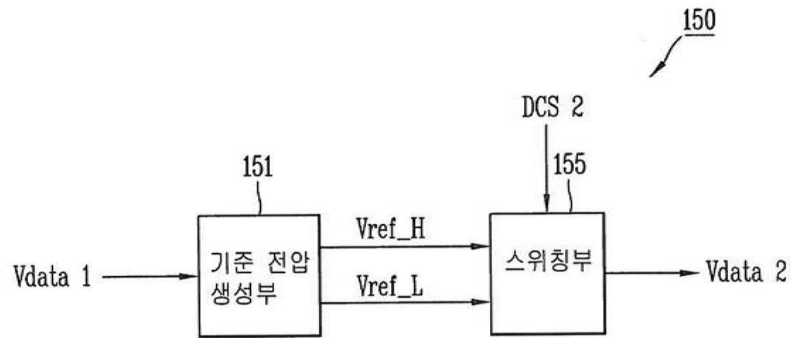
도면1



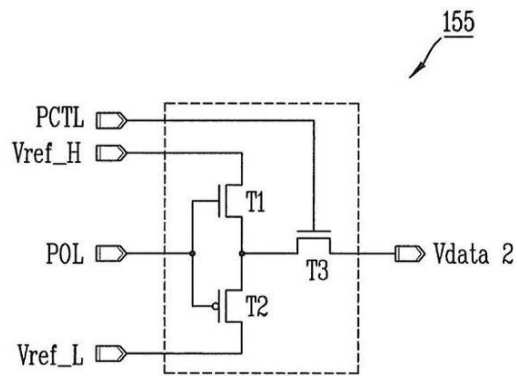
도면2



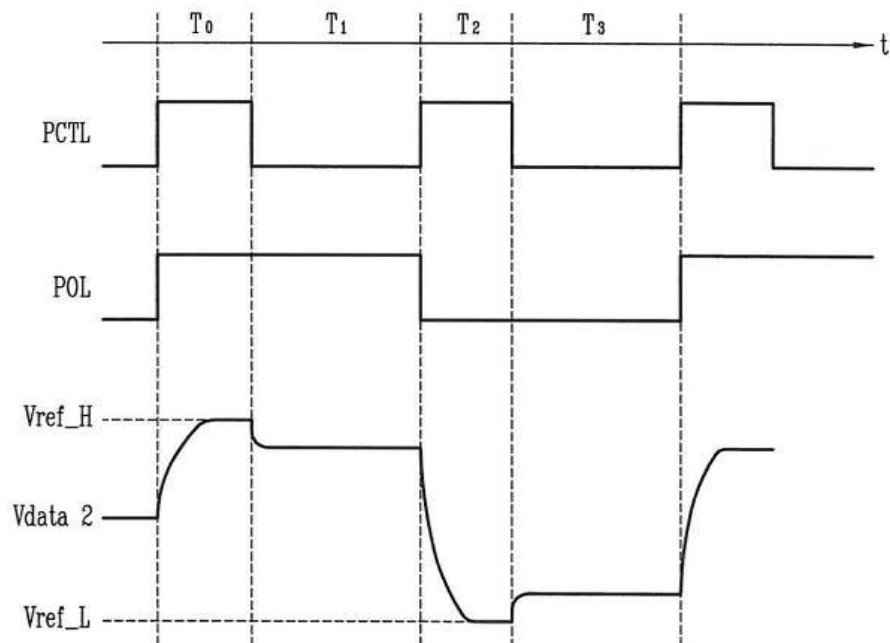
도면3



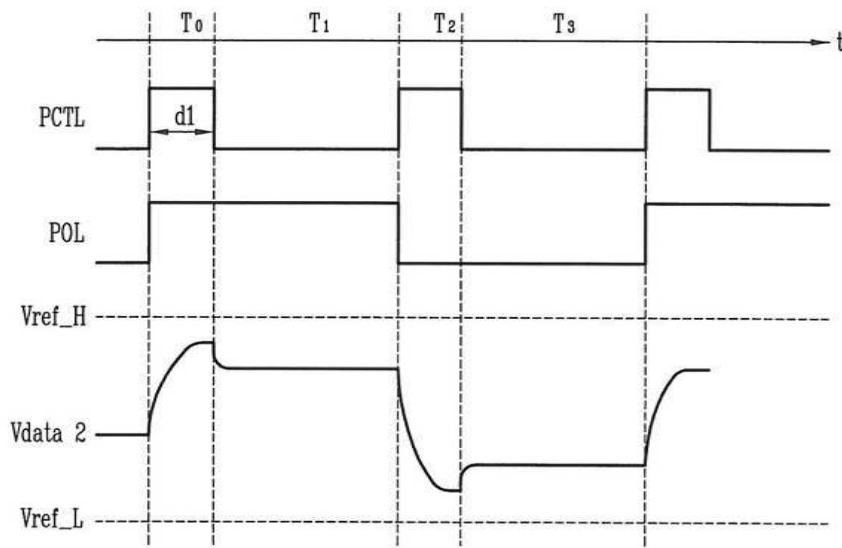
도면4



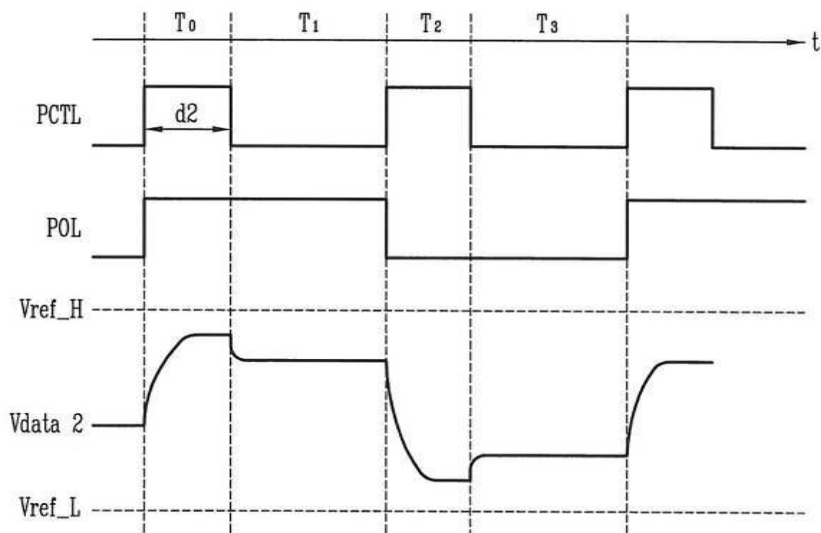
도면5



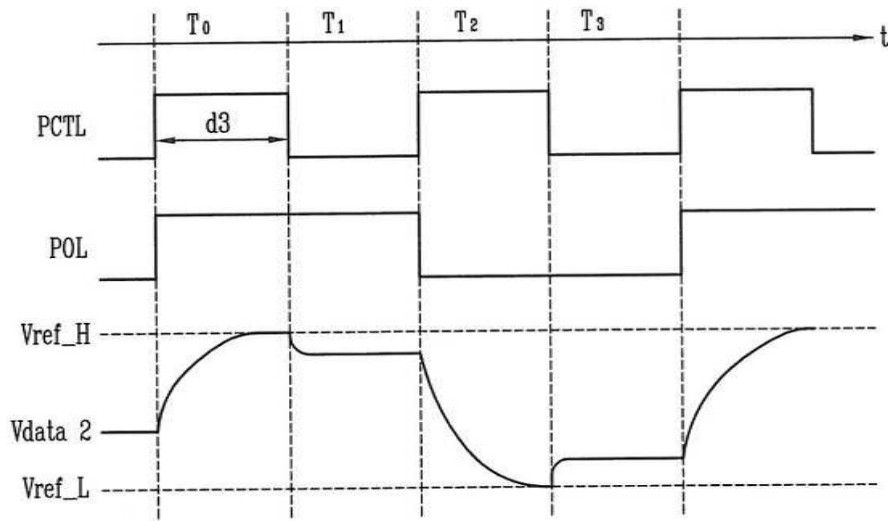
도면6a



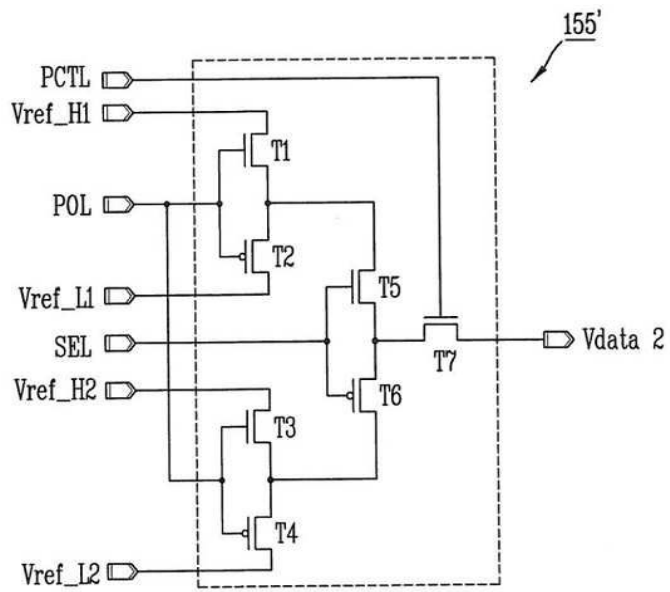
도면6b



도면6c



도면7



도면8

