



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년09월16일

(11) 등록번호 10-2302699

(24) 등록일자 2021년09월09일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) H02H 3/08 (2006.01)

H02H 5/04 (2006.01) H02H 9/02 (2006.01)

H02M 1/32 (2021.01) H02M 3/07 (2006.01)

(52) CPC특허분류

G09G 3/36 (2013.01)

H02H 3/08 (2013.01)

(21) 출원번호 10-2020-7004749

(22) 출원일자(국제) 2017년09월04일

심사청구일자 2020년02월18일

(85) 번역문제출일자 2020년02월18일

(65) 공개번호 10-2020-0028461

(43) 공개일자 2020년03월16일

(86) 국제출원번호 PCT/CN2017/100359

(87) 국제공개번호 WO 2019/015034

국제공개일자 2019년01월24일

(30) 우선권주장

201710592917.9 2017년07월19일 중국(CN)

(56) 선행기술조사문헌

WO2016135815 A1

(뒷면에 계속)

전체 청구항 수 : 총 16 항

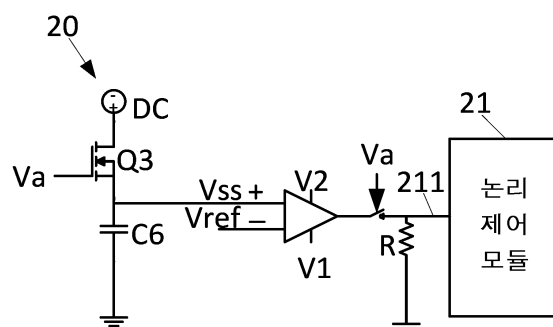
심사관 : 추장희

(54) 발명의 명칭 과전류 보호회로 및 액정 디스플레이 장치

(57) 요약

본 발명은 과전류 보호회로 및 액정 디스플레이 장치를 제공하며, 상기 과전류 보호회로는 제1 전계 효과 트랜지스터, 전압 비교기 및 논리 제어 모듈;을 포함하며, 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 전압 비교기의 비반전 입력단은 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 전압 비교기의 반전 입력단은 기준 전압에 연결되고, 전압 비교기의 출력단은 논리 제어 모듈의 입력단에 연결된다.

대표도 - 도2



(52) CPC특허분류

H02H 5/041 (2013.01)

H02H 9/025 (2013.01)

H02M 1/32 (2013.01)

H02M 3/073 (2021.05)

G09G 2330/025 (2013.01)

G09G 2330/026 (2013.01)

G09G 2330/04 (2013.01)

(56) 선행기술조사문헌

KR101233780 B1

JP2009021314 A

CN105553256 A

CN103810958 A

W02010134516 A1

명세서

청구범위

청구항 1

차지 펌프 회로를 과전류로부터 보호하며, 제1 전계 효과 트랜지스터, 커패시터, 전압 비교기 및 논리 제어 모듈;을 포함하며,

상기 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 상기 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 상기 제1 전계 효과 트랜지스터의 드레인은 상기 커패시터의 일단에 전기적으로 연결되고, 상기 커패시터의 타단은 접지되며;

상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며; 상기 논리 제어 모듈의 출력단은 상기 차지 펌프 회로에 연결되며;

상기 차지 펌프 회로는 제2 전계 효과 트랜지스터 및 전압 입력단을 포함하며, 상기 논리 제어 모듈의 출력단은 상기 제2 전계 효과 트랜지스터의 게이트에 연결되며, 상기 제2 전계 효과 트랜지스터의 소스에는 상기 전압 입력단이 연결되고, 상기 제2 전계 효과 트랜지스터의 드레인은 접지되며;

저항을 더 포함하며, 상기 저항의 일단은 상기 논리 제어 모듈의 입력단에 연결되고, 상기 저항의 타단은 접지되며;

스위치를 더 포함하며, 상기 전압 비교기의 출력단은 상기 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며, 상기 스위치의 제어단은 상기 전원 전압에 접속되며,

상기 전원 전압이 하이 레벨일 경우, 상기 스위치는 턴온되고; 상기 전원 전압이 로우 레벨일 경우, 상기 스위치는 턴오프되는 과전류 보호회로.

청구항 2

제1항에 있어서,

상기 과전류 보호회로는 상기 차지 펌프 회로의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터의 임피던스를 증가시켜, 상기 차지 펌프 회로를 과전류로부터 보호하는 과전류 보호회로.

청구항 3

제1항에 있어서,

상기 전압 비교기의 하이 레벨 입력단에는 제1 전압이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2 전압이 인가되며, 상기 제1 전압 및 제2 전압은 모두 상기 제2 전계 효과 트랜지스터의 임피던스에 의해 설정되는 과전류 보호회로.

청구항 4

제3항에 있어서,

상기 제1 전계 효과 트랜지스터는 N채널 전계 효과 트랜지스터이며;

상기 차지 펌프 회로의 턴온 단계에서, 상기 전원 전압은 로우 레벨이어서, 상기 전압 비교기는 제2 전압을 출력하며;

상기 차지 펌프 회로의 동작 단계에서, 상기 전원 전압은 하이 레벨이어서, 상기 전압 비교기는 제1 전압을 출력하는 과전류 보호회로.

청구항 5

제3항에 있어서,

상기 제2 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 비교적 클 경우의 전압이며, 상기 제1 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 소정의 임피던스 범위 내에 있을 때의 전압인 과전류 보호회로.

청구항 6

삭제

청구항 7

삭제

청구항 8

차지 펌프 회로를 과전류로부터 보호하며, 제1 전계 효과 트랜지스터, 커패시터, 전압 비교기 및 논리 제어 모듈;을 포함하며,

상기 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 상기 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 상기 제1 전계 효과 트랜지스터의 드레인은 상기 커패시터의 일단에 전기적으로 연결되고, 상기 커패시터의 타단은 접지되며;

상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며; 상기 논리 제어 모듈의 출력단은 상기 차지 펌프 회로에 연결되며;

스위치를 더 포함하며, 상기 전압 비교기의 출력단은 상기 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며, 상기 스위치의 제어단은 상기 전원 전압에 접속되며,

상기 전원 전압이 하이 레벨일 경우, 상기 스위치는 턴온되고; 상기 전원 전압이 로우 레벨일 경우, 상기 스위치는 턴오프되는 과전류 보호회로.

청구항 9

제8항에 있어서,

상기 차지 펌프 회로는 제2 전계 효과 트랜지스터 및 전압 입력단을 포함하며, 상기 논리 제어 모듈의 출력단은 상기 제2 전계 효과 트랜지스터의 게이트에 연결되고, 상기 제2 전계 효과 트랜지스터의 소스에는 상기 전압 입력단이 연결되며, 상기 제2 전계 효과 트랜지스터의 드레인은 접지되는 과전류 보호회로.

청구항 10

제9항에 있어서,

상기 과전류 보호회로는 상기 차지 펌프 회로의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터의 임피던스를 증가시켜, 상기 차지 펌프 회로를 과전류로부터 보호하는 과전류 보호회로.

청구항 11

제9항에 있어서,

상기 전압 비교기의 하이 레벨 입력단에는 제1 전압이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2 전압이 인가되며, 상기 제1 전압 및 제2 전압은 모두 상기 제2 전계 효과 트랜지스터의 임피던스에 의해 설정되는 과전류 보호회로.

청구항 12

제11항에 있어서,

상기 제1 전계 효과 트랜지스터는 N채널 전계 효과 트랜지스터이며;

상기 차지 펌프 회로의 턴온 단계에서, 상기 전원 전압은 로우 레벨이어서, 상기 전압 비교기는 제2 전압을 출력하며;

상기 차지 펌프 회로의 동작 단계에서, 상기 전원 전압은 하이 레벨이며, 상기 전압 비교기는 제1 전압을 출력

하는 과전류 보호회로.

청구항 13

제11항에 있어서,

상기 제2 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 비교적 클 경우의 전압이며, 상기 제1 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 소정의 임피던스 범위 내에 있을 때의 전압인 과전류 보호회로.

청구항 14

제8항에 있어서,

상기 과전류 보호회로는 저항을 더 포함하며, 상기 저항의 일단은 상기 논리 제어 모듈의 입력단에 연결되고, 상기 저항의 타단은 접지되는 과전류 보호회로.

청구항 15

삭제

청구항 16

삭제

청구항 17

차지 펌프 회로를 과전류로부터 보호하며, 제1 전계 효과 트랜지스터, 커패시터, 전압 비교기 및 논리 제어 모듈;을 포함하며,

상기 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 상기 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 상기 제1 전계 효과 트랜지스터의 드레인은 상기 커패시터의 일단에 전기적으로 연결되고, 상기 커패시터의 타단은 접지되며;

상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며; 상기 논리 제어 모듈의 출력단은 상기 차지 펌프 회로에 연결되며;

스위치를 더 포함하며, 상기 전압 비교기의 출력단은 상기 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며, 상기 스위치의 제어단은 상기 전원 전압에 접속되며,

상기 전원 전압이 하이 레벨일 경우, 상기 스위치는 턴온되고; 상기 전원 전압이 로우 레벨일 경우, 상기 스위치는 턴오프되는; 과전류 보호회로를 포함하는 액정 디스플레이 장치.

청구항 18

제17항에 있어서,

상기 차지 펌프 회로는 제2 전계 효과 트랜지스터 및 전압 입력단을 포함하며, 상기 논리 제어 모듈의 출력단은 상기 제2 전계 효과 트랜지스터의 게이트에 연결되고, 상기 제2 전계 효과 트랜지스터의 소스에는 상기 전압 입력단이 연결되며, 상기 제2 전계 효과 트랜지스터의 드레인은 접지되는 액정 디스플레이 장치.

청구항 19

제18항에 있어서,

상기 과전류 보호회로는 상기 차지 펌프 회로의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터의 임피던스를 증가시켜, 상기 차지 펌프 회로를 과전류로부터 보호하는 액정 디스플레이 장치.

청구항 20

제18항에 있어서,

상기 전압 비교기의 하이 레벨 입력단에는 제1 전압이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2

전압이 인가되며, 상기 제1 전압 및 제2 전압은 모두 상기 제2 전계 효과 트랜지스터의 임피던스에 의해 설정되는 액정 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 디스플레이 기술 분야에 관한 것으로, 특히 과전류 보호회로 및 액정 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 패널의 구동에 있어서, 게이트에 인가되는 하이 레벨의 구동 전압을 차지 펌프(Charge Pump)에 의해 생성하는 것은, 정상적인 승압(BOOST) 회로에 비해, 생산 비용이 저렴하고, 간편하게 구현할 수 있기 때문에, 현재 가장 많이 사용되고 있는 토폴로지 구조이다.

[0003] 도 1은 흔히 사용되는 Charge Pump 회로(10)이며, D1 - D4는 2단계 Charge Pump를 구성하며, 이의 동작 방식은 C1, C2의 전류 펌프 기능을 이용하여, DRP 핀의 전압 크기 변화에 의해, 최종적으로 필요한 전압을 형성하는 것이지만, 이 회로는 외부 배선으로 인해, 기생 인덕턴스(L1 - L3)가 발생하는 문제점이 있다. 부팅 직후에는 아날로그 전원 전압(AVDD)이 형성되기 때문에, Q2가 도통되거나 턴오프될 때, 큰 전류가 기생 인덕턴스(L2, L1)를 통과하여, DRP 핀을 파손하고 펄스 폭 변조 칩 내부의 기타 논리 소자를 파괴한다.

[0004] Charge Pump가 동작을 시작하면, Q2는 도통되고, 따라서 두 개의 루프(101, 102)가 형성되며, C1, C2는 모두 충전되지 않았기 때문에, 큰 전류가 두 개의 루프를 흘러 지나가게 된다. Q2가 턴오프될 경우, 비교적 큰 에너지가 L1, L2에 저장되어, DRP 전압이 급격히 상승하게 되며, 기생 인덕턴스가 클수록, 에너지가 더 커지며, 기생 인덕턴스가 존재함으로 하여, 기생 파라미터도 갈수록 커진다.

[0005] 따라서, 종래 기술에서의 문제점을 해결할 수 있는, 과전류 보호회로 및 액정 디스플레이 장치를 제공할 필요가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은 차지 펌프 회로를 과전류로부터 보호할 수 있는, 과전류 보호회로 및 액정 디스플레이 장치를 제공하는 것에 있다.

과제의 해결 수단

[0007] 상술한 기술문제를 해결하기 위해, 본 발명은 차지 펌프 회로를 과전류로부터 보호하며, 제1 전계 효과 트랜지스터, 커패시터, 전압 비교기 및 논리 제어 모듈;을 포함하며,

[0008] 상기 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 상기 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 상기 제1 전계 효과 트랜지스터의 드레인은 상기 커패시터의 일단에 전기적으로 연결되고, 상기 커패시터의 타단은 접지되며;

[0009] 상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며; 상기 논리 제어 모듈의 출력단은 상기 차지 펌프 회로에 연결되며;

[0010] 상기 차지 펌프 회로는 제2 전계 효과 트랜지스터 및 전압 입력단을 포함하며, 상기 논리 제어 모듈의 출력단은 상기 제2 전계 효과 트랜지스터의 게이트에 연결되며, 상기 제2 전계 효과 트랜지스터의 소스에는 상기 전압 입력단이 연결되고, 상기 제2 전계 효과 트랜지스터의 드레인은 접지되며;

[0011] 저항을 더 포함하며, 상기 저항의 일단은 상기 논리 제어 모듈의 입력단에 연결되고, 상기 저항의 타단은 접지되는 과전류 보호회로를 제공한다.

[0012] 본 발명의 과전류 보호회로에서, 상기 과전류 보호회로는 상기 차지 펌프 회로의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터의 임피던스를 증가시켜, 상기 차지 펌프 회로를 과전류로부터 보호한다.

- [0013] 본 발명의 과전류 보호회로에서, 상기 전압 비교기의 하이 레벨 입력단에는 제1 전압이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2 전압이 인가되며, 상기 제1 전압 및 제2 전압은 모두 상기 제2 전계 효과 트랜지스터의 임피던스에 의해 설정된다.
- [0014] 본 발명의 과전류 보호회로에서, 상기 제1 전계 효과 트랜지스터는 N채널 전계 효과 트랜지스터이며;
- [0015] 상기 차지 펌프 회로의 턴온 단계에서, 상기 전원 전압은 로우 레벨이어서, 상기 전압 비교기는 제2 전압을 출력하며;
- [0016] 상기 차지 펌프 회로의 동작 단계에서, 상기 전원 전압은 하이 레벨이며, 상기 전압 비교기는 제1 전압을 출력한다.
- [0017] 본 발명의 과전류 보호회로에서, 상기 제2 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 비교적 클 경우의 전압이며, 상기 제1 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 소정의 임피던스 범위 내에 있을 때의 전압이다.
- [0018] 본 발명의 과전류 보호회로에서, 상기 과전류 보호회로는 스위치를 더 포함하며, 상기 전압 비교기의 출력단은 상기 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며, 상기 스위치의 제어단은 상기 전원 전압에 접속된다.
- [0019] 본 발명의 과전류 보호회로에서, 상기 전원 전압이 하이 레벨일 경우, 상기 스위치는 턴온되고; 상기 전원 전압이 로우 레벨일 경우, 상기 스위치는 턴오프된다.
- [0020] 상술한 기술문제를 해결하기 위해, 본 발명은 차지 펌프 회로를 과전류로부터 보호하며, 제1 전계 효과 트랜지스터, 커패시터, 전압 비교기 및 논리 제어 모듈;을 포함하며,
- [0021] 상기 제1 전계 효과 트랜지스터의 게이트에는 전원 전압이 접속되고, 상기 제1 전계 효과 트랜지스터의 소스에는 직류 전압이 접속되며, 상기 제1 전계 효과 트랜지스터의 드레인은 상기 커패시터의 일단에 전기적으로 연결되고, 상기 커패시터의 타단은 접지되며;
- [0022] 상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며; 상기 논리 제어 모듈의 출력단은 상기 차지 펌프 회로에 연결되는 과전류 보호회로를 제공한다.
- [0023] 본 발명의 과전류 보호회로에서, 상기 차지 펌프 회로는 제2 전계 효과 트랜지스터 및 전압 입력단을 포함하며, 상기 논리 제어 모듈의 출력단은 상기 제2 전계 효과 트랜지스터의 게이트에 연결되고, 상기 제2 전계 효과 트랜지스터의 소스에는 상기 전압 입력단이 연결되며, 상기 제2 전계 효과 트랜지스터의 드레인은 접지된다.
- [0024] 본 발명의 과전류 보호회로에서, 상기 과전류 보호회로는 상기 차지 펌프 회로의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터의 임피던스를 증가시켜, 상기 차지 펌프 회로를 과전류로부터 보호한다.
- [0025] 본 발명의 과전류 보호회로에서, 상기 전압 비교기의 하이 레벨 입력단에는 제1 전압이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2 전압이 인가되며, 상기 제1 전압 및 제2 전압은 모두 상기 제2 전계 효과 트랜지스터의 임피던스에 의해 설정된다.
- [0026] 본 발명의 과전류 보호회로에서, 상기 제1 전계 효과 트랜지스터는 N채널 전계 효과 트랜지스터이며, 상기 차지 펌프 회로의 턴온 단계에서, 상기 전원 전압은 로우 레벨이어서, 상기 전압 비교기는 제2 전압을 출력하며;
- [0027] 상기 차지 펌프 회로의 동작 단계에서, 상기 전원 전압은 하이 레벨이어서, 상기 전압 비교기는 제1 전압을 출력한다.
- [0028] 본 발명의 과전류 보호회로에서, 상기 제2 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 비교적 클 경우의 전압이며, 상기 제1 전압은 상기 제2 전계 효과 트랜지스터의 임피던스가 소정의 임피던스 범위 내에 있을 때의 전압이다.
- [0029] 본 발명의 과전류 보호회로에서, 상기 과전류 보호회로는 저항을 더 포함하며, 상기 저항의 일단은 상기 논리 제어 모듈의 입력단에 연결되고, 상기 저항의 타단은 접지된다.
- [0030] 본 발명의 과전류 보호회로에서, 상기 과전류 보호회로는 스위치를 더 포함하며, 상기 전압 비교기의 출력단은 상기 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈의 입력단에 연결되며, 상기 스

위치의 제어단은 상기 전원 전압에 접속된다.

[0031] 본 발명의 과전류 보호회로에서, 상기 전원 전압이 하이 레벨일 경우, 상기 스위치는 턴온되고, 상기 전원 전압이 로우 레벨일 경우, 상기 스위치는 턴오프된다.

[0032] 본 발명은 상기 과전류 보호회로를 포함하는 액정 디스플레이 장치를 더 제공한다.

발명의 효과

[0033] 본 발명의 과전류 보호회로 및 액정 디스플레이 장치는, 기존의 차지 펌프 회로에 과전류 보호회로를 추가하여, 부팅 단계에서 차지 펌프 회로의 전계 효과 트랜지스터가 비교적 큰 임피던스를 유지하도록 하여, 큰 전류의 발생을 억제함으로써, 칩의 과손을 피함과 동시에, 칩의 정상적인 동작을 유지할 수 있다.

도면의 간단한 설명

[0034] 도 1은 종래의 차지 펌프 회로의 회로도이다.

도 2는 본 발명의 과전류 보호회로의 회로도이다.

도 3은 본 발명의 과전류 보호회로와 차지 펌프 회로의 결합 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0035] 이하 각 실시예에 대한 설명은 첨부된 도시를 참고하여, 본 출원의 실시 가능한 특정 실시예를 예시하는데 사용한다. 본 출원에 제시되는 방향용어, 예컨대 [상], [하], [전], [후], [좌], [우], [내], [외], [측면] 등은 첨부도면의 방향을 참고할 뿐이다. 따라서, 사용된 방향용어는 본 출원을 설명하고 이해하기 위해 사용되며, 본 출원을 제한하기 위한 것은 아니다. 도면에서, 구조가 유사한 유닛은 동일한 부호로 표시한다.

[0036] 도 2를 참조하면, 도 2는 본 발명의 과전류 보호회로의 회로도이다.

[0037] 도 2에 도시된 바와 같이, 본 발명의 과전류 보호회로(20)는 차지 펌프 회로(10)를 과전류로부터 보호하며, 상기 차지 펌프 회로(10)는 펄스 폭 변조(PWM) 칩의 내부에 설치된다. 상기 과전류 보호회로(20)는 제1 전계 효과 트랜지스터(Q3), 커패시터(C6), 전압 비교기 및 논리 제어 모듈(21)을 포함한다.

[0038] 상기 제1 전계 효과 트랜지스터(Q3)의 게이트에는 전원 전압(Va)이 접속되고, 상기 제1 전계 효과 트랜지스터(Q3)의 소스에는 직류 전압(DC)이 접속되며, 상기 제1 전계 효과 트랜지스터(Q3)의 드레인은 상기 커패시터(C6)의 일단에 전기적으로 연결되고, 상기 커패시터(C6)의 타단은 접지된다.

[0039] 상기 전압 비교기의 비반전 입력단은 상기 제1 전계 효과 트랜지스터(Q3)의 드레인에 전기적으로 연결되고, 상기 전압 비교기의 반전 입력단에는 기준 전압(Vref)이 접속되고, 상기 전압 비교기의 출력단은 상기 논리 제어 모듈(21)의 입력단(211)에 연결되며; 상기 논리 제어 모듈(21)의 출력단(212)은 상기 차지 펌프 회로(10)에 연결된다.

[0040] 도 3을 결합하여 참조하면, 상기 차지 펌프 회로(10)는 제2 전계 효과 트랜지스터(Q2) 및 전압 입력단(DRP)을 포함하며, 상기 논리 제어 모듈(21)의 출력단(212)은 상기 제2 전계 효과 트랜지스터(Q2)의 게이트에 연결되며, 상기 제2 전계 효과 트랜지스터(Q2)의 소스에는 상기 전압 입력단(DRP)이 연결되고, 상기 제2 전계 효과 트랜지스터(Q2)의 드레인은 접지된다. 일 실시예에서, 상기 제2 전계 효과 트랜지스터(Q2)의 드레인은 제1 인덕터(L1)를 경유하여 접지된다. 상기 논리 제어 모듈(21)은 현재 펄스 폭 변조 칩에 사용되는 논리 제어 모듈이며, 상기 논리 제어 모듈(21)은 Q2의 턴온 및 턴오프를 제어한다.

[0041] 상기 과전류 보호회로(20)는 저항(R) 및 스위치를 더 포함하며, 상기 저항(R)의 일단은 상기 논리 제어 모듈(21)의 입력단(211)에 연결되고, 상기 저항(R)의 타단은 접지된다.

[0042] 상기 전압 비교기의 출력단은 스위치의 입력단에 연결되고, 상기 스위치의 출력단은 상기 논리 제어 모듈(21)의 입력단(211)에 연결되며, 상기 스위치의 제어단은 상기 전원 전압(Va)에 접속된다. 여기서 상기 전원 전압(Va)이 하이 레벨일 경우, 상기 스위치는 턴온되고, 상기 전원 전압(Va)이 로우 레벨일 경우, 상기 스위치는 턴오프된다.

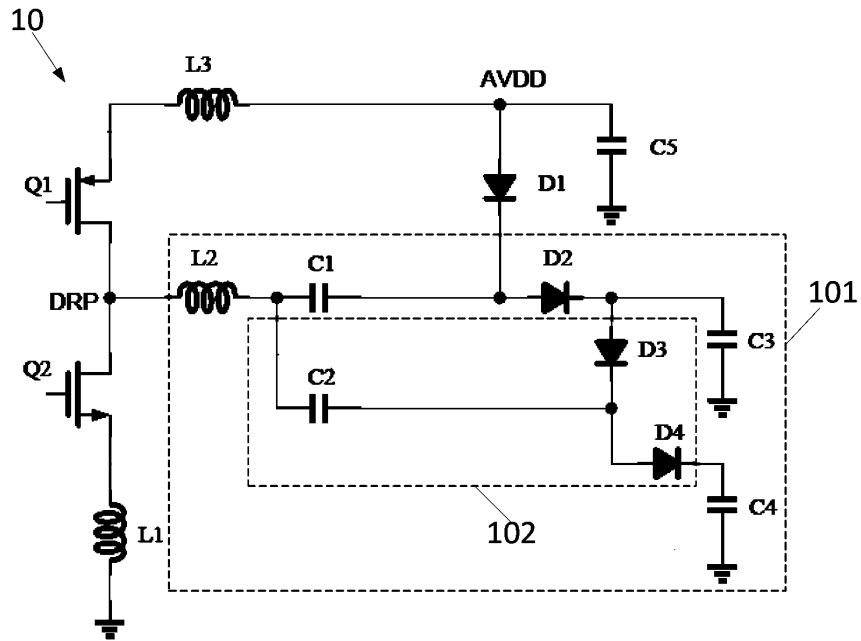
[0043] 상기 전압 비교기의 하이 레벨 입력단에는 제1 전압(V2)이 인가되고, 상기 전압 비교기의 로우 레벨 입력단에는 제2 전압(V1)이 인가되며, 상기 제1 전압(V2) 및 제2 전압(V1)은 모두 상기 제2 전계 효과 트랜지스터(Q2)의 임

피턴스에 의해 설정된다.

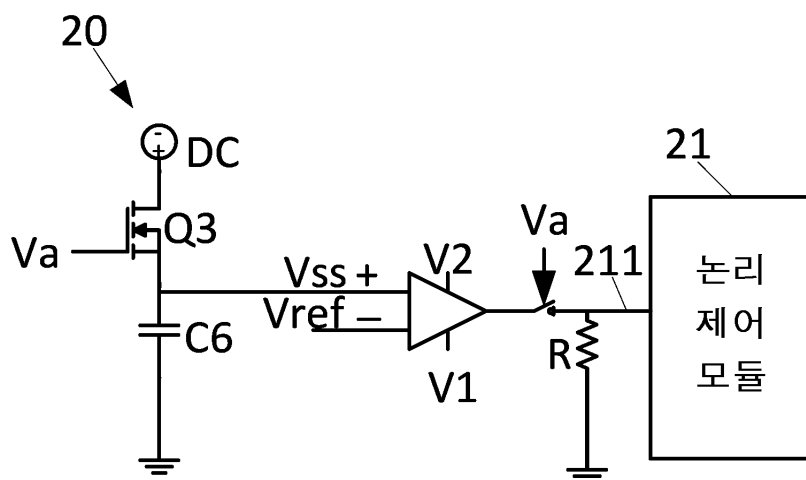
- [0044] 상기 제2 전압(V1)은 상기 제2 전계 효과 트랜지스터(Q2)의 임피던스가 비교적 클 경우의 전압이며, 상기 제1 전압(V2)은 상기 제2 전계 효과 트랜지스터(Q2)의 임피던스가 소정의 임피던스 범위 내에 있을 때의 전압이다. 다시 말해 제1 전압(V2)은 펄스 폭 변조 칩이 정상적으로 동작할 때의 논리 제어 모듈(21)의 전압이다. 일 실시예에서, 상기 제1 전계 효과 트랜지스터(Q3) 및 상기 제2 전계 효과 트랜지스터(Q2)는 모두 N채널 전계 효과 트랜지스터이다.
- [0045] 구체적인 동작 과정에서, 부팅한 다음 전원 전압(Va)을 이용하여 게이트의 하이 레벨 구동 전압(VGH) 출력을 제어한다. 아날로그 전원 전압(AVDD)이 형성되기 전에, Va는 로우 레벨이며, 이때 제1 전계 효과 트랜지스터(Q3)는 턴오프되고, 스위치는 턴오프되며, 제2 전계 효과 트랜지스터(Q2)의 제어단은 로우 레벨이고, 따라서 Q2는 턴오프된다. 여기서 아날로그 전원 전압(AVDD)은 펄스 폭 변조 칩의 승압 모듈에 의해 생성되며, 즉 구동 패들의 전원 전압이다. Va는 AVDD의 전압이 설정 값에 도달한 후, 펄스 폭 변조 칩의 내부에서 생성된 하나의 시그널이며, 이때 AVDD 전압이 정상적으로 동작하고, 설정 값에 도달했음을 나타낸다.
- [0046] 아날로그 전원 전압(AVDD)이 생성된 후, Va는 하이 레벨이며, 이때 제1 전계 효과 트랜지스터(Q3)는 턴온되어, 커패시터(C6)를 충전하고, 전압 비교기의 비반전 입력단의 전압(VSS)이 상승하도록 하며, 동시에 스위치는 턴오프되며, Q2에 전원 공급을 시작하게 된다.
- [0047] 시작 단계에서, 즉 차지 펌프 회로의 턴온 단계에서, 전압 비교기의 비반전 입력단의 전압(VSS)이 기준 전압(Vref)보다 작기 때문에, 전압 비교기는 제2 전압(V1)을 출력하여, 논리 제어 모듈(21)에 전원을 공급하며, 이때 Q2의 게이트는 논리 제어 모듈의 제어를 받게 되지만, 기존에 비해, 이때 Q2를 턴온하면 임피던스가 매우 크며, 생성되는 충격전류도 매우 작기 때문에, L1, L2에서 비교적 큰 에너지가 발생하지 않게 되며, 따라서 부팅할 때 펄스 폭 변조 칩이 이와 같은 기생 파라미터 및 큰 전류의 영향을 받지 않을 수 있음을 보증한다. 다시 말해 상기 과전류 보호회로(20)는 상기 차지 펌프 회로(10)의 턴온 단계에서, 상기 제2 전계 효과 트랜지스터(Q2)의 임피던스를 증가시켜, 상기 차지 펌프 회로(10)를 과전류로부터 보호한다.
- [0048] 다시 말해 부팅하는 순간에 전압 입력단(DRP)이 위치하는 제2 전계 효과 트랜지스터(Q2)의 저항을 처리하여, 상기 전계 효과 트랜지스터에 저장되는 에너지가 상기 전압 입력단의 내전압 수치보다 작도록 보증하여, 부팅 시 펄스 폭 변조 칩의 파손을 피한다.
- [0049] 계속하여 충전하는 과정에서, 즉 상기 차지 펌프 회로의 동작 단계에서, Vss는 Vref보다 크기 때문에, 전압 비교기는 제1 전압(V2)을 출력하고, 이때 논리 제어 모듈(21)에 제공하는 전압은 정상적으로 동작하는 전압이며, 따라서 Q2가 정상적으로 동작할 때의 임피던스가 정상적인 범위에 있도록 보증하고, 펄스 폭 변조 칩의 내부 발열을 방지할 수 있다.
- [0050] 상술한 과전류 보호회로에 의해, 펄스 폭 변조 칩을 부팅하는 과정에서, AVDD 전압이 설정 값에 도달하면, VGH 전압을 출력하기 시작하고, 동시에 C6을 충전하여, Q2가 비교적 큰 임피던스를 유지하도록 하고, 큰 전류의 발생을 억제하여, 펄스 폭 변조 칩의 파손을 피하고 VSS에 충전한다.
- [0051] 본 발명은 상술한 과전류 보호회로를 포함하는 액정 디스플레이 장치를 더 제공하며, 상기 과전류 보호회로의 구체적인 구조는 상술한 내용을 참조하기 바람이며, 여기서 반복하여 설명하지 않는다.
- [0052] 본 발명의 과전류 보호회로 및 액정 디스플레이 장치는, 기존의 차지 펌프 회로에 과전류 보호회로를 추가하여, 부팅 단계에서 차지 펌프 회로의 전계 효과 트랜지스터가 비교적 큰 임피던스를 유지하도록 하여, 큰 전류의 발생을 억제함으로써, 칩의 파손을 피함과 동시에, 칩의 정상적인 동작을 유지할 수 있다.
- [0053] 상술한 바를 종합하면, 본 발명은 바람직한 실시예로 상기와 같이 개시되어 있지만, 상기 바람직한 실시예는 본 출원을 한정하는데 사용되는 것이 아니며, 본 기술분야의 통상의 기술자는, 본 출원의 요지와 범위를 벗어나지 않는 상황에서, 모두 여러 가지 변경 및 개선을 할 수 있으며, 따라서 본 출원의 보호범위는 청구범위로 한정되는 범위를 기준으로 한다.

도면

도면1



도면2



도면3

