



등록특허 10-2295875



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년08월31일

(11) 등록번호 10-2295875

(24) 등록일자 2021년08월25일

(51) 국제특허분류(Int. Cl.)

G02F 1/1362 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2014-0141082

(22) 출원일자 2014년10월17일

심사청구일자 2019년09월17일

(65) 공개번호 10-2016-0046055

(43) 공개일자 2016년04월28일

(56) 선행기술조사문헌

KR1020130011794 A*

KR1020100006460 A*

KR1020080001153 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박지혜

전라북도 익산시 서동로21길 13 5동 205호 (마동, 시영아파트)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 5 항

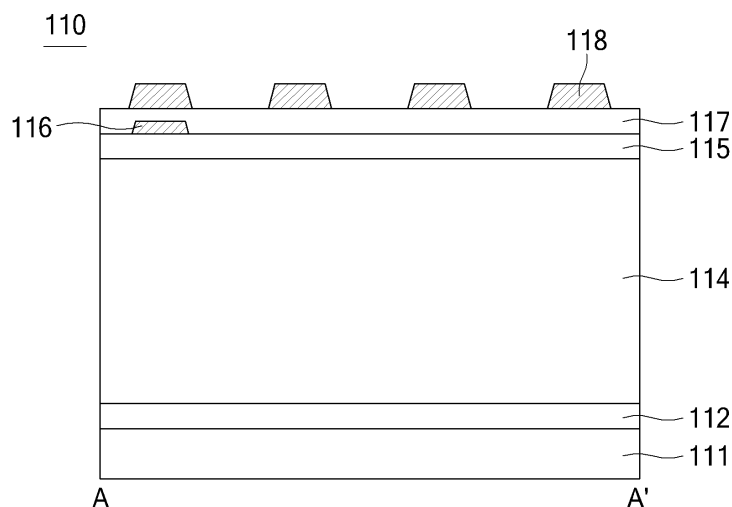
심사관 : 박정근

(54) 발명의 명칭 액정패널 및 그 리페어 방법

(57) 요약

본 발명은 액정패널 및 그 리페어 방법에 관한 것으로서, 특히, 공통전극에 구비된 금속패턴을 이용하여 상기 공통전극과 픽셀전극이 쇼트될 수 있는, 액정패널 및 그 리페어 방법을 제공하는 것을 기술적 과제로 한다.

대표도 - 도4



명세서

청구범위

청구항 1

컬러필터가 구비된 상부기관;
 각 픽셀마다 공통전극과 픽셀전극이 구비된 하부기관; 및
 상기 상부기관과 상기 하부기관 사이에 주입되는 액정을 포함하고,
 상기 공통전극 중, 상기 픽셀전극과 마주보는 영역에, 금속패턴이 구비되고,
 상기 금속패턴은 상기 공통전극과 연결되어 있고,
 상기 금속패턴은 하나의 픽셀에 두 개 이상 구비되어 있고,
 상기 금속패턴은 점 형태로 형성되어 있으며,
 하나의 불량픽셀의 픽셀전극은 상기 금속패턴에 의해 상기 공통전극과 쇼트되는 액정패널.

청구항 2

제 1 항에 있어서,
 상기 하부기관은,
 기관;
 상기 기관에 구비되고, 상기 픽셀들 각각에 구비되는 스위칭 트랜지스터;
 상기 스위칭 트랜지스터를 커버하는 평탄막;
 상기 평탄막 상에 구비되는 상기 공통전극;
 상기 공통전극을 커버하는 절연막;
 상기 절연막 상에 구비되며 상기 스위칭 트랜지스터와 연결되는 상기 픽셀전극; 및
 상기 금속패턴을 포함하며,
 상기 금속패턴은 상기 절연막에 의해 상기 픽셀전극과 절연되는 액정패널.

청구항 3

제 1 항에 있어서,
 상기 금속패턴은,
 상기 상부기관에 구비된 블랙메트릭스에 의해 커버되는 액정패널.

청구항 4

제 1 항에 있어서,
 상기 공통전극과 상기 금속패턴과 상기 픽셀전극은 일직선상에 배치되는 액정패널.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 기재된 액정패널의 어느 픽셀에 불량이 발생된 경우, 상기 금속패턴을 향해 레이저를 조사하는 단계; 및
 상기 공통전극 및 상기 픽셀전극과 일직선상에 배치된 상기 금속패턴을 상기 레이저로 용융시켜, 상기 공통전극과 상기 픽셀전극을 쇼트시키는 단계를 포함하는 액정패널 리페어 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정패널 및 상기 액정패널을 리페어하는 방법에 관한 것이다.

배경 기술

[0002] 평판 표시장치에는, 액정표시장치(LCD : Liquid Crystal Display Device), 플라즈마 표시장치(PDP : Plasma Display Panel Device), 유기발광 표시장치(OLED : Organic Light Emitting Display Device) 등이 있으며, 최근에는 전기영동 표시장치(EPD : Electrophoretic Display Device)도 널리 이용되고 있다.

[0003] 이 중, 박막트랜지스터를 포함하는 액정표시장치는 해상도, 컬러 표시, 화질 등에서 우수하여 텔레비전, 노트북, 태블릿 컴퓨터, 또는 데스크 탑 컴퓨터의 표시 장치로 널리 상용화되고 있다.

[0004] 도 1은 종래의 액정패널의 단면을 나타낸 예시도이며, 특히, 픽셀전극과 공통전극이 상기 픽셀전극과 연결되는 스위칭 트랜지스터를 구성하는 전극라인에 의해 쇼트되는 상태를 나타낸 예시도이다.

[0005] 액정패널의 제조 시, 액정패널의 하나의 픽셀에서 휘점 불량이 발생되면, 상기 휘점을 암점화시키는 리페어 방법이 이용된다.

[0006] 이 경우, 상기 리페어 방법은, 도 1에 도시된 바와 같이, 상기 액정패널에 구비되어 있는 공통전극(10)과 픽셀전극(20)을, 상기 픽셀전극(20)과 연결되는 스위칭 트랜지스터(ST)를 구성하는 전극라인(30)을 이용하여 쇼트시킨다.

[0007] 예를 들어, 상기 리페어 방법에서는, 레이저(Laser)가 상기 픽셀전극(20)과 상기 공통전극(10) 및 평탄막(40)을 관통하여 구리로 형성되어 있는 상기 전극라인(30)을 용융시킨다. 이 경우, 상기 공통전극(10)과 상기 픽셀전극(20)은 상기 전극라인(30)을 형성하는 상기 구리에 의해 쇼트된다.

[0008] 부연하여 설명하면, 종래의 리페어 방법에서는, 레이저가 상기 전극라인(30)을 용융시키고, 상기 전극라인(30)을 형성하는 구리에 의해 상기 픽셀전극(20) 및 상기 공통전극(10)이 쇼트되며, 이에 따라, 상기 픽셀전극(20)과 상기 공통전극(10)에 의해 형성되는 픽셀이 암점화된다.

[0009] 상기 리페어 방법이 적용되는 종래의 액정패널에서, 상기 픽셀전극(20)으로부터 상기 전극라인(30)까지의 두께(Y)는 대략 26300Å이며, 상기 픽셀전극(20)으로부터 상기 공통전극(10)까지의 두께(X)는 대략 2000Å이다.

[0010] 따라서, 휘점 불량 발생된 픽셀을 암점화시키기 위해서는, 대략 2000Å 정도 떨어진 픽셀전극(20)과 공통전극(10)이 쇼트되어야 하며, 이를 위해, 레이저는 대략 26300Å의 두께를 뚫어야 한다.

[0011] 이 경우, 상기 픽셀전극(20)과 상기 공통전극(10)을 쇼트시키기 위해 레이저가 뚫어야 하는 두께(Y)는 상기 픽셀전극(20)과 상기 공통전극(10) 사이의 두께(X) 보다 대략 13배가 크다. 따라서, 상기 픽셀전극(20)과 상기 공통전극(10)을 쇼트시키기 위해 소요되는 레이저의 에너지가 커져야 한다.

[0012] 또한, 상기 픽셀전극(20)과 상기 전극라인(30) 간의 거리가 멀기 때문에, 레이저가 상기 픽셀전극(20), 상기 공통전극(10) 및 상기 전극라인(30)을 정확하게 관통하기 어려우며, 이에 따라, 리페어 공정의 성공률이 높지 않다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 전술한 문제점을 해결하기 위해 제안된 것으로서, 공통전극에 구비된 금속패턴을 이용하여 상기 공통전극과 픽셀전극이 쇼트될 수 있는, 액정패널 및 그 리페어 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0014] 본 발명에 따른 액정패널은, 컬러필터가 구비된 상부기판; 각 픽셀마다 공통전극과 픽셀전극이 구비된 하부기판; 및 상기 상부기판과 상기 하부기판 사이에 주입되는 액정을 포함하고, 상기 공통전극 중, 상기 픽셀

전극과 마주보는 영역에, 금속패턴이 구비된다.

[0015] 본 발명에 따른 액정패널 리페어 방법은, 컬러필터가 구비된 상부기판, 각 픽셀마다 공통전극과 픽셀전극이 구비된 하부기판, 및 상기 상부기판과 상기 하부기판 사이에 주입되는 액정을 포함하고, 상기 공통전극 중 상기 픽셀전극과 마주보는 영역에 금속패턴이 구비되는 액정패널의 어느 픽셀에 불량 발생된 경우, 상기 금속패턴을 향해 레이저를 조사하는 단계; 및 상기 공통전극 및 상기 픽셀전극과 일직선상에 배치된 상기 금속패턴을 상기 레이저로 용융시켜, 상기 공통전극과 상기 픽셀전극을 쇼트시키는 단계를 포함한다.

발명의 효과

[0016] 본 발명에 의하면, 휘점 불량이 발생한 픽셀을 암점으로 리페어 시키는 공정의 성공률이 향상될 수 있으며, 리페어 공정이 단순해 질 수 있다.

[0017] 또한, 본 발명에 의하면 레이저로 뚫어야 하는 두께가 줄어들기 때문에, 리페어 공정에서 요구되는 레이저의 에너지를 낮출 수 있다.

도면의 간단한 설명

[0018] 도 1은 종래의 액정패널의 단면을 나타낸 예시도.

도 2는 본 발명에 따른 액정패널이 적용되는 액정표시장치의 구성을 개략적으로 나타낸 예시도.

도 3은 본 발명에 따른 액정패널에 구비된 하나의 픽셀의 구조를 나타낸 평면도.

도 4는 본 발명에 따른 액정패널의 단면을 나타낸 예시도.

도 5는 본 발명에 따른 액정패널의 단면을 나타낸 또 다른 예시도.

도 6은 본 발명에 따른 액정패널에 구비된 픽셀이 레이저에 의해 리페어되는 방법을 나타낸 예시도.

도 7은 본 발명에 따른 액정패널에 구비된 픽셀이 레이저에 의해 리페어되는 방법을 나타낸 또 다른 예시도.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 첨부된 도면을 참조하여 본 발명의 일 실시예가 상세히 설명된다.

[0020] 도 2는 본 발명에 따른 액정패널이 적용되는 액정표시장치의 구성을 개략적으로 나타낸 예시도이다.

[0021] 본 발명에 따른 액정패널이 적용되는 액정표시장치는, 도 2에 도시된 바와 같이, 게이트 라인들(GL1 to GLg)과 데이터 라인들(DL1 to DLd) 및 픽셀(P)들이 구비되어 있는 액정패널(100), 상기 게이트라인들(GL1 to GLg)에 순차적으로 스캔펄스를 공급하기 위한 게이트 드라이버(200), 상기 데이터 라인들(DL1 to DLd)로 데이터 전압을 공급하기 위한 데이터 드라이버(300) 및 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)의 기능을 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.

[0022] 첫째, 상기 액정패널(100)은, 컬러필터가 구비된 상부기판(미도시), 각 픽셀(P)마다 공통전극과 픽셀전극이 구비된 하부기판(미도시) 및 상기 상부기판과 상기 하부기판 사이에 주입되는 액정(미도시)을 포함한다.

[0023] 상기 하부기판에는, 상기 데이터 라인들(DL1 to DLd), 상기 데이터 라인들(DL1 to DLd)과 교차되는 상기 게이트 라인들(GL1 to GLg) 및 상기 픽셀(P)들이 구비된다.

[0024] 상기 픽셀(P)들 각각에는, 상기 게이트 라인과 상기 데이터 라인에 연결되어 있는 스위칭 트랜지스터, 상기 스위칭 트랜지스터와 연결되며 상기 데이터 라인으로부터 상기 스위칭 트랜지스터를 통해 데이터 전압을 공급받는 픽셀전극 및 상기 픽셀전극과 함께 상기 픽셀에 충전된 액정을 구동하기 위한 공통전극이 구비된다.

[0025] 상기 상부기판에는 블랙매트릭스(BM: Black Matrix)와 컬러필터가 구비된다.

[0026] 상기 상부기판과 상기 하부기판 각각에는 편광판이 부착되고, 상기 상부기판과 상기 하부기판 중, 액정과 접하는 내면에는 상기 액정의 프리틸트각을 설정하기 위한 배향막이 구비된다.

[0027] 상기 액정패널(100)의 상부기판과 하부기판 사이에는 셀갭(Cell gap)을 유지하기 위한 컬럼스페이서(CS: Column Spacer)가 구비된다.

- [0028] 일반적으로, 액정패널은 액정층의 배열을 조절하는 방식에 따라 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드 등으로 다양하게 개발되고 있다.
- [0029] 특히, 본 발명에 적용되는 상기 액정패널(100)은, 상기 IPS 모드를 이용하여 제조된다. 상기 IPS 모드를 이용하는 상기 액정패널(100)의 상기 하부기판에는, 상기에서 설명된 바와 같이, 상기 공통전극과 상기 픽셀전극이 모두 형성된다.
- [0030] 상기 액정패널(100)의 구체적인 구조는, 이하에서, 도 3 내지 도 5를 참조하여 설명된다.
- [0031] 둘째, 상기 타이밍 컨트롤러(400)는 외부 시스템(미도시)으로부터 공급되는 수직 동기신호, 수평 동기신호 및 클럭을 이용하여, 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)와, 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS)를 출력한다.
- [0032] 또한, 상기 타이밍 컨트롤러(400)는 상기 외부 시스템으로부터 입력되는 입력영상데이터를 샘플링한 후에 이를 재정렬하여, 재정렬된 디지털 영상데이터를 상기 데이터 드라이버(300)에 공급한다.
- [0033] 부연하여 설명하면, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 공급된 입력영상데이터를 재정렬하여, 재정렬된 디지털 영상데이터를 상기 데이터 드라이버(300)로 전송하고, 상기 외부 시스템으로부터 공급된 클럭과, 수평 동기신호와, 수직 동기신호(상기 클럭과 상기 신호들은 간단히 타이밍 신호라 함) 및 데이터 인에이블 신호를 이용해서, 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS)를 생성하여, 상기 게이트 드라이버(200) 및 상기 데이터 드라이버(300)로 전송한다.
- [0034] 상기한 바와 같은 목적을 달성하기 위해, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 상기 입력영상데이터와 상기한 바와 같은 각종 신호들을 수신하는 수신부, 상기 수신부로부터 수신된 신호들 중 상기 입력영상데이터들을 상기 패널에 맞게 재정렬하여, 재정렬된 상기 디지털 영상데이터들을 생성하기 위한 영상데이터 처리부, 상기 수신부로부터 수신된 신호들을 이용하여 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)를 제어하기 위한 상기 게이트 제어신호(GCS)와 상기 데이터 제어신호(DCS)들을 생성하기 위한 제어신호 생성부 및 상기 영상데이터 처리부에서 생성된 상기 영상데이터와 상기 제어신호들을 상기 데이터 구동부(300) 또는 상기 게이트 구동부(200)로 출력하기 위한 송신부를 포함하여 구성될 수 있다.
- [0035] 셋째, 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터 입력된 상기 영상데이터를 아날로그 데이터 전압으로 변환하여, 상기 게이트 라인에 상기 스캔펄스가 공급되는 1수평기간마다 1수평라인분의 데이터 전압을 상기 데이터 라인들에 공급한다. 즉, 상기 데이터 드라이버(300)는 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 데이터 전압으로 변환시킨 후, 상기 데이터 전압을 상기 데이터 라인들로 출력시킨다.
- [0036] 예를 들어, 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터 전송된 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트시켜 샘플링 신호를 발생한다. 그리고, 상기 데이터 드라이버(300)는 상기 소스 쉬프트 클럭(SSC)에 따라 입력되는 상기 영상데이터를 샘플링 신호에 따라 래치하여, 데이터 전압으로 변경한 후, 상기 소스 출력 인에이블(Source Output Enable; SOE) 신호에 응답하여 수평 라인 단위로 상기 데이터 전압을 상기 데이터라인들에 공급한다.
- [0037] 넷째, 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 입력되는 상기 게이트 제어신호에 응답하여 상기 액정패널(100)에 구비된 상기 게이트 라인들(GL1 to GLg)에 스캔펄스를 순차적으로 공급한다. 이에 따라, 상기 스캔펄스가 입력되는 서브픽셀들에 구비되어 있는 스위칭 트랜지스터들이 턴온되어, 각 서브픽셀들로 영상이 출력될 수 있다.
- [0038] 예를 들어, 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 전송되어온 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜, 순차적으로 상기 게이트라인들(GL1 to GLg)에 게이트 온 전압을 갖는 스캔펄스를 공급한다. 그리고, 상기 게이트 드라이버(200)는 상기 스캔펄스가 공급되지 않는 나머지 기간 동안에는, 상기 게이트 라인들(GL1 to GLg)에 게이트 오프 전

압을 공급한다.

- [0039] 상기 게이트 드라이버(200)는, 상기 액정패널(100)과 독립적으로 제조된 후, 다양한 방식으로 상기 액정패널(100)과 전기적으로 연결될 수 있다. 또한, 상기 게이트 드라이버(200)는, 게이트 인 패널(Gate In Panel : GIP) 방식을 이용하여, 상기 액정패널(100)에 직접 구비될 수도 있다.
- [0040] 상기 설명에서는, 상기 데이터 드라이버(300), 상기 게이트 드라이버(200) 및 상기 타이밍 컨트롤러(400)가 독립적으로 구성된 것으로 설명되었으나, 상기 데이터 드라이버(300) 또는 상기 게이트 드라이버(200)들 중 적어도 어느 하나는 상기 타이밍 컨트롤러(400)에 일체로 구성될 수도 있다.
- [0041] 도 3은 본 발명에 따른 액정패널에 구비된 하나의 픽셀의 구조를 나타낸 평면도이다. 도 4는 본 발명에 따른 액정패널의 단면을 나타낸 예시도이며, 특히, 도 3에 도시된 A-A'라인을 따라 절단된 하부기판의 단면을 나타낸다. 도 5는 본 발명에 따른 액정패널의 단면을 나타낸 또 다른 예시도이며, 특히, 도 3에 도시된 B-B'라인을 따라 절단된 하부기판의 단면을 나타낸다.
- [0042] 본 발명에 따른 액정패널(100)은, 컬러필터가 구비된 상부기판(미도시), 각 픽셀마다 공통전극(115)과 픽셀전극(118)이 구비된 하부기판(110) 및 상기 상부기판과 상기 하부기판(110) 사이에 주입되는 액정(미도시)을 포함한다. 특히, 상기 액정패널(100)에서, 상기 공통전극(115) 중, 상기 픽셀전극(118)과 마주보는 영역에는, 금속패턴(116)이 구비된다.
- [0043] 상기 하부기판(110)은, 도 3 내지 도 5에 도시된 바와 같이, 기판(111), 상기 기판(111)에 구비되고, 상기 픽셀(P)들 각각에 구비되는 스위칭 트랜지스터(ST), 상기 스위칭 트랜지스터(ST)를 커버하는 평탄막(114), 상기 평탄막(114) 상에 구비되는 상기 공통전극(115), 상기 공통전극(115)을 커버하는 절연막(117), 상기 절연막(117) 상에 구비되며 상기 스위칭 트랜지스터(ST)와 연결되는 상기 픽셀전극(118) 및 상기 금속패턴(116)을 포함한다. 여기서, 상기 금속패턴(116)은 상기 절연막(117)에 의해 상기 픽셀전극(118)과 절연된다.
- [0044] 상기 금속패턴(116)은, 도 3에 도시된 바와 같이, 상기 상부기판에 구비된 블랙매트릭스(BM)에 의해 커버된다.
- [0045] 상기 공통전극(115)과 상기 금속패턴(116)과 상기 픽셀전극(118)은, 도 3 내지 도 5에 도시된 바와 같이, 일직선상에 배치된다.
- [0046] 상기 하부기판(110)에는, 상기 게이트 라인들(GL1 to GLg), 상기 데이터 라인들(DL1 to DLd) 및 상기 픽셀(P)들이 구비된다.
- [0047] 상기 픽셀(P)들 각각은, 상기 스위칭 트랜지스터(ST), 상기 공통전극(115), 상기 픽셀전극(118) 및 상기 금속패턴(116)을 포함한다.
- [0048] 상기 스위칭 트랜지스터(ST)는 각 픽셀의 게이트 라인(GL) 및 데이터 라인(DL)의 교차영역에 형성될 수 있다. 그러나, 상기 스위칭 트랜지스터는, 상기 교차영역 이외에도 다양한 위치에 구비될 수 있다.
- [0049] 상기 스위칭 트랜지스터(ST)는, 상기 기판(111) 상에 구비된 게이트, 상기 게이트 상에 구비된 게이트 절연막(112), 상기 게이트 절연막 상에 구비된 액티브층(123), 상기 액티브층(123) 상에 구비된 제1전극(113) 및 상기 액티브층(123) 상에 구비된 제2전극을 포함한다. 상기 제1전극(113)은 도 5에 도시된 바와 같이, 컨택홀을 통해 상기 픽셀전극(118)과 전기적으로 연결된다. 상기 제2전극은 상기 데이터 라인(DL)과 연결되며, 상기 게이트는 상기 게이트 라인(GL)과 연결된다.
- [0050] 상기 스위칭 트랜지스터(ST)의 상기 게이트가 형성될 때, 상기 기판(111) 상의 제1방향으로 상기 게이트 라인(GL)이 구비될 수 있다. 상기 스위칭 트랜지스터(ST)의 상기 제1전극(113) 및 상기 제2전극이 형성될 때, 상기 제1방향과 수직한 제2방향으로 데이터 라인(DL)이 구비될 수 있다.
- [0051] 상기 데이터 라인(DL)은, 도 3에 도시된 바와 같이, 상기 픽셀전극(118)의 형상에 따라, 적어도 하나 이상의 굴곡을 가지는 지그재그 형태(zig-zag shape)로 형성될 수 있다. 그러나 이에 한정되지 않으며, 상기 데이터 라인(DL)은 상기 픽셀전극(118)의 형상에 따라 예를 들어, 바(bar)등의 다양한 형태로 형성될 수도 있다.
- [0052] 상기 스위칭 트랜지스터(ST)는 각각의 픽셀에 전기적 신호를 전달하고, 제어하는 스위치 역할을 한다.

- [0053] 본 발명에 적용되는 상기 스위칭 트랜지스터(ST)는, 도 5에 도시된 바와 같이, 바텀 게이트(Bottom Gate) 형태로 형성될 수 있다. 그러나, 본 발명이 이에 한정되지 않으며, 따라서, 상기 스위칭 트랜지스터(ST)는 탑 게이트(Top Gate) 방식으로 형성될 수 도 있다.
- [0054] 상기 스위칭 트랜지스터(ST)는 비정질실리콘 스위칭 트랜지스터(a-Si TFT), 다결정 실리콘 스위칭 트랜지스터(poly-Si TFT), 산화물 스위칭 트랜지스터(Oxide TFT) 등이 될 수 있다. 또한, 상기 스위칭 트랜지스터(ST)는 N형, 또는 P형 트랜지스터가 될 수도 있다.
- [0055] 상기 스위칭 트랜지스터(ST) 상에는 상기 스위칭 트랜지스터(ST)를 덮는 평탄막(114)이 구비된다. 상기 평탄막(114)은 예를 들어, 2.0 μ m~3.0 μ m의 두께를 가지며, 상기 스위칭 트랜지스터(ST)가 구비되어 있는 상기 기판(111) 상부를 평탄화 시키는 기능을 한다.
- [0056] 상기 평탄막(114)은 예를 들어, 아크릴계 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly-phenylene resin), 폴리페닐렌설파이드계 수지(polyphenylenesulfides resin), 및 벤조사이클로부텐(benzocyclobutene) 중 하나 이상의 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0057] 상기 평탄막(114) 상에는 상기 공통전극(115)이 구비된다. 상기 공통전극(115)으로는, 공통전압(Vcom)이 인가된다. 상기 공통전극(115)으로 공급된 상기 공통전압과, 상기 픽셀전극(118)으로 공급된 데이터 전압에 의해 상기 액정이 구동된다.
- [0058] 상기 공통전극(115)은 직선 형태(straight shape) 또는 핑거 패턴(finger pattern 또는 comb-shaped)으로 형성될 수 있다. 또한, 상기 공통전극(115)은 판 형상(rectangular shape)으로 형성될 수 있으며, 적어도 하나 이상의 굴곡을 가지는 지그재그 형태(zig-zag shape)로 형성될 수도 있다. 도 3 내지 도 5에서, 상기 공통전극(115)은 판 형태(rectangular shape)로 상기 평탄막(114) 상부에 구비되어 있다.
- [0059] 이 경우, 상기 공통전극(115)은 예를 들어, 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0060] 상기 공통전극(115) 중, 상기 픽셀전극(118)과 마주보는 영역에는, 상기 금속패턴(116)이 구비된다.
- [0061] 상기 금속패턴(116)은, 도 3에 도시된 바와 같이, 하나의 픽셀에 적어도 하나 이상 형성될 수 있다. 이 경우, 상기 금속패턴은 상기 상부기판에 구비된 블랙매트릭스(BM)에 의해 커버될 수 있는 영역에 배치된다.
- [0062] 상기 공통전극(115)과 상기 금속패턴(116)과 상기 픽셀전극(118)은, 도 3 내지 도 5에 도시된 바와 같이, 일직선상에 배치된다.
- [0063] 상기 금속패턴(116)은, 상기 금속패턴(116)이 구비된 픽셀이 불량인 경우, 레이저에 의해 용융되어, 상기 공통전극(115)과 상기 픽셀전극(118)을 쇼트시키는 기능을 수행한다.
- [0064] 상기 금속패턴(116)은, 다양한 금속물질로 형성될 수 있다. 예를 들어, 상기 금속패턴(116)은, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어질 수 있다.
- [0065] 상기 금속패턴(116)은, 상기 공통전극(115)의 형태 및 상기 픽셀전극(118)의 형태에 따라 다양한 형태로 형성될 수 있다.
- [0066] 상기 공통전극(115)과 상기 금속패턴(116)은 상기 절연막(117)에 의해 커버된다.
- [0067] 상기 절연막(117) 상에는, 상기 스위칭 트랜지스터(ST)의 상기 제1전극(113)과 연결되는 상기 픽셀전극(118)이 구비된다. 이를 위해, 상기 평탄막(114)과 상기 절연막(117)에는 상기 제1전극(113)을 노출시키는 콘택홀이 형성된다.
- [0068] 상기 픽셀전극(118)은 적어도 하나 이상의 굴곡을 가지는 지그재그 형태(zig-zag shape)로 형성될 수 있다. 그러나, 이에 한정되지 않으며, 상기 픽셀전극(118)은 직선 형태(straight shape) 또는 핑거 패턴(finger pattern 또는 comb-shaped)을 가지도록 형성될 수도 있다.
- [0069] 상기 픽셀전극(118)은 예를 들어, 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있다.

- [0070] 도면에 도시되지는 않았으나, 상기 기판(111)의 가장자리에는 상기 데이터 라인(DL)들에 연결되는 신호 인가 패드들을 포함하는 패드부가 구비되어 있다.
- [0071] 또한, 도면에 도시되지는 않았으나, 상기 픽셀전극(118) 상에는 상기 액정을 배향시키는 배향막이 구비될 수 있다. 상기 배향막은 러빙 또는 UV(ultraviolet, 자외선) 의해 형성될 수 있다. 상기 배향막으로는 폴리이미드(polyimide), 폴리아믹산(polyamic acid) 등으로 형성될 수 있으며, 이에 한정되는 것은 아니다.
- [0072] 상기 픽셀전극(118) 및 상기 공통전극(115)은, 도 4 및 도 5에 도시된 바와 같이, 상기 픽셀전극(118)이 상기 공통전극(115) 상에 구비된 픽셀전극 온 탑 구조(pixel electrode on the common electrode)로 형성될 수 있다.
- [0073] 그러나, 이에 한정된 것은 아니며, 상기 공통전극(115)이 상기 픽셀전극(118)상에 형성된 공통전극 온 탑 구조(common electrode on the pixel electrode)로도 형성될 수도 있다. 이 경우, 상기 금속패턴(116)은, 상기 픽셀전극에 형성될 수 있으며, 상기 금속패턴(116), 상기 픽셀전극(118) 및 상기 공통전극(115)은 일직선 상에 배치된다.
- [0074] 상기 하부기판(110)은 각 픽셀에 인가되는 데이터 전압과 공통 전압의 차이전압에 대응되는 전계를 형성하여 상기 액정의 광 투과율을 조절한다.
- [0075] 미도시된 상기 상부기판은, 기판, 상기 기판에 구비된 블랙매트릭스(BM: Black Matrix) 및 컬러필터(CF: Color Filter), 상기 블랙매트릭스 및 컬러필터를 덮는 오버코팅층을 포함한다.
- [0076] 상기 컬러필터는 상기 액정패널(100)에서 컬러를 구현하기 위해 사용된다. 상기 컬러필터에는, Red 패턴, Green 패턴 및 Blue 패턴이 형성되어 있다.
- [0077] 상기 블랙매트릭스들은 상기 컬러필터의 Red 패턴, Green 패턴 및 Blue 패턴 사이에 각각 위치되어, 적색광, 녹색광 및 청색광을 구분하거나, 차단하는 기능을 수행한다.
- [0078] 상기 블랙매트릭스는 수지 재질의 유기막, 예를 들면, 카본 블랙(carbon black)이나 흑색 안료 중 어느 하나를 포함한 아크릴(Acryl), 에폭시(Epoxy) 또는 폴리이미드(Polyimide) 수지 등의 착색된 유기계 수지 등으로 이루어질 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0079] 상기 블랙매트릭스가 형성됨에 따라, 상기 액정패널(100)의 콘트라스트(Contrast ratio)는 향상되고, 상기 스위칭 트랜지스터(ST)의 누설 전류는 감소될 수 있다.
- [0080] 상기 오버코팅층은 상기 상부기판의 표면을 평탄화 시키기 위하여, 상기 블랙매트릭스 및 컬러필터의 전면을 덮는다.
- [0081] 상기 오버코팅층은 예를 들어, 아크릴계 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly-phenylene resin), 폴리페닐렌설파이드계 수지(polyphenylenesulfides resin), 및 벤조사이클로부텐(benzocyclobutene) 중 하나 이상의 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0082] 도면에 도시되지는 않았으나, 상기 오버코팅층 상에는 액정을 배향시키는 배향막이 구비될 수 있다. 상기 배향막은 러빙 또는 UV(ultraviolet, 자외선) 의해 형성될 수 있다. 또한, 상기 배향막으로는 폴리이미드(polyimide), 폴리아믹산(polyamic acid) 등으로 형성될 수 있으며, 이에 한정되는 것은 아니다.
- [0083] 상기 하부기판(110) 및 상기 상부기판 사이에는 액정들이 주입되어 있는 액정층이 형성된다. 상기 액정층은 상기 하부기판(110) 상에 액정이 적하됨으로써, 형성될 수 있다. 그러나, 이에 한정되지 않으며, 상기 액정층은 상기 상부기판 상에 액정이 적하됨으로써 형성될 수도 있다.
- [0084] 도 6은 본 발명에 따른 액정패널에 구비된 픽셀이 레이저에 의해 리페어되는 방법을 나타낸 예시도이며, 특히, 도 4에 도시된 단면을 나타낸다. 도 7은 본 발명에 따른 액정패널에 구비된 픽셀이 레이저에 의해 리페어되는 방법을 나타낸 또 다른 예시도이며, 특히, 도 5에 도시된 단면을 나타낸다.
- [0085] 본 발명에 따른 액정패널에 구비된 픽셀(P)이 불량으로 판정된 경우, 상기 액정패널이 불량으로 판정되어 폐기될 수 있다. 그러나, 불량으로 판정된 픽셀의 갯수가 적고, 불량 정도가 미비한 경우, 리페어 공정에 의해 상

기 액정패널이 리페어될 수 있다.

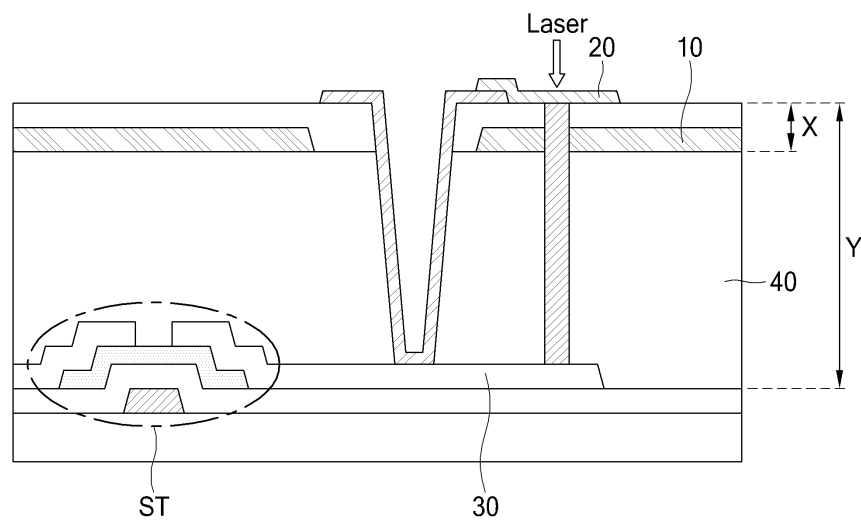
- [0086] 예를 들어, 상기 액정패널(100)의 어느 픽셀(P)에 불량이 발생된 경우, 도 6 및 도 7에 도시된 바와 같이, 상기 금속패턴(116)을 향해 레이저(Laser)가 조사된다.
- [0087] 이 경우, 상기 공통전극(115) 및 상기 픽셀전극(118)과 일직선상에 배치된 상기 금속패턴(116)이 상기 레이저에 의해 용융되어, 상기 공통전극(115)과 상기 픽셀전극(118)이 쇼트된다. 부연하여 설명하면, 용융된 상기 금속패턴(120)이 상기 공통전극(115)과 상기 픽셀전극(118)을 연결시킴으로써, 상기 공통전극(115)과 상기 픽셀전극(118)이 쇼트된다.
- [0088] 이에 따라, 상기 액정패널(100)이 구동되어, 상기 리페어 과정이 수행된 픽셀(P)로 데이터 전압 및 공통전압이 공급되더라도, 상기 픽셀은 구동되지 않는다. 따라서, 상기 리페어 과정이 수행된 픽셀은 암점으로 존재한다.
- [0089] 상기에서 설명된 본 발명의 특징을 정리하면 다음과 같다.
- [0090] 본 발명에 의하면, 불량이 발생된 픽셀을 암점으로 리페어하는 성공률이, 종래와 비교할 때, 향상될 수 있다.
- [0091] 이를 위해, 본 발명에서는, 상기 공통전극(115)과 상기 픽셀전극(118)을 쇼트시키기 위한 웰딩(Welding)용 상기 금속패턴(116)이, 상기 공통전극(115)과 상기 픽셀전극(118) 사이에 배치된다. 상기 금속패턴(116)은 다양한 종류의 금속으로 형성될 수 있으나, 특히, 구리(Cu)로 형성될 수 있다.
- [0092] 종래에는, 스위칭 트랜지스터에 연결된 전극라인을 형성하는 구리로, 공통전극과 픽셀전극이 쇼트되었으나, 본 발명에서는 상기 공통전극(115) 상에 구비된 상기 금속패턴(116)에 의해 상기 공통전극(115)과 상기 픽셀전극(118)이 쇼트될 수 있다.
- [0093] 이에 따라, 본 발명을 이용한 웰딩 공정에서 상기 픽셀전극(118)과 상기 금속패턴(구리)(116)까지의 두께는, 종래의 웰딩 공정에서 픽셀전극과 구리까지의 두께와 비교할 때, 대략 87% 정도가 감소된다. 예를 들어, 도 1에 도시된 픽셀전극(20)과 전극라인(30) 간의 두께가 대략 26300Å이고, 도 6에서 상기 픽셀전극(118)과 상기 금속패턴(116) 간의 두께가 대략 3300Å이기 때문에, 본 발명에서 레이저가 관통해야 하는 두께는, 종래와 비교할 때, 대략 87% 정도 감소된다.
- [0094] 따라서, 휘점 불량이 발생된 픽셀을 암점으로 리페어 시키는 공정의 성공률이 향상될 수 있으며, 리페어 공정이 단순해 질 수 있다.
- [0095] 또한, 레이저로 뚫어야 하는 두께가 줄어들기 때문에, 리페어 공정에서 요구되는 레이의 에너지를 낮출 수 있다.
- [0096] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

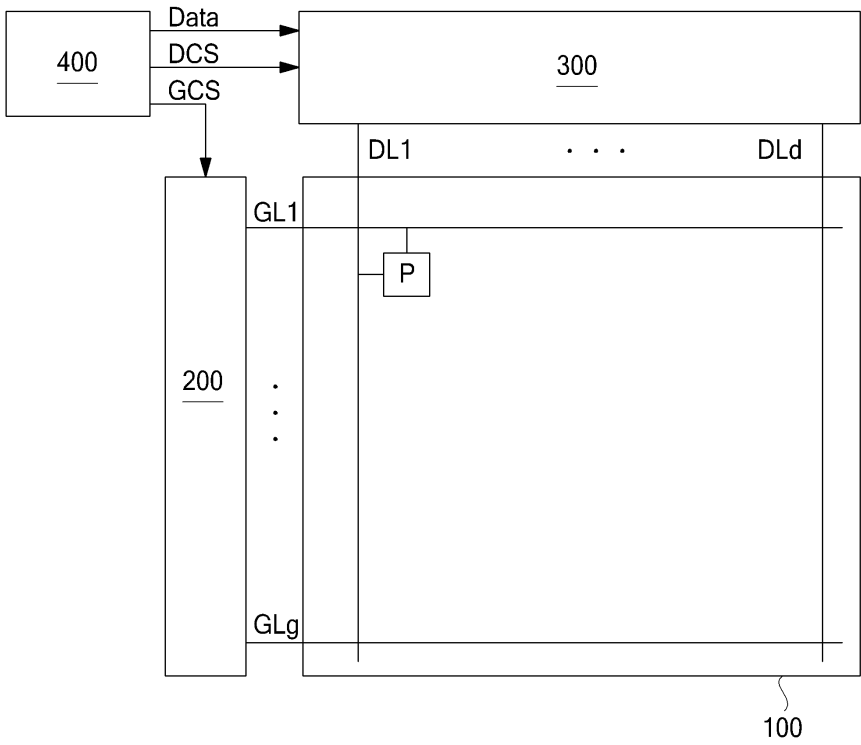
- [0097]
- | | |
|----------------|----------------|
| 100 : 패널 | P : 픽셀 |
| 200 : 게이트 드라이버 | 300 : 데이터 드라이버 |
| 400 : 타이밍 컨트롤러 | 115 : 공통전극 |
| 116 : 금속패턴 | 118 : 픽셀전극 |

도면

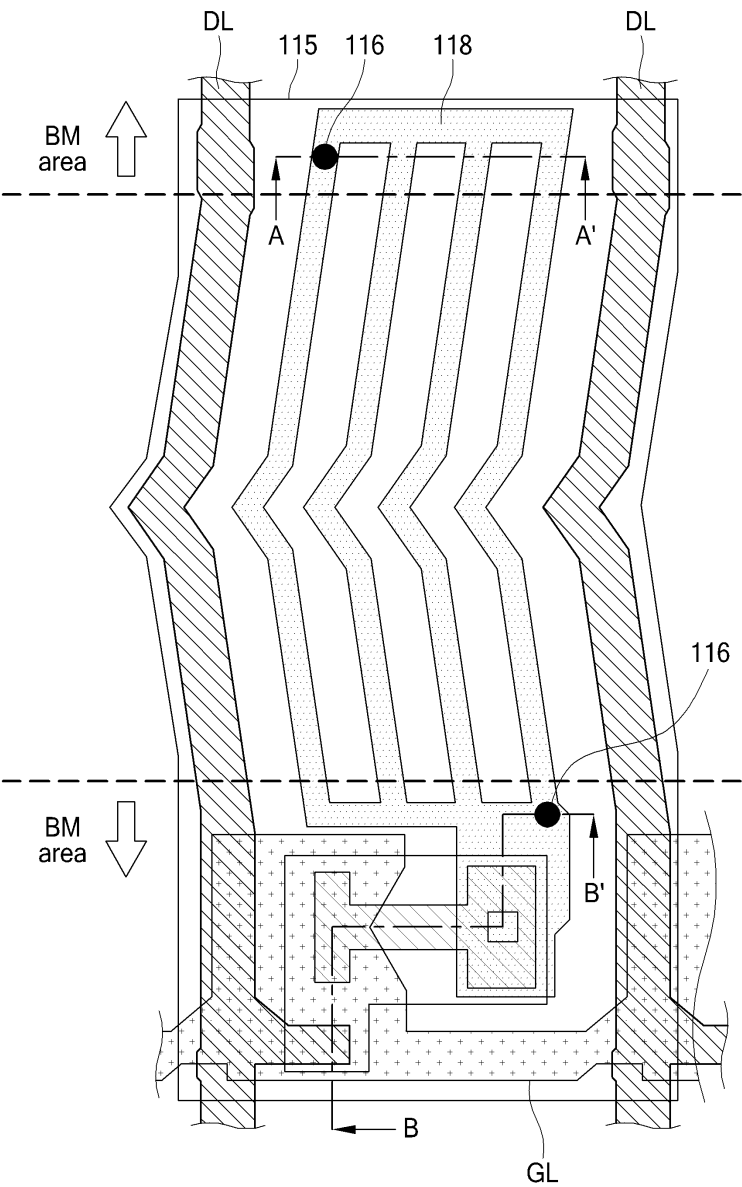
도면1



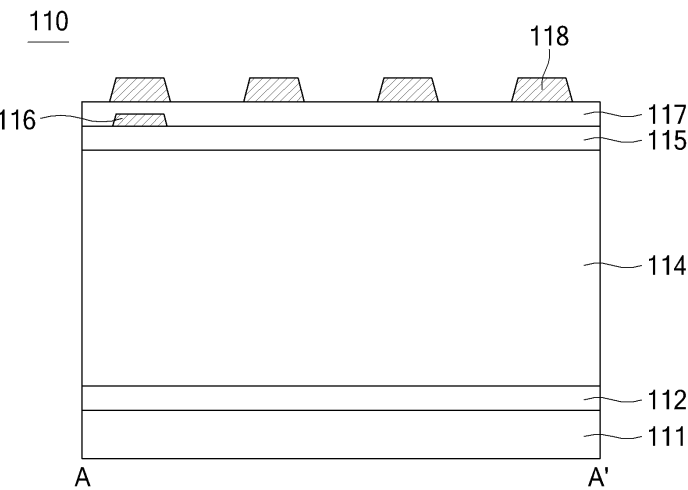
도면2



도면3

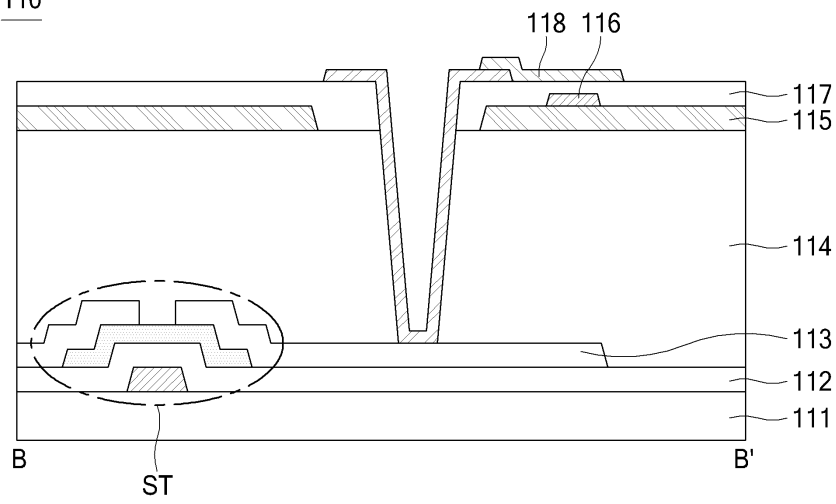


도면4



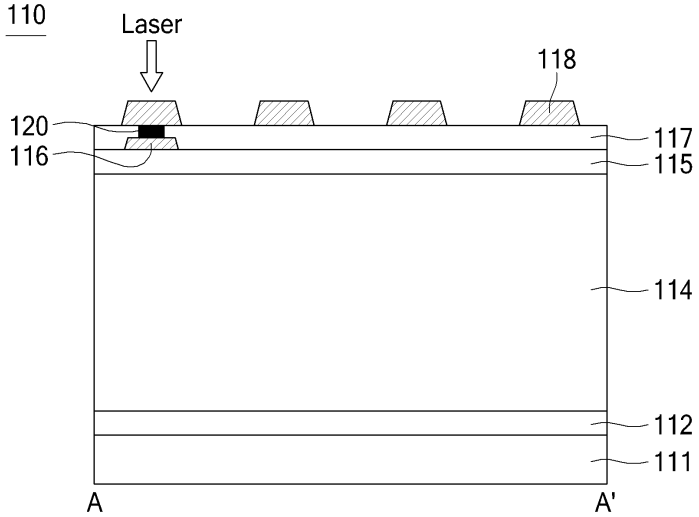
도면5

110



도면6

110



도면7

