



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년06월04일
(11) 등록번호 10-2260872
(24) 등록일자 2021년05월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
(52) CPC특허분류
G02F 1/1343 (2013.01)
G02F 1/1362 (2013.01)
(21) 출원번호 10-2015-0003672
(22) 출원일자 2015년01월09일
심사청구일자 2019년12월10일
(65) 공개번호 10-2016-0086524
(43) 공개일자 2016년07월20일
(56) 선행기술조사문헌
KR1020110045838 A*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
백혜진
경기도 용인시 수지구 상현로 142, 1005동 802호
(상현동, 만현마을10단지아이파크아파트)
박창훈
경기도 수원시 영통구 영통로154번길 56, 105동
1701호 (망포동, 한양수자인에듀파크)
이상현
경기도 수원시 영통구 영통로154번길 56, 107동
202호 (망포동, 한양수자인에듀파크)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 15 항

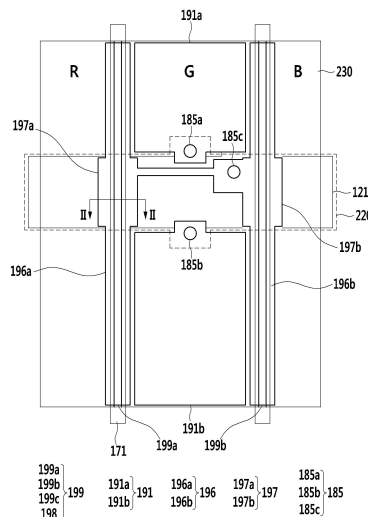
심사관 : 한상일

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는 제1 절연 기판, 상기 제1 절연 기판 위에 위치하며, 절연되어 교차하는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선과 연결된 박막 트랜지스터, 상기 박막 트랜지스터와 연결되며 서로 이격되어 형성되는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극, 상기 데이터선 위에 위치하며 상기 화소 전극을 기준으로 양측에 형성되는 제1 차폐 전극과 제2 차폐 전극을 포함하는 차폐 전극, 그리고 상기 박막 트랜지스터 위에 위치하는 차광 부재를 포함하고, 상기 제1 차폐 전극과 제2 차폐전극은 상기 데이터선과 수평하게 형성되는 세로부, 그리고 상기 세로부와 연결되며, 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하는 확장부를 포함하고, 상기 확장부의 폭은 상기 세로부의 폭 보다 크게 형성되고, 상기 확장부의 양측 가장자리는 상기 차광 부재와 중첩되어 형성된다.

대표도 - 도1



(52) CPC특허분류

G02F 1/136209 (2013.01)

(56) 선행기술조사문헌

KR1020140021105 A*

KR1020140023710 A*

KR1020140045014 A*

KR1020140111870 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

제1 절연 기관,

상기 제1 절연 기관 위에 위치하며, 절연되어 교차하는 게이트선 및 데이터선,

상기 게이트선 및 상기 데이터선과 연결된 박막 트랜지스터,

상기 박막 트랜지스터와 연결되며, 서로 이격되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극,

상기 데이터선과 중첩하며, 상기 화소 전극의 양측에 위치하는 제1 차폐 전극과 제2 차폐 전극을 포함하는 차폐 전극,

상기 제1 절연 기관 위에 위치하며, 상기 화소 전극의 일측에서 가장자리가 서로 중첩하는 제1 색필터 및 제2 색필터, 그리고

상기 박막 트랜지스터 위에 위치하는 차광 부재

를 포함하며,

상기 제1 차폐 전극과 제2 차폐 전극은 상기 데이터선과 나란하게 연장하는 세로부, 그리고 상기 세로부로부터 돌출하며 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하는 확장부를 포함하고,

상기 확장부의 폭은 상기 세로부의 폭보다 크고,

상기 차광 부재는 상기 제1 색필터 및 상기 제2 색필터의 중첩부와 중첩하지 않고,

상기 차광 부재는 상기 확장부의 중앙부와 중첩하지 않고 상기 확장부의 가장자리와 중첩하는 액정 표시 장치.

청구항 2

제1 항에 있어서,

상기 제1 부화소 전극 및 상기 제2 부화소 전극 중 적어도 하나는 상기 게이트선을 향해 돌출된 돌출부를 포함하는 액정 표시 장치.

청구항 3

제2 항에 있어서,

상기 제1 부화소 전극 및 상기 제2 부화소 전극은 각각 돌출부를 포함하고, 상기 제1 부화소 전극의 돌출부와 상기 제2 부화소 전극의 돌출부는 서로 마주보는 액정 표시 장치.

청구항 4

제2 항에 있어서,

상기 차폐 전극은 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하며 상기 확장부와 연결되는 연장부를 더 포함하는 액정 표시 장치.

청구항 5

제4 항에 있어서,

상기 돌출부 및 상기 연장부 중 적어도 하나에 접촉 구멍이 형성되어 있는 액정 표시 장치.

청구항 6

제5 항에 있어서,

상기 화소 전극과 상기 접촉 구멍이 중첩되는 면적은 상기 접촉 구멍의 면적의 50% 미만인 액정 표시 장치.

청구항 7

제4 항에 있어서,

상기 차폐 전극은 상기 제1 차폐 전극과 상기 제2 차폐 전극을 연결하며 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하는 가로부를 더 포함하는 액정 표시 장치.

청구항 8

제7 항에 있어서,

상기 연장부는 상기 제2 차폐 전극의 확장부로부터 돌출하고,

상기 가로부는 상기 제1 차폐 전극의 확장부와 상기 연장부를 연결하는 액정 표시 장치.

청구항 9

제2 항에 있어서,

상기 차광 부재는 상기 게이트선을 따라 뻗어 있는 액정 표시 장치.

청구항 10

제9 항에 있어서,

상기 차광 부재는 상기 돌출부와 중첩하는 커버부를 포함하는 액정 표시 장치.

청구항 11

제1 항에 있어서,

상기 확장부는 상기 제1 색필터 및 상기 제2 색필터 위에 위치하고, 상기 차광 부재는 상기 확장부 위에 위치하는 액정 표시 장치.

청구항 12

제11 항에 있어서,

상기 차폐 전극은 상기 제1 색필터 및 상기 제2 색필터의 중첩부와 중첩하는 액정 표시 장치.

청구항 13

제1 항에 있어서,
상기 차폐 전극과 상기 화소 전극은 동일한 재질인 액정 표시 장치.

청구항 14

제1 항에 있어서,
상기 제1 절연 기판과 대향하게 위치하는 제2 절연 기판,
상기 제2 절연 기판 위에 위치하는 공통 전극, 그리고
상기 화소 전극과 상기 공통 전극 사이에 위치하는 액정층을 더 포함하는 액정 표시 장치.

청구항 15

제14 항에 있어서,
상기 차폐 전극은 상기 공통 전극과 동일한 전압을 인가받는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치 중에서도 현재 주로 사용되는 것은 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 두 표시판에 각각 구비되어 있는 구조이다. 이 중에서도, 하나의 표시판(이하 ‘박막 트랜지스터 표시판’이라 한다)에는 복수의 박막 트랜지스터와 화소 전극이 행렬의 형태로 배열되어 있고, 다른 표시판(이하 ‘공통 전극 표시판’이라 한다)에는 적색, 녹색 및 청색의 색 필터가 형성되어 있고 그 전면을 공통 전극이 덮고 있는 구조가 주류이다.

[0004] 이러한 액정 표시 장치는 화소 전극과 색 필터가 다른 표시판에 형성되므로 화소 전극과 색 필터 사이에 정확한 정렬(align)이 곤란하여 정렬 오차가 발생할 수 있다. 이를 해결하기 위하여 차광 부재를 화소 전극 및 박막 트랜지스터와 동일한 표시판에 형성하는 구조가 제안되었고, 이 경우 색필터도 화소 전극과 동일한 표시판에 형성될 수 있다.

[0005] 상기 두 개의 표시판 사이의 액정층의 간격을 셀 갭이라 하는데, 상기 셀 갭은 응답속도, 대비비, 시야각, 휘도 균일성 등 액정 표시 장치의 전반적인 동작 특성에 영향을 미친다. 만약 셀 갭이 일정하지 않으면 화면 전체에 걸쳐 균일한 영상이 표시되지 못하여 화질 불량을 초래한다. 따라서, 기판 상의 전 영역에 걸쳐서 균일한 셀 갭을 유지하기 위해 두 개의 기판 중 일측에는 간격재가 형성된다. 이러한 간격재로는 컬럼 스페이스(Column Spacer: CS)가 많이 사용되고 있다.

[0006] 블랙 매트릭스와 같은 차광 부재는 공정 단순화를 위해 간격재와 동시에 형성될 수 있다. 이러한, 차광 부재는 색필터 및 데이터선과 같은 신호선이 중첩된 두 화소의 경계 부근에 형성될 경우 복수의 단차로 인해 간격재의 메인 컬럼 스페이스 보다 높게 형성될 수 있다. 이를 해결하기 위하여 색필터가 중첩되는 부분에 전극을 형성하였으나 빗샘 문제가 발생하였다.

[0007] 이 배경기술 부분에 기재된 사항은 발명의 배경에 대한 이해를 증진하기 위하여 작성된 것으로서, 이 기술이 속하는 분야에서 통상의 지식을 가진 자에게 이미 알려진 종래기술이 아닌 사항을 포함할 수 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 과제는 색필터가 중첩되는 부분의 빛샘을 해결할 수 있는 액정 표시 장치를 제공하는데 있다.

과제의 해결 수단

[0009] 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 절연 기판, 상기 제1 절연 기판 위에 위치하며, 절연되어 교차하는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선과 연결된 박막 트랜지스터, 상기 박막 트랜지스터와 연결되며 서로 이격되어 형성되는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극, 상기 데이터선 위에 위치하며 상기 화소 전극을 기준으로 양측에 형성되는 제1 차폐 전극과 제2 차폐 전극을 포함하는 차폐 전극, 그리고 상기 박막 트랜지스터 위에 위치하는 차광 부재를 포함하고, 상기 제1 차폐 전극과 제2 차폐전극은 상기 데이터선과 수평하게 형성되는 세로부, 그리고 상기 세로부와 연결되며, 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하는 확장부를 포함하고, 상기 확장부의 폭은 상기 세로부의 폭 보다 크게 형성되고, 상기 확장부의 양측 가장자리는 상기 차광 부재와 중첩되어 형성된다.

[0010] 상기 제1 부화소 전극 및 상기 제2 부화소 전극 중 적어도 하나는 상기 게이트선을 향해 돌출된 돌출부가 형성될 수 있다.

[0011] 상기 제1 부화소 전극의 돌출부와 상기 제2 부화소 전극의 돌출부는 서로 마주보고 형성될 수 있다.

[0012] 상기 차폐 전극은 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하며 상기 확장부와 연결되는 연장부를 더 포함할 수 있다.

[0013] 상기 돌출부 및 상기 연장부 중 적어도 하나에 접촉 구멍이 형성될 수 있다.

[0014] 상기 화소 전극과 상기 돌출부에 형성된 접촉 구멍이 중첩되는 면적은 상기 접촉 구멍 면적의 50% 미만으로 형성될 수 있다.

[0015] 상기 차폐 전극은 상기 제1 차폐 전극과 상기 제2 차폐 전극을 연결하며 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이에 위치하는 가로부를 더 포함할 수 있다.

[0016] 상기 연장부는 상기 제2 차폐 전극의 확장부에 형성되고, 상기 가로부는 상기 제1 차폐 전극의 확장부와 상기 제2 차폐 전극의 연장부가 연결할 수 있다.

[0017] 상기 차광 부재는 상기 게이트선을 따라 뻗어 있다.

[0018] 상기 차광 부재는 상기 돌출부와 대응되는 위치에 형성되는 커버부가 포함할 수 있다.

[0019] 상기 액정 표시 장치는 상기 화소 전극 위에 위치하며, 가장자리가 중첩되어 형성되는 복수의 색필터를 더 포함할 수 있다.

[0020] 상기 차폐 전극은 상기 색필터가 중첩되는 부분에 위치할 수 있다.

[0021] 상기 차폐 전극과 상기 화소 전극은 동시에 형성되며, 동일한 재질일 수 있다.

[0022] 상기 액정 표시 장치는 상기 제1 절연 기판과 대향하게 위치하는 제2 절연 기판, 상기 제2 절연 기판 위에 위치하는 공통 전극, 그리고 상기 화소 전극과 상기 공통 전극 사이에 위치하는 액정층을 더 포함할 수 있다.

[0023] 상기 차폐 전극은 상기 공통 전극과 동일한 전압을 인가받을 수 있다.

발명의 효과

[0024] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 신호선과 색필터가 중첩되는 부분의 단차를 낮출 수 있으며, 빛샘을 방지할 수 있다.

[0025] 그 외에 본 발명의 실시예로 인해 얻을 수 있거나 예측되는 효과에 대해서는 본 발명의 실시예에 대한 상세한

설명에서 직접적 또는 암시적으로 개시하도록 한다. 즉 본 발명의 실시예에 따라 예측되는 다양한 효과에 대해서는 후술될 상세한 설명 내에서 개시될 것이다.

도면의 간단한 설명

- [0026] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 나타낸 평면도이다.
- 도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다.
- 도 3은 도 1의 액정 표시 장치 중 화소 전극 및 차폐 전극을 나타낸 평면도이다.
- 도 4는 도 1의 액정 표시 장치 중 차광 부재를 나타낸 평면도이다.
- 도 5는 도 1의 실시예를 구체화한 액정 표시 장치를 나타낸 평면도이다.
- 도 6은 도 5의 VI-VI를 따라 자른 단면도이다.
- 도 7은 도 5의 VII-VII를 따라 자른 단면도이다.
- 도 8은 본 발명의 일 실시예에 따른 액정 표시 장치의 화소 전극의 기본 영역을 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0027] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0028] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "위"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.
- [0029] 이하, 본 발명의 일 실시예를 첨부된 도면을 참조하여 구체적으로 설명하면 다음과 같다.
- [0030] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 나타낸 평면도이고, 도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다.
- [0031] 도 1 및 도 2를 참고하면, 하부 기판(110) 위에 게이트선(121)과 데이터선(171)을 포함하는 막 구조물(120)이 위치한다.
- [0032] 게이트선(121)은 도 1에서처럼 주로 가로 방향으로 뻗어 있으며, 게이트 신호를 전달한다.
- [0033] 데이터선(171)은 도 1에서처럼 주로 세로 방향으로 뻗어 있으며, 데이터 신호를 전달한다. 데이터선(171)은 게이트선(121)과 교차한다.
- [0034] 또한, 막 구조물(120)은 박막 트랜지스터를 포함한다. 박막 트랜지스터는 스위칭 소자로, 제어 단자, 입력 단자 및 출력 단자의 삼단자로 이루어질 수 있고, 이에 대해서는 이후 자세히 설명하기로 한다.
- [0035] 막 구조물(120) 위에 복수의 색필터(230)가 위치한다. 복수의 색필터(230)는 적색 색필터(R), 녹색 색필터(G) 및 청색 색필터(B)를 포함한다. 그러나 여기서는 설명의 편의상 적색 색필터, 녹색 색필터 및 청색 색필터만을 예시하지만, 다른 색을 표현하는 색필터(230)를 더 포함할 수도 있다.
- [0036] 또한, 복수의 색필터(230)는 가로 방향으로 나란히 형성되어 있거나, 세로 방향을 따라 스트라이프(stripe) 형태로 형성될 수도 있다. 이러한 색필터의 양쪽 가장자리는 이웃하는 색필터와 서로 중첩하게 형성되어 있다.
- [0037] 복수의 색필터(230) 위에 화소 전극(191) 및 차폐 전극(199)이 위치한다.
- [0038] 화소 전극(191)은 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)을 포함한다. 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 일정 간격 이격되어 형성된다. 즉, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 게이트선(121)을 기준으로 양측으로 이격되어 형성될 수 있다. 제1 부화소 전극(191a) 및 제2 부화소 전극(191b) 각각에는 도 3에서처럼 돌출부(190)가 형성된다. 즉, 제1 부화소 전극(191a)에는 제1 돌출부(190a)가 형성되며 제2 부화소 전극(191b)에는 제2 돌출부(190b)가 형성된다. 제1 돌출부(190a)와 제2 돌출부(190b)는 화소 전극

(191)에서 게이트선(121)을 향해 돌출되어 형성된다. 제1 돌출부(190a)와 제2 돌출부(190b)는 서로 마주보고 형성될 수 있다.

- [0039] 차폐 전극(199)은 선크터(230) 위에 위치한다. 즉, 차폐 전극(199)은 선크터(230)가 중첩된 부분에 위치할 수 있다. 이러한 차폐 전극(199)은 도 3에서처럼 제1 차폐 전극(199a), 제2 차폐 전극(199b), 연장부(198) 및 가로부(199c)를 포함한다. 제1 차폐 전극(199a) 및 제2 차폐 전극(199b)은 화소 전극(191)을 기준으로 양측에 형성될 수 있다.
- [0040] 차폐 전극(199)은 제1 차폐 전극(199a), 제2 차폐 전극(199b), 연장부(198) 및 가로부(199c)이 분리되어 형성되는 것이 아니라, 하나로 연결될 수 있다. 또한, 차폐 전극(199)은 인접한 전체 화소에 대하여 하나로 연결될 수도 있다.
- [0041] 제1 차폐 전극(199a) 및 제2 차폐 전극(199b) 각각은 도 3에서처럼 세로부(196) 및 확장부(197)를 포함한다. 세로부(196)는 데이터선(171)과 평행하게 형성된다. 세로부(196)는 데이터선(171)의 평행 형상과 유사한 형상을 가질 수 있다. 즉, 세로부(196)의 평행 형상은 직사각형 형태로 형성될 수 있다. 세로부(196)는 제1 차폐전극(199a)에 형성되는 제1 세로부(196a), 제2 차폐 전극(199b)에 형성되는 제2 세로부(196b)를 포함할 수 있다.
- [0042] 확장부(197)는 세로부(196)와 연결되며 제1 차폐 전극(199a)에 형성되는 제1 확장부(197a)와 제2 차폐 전극(199b)에 형성되는 제2 확장부(197b)를 포함한다. 제1 확장부(197a)와 제2 확장부(197b)는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 사이에 위치한다.
- [0043] 확장부(197)의 양측 가장자리는 도 2에서처럼 차광 부재(220) 아래에 위치할 수 있다. 확장부(197)의 폭(w2)은 도 3에서처럼 세로부(196)의 폭(w1) 보다 크게 형성될 수 있다. 이렇게 차폐 전극(199)과 차광 부재(220)가 중첩되어 형성되므로 빛샘을 차단할 수 있다.
- [0044] 차폐 전극(199)의 연장부(198)는 확장부(197)와 연결되어 형성될 수 있다. 즉, 연장부(198)는 도1 및 도 3에서처럼 제2 확장부(197b)와 연결되어 형성될 수 있다.
- [0045] 돌출부(190)와 연장부(198)에는 접촉 구멍(185)이 형성될 수 있다. 즉, 제1 돌출부(190a)에는 제1 접촉 구멍(185a)이 형성될 수 있으며, 제2 돌출부(190b)에는 제2 접촉 구멍(185b)이 형성될 수 있고, 연장부(198)에 제3 접촉 구멍(185c)이 형성될 수 있다. 이러한, 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b) 각각은 제1 화소 전극(191) 및 제2 화소 전극(191)과 중첩되어 형성될 수 있다. 화소 전극(191)과 접촉 구멍(185)이 중첩되는 면적은 접촉 구멍(185) 면적의 50% 미만으로 형성될 수 있다. 이렇게 50% 미만으로 중첩시키는 이유는 투과율 감소에 대한 리스크를 대응하기 위해서이다.
- [0046] 차폐 전극(199)의 가로부(199c)는 제1 차폐 전극(199a)과 제2 차폐 전극(199b)을 연결한다. 즉, 가로부(199c)는 제1 돌출부(190a)와 연장부(198)와 연결되어 제1 차폐 전극(199a)과 제2 차폐 전극(199b)을 연결할 수 있다. 가로부(199c)는 게이트선(121) 위에 위치할 수 있으며, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이에 위치할 수 있다.
- [0047] 복수의 선크터(230) 위에는 차광 부재(220)가 위치한다. 차광 부재(220)는 도 1에서처럼 게이트선(121)을 따라 뻗어 있다.
- [0048] 그리고 차광 부재(220)는 도 1 및 도 4에 도시된 바와 같이 커버부(220a, 220b)가 형성된다. 이러한 커버부(220a, 220b)는 화소 전극(191)에 형성된 돌출부(190)와 대응되는 위치에 형성될 수 있다. 커버부(220a, 220b)는 화소 전극(191)을 향해 돌출되어 형성될 수 있다.
- [0049] 차광 부재(220)의 제1 커버부(220a)는 제1 부화소 전극(191a)의 제1 돌출부(190a)와 대응되는 위치에 형성될 수 있고, 차광 부재(220)의 제2 커버부(220b)는 제2 부화소 전극(191b)의 제2 돌출부(190b)와 대응되는 위치에 형성될 수 있다. 이러한 제1 커버부(220a) 및 제2 커버부(220b)는 제1 돌출부(190a) 및 제2 돌출부(190b)에 형성된 접촉 구멍(185)을 덮도록 형성되어 있다.
- [0050] 도 1 내지 도 4에서 설명한 바와 같이, 본 실시예에 따르면 차폐 전극(199)의 세로부(196)의 폭 보다 확장부(197)의 폭을 넓게 형성하여 차폐 전극(199)과 차광 부재(220)를 중첩하게 형성하므로 빛샘을 방지할 수 있다.
- [0051] 이하에서는 도 5 내지 도 7을 참고하여 도 1의 실시예를 구체화한 액정 표시 장치에 대해 설명하기로 한다.
- [0052] 도 5는 도 1의 실시예를 구체화한 액정 표시 장치를 나타낸 평면도이고, 도 6은 도 5의 VI-VI를 따라 자른 단면도이며, 도 7은 도 5의 VII-VII를 따라 자른 단면도이다.

- [0053] 도 5 내지 도 7을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 표시판(100, 200) 사이에 들어 있는 액정 분자(31)를 포함하는 액정층(3), 그리고 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(도시하지 않음)를 포함한다.
- [0054] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0055] 투명한 유리 또는 플라스틱 등으로 만들어진 제1 절연 기판(110) 위에 게이트선(121)과 분압 기준 전압선(131)을 포함하는 게이트 도전체가 위치한다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(도시하지 않음)을 포함한다. 분압 기준 전압선(131)은 제1 유지 전극(135, 136) 및 기준 전극(137)을 포함한다. 분압 기준 전압선(131)에 연결되어 있지는 않으나, 제2 부화소 전극(191b)과 중첩하는 제2 유지 전극(138, 139)이 또한 위치한다.
- [0056] 게이트선(121) 및 분압 기준 전압선(131) 위에는 게이트 절연막(140)이 위치하고, 게이트 절연막(140) 위에는 제1 반도체층(154a), 제2 반도체층(154b) 및 제3 반도체층(154c)이 위치한다. 반도체층(154a, 154b, 154c) 위에는 복수의 저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c)가 위치한다.
- [0057] 저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c) 및 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)를 포함하는 복수의 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 위치한다. 데이터 도전체 및 그 아래에 위치하는 반도체 및 저항성 접촉 부재는 하나의 마스크를 이용하여 동시에 형성될 수 있다. 데이터선(171)은 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(도시하지 않음)을 포함하며, 동일한 평면 형태의 반도체층(151) 및 저항성 접촉 부재(161)를 포함할 수 있다.
- [0058] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 섬형 반도체층(154a)와 함께 하나의 제1 박막 트랜지스터(Qa)를 이루며, 박막 트랜지스터의 채널은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체층(154a)에 형성된다. 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 섬형 반도체층(154b)과 함께 하나의 제2 박막 트랜지스터(Qb)를 이루며, 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 제2 반도체층(154b)에 형성된다. 제3 게이트 전극(124c), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)은 제3 섬형 반도체층(154c)와 함께 하나의 제3 박막 트랜지스터(Qc)를 이루며, 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 제3 반도체층(154c)에 형성된다. 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있으며, 넓게 확장된 확장부(177)를 포함한다.
- [0059] 데이터 도전체(171, 173c, 175a, 175b, 175c) 및 노출된 반도체층(154a, 154b, 154c) 부분 위에는 제1 보호막(180p)이 위치한다. 제1 보호막(180p)은 질화규소 또는 산화규소 등의 무기 절연막일 수 있다. 제1 보호막(180p)은 색필터(230)의 안료가 노출된 반도체층(154a, 154b, 154c) 부분으로 유입되는 것을 방지할 수 있다.
- [0060] 제1 보호막(180p) 위에는 복수의 색필터(230)가 위치한다. 색필터(230)는 유기 절연물로 이루어질 수 있다.
- [0061] 복수의 색필터(230)는 가로 방향으로 나란히 형성되어 있으며 일정 간격 중첩되어 형성될 수 있다.
- [0062] 색필터(230)는 기본색(primary color) 중 하나를 고유하게 표시할 수 있으며, 기본색의 예로는 적색, 녹색, 청색 등 삼원색 또는 황색(yellow), 청록색(cyan), 자홍색(magenta) 등을 들 수 있다. 도시하지는 않았지만, 색필터(230)는 기본색 외에 기본색의 혼합색 또는 백색(white)을 표시하는 색필터를 더 포함할 수 있다.
- [0063] 색필터(230) 위에는 제2 보호막(180q)이 위치한다. 제2 보호막(180q)은 질화규소 또는 산화규소 등의 무기 절연막일 수 있다. 제2 보호막(180q)은 색필터(230)가 들뜨는 것을 방지하고 색필터(230)로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0064] 제1 보호막(180p), 색필터(230) 및 제2 보호막(180q)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)을 드러내는 제1 접촉 구멍(contact hole, 185a) 및 제2 접촉 구멍(185b)이 위치한다. 제1 보호막(180p) 및 제2 보호막(180q), 그리고 게이트 절연막(140)에는 기준 전극(137)의 일부와 제3 드레인 전극(175c)의 일부를 드러내는 제3 접촉 구멍(185c)이 형성되어 있다. 제3 접촉 구멍(185c)을 통해 드러나 있는 기준 전극(137)과 제3 드레인 전극(175c)을 전기적으로 연결한다. 제1 접촉 구멍(185a)은 제1 돌출부(190a)에 형성되며, 제2 접촉 구멍(185b)은 제2 돌출부(190b)에 형성되고, 제3 접촉 구멍(185c)은 연장부(198)에 형성될 수 있다.
- [0065] 제2 보호막(180q) 위에는 복수의 화소 전극(191)이 위치한다. 각 화소 전극(191)은 게이트선(121)을 사이에 두고 서로 분리되어, 게이트선(121)을 중심으로 열 방향으로 이웃하는 제1 부화소 전극(191a)과 제2 부화소 전극

(191b)을 포함한다. 화소 전극(191)은 ITO, IZO 등의 투명한 도전성 물질로 만들어지거나, 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수도 있다.

[0066] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 각각 도 8에 도시한 기본 전극 또는 그 변형을 하나 이상 포함하고 있다.

[0067] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통하여 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)과 물리적, 전기적으로 연결되어 있으며, 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 제2 드레인 전극(175b)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어, 제1 부화소 전극(191a)에 인가되는 전압의 크기는 제2 부화소 전극(191b)에 인가되는 전압의 크기보다 크게 된다.

[0068] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 게이트선(121)을 향해 돌출된 돌출부(190)를 포함한다. 이때, 돌출부(190)는 차광 부재(220) 아래에 위치할 수 있다. 제1 부화소 전극(191a)에는 제1 돌출부(190a)가 형성되며 제2 부화소 전극(191b)에는 제2 돌출부(190b)가 형성된다. 이러한 제1 돌출부(190a) 및 제2 돌출부(190b)는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)이 이격된 사이에 위치할 수 있다. 제1 돌출부(190a)에는 제1 접촉 구멍(185a)이 형성될 수 있으며, 제2 돌출부(190b)에는 제2 접촉 구멍(185b)이 형성될 수 있다. 이렇게 화소 전극(191)에 돌출부(190)를 형성하여 접촉 구멍(185)을 형성하는 이유는 차폐 전극(199)에 확장부(197)가 형성되어 차폐 전극(199)의 면적의 영역이 넓어짐으로써 상대적으로 박막 트랜지스터가 형성될 수 있는 면적이 좁아지므로 이를 해결하기 위함이다.

[0069] 화소 전극(191)과 접촉 구멍(185)은 중첩되어 형성되며, 화소 전극(191)과 접촉 구멍(185)이 중첩되는 면적은 접촉 구멍(185) 면적의 50% 미만으로 최소화하여 투과율 감소에 대한 리스크를 대응할 수 있다.

[0070] 데이터 전압이 인가된 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 후술하는 상부 표시판(200)의 공통 전극(270)과 함께 전계를 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.

[0071] 차폐 전극(199)은 화소 전극(191)과 동일한 층에 위치할 수 있다.

[0072] 차폐 전극(199)은 데이터선(171)과 중첩하도록 위치하며, 색필터(230)가 중첩된 부분 위에 위치할 수 있다. 차폐 전극(199)은 데이터선(171)의 평면 형상과 동일 유사한 형상을 가질 수 있다. 차폐 전극(199)은 화소 전극(191)을 기준으로 양측에 형성되는 제1 차폐 전극(199a) 및 제2 차폐 전극(199b)을 포함하며, 제1 차폐 전극(199a)과 제2 차폐 전극(199b)을 연결하는 가로부(199c) 및 제2 차폐 전극(199b)에 형성되는 연장부(198)를 포함한다. 차폐 전극(199)은 제1 차폐 전극(199a), 제2 차폐 전극(199b), 연장부(198) 및 가로부(199c)이 분리되어 형성되는 것이 아니라, 하나로 연결될 수 있다.

[0073] 제1 차폐 전극(199a) 및 제2 차폐 전극(199b)은 세로부(196)와 확장부(197)를 포함한다. 이때, 세로부(196)는 데이터선(171)과 평행하게 형성되며, 확장부(197)는 세로부(196)와 연결된다. 확장부(197)의 양측 가장자리는 차광 부재(220) 아래에 위치할 수 있다. 확장부(197)는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 이격된 사이에 위치할 수 있다. 확장부(197)의 폭은 세로부(196)의 폭보다 크게 형성될 수 있다.

[0074] 제1 차폐 전극(199a)은 제1 세로부(196a)와 제1 확장부(197a)를 포함하며, 제2 차폐 전극(199b)은 제2 세로부(196b)와 제2 확장부(197b)를 포함한다. 이때, 제2 차폐 전극(199b)의 제2 확장부(197)에는 연장부(198)가 형성될 수 있다. 연장부(198)에는 제3 접촉 구멍(185c)이 형성될 수 있다.

[0075] 차폐 전극(199)의 가로부(199c)는 게이트선(121)과 평행하게 형성되며 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 이격된 사이에 위치한다. 가로부(199c)는 제2 차폐 전극(199b)의 연장부(198)와 제1 차폐 전극(199a)의 확장부(197a)를 연결한다.

[0076] 차폐 전극(199)과 공통 전극(270) 사이에 안정적인 전계의 형성이 가능하고, 이를 통한 액정 제어가 가능하다.

[0077] 차폐 전극(199)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다. 즉, 차폐 전극(199)은 화소 전극(191)과 동일한 물질로 이루어질 수도 있고, 다른 물질로 이루어질 수도 있다. 차폐 전극(199)과 화소 전극(191)과 동일한 마스크를 사용하여 동시에 형성될 수 있다.

[0078] 차폐 전극(199)은 공통 전극(270)과 동일한 전압을 인가 받는바, 차폐 전극(199)과 공통 전극(270) 사이에서는

전계가 생기지 않고, 차폐 전극(199)과 공통 전극(270) 사이에 위치하는 액정 분자들은 배향되지 않는다. 따라서, 상기에 위치하는 액정은 블랙 상태가 되며, 이를 통해 차광 부재(220)의 기능을 할 수 있다.

- [0079] 따라서, 본 발명의 일 실시예에 따른 액정 표시 장치는 차광 부재(220)뿐만 아니라 차폐 전극(199)에 의해서도 차광 기능을 가질 수 있다.
- [0080] 제2 보호막(180q) 및 화소 전극(191) 위에는 차광 부재(220)가 위치한다. 차광 부재(220)는 게이트선(121)과 평행하게 형성되며, 게이트선(121) 및 박막 트랜지스터를 커버하도록 형성된다.
- [0081] 또한, 차광 부재(220)는 화소 전극(191)의 돌출부(190)에 형성된 접촉 구멍(185)을 커버하도록 커버부(220a, 220b)를 포함한다. 즉, 차광 부재(220)는 제1 화소 전극(191a)의 제1 돌출부(190a)를 커버하도록 제1 커버부(220a)를 포함하고, 제2 화소 전극(191b)의 제2 돌출부(190b)를 커버하도록 제2 커버부(220b)를 포함한다.
- [0082] 여기서는 도시하지 않았지만 차광 부재(220) 위에 간격재가 위치할 수 있다. 이러한 간격재는 단차가 상이한 메인 컬럼 스페이서와 서브 컬럼 스페이서를 포함할 수 있다. 메인 컬럼 스페이서는 상부 표시판(200)과 하부 표시판(100) 사이에 간격을 지지하는 역할을 수행하며, 서브 컬럼 스페이서는 메인 컬럼 스페이서의 역할을 보조하여 상부 표시판(200)과 하부 표시판(100) 사이에 간격을 지지하는 보조 역할을 한다.
- [0083] 화소 전극(191) 및 차광 부재(220) 위에는 하부 배향막(11)이 위치한다.
- [0084] 이제 상부 표시판(200)에 대하여 설명한다.
- [0085] 절연 기판(210) 위에 공통 전극(270)이 위치한다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체로 형성될 수 있다.
- [0086] 공통 전극(270) 위에는 상부 배향막(21)이 형성되어 있다.
- [0087] 액정층(3)은 복수의 액정 분자(31)를 포함하고, 액정 분자(31)는 두 전계 생성 전극(191, 270)에 전압이 인가되지 않은 상태에서 두 기판(110, 210)의 표면에 대하여 수직을 이루도록 배향되고, 화소 전극(191)의 절개 패턴의 길이 방향과 동일한 방향으로 기울어진 선경사를 가지도록 배향되어 있다.
- [0088] 이하에서는 도 8을 참고하여 화소 전극의 기본 전극에 대하여 설명하기로 한다.
- [0089] 도 8은 본 발명의 일 실시예에 따른 액정 표시 장치의 화소 전극의 기본 영역을 도시한 평면도이다.
- [0090] 도 8을 참고하면, 기본 전극의 전체적인 모양은 사각형이며 가로 줄기부(193) 및 이와 직교하는 세로 줄기부(192)로 이루어진 십자형 줄기부를 포함한다. 또한 기본 전극은 가로 줄기부(193)와 세로 줄기부(192)에 의해 제1 부영역(Da), 제2 부영역(Db), 제3 부영역(Dc) 및 제4 부영역(Dd)으로 나뉘어지며, 제1 내지 제4 부영역(Da, Db, Dc, Dd)은 복수의 제1 미세 가지부(194a), 복수의 제2 미세 가지부(194b), 복수의 제3 미세 가지부(194c) 및 복수의 제4 미세 가지부(194d)를 개별적으로 포함한다.
- [0091] 제1 미세 가지부(194a)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 좌상향 방향으로 비스듬하게 뻗어 있고, 제2 미세 가지부(194b)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 우상향 방향으로 비스듬하게 뻗어 있다. 제3 미세 가지부(194c)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 좌하향 방향으로 뻗어 있고, 제4 미세 가지부(194d)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 우하향 방향으로 비스듬하게 뻗어 있다.
- [0092] 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)는 게이트선(121a, 121b) 또는 가로 줄기부(193)와 대략 45도 또는 135도의 각을 이룬다. 또한 이웃하는 두 부영역(Da, Db, Dc, Dd)의 미세 가지부(194a, 194b, 194c, 194d)는 서로 직교할 수 있다.
- [0093] 미세 가지부(194a, 194b, 194c, 194d)의 폭은 약 2.5 내지 5.0 μm 일 수 있고, 한 부영역(Da, Db, Dc, Dd) 내에서 이웃하는 미세 가지부(194a, 194b, 194c, 194d) 사이의 간격은 약 2.5 내지 5.0 μm 일 수 있다.
- [0094] 본 발명의 다른 일 실시예에 따르면, 미세 가지부(194a, 194b, 194c, 194d)의 폭은 가로 줄기부(193) 또는 세로 줄기부(192)에 가까울수록 넓어질 수 있으며, 하나의 미세 가지부(194a, 194b, 194c, 194d)에서 폭이 가장 넓은 부분과 가장 좁은 부분의 차이는 약 0.2 내지 1.5 μm 일 수 있다.
- [0095] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통하여 각기 제1 드레인 전극(175a) 또는 제2 드레인 전극(175b)과 연결되어 있으며 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 이때, 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)

d)의 변은 전계를 왜곡하여 액정 분자(31)의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전계의 수평 성분은 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)의 변에 거의 수평이다. 따라서 도 5에 도시한 바와 같이 액정 분자(31)는 미세 가지부(194a, 194b, 194c, 194d)의 길이 방향에 평행한 방향으로 기울어진다. 한 화소 전극(191)은 미세 가지부(194a, 194b, 194c, 194d)의 길이 방향이 서로 다른 네 개의 부영역(Da-Dd)을 포함하므로 액정 분자(31)가 기울어지는 방향은 대략 네 방향이 되며 액정 분자(31)의 배향 방향이 다른 네 개의 도메인이 액정층(3)에 형성된다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

[0096] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

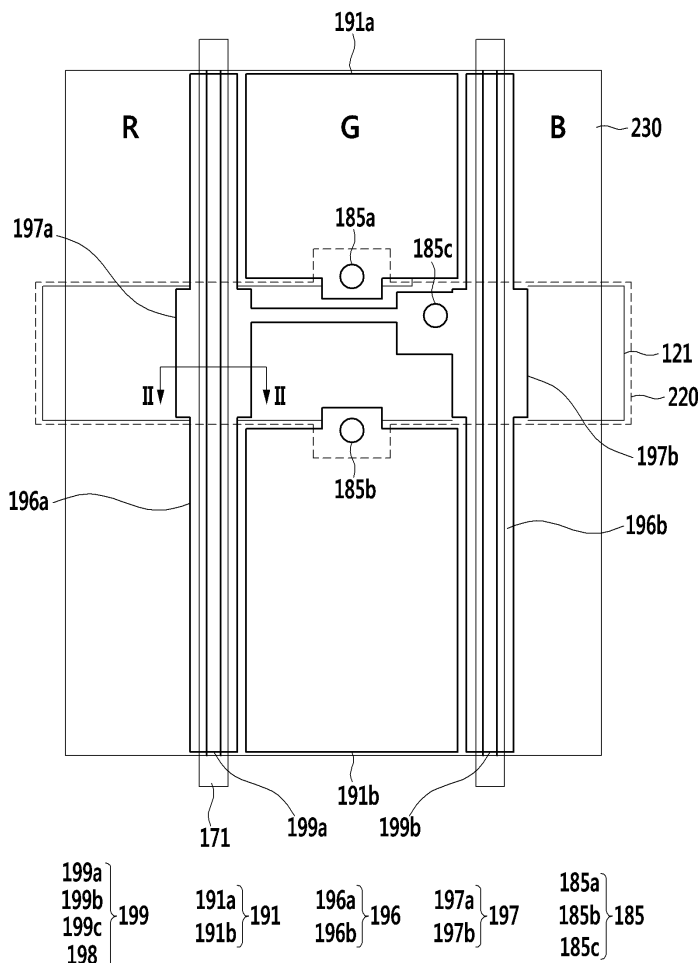
부호의 설명

[0097]

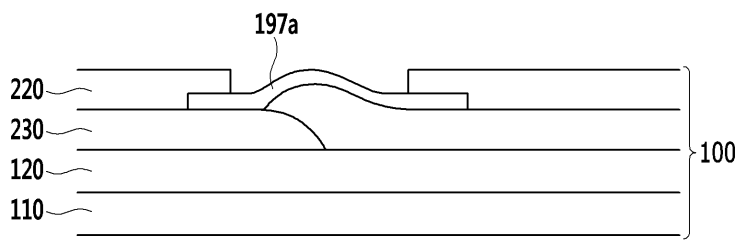
3: 액정층	31: 액정 분자
11: 하부 배향막	21: 상부 배향막
110, 210: 기판	100: 하부 표시판
191: 화소 전극	200: 상부 표시판
199: 차폐 전극	220: 차광 부재

도면

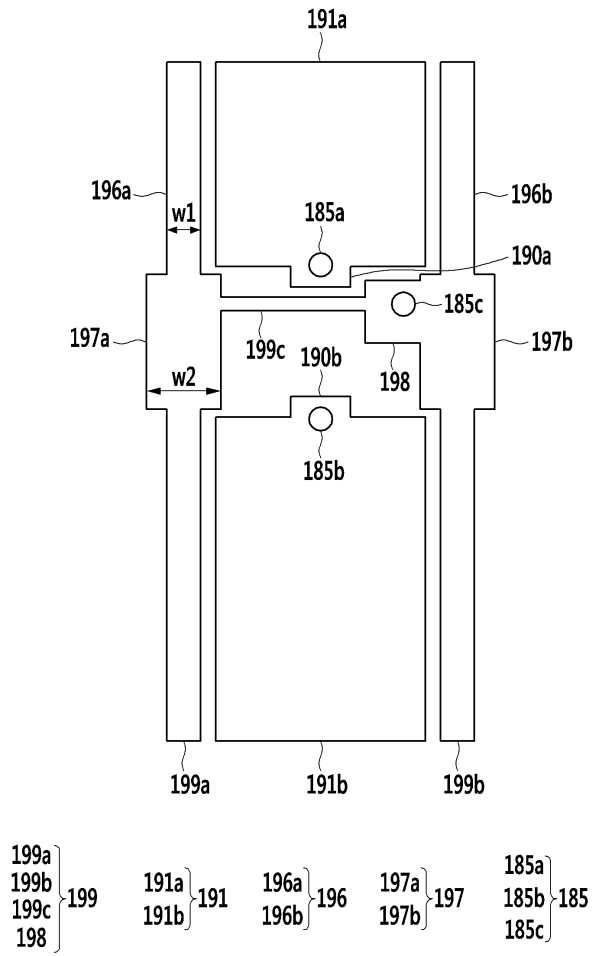
도면1



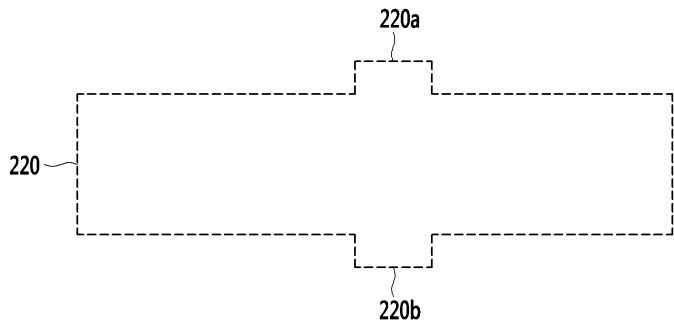
도면2



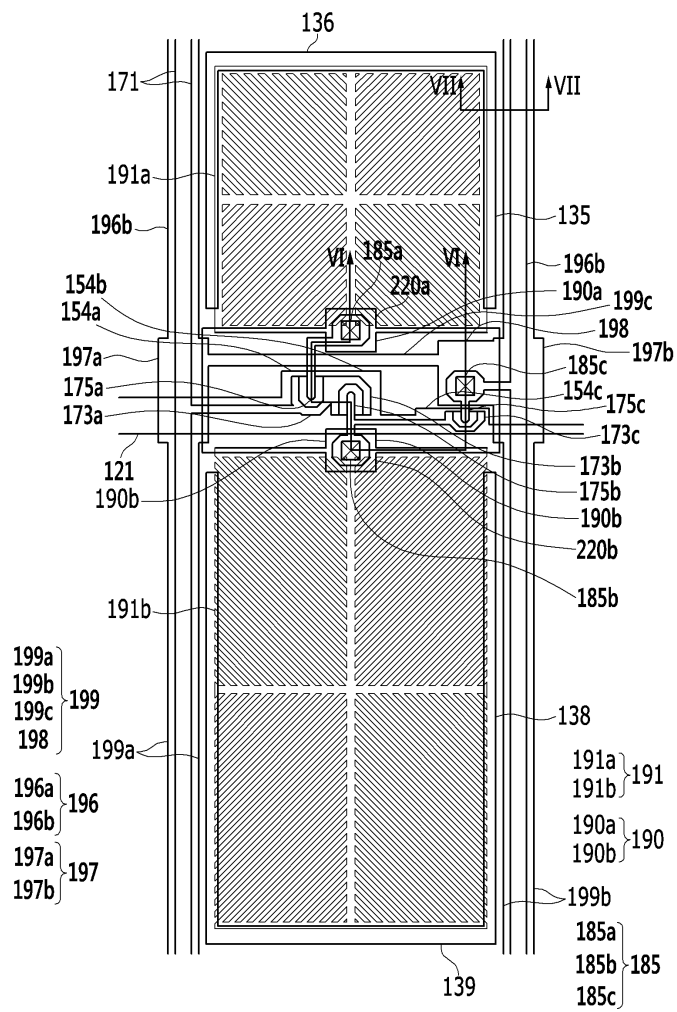
도면3



도면4



도면5



도면8

