

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(11) 공개번호 10-2021-0085345
(43) 공개일자 2021년07월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/1343 (2006.01)
(52) CPC특허분류
G09G 3/3611 (2013.01)
G02F 1/13338 (2021.01)
(21) 출원번호 10-2019-0178287
(22) 출원일자 2019년12월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박진호
경기도 파주시 월롱면 엘지로 245
백세하
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인 정안

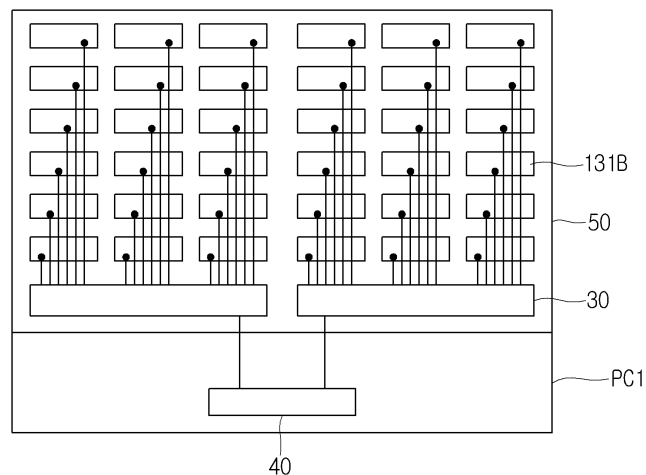
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것으로, 액정 표시 장치는 복수의 화소들을 포함하는 표시 패널, 상기 표시 패널 상에 배치되며, 외부로부터의 터치 위치를 검출하기 위한 터치 전극을 포함하는 터치 패널, 상기 표시 패널의 게이트 라인에 스캔 펄스를 공급하는 게이트 구동부, 상기 표시 패널의 데이터 라인에 영상 데이터 표현을 위한 전압 값을 제공하는 데이터 구동부, 상기 표시 패널의 공통 전극에 공통 전압을 공급하기 위한 공통전압 발생부 및 상기 게이트 구동부 및 상기 데이터 구동부를 제어하기 위한 타이밍 제어부를 포함하고, 상기 공통 전극은 복수의 분할된 세그먼트 전극으로 구성될 수 있으며, 이에 의해 공통 전압에 야기되는 리플의 크기를 줄임으로써 화질의 개선을 도모할 수 있다.

대표도 - 도6



(52) CPC특허분류
G02F 1/1343 (2013.01)

명세서

청구범위

청구항 1

액정 표시 장치에 있어서,
복수의 화소들을 포함하는 표시 패널;
상기 표시 패널 상에 배치되며, 외부로부터의 터치 위치를 검출하기 위한 터치 전극을 포함하는 터치 패널;
상기 표시 패널의 게이트 라인에 스캔 펄스를 공급하는 게이트 구동부;
상기 표시 패널의 데이터 라인에 영상 데이터 표현을 위한 전압 값을 제공하는 데이터 구동부;
상기 표시 패널의 공통 전극에 공통 전압을 공급하기 위한 공통전압 발생부; 및
상기 게이트 구동부 및 상기 데이터 구동부를 제어하기 위한 타이밍 제어부를 포함하고,
상기 공통 전극은 복수의 분할된 세그먼트 전극으로 구성되는, 액정 표시 장치.

청구항 2

제1항에 있어서,
상기 표시 패널의 상기 복수의 화소들 각각은 박막 트랜지스터(TFT), 스토리지 커패시터 및 액정셀을 포함하고,
상기 박막 트랜지스터, 상기 스토리지 커패시터 및 화소 전극을 포함하는 회로 소자 및 상기 회로 소자들로 구동 신호를 인가하기 위한 상기 게이트 라인 및 상기 데이터 라인은 제1 기판에 배치되고,
상기 공통 전극은 제2 기판에 배치되고,
상기 액정셀은 상기 제1 기판 및 상기 제2 기판 사이에 배치되고 상기 화소 전극 및 상기 공통 전극 사이에 형성되는 전계에 따라 변화하는, 액정 표시 장치.

청구항 3

제1항에 있어서,
상기 세그먼트 전극의 크기는 상기 화소 전극의 크기의 k 배수의 크기를 가지고, 상기 k 는 자연수인, 액정 표시 장치.

청구항 4

제1항에 있어서,
상기 복수의 분할된 세그먼트 전극의 각각의 크기는 서로 동일한, 액정 표시 장치.

청구항 5

제1항에 있어서,
상기 공통 전압 발생부는 상기 복수의 분할된 세그먼트 전극 각각에 동일한 레벨의 상기 공통 전압을 공급하는, 액정 표시 장치.

청구항 6

제5항에 있어서,

상기 공통 전압 발생부는 상기 데이터 구동부로 상기 공통 전압을 공급하고,

상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하는, 액정 표시 장치.

청구항 7

제6항에 있어서,

상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달하는, 액정 표시 장치.

청구항 8

제5항에 있어서,

상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하는, 액정 표시 장치.

청구항 9

제8항에 있어서,

상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달하는, 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 공통 전압의 리플을 개선한 액정 표시 장치에 관한 것이다.

배경 기술

[0003] 양산 기술의 발전, 구동 수단의 용이성, 저전력 소비, 고화질 및 대화면 구현의 용이성과 같은 장점으로 인하여 스마트폰, 노트북 컴퓨터, 텔레비전과 같은 각종 전자기기에서 액정 표시 장치(liquid crystal display device)가 널리 사용되고 있다.

[0004] 액정 표시 장치와 함께, 입력 장치로서 종래에 사용되었던 마우스나 키보드를 대체하여 사용자가 손가락이나 펜을 이용하여 액정 표시 장치의 화면에 직접 정보를 입력할 수 있는 터치 스크린의 사용도 보편화되었다.

[0005] 액정 표시 장치는 복수의 화소(pixel)를 이용하여 영상을 표시할 수 있는데, 각 화소는 화소 전극, 액정을 포함하는 액정층, 및 공통 전극을 포함하며 화소 전극에 인가되는 데이터 전압과 공통 전극에 인가되는 공통 전압에 의해서 형성된 전계가 액정의 광 투과율을 조절함에 따라 영상이 구현되게 된다. 액정 표시 장치의 각 화소의 화소 전극에 동일한 데이터 전압이 인가되면 동일한 밝기로 나오도록 하기 위하여 동일한 공통 전압이 액정 표시 장치의 모든 화소에 제공될 필요가 있다. 따라서, 공통 전극은 전체 화소를 모두 덮도록 하나의 층

(substate)을 형성하여 동일한 공통 전압을 제공할 수 있다.

- [0006] 그런데, 공통 전압은 화소에 일정 전압으로 공급되나, 각 화소에서 인가되는 데이터 전압에 의해 커패시터에서의 주기적 충·방전으로 인해 또는 화소 내에서의 저항 성분이 증가함으로 인해 공통 전압은 일정 전압을 유지하지 못하고, 리플(ripple)을 포함할 수 있다.
- [0007] 이러한 리플은 충·방전되는 데이터 전압의 변화량에 비례하여 크기가 수시로 변하게 된다. 특히, 리플의 크기 변화량은 동영상 구현 시 더욱더 증가할 수 있다.
- [0008] 이와 같이, 공통 전압에 섞인 리플의 크기가 수시로 변하게 되면, 액정 표시 장치 내에서의 공통 전압은 일정 전압을 유지하지 못하고 높아지거나 낮아지게 되는 노이즈 현상을 가지게 된다. 그리고 이러한 노이즈 현상은 액정층에 인가되는 전기장의 크기에 영향을 미쳐 화질이 저하되는 문제점이 있다.
- [0009] 일반적으로 이러한 공통 전압에 발생하는 리플을 해소하기 위하여 별도의 보상 회로가 구현될 수 있다. 보상 회로는 리플을 포함하여 변형된 공통 전압을 입력으로 받아 리플을 반전 보상하여 공통 전압을 일정하게 유지하도록 할 수 있다. 다만 이러한 보상 회로가 장착되기 위해서는 별도의 비용이 소모되고, 액정 표시 장치의 제조시 공정이 복잡해지며, 나아가 회로 기판 상에 보상 회로가 설치되어 다른 부품들이 설치될 수 있는 공간이 적어지게 되는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0011] 공통 전극이 액정 표시 장치 내의 모든 화소에 연결되어 있는 바 모든 화소에서의 데이터 전압의 인가는 공통 전극에 흐르는 공통 전압의 리플이 커지도록 한다. 따라서 본 발명은 공통 전극을 복수 개의 세그먼트들로 분할하도록 구성함으로써 각각의 세그먼트들에 미치는 데이터 전압의 개수를 줄여 공통 전압에 인가되는 리플의 크기를 줄일 수 있는 액정 표시 장치의 구성을 제공하는 데 있다.

과제의 해결 수단

- [0013] 본 발명의 다양한 실시 예들에 따르면, 액정 표시 장치는 복수의 화소들을 포함하는 표시 패널, 상기 표시 패널 상에 배치되며, 외부로부터의 터치 위치를 검출하기 위한 터치 전극을 포함하는 터치 패널, 상기 표시 패널의 게이트 라인에 스캔 펄스를 공급하는 게이트 구동부, 상기 표시 패널의 데이터 라인에 영상 데이터 표현을 위한 전압 값을 제공하는 데이터 구동부, 상기 표시 패널의 공통 전극에 공통 전압을 공급하기 위한 공통전압 발생부 및 상기 게이트 구동부 및 상기 데이터 구동부를 제어하기 위한 타이밍 제어부를 포함하고, 상기 공통 전극은 복수의 분할된 세그먼트 전극으로 구성될 수 있다.
- [0014] 본 발명의 다양한 실시 예들에 따르면, 상기 표시 패널의 상기 복수의 화소들 각각은 박막 트랜지스터(TFT), 스토리지 커패시터 및 액정셀을 포함하고, 상기 박막 트랜지스터, 상기 스토리지 커패시터 및 화소 전극을 포함하는 회로 소자 및 상기 회로 소자들로 구동 신호를 인가하기 위한 상기 게이트 라인 및 상기 데이터 라인은 제1 기판에 배치되고, 상기 공통 전극은 제2 기판에 배치되고, 상기 액정셀은 상기 제1 기판 및 상기 제2 기판 사이에 배치되고 상기 화소 전극 및 상기 공통 전극 사이에 형성되는 전계에 따라 변화할 수 있다.
- [0015] 본 발명의 다양한 실시 예들에 따르면, 상기 세그먼트 전극의 크기는 상기 화소 전극의 크기의 k배수의 크기를 가지고, 상기 k는 자연수일 수 있다.
- [0016] 본 발명의 다양한 실시 예들에 따르면, 상기 복수의 분할된 세그먼트 전극의 각각의 크기는 서로 동일할 수 있다.
- [0017] 본 발명의 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 복수의 분할된 세그먼트 전극 각각에 동일한 레벨의 상기 공통 전압을 공급할 수 있다.
- [0018] 본 발명의 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 데이터 구동부로 상기 공통 전압을 공급하고, 상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달할 수 있다.

- [0019] 본 발명의 다양한 실시 예들에 따르면, 상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달할 수 있다.
- [0020] 본 발명의 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달할 수 있다.
- [0021] 본 발명의 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달할 수 있다.

발명의 효과

- [0023] 본 발명의 액정 표시 장치는 공통 전극이 일체로 형성되지 않고, 복수개의 세그먼트 전극들로 구성하여 각 세그먼트 전극이 연결하는 화소의 수를 제한함으로써 화소의 커패시터에 충·방전되는 데이터 전압에 의한 영향을 감소시키고, 각 세그먼트 전극들에 인가되는 공통 전압에 부가되는 리플 성분을 줄여, 액정 표시 장치의 노이즈 현상을 줄일 수 있다. 또한, 동일한 노이즈 현상에 의해서 영향을 받는 터치 패널의 인지 성능 저하가 방지될 수 있다.
- [0024] 또한, 각 세그먼트 전극에 인가되는 공통 전압의 리플이 줄어들게 됨에 따라 종래의 보상 회로없이 운용할 수 있어, 재료비 절감 및 회로 기판 상에 부품을 배치할 수 있는 공간을 더 확보할 수 있다.

도면의 간단한 설명

- [0026] 도 1은 일 실시 예에 따른 액정 표시 장치의 구성을 나타낸 블록도이다.
- 도 2는 도 1에 도시된 화소의 일 실시 예를 나타낸 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 단면을 개략적으로 표현한 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 표시 패널(50)의 단면을 나타낸 도면이다.
- 도 5는 일 실시 예에 따른 공통 전극의 배치 구성을 도시한 도면이다.
- 도 6은 본 발명의 다양한 실시예들에 따른 복수의 세그먼트 전극들로 구성되는 공통 전극의 액정 표시 장치 상에서의 개략적인 평면도를 나타낸 도면이다.
- 도 7 내지 도 10은 본 발명의 다양한 실시예들에 따른 복수의 세그먼트 전극들에 공통 전압을 제공하는 예를 도시한 도면이다.
- 도면의 설명과 관련하여, 동일 또는 유사한 구성요소에 대해서는 동일 또는 유사한 참조 부호가 사용될 수 있다.

발명을 실시하기 위한 구체적인 내용

- [0027] 이하, 도면을 참조하여 실시 예들을 설명한다. 본 명세서에서, 어떤 구성 요소(또는 영역, 층, 부분 등)가 다른 구성 요소 "상에 있다.", "연결된다.", 또는 "결합된다."고 언급되는 경우에 그것은 다른 구성 요소 상에 직접 연결/결합될 수 있거나 또는 그들 사이에 제3의 구성 요소가 배치될 수도 있다는 것을 의미한다.
- [0028] 동일한 도면 부호는 동일한 구성 요소를 지칭한다. 또한, 도면들에 있어서, 구성요소들의 두께, 비율, 및 치수는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. "및/또는"은 연관된 구성들이 정의할 수 있는 하나 이상의 조합을 모두 포함한다.
- [0029] 제1, 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되지 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 실시 예들의 권리 범위를 벗어나지 않으면서 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않

는 한, 복수의 표현을 포함한다.

- [0030] "아래에", "하측에", "위에", "상측에" 등의 용어는 도면에 도시된 구성들의 연관관계를 설명하기 위해 사용된다. 상기 용어들은 상대적인 개념으로, 도면에 표시된 방향을 기준으로 설명된다.
- [0031] "포함하다." 또는 "가지다." 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0032] 도 1은 일 실시예에 따른 액정 표시 장치(1)의 구성을 나타낸 블록도이다.
- [0033] 도 1을 참조하면, 액정 표시 장치(1)는 데이터 라인들(DL1~DLm)과 게이트 라인들(GL1~GLn)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 박막 트랜지스터(thin film transistor; TFT)가 형성된 표시 패널(50), 표시 패널(50)의 게이트 라인들(GL1~GLn)에 스캔 펄스를 공급하는 게이트 구동부(20), 표시 패널(50)의 데이터 라인들(DL1~DLm)에 영상 데이터 표현을 위한 전압 값을 제공하는 데이터 구동부(30), 공통 전극에 공통 전압(Vcom)을 공급하기 위한 공통전압 발생부(40), 터치 입력을 수신하기 위한 터치 구동부(60), 게이트 구동부(20) 및 데이터 구동부(30)를 제어하기 위한 타이밍 제어부(10)를 포함할 수 있다. 미도시되어 있지만 액정 표시 장치(1)는 표시 패널(50)에 광을 조사하기 위한 백라이트 어셈블리 및 감마기준 전압을 발생하여 데이터 구동부(30)에 제공하는 감마기준전압 발생부를 더 포함할 수 있다.
- [0034] 타이밍 제어부(10)는 외부로부터 영상 신호(RGB) 및 제어 신호(CS)를 수신할 수 있다. 영상 신호(RGB)는 복수의 계조 데이터를 포함할 수 있다. 제어 신호(CS)는 예를 들어, 수평 동기 신호, 수직 동기 신호 및 메인 클럭 신호를 포함할 수 있다.
- [0035] 타이밍 제어부(10)는 영상 신호(RGB) 및 제어 신호(CS)를 표시 패널(50)의 동작 조건에 적합하도록 처리하여, 영상 데이터(DATA), 게이트 구동 제어 신호(CONT1) 및 데이터 구동 제어 신호(CONT2)를 생성 및 출력할 수 있다.
- [0036] 게이트 구동부(20)는 복수의 게이트 라인들(GL1~GLn)을 통해 표시 패널(50)의 화소(PX)들과 연결될 수 있다. 게이트 구동부(20)는 타이밍 제어부(10)로부터 출력되는 게이트 구동 제어 신호(CONT1)에 기초하여, 게이트 신호들을 생성할 수 있다. 게이트 구동부(20)는 생성된 게이트 신호들을 복수의 게이트 라인들(GL1~GLn)을 통해 화소(PX)들에 제공할 수 있다.
- [0037] 데이터 구동부(30)는 복수의 데이터 라인들(DL1~DLm)을 통해 표시 패널(50)의 화소(PX)들과 연결될 수 있다. 데이터 구동부(30)는 타이밍 제어부(10)로부터 출력되는 영상 데이터(DATA) 및 데이터 구동 제어 신호(CONT2)에 기초하여, 데이터 신호들을 생성할 수 있다. 데이터 구동부(30)는 생성된 데이터 신호들을 복수의 데이터 라인들(DL1~DLm)을 통해 화소(PX)들에 제공할 수 있다.
- [0038] 도면에는 도시되지 않았지만, 전원 공급부(미도시)는 복수의 전원 라인들을 통해 표시 패널(50)의 화소(PX)들에 전원을 공급할 수 있다. 전원 공급부는 타이밍 제어부(10)로부터 인가되는 전원 공급 제어 신호에 따라 표시 패널(50)에 제공될 구동 전압을 생성할 수 있다.
- [0039] 공통전압 발생부(40)는 공통 전압(Vcom)을 생성하여 화소(PX)들에 구비된 액정셀(C1c)들의 공통 전극에 제공할 수 있다. 공통 전압 발생부(40)는 PMIC(power management integrate circuit)를 포함할 수 있다. PMIC는 전압을 변환하거나 생성하는 기능을 포함하고, 전원 전압(VDD)에 기초하여 공통 전압(Vcom)을 생성할 수 있다.
- [0040] 표시 패널(50)에는 복수의 화소(PX)(또는, 서브 화소로 명명됨)들이 배치될 수 있다. 일 실시 예에 따라, 화소(PX)들은 표시 패널(50) 상에 매트릭스 형태로 배열될 수 있다.
- [0041] 일 실시 예에서, 표시 패널(50)은 컬러 필터 어레이가 형성된 컬러 필터 기판, TFT 어레이가 형성된 TFT 기판, 컬러 필터 기판 및 TFT 기판 사이에 개재되며 액정을 포함하는 액정층, 컬러 필터 기판 및 TFT 기판의 외측면에 각각 부착된 편광판을 포함하는 액정 표시 패널일 수 있다.
- [0042] 각각의 화소(PX)는 대응되는 게이트 라인 및 데이터 라인에 전기적으로 연결될 수 있다. 이러한 화소(PX)들은 게이트 라인들(GL1~GLn) 및 데이터 라인들(DL1~DLm)을 통해 공급되는 게이트 신호 및 데이터 신호에 대응하는 휘도로 발광할 수 있다.
- [0043] 각각의 화소(PX)는 제1 내지 제3 색 중 어느 하나의 색을 표시할 수 있다. 일 실시 예에서, 각각의 화소(PX)는 레드, 그린 및 블루 중 어느 하나의 색을 표시할 수 있다. 다른 실시 예에서, 각각의 화소(PX)는 시안, 마젠타

및 옐로우 중 어느 하나의 색을 표시할 수 있다. 다양한 실시 예에서, 화소(PX)들은 4개 이상의 색들 중 어느 하나를 표시하도록 구성될 수 있다. 예를 들어, 각각의 화소(PX)는 레드, 그린, 블루 및 화이트 중 어느 하나의 색을 표시할 수도 있다.

[0044] 타이밍 제어부(10), 게이트 구동부(20), 데이터 구동부(30) 및 전원 공급부는 각각 별개의 집적회로(Integrated Circuit; IC)로 구성되거나 적어도 일부가 통합된 집적회로로 구성될 수 있다. 예를 들어, 도 1에서는 게이트 구동부(20)와 데이터 구동부(30)는 표시 패널(50)과 별개의 구성 요소로써 도시되지만, 게이트 구동부(20) 및 데이터 구동부(30) 중 적어도 하나는 표시 패널(50)과 일체로 형성되는 인 패널(In Panel) 방식으로 구성될 수 있다. 예를 들어, 게이트 구동부(20)는 게이트 인 패널(Gate In Panel; GIP) 방식에 따라 표시 패널(50)과 일체로 형성될 수 있다.

[0045] 일 실시 예에 따라, 표시 패널(50)은 터치 입력을 감지하는 터치 일체형 패널로 구성될 수 있다. 이러한 실시 예에서, 액정 표시 장치(1)는 터치 구동부(60)를 더 포함할 수 있고, 예를 들어 터치 구동부는 데이터 구동부(30)와 일체로 형성되어 터치 디스플레이 통합 집적 회로(Touch Display Driver Intergrated circuit; TDDI)로 구현될 수 있다. 터치 구동부(60)는 표시 패널(50)에 대해서 외부에서 접촉되는 부분의 위치를 검출할 수 있다. 일 실시 예에 따라, 터치 구동부(60)는 터치 패널이 포함하는 터치 전극에 스캔 전압을 공급하고, 외부에서 접촉되는 부분에서의 정전 용량을 센싱하는 방식으로 접촉되는 부분의 위치를 검출할 수 있다.

[0046] 도 2는 도 1에 도시된 화소의 일 실시 예를 나타낸 회로도이다. 도 2는 i번째 게이트 라인(GLi)과 j번째 데이터 라인(DLj)에 연결되는 화소(PXij)를 예로써 도시한다.

[0047] 화소(PXij)는 도 1을 참조하여 설명한 표시 패널(50)에 형성될 수 있다. 일 실시 예에서, 표시 패널(50)은 컬러 필터 어레이가 형성된 컬러 필터 기판, TFT 어레이가 형성된 TFT 기판, 컬러 필터 기판 및 TFT 기판 사이에 개재되며 액정을 포함하는 액정층, 컬러 필터 기판 및 TFT 기판의 외측면에 각각 부착된 편광판을 포함하는 액정 표시 패널일 수 있다.

[0048] TFT 기판에는 화소(PXij)를 구동하기 위한 박막 트랜지스터(TFT), 스토리지 커패시터(Cst)와 같은 회로 소자들이 형성될 수 있다. 또한, TFT 기판에는 회로 소자들로 구동 신호를 인가하기 위한 배선들(예를 들어, 게이트 라인(GLi), 데이터 라인(DLj))이 더 형성될 수 있다.

[0049] 도 2를 참조하면, 화소(PXij)는 박막 트랜지스터(TFT), 스토리지 커패시터(Cst) 및 액정셀(Clc)을 포함할 수 있다.

[0050] 박막 트랜지스터(TFT)의 일 전극은 j번째 데이터 라인(DLj)에 연결되고, 타 전극은 화소 전극(PE)에 연결된다. 박막 트랜지스터(TFT)의 게이트 전극은 i번째 게이트 라인(GLi)에 연결된다. 박막 트랜지스터(TFT)는 i번째 게이트 라인(GLi)으로 게이트 온 레벨의 게이트 신호가 인가될 때 턴-온되어, j번째 데이터 라인(DLj)으로 인가되는 데이터 신호를 화소 전극(PE)으로 전달한다.

[0051] 박막 트랜지스터(TFT)는 NMOS 트랜지스터 또는 PMOS 트랜지스터일 수 있다. 또는 박막 트랜지스터(TFT)는 저온 폴리 실리콘(Low Temperature Poly Silicon; LTPS) 박막 트랜지스터, 산화물 박막 트랜지스터 또는 저온 폴리 옥사이드(Low Temperature Polycrystalline Oxide; LTPO) 박막 트랜지스터로 구현될 수 있다.

[0052] 스토리지 커패시터(Cst)는 화소 전극(PE)과 스토리지 전압이 인가되는 Cs 전극(SE) 사이에 연결된다. 스토리지 커패시터(Cst)는 박막 트랜지스터(TFT)가 턴-온되어 데이터 신호가 인가될 때, 데이터 신호에 대응하는 데이터 전압을 저장할 수 있다.

[0053] 액정셀(Clc)은 화소 전극(PE), 공통 전극(CE), 화소 전극(PE)과 공통 전극(CE) 사이에 개재되는 액정을 포함할 수 있다. 액정셀(Clc)은 스토리지 커패시터(Cst)에 저장된 데이터 전압에 의해 구동된다. 구체적으로, 스토리지 커패시터(Cst)에 저장되었다가 화소 전극(PE)으로 공급되는 데이터 전압 및 공통 전극(CE)에 공급되는 공통 전압(Vcom)에 의해 형성되는 자계에 대응하여, 액정셀(Clc)의 액정의 배향각이 제어될 수 있다.

[0054] 공통 전극(CE)은 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드와 같은 수직 전계 구동 방식에서 컬러 필터 기판 상에 형성되며, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드와 같은 수평 전계 구동 방식에서 화소 전극(PE)과 함께 TFT 기판 상에 형성될 수 있다. 공통 전극(CE)은 공통 전압 라인을 통해 공통 전압(Vcom)을 공급받는다.

[0055] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치(1)의 단면을 개략적으로 표현한 도면이고, 도 4는 본 발명

의 일 실시예에 따른 표시 패널(50)의 단면을 나타낸 도면이다.

- [0056] 도 3 및 도 4를 참조하면 본 발명의 일 실시예에 따른 액정 표시 장치(1)는 표시 패널(50) 위에 터치 패널(107)이 놓인 애드온(addon) 방식의 액정 표시 장치일 수 있다. 터치 패널(107) 위에는 터치 패널(107)을 보호하기 위한 커버 유리(108)가 위치할 수 있다.
- [0057] 표시 패널(50)은 컬러 필터 어레이가 형성된 컬러 필터 기관(105), TFT 어레이가 형성된 TFT 기관(103), 컬러 필터 기관 및 TFT 기관 사이에 개재되며 액정을 포함하는 액정층(104), 컬러 필터 기관 및 TFT 기관의 외측면에 각각 부착된 편광판(102, 106) 및 광을 조사하기 위한 백라이트 유닛(back light unit)(101)을 포함하는 액정 표시 패널일 수 있다.
- [0058] 데이터 구동부(30)는 도 3에 도시된 바와 같이 표시 패널(50)의 일측(예를 들면 영상이 표시되지 않는 영역)에 게이트인 패널(Gate In Panel: GIP) 방식으로 형성될 수 있다.
- [0059] 데이터 구동부(30)가 형성된 표시 패널(50)의 일측에는 제1 회로 기관(PC1)이 연결될 수 있다. 제1 회로 기관(PC1)은 인쇄 회로 보드(printed circuit board) 또는 연성 인쇄 회로 보드(flexible printed circuit board)일 수 있으나 이에 한정되지 않는다.
- [0060] 제1 회로 기관(PC1) 상에는 공통 전압 발생부(40)가 형성될 수 있다. 또한 도 3에는 도시되지 않았지만 타이밍 제어부(10) 및 전원 공급부 역시 제1 회로 기관(PC1) 상에 형성될 수 있다. 다만 타이밍 제어부(10), 전원 공급부, 및 공통 전압 발생부(40)는 일체로 제1 회로 기관(PC1) 상에 형성될 수도 있으며, 타이밍 제어부(10), 전원 공급부, 및 공통 전압 발생부(40)가 형성되는 위치는 앞서 설명한 것에 한정되지 않으며, 공지되어 있는 다양한 방법에 따라 변경될 수 있다.
- [0061] 도 1, 도 3, 및 도 4를 참조하면, TFT 기관(103)은 복수의 게이트 라인(GL1~GLn) 및 데이터 라인(DL1~DLm)이 교차 배열되어 정의되는 화소 영역에 중첩되어 배치되는 복수의 화소 전극(112)을 포함할 수 있다. 화소 영역에는 TFT(111) 및 스토리지 커패시터(Cst)가 형성될 수 있다. TFT(111)의 게이트 전극은 게이트 라인(GL1~GLn)과 접속되고, 소스 전극은 데이터 라인(DL1~DLm)과 접속되며, 드레인 전극은 화소 전극(112)과 접속될 수 있다.
- [0062] 컬러 필터 기관(105)은 공통 전극(131), 컬러필터(132), 및 블랙 매트릭스(미도시)를 포함할 수 있다.
- [0063] 공통 전극(131)은 화소 전극(112)과 함께 전계를 형성하고, 형성된 전계에 의해서 액정층(102)에 포함되어 있는 액정분자들의 배열이 바뀌면서 입사광이 변조될 수 있다.
- [0064] 변조된 입사광은 컬러 화상을 표시하기 위한 레드(red), 그린(green), 블루(blue) 컬러필터(132)를 통과되어 영상으로 출력될 수 있다. 블랙 매트릭스는 컬러필터(132)들 사이에 개재되어 화소 영역을 구분할 수 있다.
- [0065] 또한 TFT 기관(103) 및 컬러 필터 기관(105) 사이에는 TFT 기관(103)과 컬러 필터 기관(105)의 셀갭(cell gap)을 유지시키기 위한 갭 스페이서(gap spacer)(170) 및 눌림 스페이서(171)가 형성될 수 있다.
- [0066] 도 3을 참조하면 터치 패널(107)은 표시 패널(50)의 상측에 배치될 수 있다. 터치 패널(107)은 외부로부터의 터치 위치를 검출하기 위한 터치 전극을 포함할 수 있다. 본 발명의 일 예로, 터치 패널(107)은 일 방향으로 배열되는 RX 전극 및 복수의 RX 전극과 수직한 방향으로 배열되는 복수의 TX 전극들을 포함할 수 있다. TX 전극 및 RX 전극은 투명한 도전성 전극일 수 있고, 예컨대 산화인듐주석(ITO, indium tin oxide)을 포함할 수 있다. TX 전극들 및 RX 전극들 사이에는 투명 절연층이 포함될 수 있다.
- [0067] 터치 패널(107) 상에서 RX 전극은 RX 라인을 통해서 터치 구동부(60)에 연결될 수 있고, 터치 패널(107) 상에서 TX 전극은 TX 라인을 통해서 터치 구동부(60)에 연결될 수 있다.
- [0068] 터치 구동부(60)는 터치 패널(107)의 일측과 연결된 제2 회로 기관(PC2) 상에 형성될 수 있다. 제2 회로 기관(PC2)은 인쇄 회로 보드(printed circuit board) 또는 연성 인쇄 회로 보드(flexible printed circuit board)일 수 있으나 이에 한정되지 않는다.
- [0069] 일 실시 예에 따라, 터치 구동부(60)는 TX 구동부, RX 구동부, 및 터치 컨트롤러를 포함할 수 있다.
- [0070] TX 구동부는 터치가 된 부분을 감지하기 위하여 TX 전극에 대해서 스캔 전압을 인가할 수 있다. 예를 들어, TX 구동부는 외부의 터치에 대응하여 적어도 하나의 TX 전극에 스캔 전압을 인가할 수 있다.
- [0071] RX 구동부는 스캔 노드에서 발생하는 정전용량을 감지할 수 있다. 예를 들어 외부에서 터치가 이루어지는 경우, 해당 터치가 이루어지는 부분에서 발생하는 정전 용량이 RX 구동부에 의해서 감지될 수 있고, 이렇게 감지된 정

전 용량의 값은 터치 구동부(60)에 의해서 아날로그 형태에서 디지털 형태로 변환되어 터치 컨트롤러에 전송되고, 터치 컨트롤러는 디지털 형태로 변환된 정전 용량의 값을 통해서 터치된 부분의 좌표를 산출할 수 있다.

[0072] 터치 패널(107)은 화소 영역과 중첩되도록 배치되고, 본 발명에서 터치 패널(107)은 애드온 형식의 터치 방식을 채택하고 있는 바, 데이터 구동부(30) 및 터치 구동부(60)는 서로 독립적으로 구동할 수 있다.

[0073] 도 5는 일 실시 예에 따른 공통 전극(131)의 배치 구성을 도시한 도면이다.

[0074] 도 5를 참조하면, 종래의 구성에 있어서, 공통 전극(131)은 표시 패널(50)의 모든 화소(PX)를 포함할 수 있는 일체화되어 모든 화소(PX)에 동일한 공통 전압(Vcom)을 제공할 수 있다. 하지만 영상이 출력되는 동안 주기적으로 화소(PX)의 커패시터에 충·방전되는 데이터 전압 또는 표시 패널(50) 내에서의 저항 성분의 증가에 의해서 공통 전압(Vcom)은 표시 패널(50) 내에서 리플을 포함할 수 있고, 이러한 공통 전압(Vcom)의 리플에 의해서 화질이 저하될 수 있고, 또한 독립적으로 구동되는 터치 패널(107)의 성능 역시 저하될 수 있다.

[0075] 이에 본 발명의 다양한 실시예에서는 공통 전압(Vcom)에 생성되는 리플 현상을 감소시키기 위하여 새로운 공통 전극(131)의 배치 구조를 제안한다.

[0076] 도 6은 본 발명의 다양한 실시예들에 따른 복수의 세그먼트 전극(131B)들로 구성되는 공통 전극(131)의 액정 표시 장치(1) 상에서의 개략적인 평면도를 나타낸 도면이다.

[0077] 도 3, 도 4, 및 도 6을 참조하면 공통 전극(131)은 복수의 세그먼트 전극(131B)들을 포함할 수 있다. 복수의 세그먼트 전극(131B)들 각각의 크기는 동일할 수 있으며, 복수의 세그먼트 전극(131B)들 각각은 복수의 화소 영역을 포함하도록 배치될 수 있다. 이와 같이 공통 전극(131)을 복수의 세그먼트 전극(131B)들로 분할하면 각각의 세그먼트 전극(131B)에 영향을 미치는 화소(PX)의 수가 줄어들게 됨에 따라 세그먼트 전극(131B)에 인가된 공통 전압에 야기되는 리플의 크기가 줄어들 수 있다. 공통 전극(131)을 구성하는 복수의 세그먼트 전극(131B)들의 수는 표시 패널(50)의 크기, 패널 부하 상황 및/또는 세그먼트 전극(131B)이 감내할 수 있는 리플의 크기에 따라 조정 가능할 수 있다. 일 예로, 평면 상에서 복수의 세그먼트 전극(131B)들 각각은 하나의 화소 전극의 크기의 k(k는 자연수) 배수의 크기를 가질 수 있다. 다른 일 실시 예에 따라, 평면 상에서 복수의 세그먼트 전극(131B)들 각각은 하나의 화소 영역의 크기의 l(l는 자연수) 배수의 크기를 가질 수 있다. 예를 들어, 세그먼트 전극(131B)들 각각은 평면 상에서 네 개의 화소 전극에 대응하는 면적을 가지거나 또는 두 개의 화소 영역에 대응하는 면적을 가질 수 있다. 세그먼트 전극(131B)들 각각은 서로 소정의 간격으로 이격되어 매트릭스 형태로 배치될 수 있다.

[0078] 공통 전압 발생부(40)는 블록 전극(131B)들 각각에 공통 전압(Vcom)을 인가할 수 있다. 좀 더 구체적으로 설명하면, 공통 전압 발생부(40)는 공통 전압(Vcom)을 생성하여 데이터 구동부(30)로 전달하고, 데이터 구동부(30)는 전달받은 공통 전압(Vcom)을 버퍼링하여 세그먼트 전극(131B)들 각각으로 분배할 수 있다. 이 경우 표시 패널(50)과 제1 회로 기판(PC1) 사이에 필요로 하는 공통 전압(Vcom)을 전달하기 위한 인터페이스 수가 줄어들 수 있다.

[0079] 도 7 내지 도 10은 본 발명의 다양한 실시예들에 따른 복수의 세그먼트 전극(131B)들에 공통 전압(Vcom)을 제공하는 예를 도시한 도면이다.

[0080] 도 7 내지 도 9를 참조하면, 공통 전압 발생부(40)는 공통 전압(Vcom)을 생성하여 데이터 구동부(30)로 전달하고, 데이터 구동부(30)는 전달받은 공통 전압(Vcom)을 버퍼링하여 하나의 전원 라인을 캐스케이드(cascade) 형태로 연결하여 복수의 세그먼트 전극(131B)들로 분배하는 다양한 예를 제공한다. 이 경우, 복수의 세그먼트 전극(131B)들로 공통 전압(Vcom)을 전달하기 위한 전원 라인의 수가 줄어들 수 있다.

[0081] 도 10을 참조하면, 다른 일 실시 예에 따라, 공통 전압 발생부(40)가 복수의 세그먼트 전극(131B)들 각각을 위한 전원 라인을 제공하여 데이터 구동부(30)를 거치지 않고 바로 복수의 세그먼트 전극(131B)들로 공통 전압을 전달할 수 있다. 미도시 되어 있지만, 공통 전압 발생부(40)가 데이터 구동부(30)를 거치지 않으면서 도 7 내지 도 9의 형태로 하나의 전원 라인을 캐스케이드 형태로 연결하여 복수의 세그먼트 전극(131B)들로 분배하는 것도 가능하다. 이 경우에는 종래의 데이터 구동부(30)를 그대로 사용할 수 있다는 장점을 가진다.

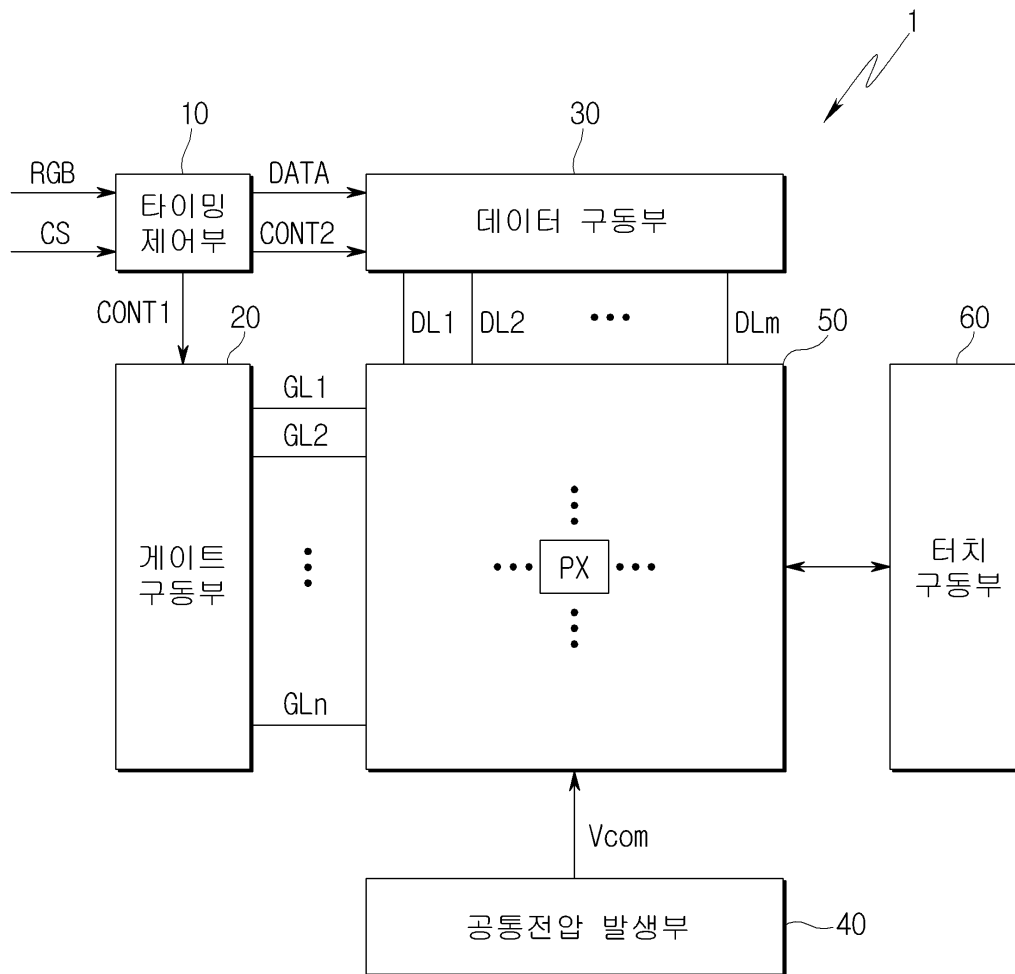
[0082] 이처럼 공통 전극(131)이 전체의 화소에 대해 일체로 형성되지 않고, 복수개의 세그먼트 전극(131B)들로 구성됨에 따라 복수개의 세그먼트 전극(131B)들 각각의 관점에서 보았을 때 화소(PX)의 커패시터(Cst)에 충·방전되는 데이터 전압에 의한 영향이 감소되어 복수개의 세그먼트 전극(131B)들 각각의 공통 전압(Vcom)에 추가되는 리플 성분이 줄어들게 되어, 표시 패널(50)의 노이즈 현상이 줄어들게 된다. 따라서 노이즈 현상에 따른 화질 감소

및 터치 패널(107)의 성능 저하가 방지될 수 있다.

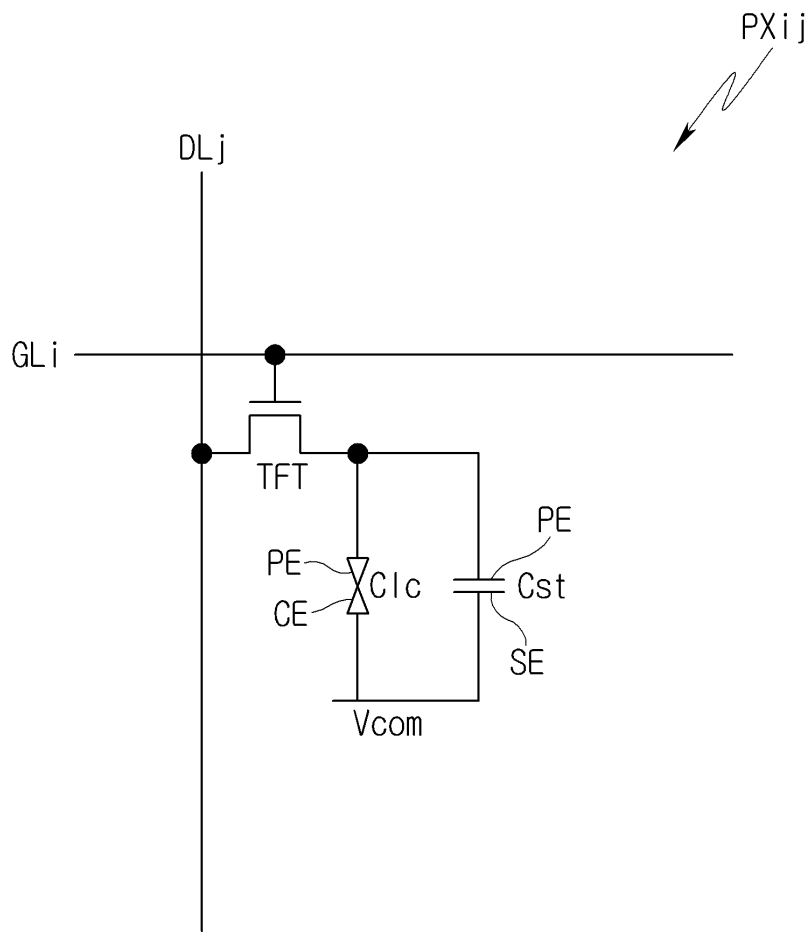
- [0083] 나아가 공통 전극(131)이 복수개의 세그먼트 전극(131B)들로 구성됨에 따라 공통 전압(Vcom) 내에 리플이 줄어들게 되어, 공통 전압 발생부(40)는 일정한 레벨의 공통 전압(Vcom)을 가지도록 리플을 제거하기 위한 보상 회로를 필요로 하지 않을 수 있다. 따라서, 공통 전압 보상 회로를 삭제함에 따른 재료비 절감 및 회로 기판 상에 부품을 배치할 수 있는 공간을 더 확보할 수 있다.
- [0085] 다양한 실시 예들에 따르면, 액정 표시 장치는 복수의 화소들을 포함하는 표시 패널, 상기 표시 패널 상에 배치되며, 외부로부터의 터치 위치를 검출하기 위한 터치 전극을 포함하는 터치 패널, 상기 표시 패널의 게이트 라인에 스캔 펄스를 공급하는 게이트 구동부, 상기 표시 패널의 데이터 라인에 영상 데이터 표현을 위한 전압 값을 제공하는 데이터 구동부, 상기 공통 전극에 공통 전압을 공급하기 위한 공통전압 발생부 및 상기 게이트 구동부 및 데이터 구동부를 제어하기 위한 타이밍 제어부를 포함하고, 상기 공통 전극은 복수의 분할된 세그먼트 전극으로 구성될 수 있다.
- [0086] 다양한 실시 예들에 따르면, 상기 표시 패널의 상기 복수의 화소들 각각은 박막 트랜지스터(TFT), 스토리지 커패시터 및 액정셀을 포함하고, 상기 박막 트랜지스터, 상기 스토리지 커패시터 및 화소 전극을 포함하는 회로 소자 및 상기 회로 소자들로 구동 신호를 인가하기 위한 상기 게이트 라인 및 상기 데이터 라인은 제1 기판에 배치되고, 상기 공통 전극은 제2 기판에 배치되고, 상기 액정셀은 상기 제1 기판 및 상기 제2 기판 사이에 배치되고 상기 화소 전극 및 상기 공통 전극 사이에 형성되는 전계에 따라 변화할 수 있다.
- [0087] 다양한 실시 예들에 따르면, 상기 세그먼트 전극의 크기는 상기 화소 전극의 크기의 k배수의 크기를 가지고, 상기 k는 자연수일 수 있다.
- [0088] 다양한 실시 예들에 따르면, 상기 복수의 분할된 세그먼트 전극의 각각의 크기는 서로 동일할 수 있다.
- [0089] 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 복수의 분할된 세그먼트 전극 각각에 동일한 레벨의 상기 공통 전압을 공급할 수 있다.
- [0090] 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 데이터 구동부로 상기 공통 전압을 공급하고, 상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달할 수 있다.
- [0091] 다양한 실시 예들에 따르면, 상기 데이터 구동부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달할 수 있다.
- [0092] 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달할 수 있다.
- [0093] 다양한 실시 예들에 따르면, 상기 공통 전압 발생부는 상기 공통 전압을 별도의 배선을 이용하여 상기 복수의 분할된 세그먼트 전극 각각으로 전달하되, 상기 복수의 분할된 세그먼트 전극의 일부 세그먼트 전극에 대해 캐스케이드(cascade) 형태로 전달할 수 있다.
- [0095] 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구의 범위에 의하여 나타내어지며, 특허청구의 범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

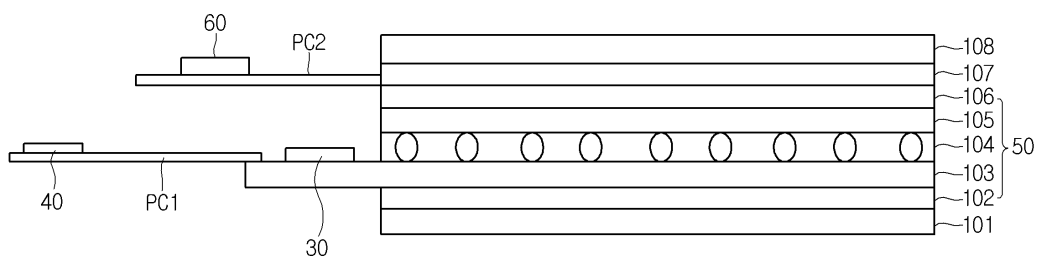
도면1



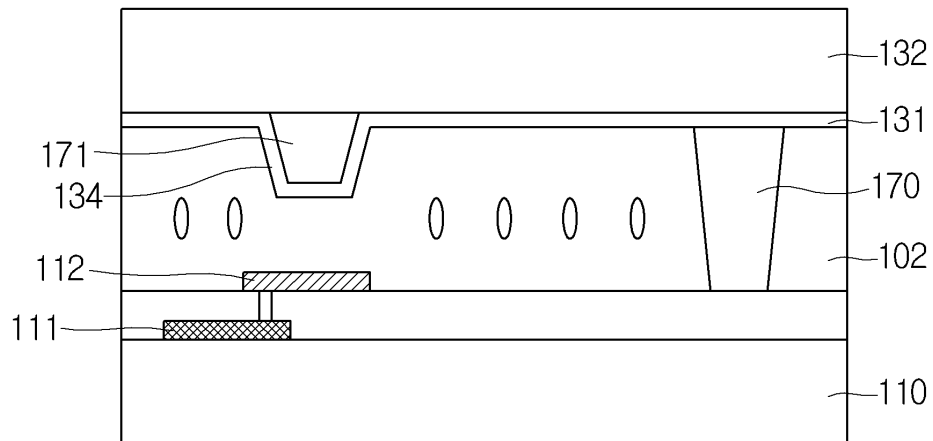
도면2



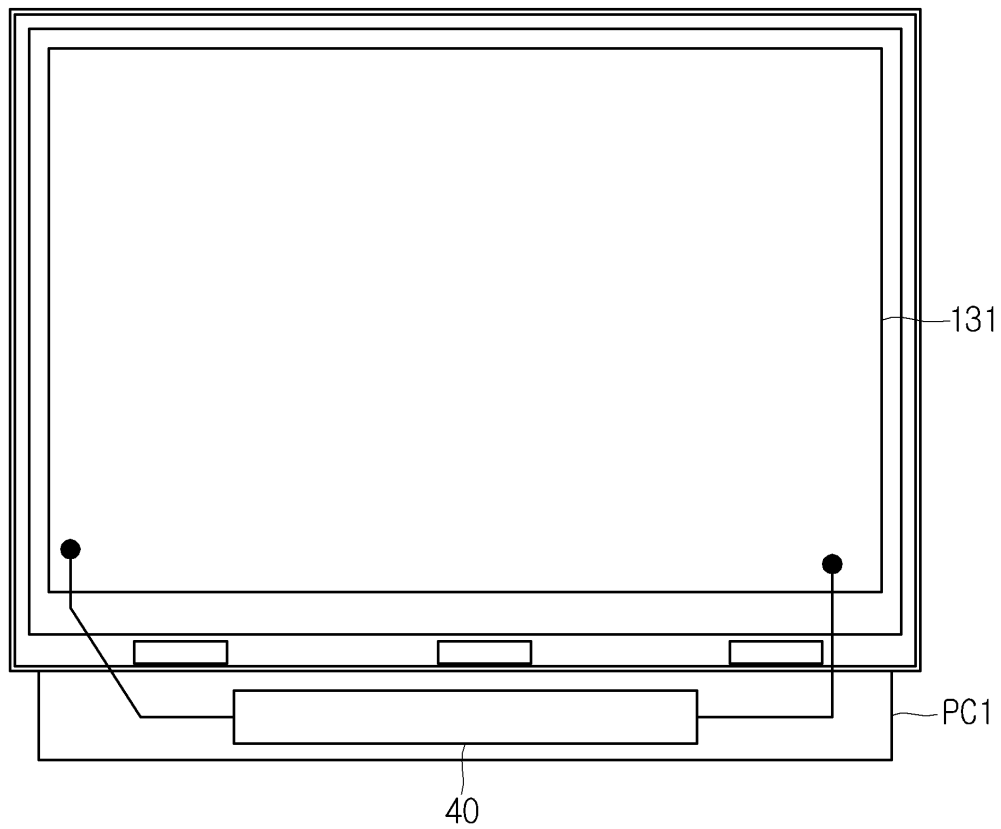
도면3



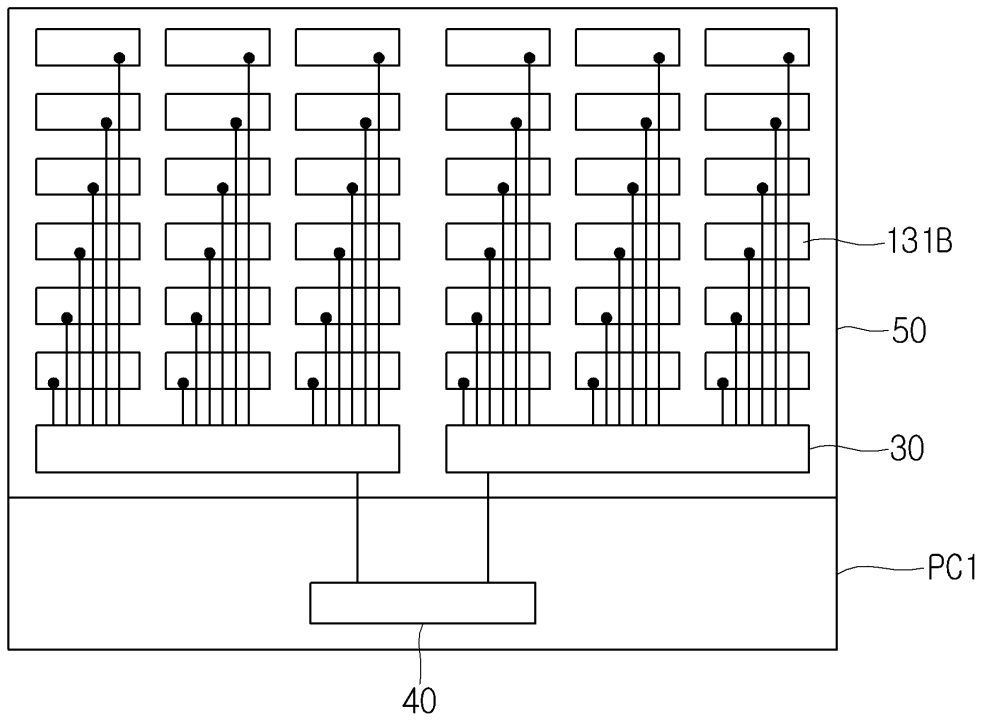
도면4



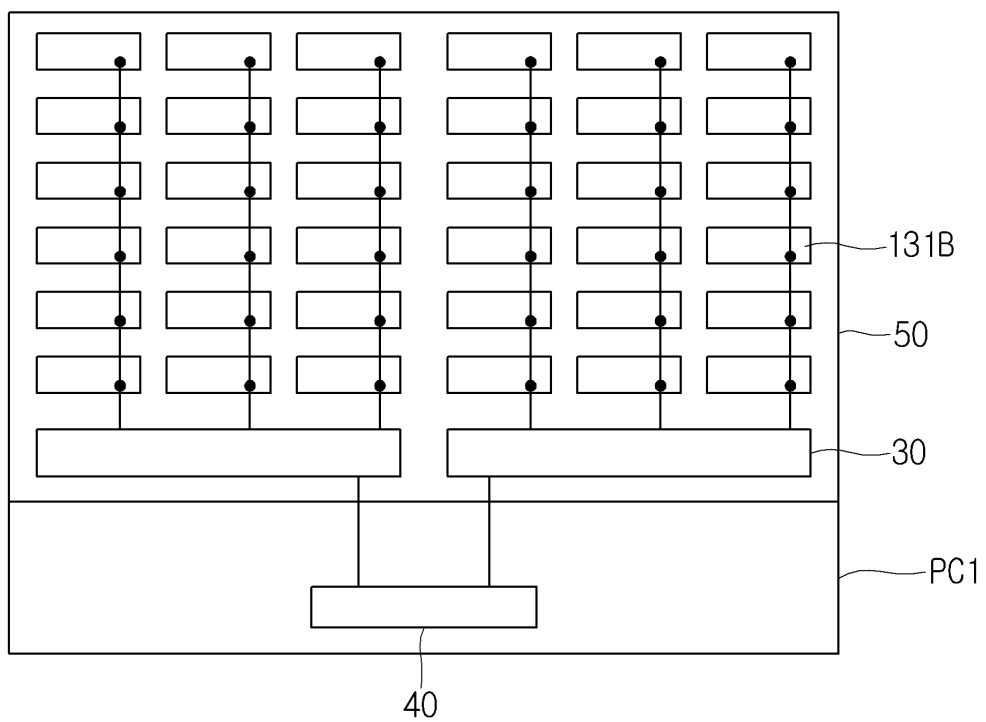
도면5



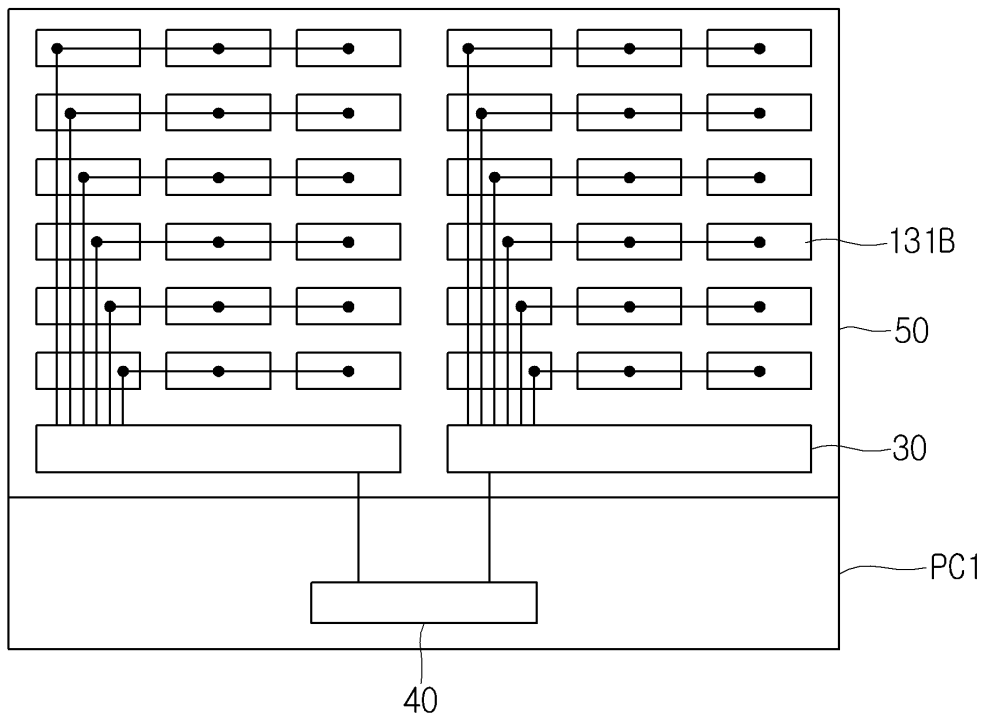
도면6



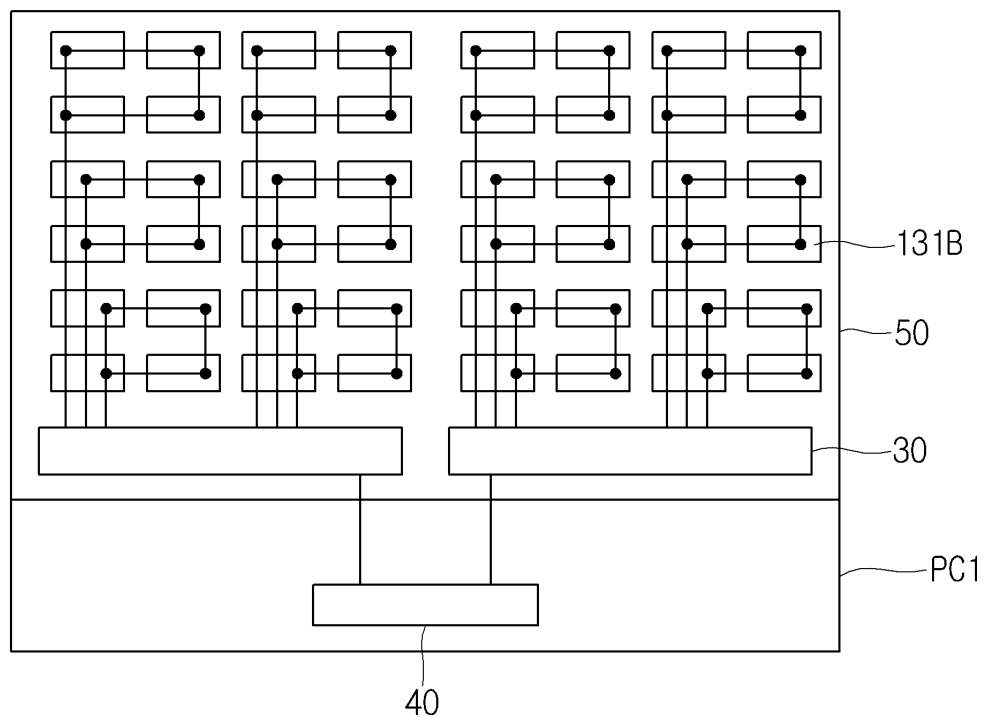
도면7



도면8



도면9



도면10

