



(12) 发明专利

(10) 授权公告号 CN 106814505 B

(45) 授权公告日 2021. 10. 12

(21) 申请号 201611101415.3

(22) 申请日 2016.12.02

(65) 同一申请的已公布的文献号
申请公布号 CN 106814505 A

(43) 申请公布日 2017.06.09

(30) 优先权数据
10-2015-0170716 2015.12.02 KR

(73) 专利权人 三星显示有限公司
地址 韩国京畿道

(72) 发明人 金圣万 宋俊昊 黄泰亨

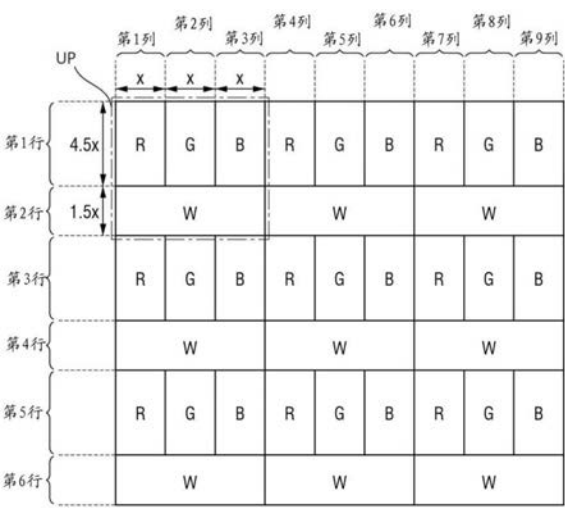
(74) 专利代理机构 北京钲霖知识产权代理有限公司 11722
代理人 李英艳 冯志云

(51) Int.Cl.
G02F 1/13357 (2006.01)
G02F 1/1362 (2006.01)
审查员 王梓骁

权利要求书2页 说明书18页 附图20页

(54) 发明名称
液晶显示装置

(57) 摘要
本公开提供了一种液晶显示装置。该液晶显示装置包括：超像素，每个超像素包括布置在第一行中的第一像素、第二像素和第三像素以及布置在第二行中的第四像素；以及在列方向上延伸的第一和第二数据线，其中第四像素的宽度等于第一至第三像素的宽度之和，第一至第四像素的每个连接到第一和第二数据线的其中之一，每条第一数据线邻近第一像素的一侧设置，并且每条第二数据线设置在第二像素和第三像素之间。



1. 一种液晶显示装置, 包含:

布置在第一方向和交叉所述第一方向的第二方向上的多个超像素, 所述多个超像素的每个包含第一像素、邻近所述第一像素在所述第一方向上的第一侧的第二像素、邻近所述第二像素在所述第一方向上的第一侧的第三像素、和邻近所述第一至第三像素在所述第二方向上的第一侧的第四像素; 和

在所述第二方向上延伸的多条第一和第二数据线,

其中所述第四像素在所述第一方向上的宽度等于所述第一至第三像素在所述第一方向上的宽度之和,

所述第一至第四像素的每个连接到所述第一和第二数据线的其中之一,

每条所述第一数据线邻近所述第一像素在所述第一方向上的第二侧设置, 以及

每条所述第二数据线设置在所述第二像素和所述第三像素之间。

2. 根据权利要求1所述的液晶显示装置, 还包含:

在所述第一方向上延伸的多条第一至第三栅线; 和

在所述第二方向上延伸的多条第三数据线,

其中每条所述第一栅线邻近所述第一像素在所述第二方向上的第二侧设置,

每条所述第二栅线设置在所述第一像素和所述第四像素之间,

每条所述第三栅线邻近所述第四像素在所述第二方向上的第一侧设置, 以及

所述第三数据线邻近所述第三像素在所述第一方向上的第一侧设置。

3. 根据权利要求2所述的液晶显示装置, 其中超像素的第一栅线对应于在所述第二方向上邻近所述第一栅线的另一超像素的第三栅线, 以及

超像素的第三数据线对应于在所述第一方向上邻近所述第三数据线的另一超像素的第一数据线。

4. 根据权利要求2所述的液晶显示装置, 其中所述第一像素连接到相应的第一数据线和相应的第二栅线,

所述第二像素连接到相应的第二数据线和相应的第一栅线,

所述第三像素连接到相应的第二数据线和所述第二栅线, 以及

所述第四像素连接到所述第一数据线和相应的第三栅线。

5. 根据权利要求2所述的液晶显示装置, 其中所述第一像素连接到相应的第二数据线和相应的第二栅线,

所述第二像素连接到相应的第一数据线和第一栅线,

所述第三像素连接到所述第二数据线和所述第一栅线, 以及

所述第四像素连接到相应的第三数据线和所述第二栅线。

6. 一种液晶显示装置, 包含:

布置在第一方向和交叉所述第一方向的第二方向上的多个超像素, 所述多个超像素的每个包含第一像素、邻近所述第一像素在所述第一方向上的第一侧的第二像素、邻近所述第二像素在所述第一方向上的第一侧的第三像素、和邻近所述第一至第三像素在所述第二方向上的第一侧的第四像素; 和

在所述第二方向上延伸的第一和第二数据线,

其中所述第二数据线越过相应的第四像素,

其中所述第四像素包含从与其连接的第一数据线或第二数据线接收数据信号的第四像素电极，

其中所述第四像素电极包含第三域和第四域，该第三域包含相对于在所述第一方向上延伸的直线形成第三角度的多个狭缝，该第四域包含相对于所述直线形成第四角度的多个狭缝，

其中所述第二数据线包含交叠所述第四像素的第一线段和除所述第一线段以外的第二线段，以及

其中第一线段交叠在所述第三域和所述第四域之间的边界。

7. 根据权利要求6所述的液晶显示装置，其中所述第一像素包含从与其连接的第一数据线或第二数据线接收数据信号的第一像素电极，以及

所述第一像素电极包含第一域和第二域，该第一域包含相对于在所述第一方向上延伸的直线形成第一角度的多个狭缝，该第二域包含相对于所述直线形成第二角度的多个狭缝。

8. 根据权利要求7所述的液晶显示装置，其中所述第一角度、所述第二角度、所述第三角度和所述第四角度是相同的。

9. 根据权利要求7所述的液晶显示装置，其中所述第一角度和所述第二角度是相同的，所述第三角度和所述第四角度是相同的并且大于所述第一角度和所述第二角度。

液晶显示装置

技术领域

[0001] 本公开涉及一种液晶显示 (LCD) 装置。

背景技术

[0002] 液晶显示 (LCD) 装置可以以低电压操作并因此消耗更少的电力,并且能被用于移动装置。由于这些原因,LCD装置能够在包括便携式计算机、监视器、航天飞船、飞行器等的各种领域中得到应用。

[0003] 典型地,一种LCD装置包括通过利用液晶的光透射来显示图像的显示面板以及用于向显示面板提供光的背光组件。显示面板包括显示不同颜色的像素。通过组合被像素显示的不同颜色,能够再现期望的颜色。一般地,每个像素能够发射具有红色、绿色和蓝色 (RGB) 的其中之一的光,并且各种颜色可以通过组合这些颜色被显示。

[0004] 除了发射红色光、绿色光和蓝色光的像素之外,还可以进一步设置发射白色光的像素,从而可以改进透射率和对比度并且可以降低功耗。

[0005] 为了增加透射率、提高对比度并降低功耗,被发射白色光的像素占据的面积相对于被发射红色光、绿色光和蓝色光的像素占据的面积比率必须被调整。然而,如果所有像素被布置成矩阵,不可能调整被发射白色光的像素占据的面积。因此,所需要的是像素的新颖布局以克服所述问题。

发明内容

[0006] 本公开的方面提供一种允许被发射白色光的像素占据的面积容易地调整的LCD装置。

[0007] 对于本领域的普通技术人员而言,在阅读随后的详细描述和权利要求时,本公开的实施方式这些和其它方面、实施方式和优点将立刻变得显而易见。

[0008] 根据本公开的示例性实施方式,在LCD装置中被发射白色光的像素占据的面积可以被容易地调整。

[0009] 根据本发明构思的一示例性实施方式,提供一种液晶显示装置。该液晶显示装置包含:布置在第一方向和交叉第一方向的第二方向上的多个超像素,所述多个超像素的每个包含第一像素、邻近第一像素在第一方向上的第一侧的第二像素、邻近第二像素在第一方向上的第一侧的第三像素、以及邻近第一至第三像素在第二方向上的第一侧的第四像素;以及在第二方向上延伸的多条第一和第二数据线,其中第四像素在第一方向上的宽度等于第一至第三像素在第一方向上的宽度之和,第一至第四像素的每个连接到第一和第二数据线的其中之一,每条第一数据线邻近第一像素在第一方向上的第二侧设置,并且每条第二数据线设置在第二像素和第三像素之间。

[0010] 液晶显示装置还可以包括在第一方向上延伸的多条第一至第三栅线;和在第二方向上延伸的多条第三数据线,其中每条第一栅线邻近第一像素在第二方向上的第二侧设置,每条第二栅线设置在第一像素和第四像素之间,每条第三栅线邻近第四像素在第二方

向上的第一侧设置,并且第三数据线邻近第三像素在第一方向上的第一侧设置。

[0011] 超像素的第一栅线可以对应于在第二方向上邻近第一栅线的另一超像素的第三栅线,并且超像素的第三数据线对应于在第一方向上邻近第三数据线的另一超像素的第一数据线。

[0012] 第一像素可以连接到相应的第一数据线和相应的第二栅线,第二像素可以连接到相应的第二数据线和相应的第一栅线,第三像素可以连接到相应的第二数据线和第二栅线,第四像素可以连接到该第一数据线和相应的第三栅线。

[0013] 分别输入到第一至第三数据线的的第一至第三数据信号的极性可以被逐帧地改变。

[0014] 第一像素可以连接到相应的第二数据线和相应的第二栅线,第二像素可以连接到相应的第一数据线和第一栅线,第三像素可以连接到该第二数据线和该第一栅线,第四像素可以连接到相应的第三数据线和该第二栅线。

[0015] 第一数据线和第二像素可以经由在第一方向上延伸的第一连接线彼此连接,第二数据线和第一像素可以经由在第一方向上延伸的第二连接线彼此连接。

[0016] 分别输入到第一至第三数据线的的第一至第三数据信号的极性可以在一帧中保持不变。

[0017] 根据本发明构思的另一示例性实施方式,提供一种液晶显示装置。该液晶显示装置包含:布置在第一方向和交叉第一方向的第二方向上的多个超像素,所述多个超像素的每个包含第一像素、邻近第一像素在第一方向上的第一侧的第二像素、邻近第二像素在第一方向上的第一侧的第三像素、以及邻近第一至第三像素在第二方向上的第一侧的第四像素;以及在第二方向上延伸的多条第一和第二数据线,其中每条第二数据线越过相应的第四像素。

[0018] 第一像素可以包括从与其连接的第一数据线或第二数据线接收数据信号的第一像素电极,第四像素可以包括从与其连接的第一数据线或第二数据线接收数据信号的第四像素电极,第一像素电极可以包括第一域和第二域,该第一域包含相对于在第一方向上延伸的直线形成第一角度的多个狭缝,该第二域包含相对于所述直线形成第二角度的多个狭缝,第四像素电极可以包括第三域和第四域,该第三域包含相对于在第一方向上延伸的直线形成第三角度的多个狭缝,该第四域包含相对于所述直线形成第四角度的多个狭缝。

[0019] 第一角度、第二角度、第三角度和第四角度可以相同。设置在第一至第四域中的配向膜的初始取向可以相同。

[0020] 第一角度和第二角度相同。

[0021] 第三角度和第四角度可以相同并且可以大于第一角度和第二角度。

[0022] 第一域的初始取向可以与第二域的初始取向相同,第三域的初始取向可以与第四域的初始取向相同,并且第一域的初始取向可以与第三域的初始取向不同。

[0023] 每条第二数据线可以包括交叠第四像素的第一线段和除第一线段以外的第二线段,其中第一线段可以交叠在第三域和第四域之间的边界。

[0024] 在第一域中的每条第一和第二数据线的一部分可以平行于第一域的狭缝延伸,在第二域中的每条第一和第二数据线的一部分可以平行于第二域的狭缝延伸。第一像素可以透射第一波段的光,第二像素可以透射第二波段的光,第三像素透射第三波段的光,第四像素可以透射所有波段的光。

[0025] 根据本发明构思的另一示例性实施方式,提供一种液晶显示装置。该液晶显示装置包括:在奇数行中在第一方向上连续布置的多个第一、第二和第三像素;和在偶数行中在第一方向上布置的多个第四像素,其中第四像素在第一方向上的长度可以基本上等于第一至第三像素在第一方向上的长度之和,并且第一像素的数量、第二像素的数量、第三像素的数量和第四像素的数量可以彼此相同。

[0026] 液晶显示装置还可以包括在垂直于第一方向的第二方向上延伸的多条第一数据线和多条第二数据线,其中所述多条第一数据线可以分别邻近所述多个第四像素在第一方向上的一侧设置,并且所述多条第二数据线可以分别设置于在第一方向上的所述多个第二像素和所述多个第三像素之间。

[0027] 所述多条第二数据线中的每条可以越过相应的第四像素。

[0028] 应注意到,本公开的效果不限于以上描述的那些,并且对本领域的技术人员而言,本公开的其它效果通过以下描述将是显而易见的。

附图说明

[0029] 通过参考附图详细描述本公开的示例性实施方式,本公开的以上和其它方面及特征将变得更加明显,在图中:

[0030] 图1是根据本公开的一示例性实施方式的液晶显示(LCD)装置的框图;

[0031] 图2是根据本公开的一示例性实施方式的LCD装置的单一像素的布局图;

[0032] 图3是沿图2的线I-I'截取的截面图;

[0033] 图4是沿与图2的线I-I'对应的线截取的,根据本公开的另一示例性实施方式的LCD装置的单一像素的截面图;

[0034] 图5是在根据本公开的一示例性实施方式的LCD装置的显示区域中布置的一些像素的布局图;

[0035] 图6是示意性地显示在根据另一示例性实施方式的LCD装置的显示区域中布置的一些像素的图;

[0036] 图7是示意性地显示在图5中显示的像素的数据线和栅线之间的连接的图;

[0037] 图8显示输入到图7中显示的数据线和栅线的信号的波形图;

[0038] 图9是在图7中显示的部分A的放大平面图;

[0039] 图10是根据本公开的另一示例性实施方式的LCD装置的一部分的放大平面图,所述部分对应于在图7中显示的部分A;

[0040] 图11是根据本公开的另一示例性实施方式的LCD装置的一部分的放大平面图,所述部分对应于在图7中显示的部分A;

[0041] 图12是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图;

[0042] 图13是在图12中显示的部分C的放大平面图;

[0043] 图14是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图;

[0044] 图15显示输入到图14中显示的数据线和栅线的信号的波形图;

[0045] 图16是在图14中显示的部分D的放大平面图;

[0046] 图17是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图；

[0047] 图18显示输入到图17中显示的数据线和栅线的信号的波形图；

[0048] 图19是图17中显示的部分E的放大平面图；

[0049] 图20是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图；以及

[0050] 图21显示输入到图20中显示的数据线和栅线的信号的波形图。

具体实施方式

[0051] 现在，将参考附图在下文更全面地描述本发明构思，本发明构思的实施方式被显示在附图中。然而，本发明构思可以以不同的形式实施并且不应被理解为限于在此阐述的实施方式。而是，提供这些实施方式使得本公开将透彻和完整，并且将向本领域的技术人员全面传达本发明构思的范围。相同的附图标记在整个说明书中表示相同的组件。在图中，为了清晰，夸大了层和区域的厚度。

[0052] 将理解，虽然可以在此使用术语第一、第二、第三等来说明不同的元件，但是这些元件不应受这些术语限制。这些术语仅用于区分一个元件与另一元件。因而，以下讨论的第一元件可以被称为第二元件，而不偏离本发明构思的教导。

[0053] 在此使用的术语仅用于描述特定实施方式，而不旨在限制。在此使用时，单数形式“一”和“该”也旨在包括包含“至少一个”的复数形式，除非内容以别的方式清楚地表示。“或”意指“和/或”。在此使用时，术语“和/或”包括一个或多个相关列举项目的任意和所有组合。还将理解，当在本说明书中使用时，术语“包含”和/或“包含……的”或“包括”和/或“包括……的”说明所述特征、区域、整数、步骤、操作、元件和/或组件的存在，但是不排除一个或多个其它特征、区域、整数、步骤、操作、元件、组件和/或其组的存在或添加。

[0054] 为了便于描述，可以在此使用空间关系术语，诸如“在……下面”、“以下”、“下”、“在……上”、“上”等来描述一个元件或特征与其它元件或特征如图中所示的关系。将理解，除了图中所描绘的取向之外，空间关系术语旨在还包含装置在使用或操作中的其它不同取向。例如，如果在图中的装置被翻转，则被描述为“在”其它元件或特征“下”或“下面”的元件可以取向为“在”所述其它元件或特征“上”。因而，示例性术语“在……下”可以包含上和下两种取向。装置可以被另外地取向（旋转90度或其它取向），并且在此使用的空间关系描述语被相应地解释。

[0055] 在下文中，本发明构思的优选实施方式将参考附图被详细描述。

[0056] 图1是根据本公开的一示例性实施方式的液晶显示 (LCD) 装置的框图。

[0057] 参考图1，根据本公开的示例性实施方式的LCD装置1000可以包括栅驱动器120、数据驱动器130、信号控制器110和显示区域DA。

[0058] 显示区域DA包括多个像素PX。所述多个像素PX可以布置成矩阵。显示区域DA可以包括在第一方向DR1上延伸的多条栅线GL以及在交叉第一方向DR1的第二方向DR2上延伸的多条数据线DL。

[0059] 栅线GL从栅驱动器120接收栅信号，数据线DL从数据驱动器130接收数据信号。像素PX可以设置在栅线GL和数据线DL之间的交叉处。

[0060] 每个像素PX可以显示用于颜色再现的原色之一或白色。原色的示例可以包括红色、绿色和蓝色。在此使用时,红色像素R指的是发射红色光的像素,绿色像素G指的是发射绿色光的像素,蓝色像素B指的是发射蓝色光的像素,白色像素W指的是发射白色光的像素。通过组合红色像素R、绿色像素G、蓝色像素B和白色像素W并调整它们每个的光强度,能够显示除红色、绿色、蓝色和白色之外的其它颜色。在显示区域中每个像素的布局将在下面描述。

[0061] 信号控制器110从外部元件接收各种信号并控制栅驱动器120和数据驱动器130。例如,信号控制器110可以接收第一图像数据DATA1以及用于控制它的显示的输入控制信号,并且可以输出栅驱动器控制信号CONT1、数据驱动器控制信号CONT2、第二图像数据DATA2等。

[0062] 第一图像数据DATA1可以包含关于显示区域DA中的每个像素PX的亮度信息。该亮度信息可以具有预定数量的灰度级,例如,1024($=2^{10}$)、256($=2^8$)或64($=2^6$)灰度级。输入的第一图像数据DATA1可以逐帧地划分。

[0063] 输入到信号控制器110的输入控制信号可以包括垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、时钟信号CLK和数据使能信号DE等。然而,这不是限制,其它类型的信号可以被进一步输入到信号控制器110。

[0064] 栅驱动器控制信号CONT1可以在信号控制器110中产生以控制栅驱动器120的操作。

[0065] 栅驱动器控制信号CONT1可以包括,但是不限于此,扫描起始信号、时钟信号等。栅驱动器120可以响应栅驱动器控制信号CONT1而产生用于启动在显示区域DA中的像素PX的栅信号,并且可以提供每个栅信号到各自的栅线GL。

[0066] 数据驱动器控制信号CONT2可以在信号控制器110中产生以控制数据驱动器130的操作。数据驱动器130可以响应数据驱动器控制信号CONT2而产生数据信号,并且可以提供每个数据信号到各自的数据线DL。

[0067] 在下文,LCD装置的像素的结构将被详细描述。

[0068] 图2是根据本公开的一示例性实施方式的LCD装置的单一像素的布局图。图3是沿图2的线I-I'截取的截面图。图4是根据本公开的另一示例性实施方式的LCD装置的单一像素的沿与图2的线I-I'对应的线截取的截面图。

[0069] 参考图2和3,根据本公开的一示例性实施方式的LCD装置1000可以包括第一绝缘基板210、面对第一绝缘基板100的第二绝缘基板270、和设置在这两个基板210和270之间的液晶层LCL。例如,第一绝缘基板210可以是下基板并且第二绝缘基板270可以是上基板。

[0070] 栅线GL和GE设置在第一绝缘基板210上。栅线GL和GE可以包括在第一方向DR1上延伸的栅线GL和连接到栅线GL并交叠半导体层AL的栅电极GE。

[0071] 第一绝缘膜220可以设置在栅线GL和GE上。第一绝缘膜220可以是由硅氧化物或硅氮化物制成的栅绝缘膜。

[0072] 半导体层AL可以设置在第一绝缘膜220上。半导体层AL可以交叠栅线GL和GE的一些部分。如上所述,栅线GL和GE的交叠半导体层AL的一些部分可以被定义为栅电极GE。半导体层AL可以包括诸如非晶硅、多晶硅或氧化物半导体的半导体材料,并且可以根据施加到栅电极GE的电压而传导或阻挡电流。

[0073] 虽然在图中未示出,但是在一些实施方式中,欧姆接触元件可以额外地设置在半导体层AL上。欧姆接触元件可以由用n型杂质重掺杂的n+氢化非晶硅制成,或可以由硅化物制成。欧姆接触元件(未示出)可以在其上的源电极SE和漏电极DE与在其下的半导体层AL之间提供欧姆接触。在其中半导体层AL由氧化物半导体制成的一些实施方式中,欧姆接触元件可以被省略。

[0074] 数据线DL、SE和DE可以设置在半导体层AL和第一绝缘膜220上。数据线可以包括数据线DL、源电极SE和漏电极DE。

[0075] 数据线DL可以在第二方向DR2上延伸以交叉栅线GL。多条数据线可以彼此间隔开地设置。

[0076] 源电极SE连接到数据线DL并且设置在半导体层AL上。漏电极DE设置在半导体层AL上并且与源电极SE间隔开。当栅极导通电压被施加到栅电极GE使得在半导体层AL中形成沟道时,施加到数据线DL的数据电压可以经由源电极SE和半导体层AL被传输到漏电极DE。

[0077] 钝化层PA可以设置在数据线DL、SE和DE以及栅线GL和GE上。钝化层PA可以由有机绝缘材料或无机绝缘材料制成,并且可以覆盖由源电极SE、漏电极DE、栅电极GE和半导体层AL形成的开关晶体管Q。

[0078] 第一保护层230可以设置在钝化层PA上。第一保护层230可以用于在钝化层PA上方提供平坦表面。第一保护层230可以交叠除了形成接触孔CH的区域之外的显示区域DA的所有区域。此外,第一保护层230可以包括无机绝缘材料或有机绝缘材料。第一保护层230可具有两个膜或更多膜。例如,第一保护层230可以通过在由无机绝缘材料制成的无机保护层(未示出)上层叠由有机绝缘材料制成的有机保护层(未示出)而形成。

[0079] 在钝化层PA和第一保护层230中,接触孔CH可以形成暴露开关晶体管Q的一部分,更具体地,漏电极DE的一部分被暴露。

[0080] 公共电极CE可以设置在第一保护层230上。与第一保护层230类似,公共电极CE可以设置在除了形成接触孔CH的区域之外的显示区域DA的所有区域中。

[0081] 当公共电压被施加到公共电极CE时,公共电极CE与像素电极PE一起可以产生跨液晶层LCL的电场。

[0082] 第二保护层240可以设置在公共电极CE上。第二保护层240可以使公共电极CE与形成在第二保护层240上的另一层绝缘,并且可以使公共电极CE与形成在第二保护层240上的另一层分隔达第二保护层240的厚度。

[0083] 像素电极PE可以设置在第二保护层240上。像素电极PE可以设置在像素区域中。在此使用时,每个像素区域包括根据不同的数据信号在不同的时序被控制的液晶分子。

[0084] 像素电极PE可以包括彼此间隔开的多个茎部ST、每个是在两个茎部ST之间的开口的多个狭缝SL、以及使茎部ST彼此连接的连接杆(bar)CB。

[0085] 在像素PX中的像素电极PE的一些茎部ST可以倾斜使得它们关于平行于栅线GL的第一方向DR1形成是锐角的第一角度 θ_1 。像素电极PE的其它茎部ST可以倾斜使得它们关于第一方向DR1形成是锐角的第二角度 θ_2 。第一角度 θ_1 的绝对值可以等于第二角度 θ_2 的绝对值,第一角度 θ_1 和第二角度 θ_2 相对于在第一方向DR1上延伸的虚线可以彼此对称。这改善了视角。

[0086] 此外,在茎部ST与连接杆CB相接的部分,每个茎部ST的一部分可以以比第一和第

二角度 θ_1 和 θ_2 更大的角度在第一方向DR1上倾斜。这将防止纹理(texture)可见。纹理可以形成在茎部ST与连接杆CB相接的部分上,并且看起来比预期的亮度暗。

[0087] 像素电极PE和公共电极CE一起可以形成液晶电容器 C_{lc} 。LCD装置还可以包括连接到像素电极PE的存储电容器(未示出)。将注意,存储电容器 C_{st} 可以根据需要被省略。在这个示例性实施方式中,存储电容器 C_{st} 被省略。

[0088] 第一配向膜250可以设置在像素电极PE上。第一配向膜250可以是水平配向膜。例如,第一配向膜250可以在特殊取向上初步排列在邻近的液晶层LCL中的液晶分子LC,并且可以引起预定的预倾斜角度,其是形成在第一配向膜250和液晶分子LC的长轴之间的角度。也就是,在没有电场被施加在像素电极PE和公共电极CE之间的初始状态中,设置在第一配向膜250上的液晶层LCL中的液晶分子LC可以排列以使得它们在形成第一配向膜250的所述平面上在特殊方向上取向,从而它们预倾斜 0.5° 至 3° 。然而,本公开不限于此,第一配向膜250可以是垂直配向膜。

[0089] 如果根据本公开的示例性实施方式的LCD装置1000是在像素电极PE和公共电极CE之间没有电场形成的初始状态下所述装置显示黑色的常黑模式类型,则因为第一配向膜250在特殊取向上排列液晶分子LC使得液晶分子LC和偏振板(未示出)阻挡光,所以可以显示黑色。

[0090] 第二绝缘基板270可以被设置为使得它面对第一绝缘基板210。光屏蔽元件BM可以设置在第二绝缘基板270上,尽管在图3中被显示为在第二绝缘基板270下。光屏蔽元件BM用于阻挡光并且可以形成为栅格。也就是,光屏蔽元件BM被设置为使得它交叠没有设置像素电极PE的区域,由此阻挡光泄漏。

[0091] 滤色器层CFL可以设置在第二绝缘基板270和光屏蔽元件BM上。滤色器层CFL可以包括多个滤色器CF。滤色器CF透射入射光的特定波段,同时阻挡其它波段,从而离开它们的光具有特定的颜色。

[0092] 例如,滤色器层CFL可以包括透射对应于红光的波段的光的红色滤色器CFR、透射对应于绿光的波段的光的绿色滤色器CFG、透射对应于蓝光的波段的光的蓝色滤色器CFB等。红色滤色器CFR在吸收(和/或反射)其它波段的光时可以透射从大约580nm至780nm的波段的光。绿色滤色器CFG在吸收其它波段的光时可以透射从大约450nm至650nm的波段的光。蓝色滤色器CFB在吸收其它波段的光时可以透射从大约380nm至560nm的波段的光。红色滤色器CFR可以由红色颜料或表现红色的光敏有机材料制成。绿色滤色器CFG可以由绿色颜料或表现绿色的光敏有机材料制成。蓝色滤色器CFB可以由蓝色颜料或表现蓝色的光敏有机材料制成。

[0093] 滤色器层CFL以及在其中包括的红色、绿色和蓝色滤色器CFR、CFG和CFB可以设置在每个像素中,然而,在一些像素中可以不设置它们。具体地,如图4所示,在白色像素W中,可以代替红色、绿色或蓝色滤色器CF设置外涂层OC。因此,所有的波段被透射并因而可以感知到白色。然而,这仅是说明性的。备选地,可以形成用于透射光的全部波段的额外的透明层,而不是外涂层OC代替红色、绿色或蓝色滤色器CF。

[0094] 将注意,光屏蔽元件BM和滤色器层CFL不必设置在第二绝缘基板270上,而是可以设置在第一绝缘基板210上。在后者的情况下,滤色器层CFL可以设置在第一保护层230的无机保护层(未示出)和有机保护层(未示出)之间。在一些实施方式中,滤色器层CFL可以代替

第一保护层230设置。

[0095] 外涂层OC可以设置在光屏蔽元件BM和滤色器层CFL上。外涂层OC可以在提供平坦表面的同时保护滤色器层CFL和光屏蔽元件BM。

[0096] 第二配向膜260可以设置在外涂层OC上。第二配向膜260可以由与第一配向膜250相同的材料制成,并且执行与第一配向膜250相同的功能,并且可以设置在不同的位置。也就是,像第一配向膜250一样,第二配向膜260可以初始在特殊取向上排列在邻近的液晶层LCL中的液晶分子LC,并且可以引起预定的预倾斜角度。

[0097] 液晶层LCL可以设置在第一绝缘基板210上的第一配向膜250和第二绝缘基板270上的第二配向膜260之间。液晶层LCL可以包括具有介电各向异性的液晶分子LC。液晶分子LC可具有正介电各向异性,并且可以被排列以使得每个液晶分子的主轴平行于所施加的电场。备选地,液晶分子LC可具有负介电各向异性,并且可以被排列以使得每个液晶分子的主轴垂直于所施加的电场。

[0098] 一旦电场形成在公共电极CE和像素电极PE之间,相邻的液晶分子LC在特殊方向上被再取向。透过再取向的液晶分子LC的光的偏振根据再取向的液晶分子LC的光学各向异性改变。以这种方式中,光可以被设置在第一绝缘基板210和第二绝缘基板270上的偏振板(未示出)透射或阻挡。在此使用时,术语“再取向”指的是液晶分子LC沿形成在公共电极CE和像素电极PE之间的电场“旋转”。

[0099] 在下文,LCD装置1000的像素的布置将被详细描述。

[0100] 图5是布置在根据本公开的一示例性实施方式的LCD装置的显示区域中的一些像素的布局图。

[0101] 参考图5,在显示区域DA中,布置红色像素R、绿色像素G、蓝色像素B和白色像素W。在一行中,例如,在第1行,红色像素R、绿色像素G和蓝色像素B以这种顺序重复地布置。在下一行,例如,在第2行,布置白色像素W。白色像素W可以布置为使得它邻近在相邻行中连续布置的所有的红色像素R、绿色像素G和蓝色像素B。

[0102] 也就是,红色像素R可以设置在第一行的第一列,绿色像素G可以设置在第一行的第二列,蓝色像素B可以设置在第一行的第三列,白色像素W可以跨第二行的第一至第三列设置。

[0103] 四个像素(即,在第一行的第一列的红色像素R、在第一行的第二列的绿色像素G、在第一行的第三列的蓝色像素B和跨第二行的第一至第三列的白色像素W)的一组可以被定义为超像素(super-pixel)UP。超像素UP可以是一个单元,从其中的像素发出的红色、绿色、蓝色和白色被组合并且感知为单一颜色。

[0104] 超像素UP可以包括红色像素R、绿色像素G、蓝色像素B和白色像素W,并且可以跨两行设置。设置在第二行中的白色像素W的宽度可以等于红色像素R、绿色像素G和蓝色像素B在行方向上的宽度之和。

[0105] 根据这个示例性实施方式,仅不发射特殊颜色的光而是改善亮度或对比度的白色像素W被设置成一行,并且红色像素R、绿色像素G和蓝色像素B设置在下一行,从而白色像素W在列方向上的长度可以根据需要被设计。结果,可以根据需要来调整对比度而不减小开口率。

[0106] 也就是,即使白色像素W在列方向上的长度改变,设置在另一行中的红色像素R,绿

色像素G和蓝色像素B在列方向上的长度也保持不变,因此设计自由度可以增加。设置在每行中的像素在行和列方向上的长度可以彼此不同。

[0107] 例如,设置在第一行中的每个像素R、G和B可以在行方向上延伸长度 x ,而设置在第二行中的每个像素W可以在行方向上延伸长度 $3x$ 。

[0108] 此外,设置在第一行中的每个像素R、G和B可以在列方向上延伸长度 $4.5x$,而设置在第二行中的每个像素W可以在列方向上延伸长度 $1.5x$ 。

[0109] 对于跨第一行的第一列至第三列和第二行的第一列至第三列设置的超像素UP,每个红色像素R、绿色像素G、蓝色像素B和白色像素W占据相同的面积,即, $4.5x^2$ 。结果,每个像素为超像素UP同样地贡献。

[0110] 同样地,跨第三至第六行设置的像素R、G、B和W也可以被设置为使得它们在行和列方向上具有与在第一至第二行中的那些像素R、G、B和W相同的长度。

[0111] 因为白色像素W在列方向上的长度可以如上所述地根据需要调整,所以长度不限于 $1.5x$,而是可以根据设计选择而调整。因此,白色像素W的面积可具有除 $4.5x^2$ 外的其它值。

[0112] 图6是示意性地显示在根据另一示例性实施方式的LCD装置的显示区域中布置的一些像素的图。

[0113] 参考图6,在显示区域中,布置红色像素R、绿色像素G、蓝色像素B和白色像素W。每个像素可以在行方向和列方向上具有相同的长度。例如,如图6所示,四个像素(即,在第一行的第一列的红色像素R、在第一行的第二列的绿色像素G、在第二行的第一列的蓝色像素B和在第二行的第二列的白色像素W)的组可以形成超像素UP。

[0114] 然而,在与图5中所示的像素不同,在图6中的像素中,调整被在超像素UP中的白色像素W占据的面积而不减小透射率是不可能的。

[0115] 具体地,如果白色像素W在行方向或列方向上的长度改变,则相邻的不是白色像素的像素的长度也必须被调整,以便不产生没有颜色显示的区域,否则可能减小透射率。因此,被在超像素UP中的白色像素W占据的面积不能根据需要进行独立地调整。因此,如图5所示的像素的布局是需要的。

[0116] 图7是示意性地显示在图5中显示的像素的数据线和栅线之间的连接的图。

[0117] 尽管图5显示在九列中设置的像素,但是为了图示的方便,图7仅显示了在六列中的像素。

[0118] 参考图7,数据线DL1至DL4布置在行方向上,栅线GL1至GL7布置在列方向上。

[0119] 第一数据线DL1设置于在第一列设置的像素的左侧。第二数据线DL2设置于在第三列设置的像素的左侧。第三数据线DL3设置于在第四列设置的像素的左侧。第四数据线DL4设置于在第六列设置的像素的左侧。

[0120] 也就是,两条数据线设置用于每三个连续的像素列,一条在第一列的像素的左侧,另一条在第三列的像素的左侧。

[0121] 此外,对于在列方向上布置的栅线GL1至GL7,第一栅线GL1可以设置在第一行的像素的下侧,第二栅线GL2可以设置在第二行的像素的下侧,第三栅线GL3可以设置在第三行的像素的下侧,第四栅线GL4可以设置在第四行的像素的下侧,第五栅线GL5可以设置在第五行的像素的下侧,第六栅线GL6可以设置在第六行的像素的下侧。

[0122] 因为图7显示了在显示区域DA中的一些像素,所以在图7中描绘的第七栅线GL7是额外的栅线。也就是,第七栅线GL7可以连接到在第一行的像素并且还连接到在第一行的上侧的另一行中的像素(未示出)。也就是,另一超像素UP可以设置在用点划线A表示的超像素UP的上侧,第七栅线GL7可以是设置在属于另一超像素UP的白色像素W的下侧的栅线。此外,如果在第一行中的像素设置在显示区域的最上端,则第七栅线GL7可以是用于驱动在第一行中的仅一些像素的栅线。

[0123] 设置在第一行的第一列的红色像素R可以连接到第一数据线DL1和第一栅线GL1,并且用于驱动在第一行的第一列的像素的开关晶体管Q可以设置在该像素的左下侧。

[0124] 设置在第一行的第二列的绿色像素G可以连接到第二数据线DL2和第七栅线GL7,并且用于驱动在第一行的第二列的像素的开关晶体管Q可以设置在该像素的右上侧。

[0125] 设置在第一行的第三列的蓝色像素B可以连接到第三数据线DL3和第一栅线GL1,并且用于驱动在第一行的第三列的像素的开关晶体管Q可以设置在该像素的左下侧。

[0126] 遍及第二行的第一列至第三列设置的白色像素W可以连接到第一数据线DL1和第二栅线GL2,并且像素的开关晶体管Q可以设置在该第二行的第一列的左下侧。

[0127] 如上所述,一组像素(即,在第一行的第一列的红色像素R、在第一行的第二列的绿色像素G、在第一行的第三列的蓝色像素B、和遍及第二行的第一至第三列的白色像素W)可以形成超像素UP。因此,为了驱动单一超像素UP,可能需要两条数据线和三条栅线。在单一超像素UP的三条栅线当中,一些栅线可以被邻近超像素UP的另一超像素UP共用,因此,为了驱动超像素UP,实际上可能需要两条栅线。因此,当 n 个超像素UP布置在列方向上时,驱动像素所需的栅线的数目可以等于 $2n+1$ 。

[0128] 当在显示区域DA中显示图像或视频时,为了提高显示质量,输入到各像素的每个数据信号的极性可以被逐帧地反转。

[0129] 如果设置在同一行或列中的所有像素在一帧中具有相同的极性,则竖直线或水平线可以沿各自的行或列被感知。为了防止这一点,根据这个示例性实施方式,如果在单一超像素UP中包括的像素具有正极性,则在相邻的超像素UP中包括的像素可以具有负极性。同样地,如果在单一超像素UP中包括的像素具有负极性,则在相邻的超像素UP中包括的像素可以具有正极性。也就是,点反转驱动可以逐超像素地执行。

[0130] 这可以通过控制在像素的数据线DL和栅线GL之间的连接以及输入到数据线DL的数据信号的极性来进行。其更详细的描述将参考图8给出。

[0131] 图8显示输入到在图7中显示的数据线和栅线的信号的波形图。

[0132] 参考图8,分别输入到第一至第四数据线DL1至DL4的第一至第四数据信号D1至D4的每个的极性以规则的周期改变。此外,分别输入到第一至第六栅线GL1至GL6的第一至第六栅信号G1至G6的每个在预定的时段具有开电平电压。

[0133] 在此使用时,正极性指的是数据信号的电压大于施加到公共电极的公共电压。负极性指的是数据信号的电压小于公共电压。

[0134] 在图8中,为了清楚地辨别极性,所有的第一至第四数据信号D1至D4被显示为具有相同的亮度值。然而,实际上,亮度值可以每个时段不同,因此,实际电压值可以不同于在图8中显示的电压值。即使实际电压值可以每个时段不同,数据信号的极性也可以如下所述地在不同的时段遵循确定的规则。

[0135] 具体地,在第一时段 t_1 ,第一栅极信号G1可以具有开电平电压,而第二至第六栅信号G2至G6可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。接着,在第二时段 t_2 ,第二栅信号G2可以具有开电平电压,而第一和第三至第六栅信号G1和G3至G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0136] 接着,在第三时段 t_3 ,第三栅信号G3可以具有开电平电压,而第一、第二和第四至第六栅信号G1、G2和G4至G6可以具有关电平电压。在这时,第三和第四数据信号D3和D4可以具有正极性,而第一和第二数据信号D1和D2可以具有负极性。

[0137] 接着,在第四时段 t_4 ,第四栅信号G4可以具有开电平电压,而第一至第三、第五和第六栅信号G1至G3、G5和G6可以具有关电平电压。在这时,第二和第三数据信号D2和D3可以具有正极性,而第一和第四数据信号D1和D4可以具有负极性。

[0138] 接着,在第五时段 t_5 ,第五栅信号G5可以具有开电平电压,而第一至第四和第六栅信号G1至G4和G6可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。

[0139] 接着,在第六时段 t_6 ,第六栅信号G6可以具有开电平电压,而第一至第五栅信号G1至G5可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0140] 也就是,第一至第六栅信号G1至G6的每个可以在预定时段内顺序地具有开电平电压。每个数据信号D1至D4的极性可以每两个时段被改变。基于第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形,可以在图7所示的像素上逐超像素地执行点反转方法。

[0141] 根据这个示例性实施方式,每个栅信号G1至G6仅在一个时段内具有开电平电压。然而,将理解,每个栅信号G1至G6可以在一个以上的时段内具有开电平电压,并且几个栅信号可以同时具有开电平电压。

[0142] 图9是在图7中显示的部分A的放大平面图。

[0143] 参考图9,在每个像素中包括的像素电极PE包括多个域,每个域由以相对于第一方向DR1的不同角度倾斜的分支BR和狭缝(slit)SL组成。

[0144] 具体地,在第一行的第一列包括的第一像素电极PE111可以包括第一域PE111_D1和第二域PE111_D2。在第一域PE111_D1中设置的狭缝SL和分支BR相对于在第一方向DR1上延伸的直线形成第一角度 θ_1 。在第二域PE111_D2中设置的狭缝SL和分支BR相对于在第一方向DR1上延伸的直线形成第二角度 θ_2 。如上所述,第一角度 θ_1 的绝对值可以等于第二角度 θ_2 的绝对值,并且第一和第二域可以相对于在第一方向DR1上延伸的直线彼此对称。此外,被第一域PE111_D1占据的面积可以等于被第二域PE111_D2占据的面积。

[0145] 具体地,在第一行的第二列包括的第二像素电极PE112可以包括第三域PE112_D1和第四域PE112_D2。在第三域PE112_D1中设置的分支BR和狭缝SL的形状可以与设置在第一域PE111_D1中的分支BR和狭缝SL的形状相同。在第四域PE112_D2中设置的分支BR和狭缝SL的形状可以与在第二域PE111_D2中设置的分支BR和狭缝SL的形状相同。也就是,第二像素电极PE112可以具有与第一像素电极PE111相同的形状。此外,被第三域PE112_D1占据的面积可以等于被第四域PE112_D2占据的面积。

[0146] 具体地,在第一行的第三列包括的第三像素电极PE113可以包括第五域PE113_D1

和第六域PE113_D2。在第五域PE113_D1中设置的分支BR和狭缝SL的形状可以与在第一域PE111_D1和第三域PE112_D1中设置的分支BR和狭缝SL的形状相同。在第六域PE113_D2中设置的分支BR和狭缝SL的形状可以与在第二域PE111_D2和第四域PE112_D2中设置的分支BR和狭缝SL的形状相同。也就是,第三像素电极PE113可以具有与第一像素电极PE111和第二像素电极PE112相同的形状。此外,被第五域PE113_D1占据的面积可以等于被第六域PE113_D2占据的面积。

[0147] 此外,如图9所示,第一至第三像素电极PE111、PE112和PE113的长轴平行于第二方向DR2。另一方面,遍及第二行的第一至第三列设置的第四像素电极PE121的长轴平行于第一方向DR1。此外,与第一至第三像素电极PE111、PE112和PE113不同,数据线DL2被设置为使得它交叠第四像素电极PE121,从而域PE121_D1的面积可以不同于在第四像素电极PE121中的另一域PE121_D2的面积。

[0148] 具体地,第四像素电极PE121可以包括第七域PE121_D1和第八域PE121_D2。在第七域PE121_D1中设置的分支BR和狭缝SL的形状可以不同于在第一、第三和第五域PE111_D1、PE112_D1和PE113_D1的每个中设置的分支BR和狭缝SL的形状,但是在第一方向DR1上延伸的直线和分支BR之间形成的角度可以等于第一角度 θ_1 。此外,在第八域PE121_D2中设置的分支BR和狭缝SL的形状可以不同于在第二、第四和第六域PE111_D2、PE112_D2和PE113_D2的每个中设置的分支BR和狭缝SL的形状,但是在第一方向DR1上延伸的直线和分支BR之间形成的角度可以等于第二角度 θ_2 。因此,在第一至第四像素电极PE111、PE112、PE113和PE121上设置的配向膜的初始取向可以向第一方向DR1排列。

[0149] 被第七域PE121_D1占据的面积可以小于被第八域PE121_D2占据的面积。在第七域PE121_D1和第八域PE121_D2之间的边界可以沿交叠第四像素电极PE121的第二数据线DL2设置。因此,可以减少由不透明的第二数据线DL2引起的透射率的降低。

[0150] 具体地,在第一域PE111_D1和第二域PE111_D2之间的边界处,在第三域PE112_D1和第四域PE112_D2之间的边界处,在第五域PE113_D1和第六域PE113_D2之间的边界处,以及在第七域PE121_D1和第八域PE121_D2之间的边界处,液晶分子LC的取向彼此不同。结果,所述边界看起来更暗,即,会露出纹理。为减少边界效应的影响,第四像素电极PE121的一部分交叠由不透明金属制成的第二数据线DL2。因此,通过将在第七域PE121_D1和第八域PE121_D2之间的边界设置在第二数据线DL2上以交叠第二数据线DL2使得暗区域彼此交叠,可以减少透射率的降低。

[0151] 此外,虽然在图中未示出,但是通过在图7的部分B中形成第四像素,其中对应于第七域的域设置在左侧而对应于第八域的域设置右侧,第四像素PE121的域的不对称结构可以被补偿。在这种情况下,第二数据线DL2可以被弯曲以交叠在部分B中在第四像素的左侧的第七域和在部分B中在第四像素的右侧的第八域之间的边界。

[0152] 在第一行的第一列的像素的开关晶体管Q可以设置在第一像素电极PE111的左下侧从而连接到第一数据线DL1和第一栅线GL1。在第一行的第二列的像素的开关晶体管Q可以设置在第二像素电极PE112的右上侧从而连接到第二数据线DL2和第七栅线GL7。在第一行的第三列的像素的开关晶体管Q可以设置在第三像素电极PE113的左下侧从而连接到第二数据线DL2和第一栅线GL1。此外,遍及第二行的第一至第三列设置的像素的开关晶体管可以设置在第四像素电极PE121的左下侧从而连接到第一数据线DL1和第二栅线GL2。

[0153] 图10是根据本公开的另一示例性实施方式的LCD装置的一部分的放大平面图,其对应于在图7中显示的部分A。

[0154] 在以下的描述中,相同或类似的元件将通过相同的或类似的参考数字表示,并且重复的描述将被省略或简要地描述。

[0155] 参考图10,在每个像素中包括的像素电极PE包括多个域,每个域由以相对于第一方向DR1的不同角度倾斜的分支BR和狭缝SL组成。

[0156] 具体地,在第一行的第一列的第五像素电极PE211可以包括第九域PE211_D1和第十域PE211_D2。在第九域PE211_D1中设置的分支BR和狭缝SL相对于在第一方向DR1上延伸的直线形成第三角度 θ_3 。在第十域PE211_D2中设置的分支BR和狭缝SL相对于在第一方向DR1上延伸的直线形成第四角度 θ_4 。第三角度 θ_3 的绝对值可以等于第四角度 θ_4 的绝对值,并且第九和第十域可以相对于在第一方向DR1上延伸的直线彼此对称。

[0157] 与在图9中显示的实施方式不同,其中在每个像素电极PE111、PE112、PE113和PE121中包括的分支BR和狭缝SL的长轴沿一方向设置为关于第一方向DR1具有第一角度(θ_1, θ_2),在根据这个示例性实施方式的每个像素电极PE211、PE212、PE213和PE221中包括的分支BR和狭缝SL的长轴可以沿一方向设置为关于第一方向DR1具有大于第一角度的第二角度(θ_3, θ_4)。因此,第三角度 θ_3 和第四角度 θ_4 的绝对值可以大于在图9中显示的第一角度 θ_1 和第二角度 θ_2 的绝对值。

[0158] 此外,在第一行的第二列的第六像素电极PE212和在第一行的第三列的第七像素电极PE213可以具有与第五像素电极PE211相同的形状。

[0159] 在遍及第二行的第一至第三列形成的像素中包括的第八像素电极PE221可以包括第十一域PE221_D1和第十二域PE221_D2。在第十一域PE221_D1中设置的分支BR和狭缝SL的形状可以不同于在每个第九域PE211_D1中设置的分支BR和狭缝SL的形状,但是在第一方向DR1上延伸的直线和分支BR之间形成的角度可以等于第三角度 θ_3 。此外,在第十二域PE221_D2中设置的分支BR和狭缝SL的形状可以不同于在第十域PE211_D2中设置的分支BR和狭缝SL的形状,但是在第一方向DR1上延伸的直线和分支BR之间形成的角度可以等于第四角度 θ_4 。因此,在第五至第八像素电极PE211、PE212、PE213和PE221上的配向膜的初始取向可以排列为关于第二方向DR2具有预定角度。

[0160] 因为在第五至第七像素电极PE211、PE212和PE213的每个中包括的分支BR和狭缝SL的长轴沿一方向延伸为具有关于第二方向DR2的预定角度,所以像素电极的整体形状可以不平行于第二方向DR2,而是相对于第二方向DR2倾斜预定角度。在这种情况下,在第一行中设置的像素的所有像素电极PE211、PE212和PE213相对于第二方向DR2倾斜相同的角度,因此设置在像素电极PE211、PE212和PE213之间的数据线DL1、DL2和DL3也可以相对于第二方向DR2倾斜。也就是,基本上在第二方向DR2上延伸的数据线DL1、DL2和DL3可以倾斜,使得在它们邻近设置在第一行中的像素电极的区域,它们相对于第一方向DR1形成第三角度或第四角度。通过这样做,没有像素电极设置的区域减小,从而可以改善透射率。

[0161] 图11是根据本公开的另一示例性实施方式的LCD装置的一部分的放大平面图,其对应于在图7中显示的部分A。

[0162] 参考图11,在每个像素中包括的像素电极包括多个域,每个域由相对于第一方向DR1倾斜不同角度的分支BR和狭缝SL组成。

[0163] 与在图9和10中显示的示例性实施方式不同,在第一行的第一列的像素的第九像素电极PE311、在第一行的第二列的像素的第十像素电极PE312和在第一行的第三列的像素的第十一像素电极PE313的每个中包括的分支BR和狭缝SL的长轴可以在一方向延伸以关于第一方向DR1具有预定角度,而在遍及第二行的第一至第三列设置的第十二像素电极PE321中包括的分支BR和狭缝SL的长轴在一方向延伸以与第二方向DR2具有预定角度。

[0164] 在这种情况下,分支BR和狭缝SL的长轴沿其延伸的方向行与行不同,配向膜的初始取向可以彼此不同。具体地,在设置于第一行中的像素的第九至第十一像素电极PE311、PE312和PE313设置在其中的区域中,配向膜可以沿一方向被初始配向为关于第一方向DR1具有第一预定角度,并且在设置于第二行中的像素的第十二像素电极PE321设置在其中的区域中,配向膜可以沿一方向被初始配向为关于第一方向DR1具有大于第一预定角度的第二预定角度。

[0165] 因为不同的像素行需要配向膜的不同的初始取向,所以可以执行光配向工艺。这种光配向工艺在本领域中是众所周知;因此,将不进行其描述。

[0166] 因此,在第九至第十一像素电极PE311、PE312和PE313的每个中包括的分支BR和狭缝SL可以相对于在第一方向DR1上延伸的直线形成第一角度 θ_1 或第二角度 θ_2 ,并且在第十二像素电极PE321中包括的分支BR和狭缝SL可以相对于在第一方向DR1上延伸的直线形成第三角度 θ_3 或第四角度 θ_4 。将理解,第一和第二角度可以随第三和第四角度改变。因此,在设置于显示区域中的像素电极与在第一方向DR1上延伸的直线之间可以形成各种角度,由此改进LCD装置1000的显示质量。

[0167] 图12是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图。图13是在图12中显示的部分C的放大平面图。

[0168] 参考图12,数据线DL1至DL5在行方向上布置,栅线GL1至GL7在列方向上布置。

[0169] 与在图7中显示的示例性实施方式不同,遍及第二行的第一列至第三列设置的白色像素W可以连接到第三数据线DL3和第二栅线GL2,并且像素的开关晶体管Q可以设置在第二行的第二列的右下侧。

[0170] 当如图6所示的数据信号D1至D4和栅信号G1至G6的波形被输入时,可以执行点反转方法。与在图7中显示的示例性实施方式不同,其中白色像素W具有与设置在其上侧的每个红色像素R、绿色像素G和蓝色像素B相同的极性,在图12中显示的根据示例性实施方式的白色像素W具有与设置在其下侧的每个红色像素R、绿色像素G和蓝色像素B的极性相同的极性。

[0171] 图14是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图。图15显示输入到图14中所示的数据线和栅线的信号的波形图。图16是在图14中所示的部分D的放大平面图。

[0172] 参考图14,数据线DL1至DL3在行方向上布置,栅线GL1、GL2和GL7在列方向上布置。

[0173] 设置在第一行的第一列的红色像素R可以连接到第一数据线DL1和第一栅线GL1,用于驱动在第一行的第一列的像素的开关晶体管Q可以设置在所述像素的左下侧。

[0174] 设置在第一行的第二列的绿色像素G可以连接到第二数据线DL2和第一栅线GL1,用于驱动在第一行的第二列的像素的开关晶体管Q可以设置在所述像素的右下侧。

[0175] 设置在第一行的第三列的蓝色像素B可以连接到第三数据线DL3和第七栅线GL7,

用于驱动在第一行的第三列的像素的开关晶体管Q可以设置在所述像素的右上侧。

[0176] 遍及第二行的第一列至第三列设置的白色像素W可以连接到第二数据线DL2和第二栅线GL2,并且像素的开关晶体管Q可以靠近在其中第二栅线GL2和第二数据线DL2交叉的角落设置。

[0177] 为了在图14中显示的超像素UP上执行点反转方法,第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形可以如下所述地被确定。

[0178] 参考图15,在第一时段t1,第一栅信号G1可以具有开电平电压,而第二至第六栅信号G2至G6可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。

[0179] 接着,在第二时段t2,第二栅信号G2可以具有开电平电压,而第一和第三至第六栅信号G1和G3至G6可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。

[0180] 接着,在第三时段t3,第三栅信号G3可以具有开电平电压,而第一、第二和第四至第六栅信号G1、G2和G4至G6可以具有关电平电压。在这时,第三和第四数据信号D3和D4可以具有正极性,而第一和第二数据信号D1和D2可以具有负极性。

[0181] 接着,在第四时段t4,第四栅信号G4可以具有开电平电压,而第一至第三、第五和第六栅信号G1至G3、G5和G6可以具有关电平电压。在这时,第三和第四数据信号D3和D4可以具有正极性,而第一和第二数据信号D1和D2可以具有负极性。

[0182] 接着,在第五时段t5,第五栅信号G5可以具有开电平电压,而第一至第四和第六栅信号G1至G4和G6可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。

[0183] 接着,在第六时段t6,第六栅信号G6可以具有开电平电压,而第一至第五栅信号G1至G5可以具有关电平电压。在这时,第一和第二数据信号D1和D2可以具有正极性,而第三和第四数据信号D3和D4可以具有负极性。

[0184] 基于第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形,可以在如图14所示的像素上逐超像素地执行点反转方法。

[0185] 点反转方法可以用与图7中的相同方法根据在图14中显示的示例性实施方式的栅线和数据线之间的连接上执行。图15中显示的波形与输入到图8中显示的数据线和栅线的信号的波形的不同在于,第一至第四数据信号的极性在图8中在不同的时序改变。相反,根据这个示例性实施方式,如图15所示,随着输入到第二数据线DL2的第二数据信号D2的极性改变,输入到第一数据线DL1的第一数据信号D1的极性在相同的时序改变。此外,随着输入到第四数据线DL4的第四数据信号D4的极性改变,输入到第三数据线DL3的第三数据信号D3的极性在相同的时序改变,结果,输入到各自的数据线的数据信号可以被更容易地控制。

[0186] 对于白色像素W,开关晶体管Q可以靠近在其中第二栅线GL2和第二数据线DL2交叉的角落设置。白色像素W的像素电极可以具有在图16中显示的形状。将理解,在像素电极或类似物中包括的狭缝和分支的形状相对于示例性实施方式可以如上所述地改变。

[0187] 图17是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图。图18显示输入到在图17中显示的数据线和栅线的信号的波形图。图19是在图17中显示的部分E的放大平面图。

[0188] 参考图17,数据线DL1至DL5在行方向上布置,栅线GL1至GL7在列方向上布置。

[0189] 设置在第一行的第一列的红色像素R可以连接到第二数据线DL2和第一栅线GL1,用于驱动在第一行的第一列的像素的开关晶体管Q可以设置在所述像素的下侧。在这种情况下,在第一行的第二列的绿色像素G设置在在第一行的第一列的红色像素R和第二数据线DL2之间。因此,在平行于相邻的栅线GL1的方向上延伸的第一连接线BRL11可以设置用于连接第二数据线DL2至在第一行的第一列的红色像素R。当供给到第一栅线GL1的第一栅信号是开电平时,供给到第二数据线DL2的第二数据信号可以经由第一连接线被供给到在第一行的第一列的开关晶体管Q。

[0190] 设置在第一行的第二列的绿色像素G可以连接到第一数据线DL1和第七栅线GL7,用于驱动在第一行的第二列的像素的开关晶体管Q可以设置在所述像素的上侧。在这种情况下,在第一行的第一列的红色像素R设置于在第一行的第二列的绿色像素G和第一数据线DL1之间。因此,在平行于相邻的栅线GL7的方向上延伸的第二连接线BRL12可以设置用于连接第一数据线DL1至在第一行的第二列的绿色像素G。当供给到第七栅线GL7的第七栅信号(未示出)是开电平时,供给到第一数据线DL1的第一数据信号D1可以经由第二连接线BRL12被供给到在第一行的第二列的开关晶体管Q。

[0191] 设置在第一行的第三列的蓝色像素B可以连接到第二数据线DL2和第七栅线GL7,并且用于驱动在第一行的第三列的像素的开关晶体管Q可以设置在所述像素的上侧。

[0192] 遍及第二行的第一列至第三列设置的白色像素W可以连接到第一数据线DL1和第一栅线GL1,并且像素的开关晶体管Q可以设置在第二行的第一列的左侧。

[0193] 为了在图17中显示的超像素UP上执行点反转方法,第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形可以如下所述地被确定。

[0194] 参考图18,在第一时段t1,第一栅信号G1可以具有开电平电压,而第二至第六栅信号G2至G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0195] 接着,在第二时段t2,第二栅信号G2可以具有开电平电压,而第一和第三至第六栅信号G1和G3至G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0196] 接着,在第三时段t3,第三栅信号G3可以具有开电平电压,而第一、第二和第四至第六栅信号G1、G2和G4至G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0197] 接着,在第四时段t4,第四栅信号G4可以具有开电平电压,而第一至第三、第五和第六栅信号G1至G3、G5和G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0198] 接着,在第五时段t5,第五栅信号G5可以具有开电平电压,而第一至第四和第六栅信号G1至G4和G6可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0199] 接着,在第六时段t6,第六栅信号G6可以具有开电平电压,而第一至第五栅信号G1至G5可以具有关电平电压。在这时,第一和第四数据信号D1和D4可以具有正极性,而第二和第三数据信号D2和D3可以具有负极性。

[0200] 基于第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形,以及根据在图17中显示的示例性实施方式的栅线GL、数据线DL和连接线BRL之间的连接,可以逐像素地执行点反转方法。这考虑到基于逐像素的点反转方法,其中所述像素是比在图7中显示的超像素更小的单元,由此进一步改进显示质量。

[0201] 此外,基于这种连接,第一和第四数据信号D1和D4可以在一帧中保持正极性,而第二和第三数据信号D2和D3可以在一帧中保持负极性。因此,输入到各自的数据线的数据信号的极性逐帧地改变,因此,可以执行列反转驱动,其逐帧地改变在行方向上布置的数据线DL的极性。也就是,实际上执行的列反转驱动可以感觉为好像执行点反转方法一样。结果,能够获得在执行列反转驱动时所获得的更低功耗和更便宜的驱动IC的优点,以及在执行点反转方法时所实现的显示质量的大幅改进的优点。

[0202] 图20是示意性地显示根据本公开的另一示例性实施方式的在图5中显示的像素的数据线和栅线之间的连接的图。图21显示输入到在图20中所示的数据线和栅线的信号的波形图。

[0203] 参考图20,与在图17中显示的示例性实施方式不同,遍及第二行的第一列至第三列设置的白色像素W可以连接到第三数据线DL3和第一栅线GL1,并且所述像素的开关晶体管Q可以设置在第二行的第三列的右侧。

[0204] 参考图21,在第一时段t1,第一栅信号G1可以具有开电平电压,而第二至第六栅信号G2至G6可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0205] 接着,在第二时段t2,第二栅信号G2可以具有开电平电压,而第一和第三至第六栅信号G1和G3至G6可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0206] 接着,在第三时段t3,第三栅信号G3可以具有开电平电压,而第一、第二和第四至第六栅信号G1、G2和G4至G6可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0207] 接着,在第四时段t4,第四栅信号G4可以具有开电平电压,而第一至第三、第五和第六栅信号G1至G3、G5和G6可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0208] 接着,在第五时段t5,第五栅信号G5可以具有开电平电压,而第一至第四和第六栅信号G1至G4和G6可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0209] 接着,在第六时段t6,第六栅信号G6可以具有开电平电压,而第一至第五栅信号G1至G5可以具有关电平电压。在这时,第一和第三数据信号D1和D3可以具有正极性,而第二和第四数据信号D2和D4可以具有负极性。

[0210] 基于第一至第四数据信号D1至D4和第一至第六栅信号G1至G6的波形,以及根据在图20中显示的示例性实施方式的栅线GL、数据线DL和连接线BRL之间的连接,可以逐像素地执行点反转方法。然而,根据与在图17中显示的示例性实施方式不同的这个实施方式,蓝色像素B也可以被逐像素地点反转驱动。结果,红色像素R、绿色像素G、蓝色像素B和白色像素W可以被单独地点反转驱动。

[0211] 虽然已经为了说明性目的描述了本发明构思的优选实施方式,但是本领域的技术人员将理解,各种变形、添加和置换是可能的,而不背离在权利要求中公开的本发明构思的范围和精神。

[0212] 本申请基于并要求享有2015年12月2日在韩国知识产权局提交的第10-2015-0170716号韩国专利申请的优先权,其公开通过引用整体合并于此。

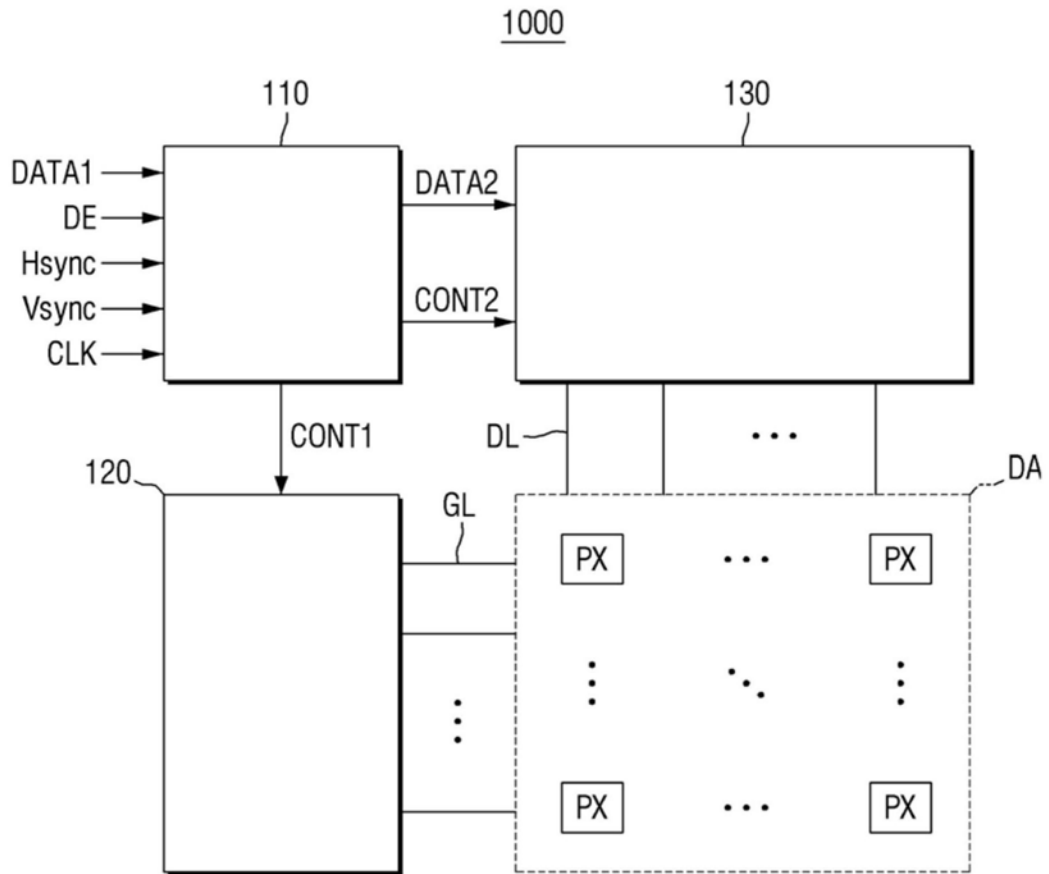


图1

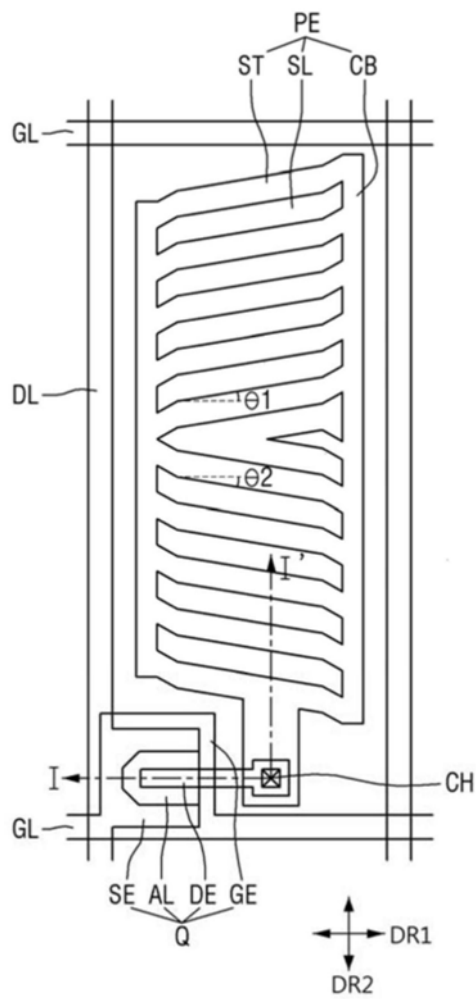


图2

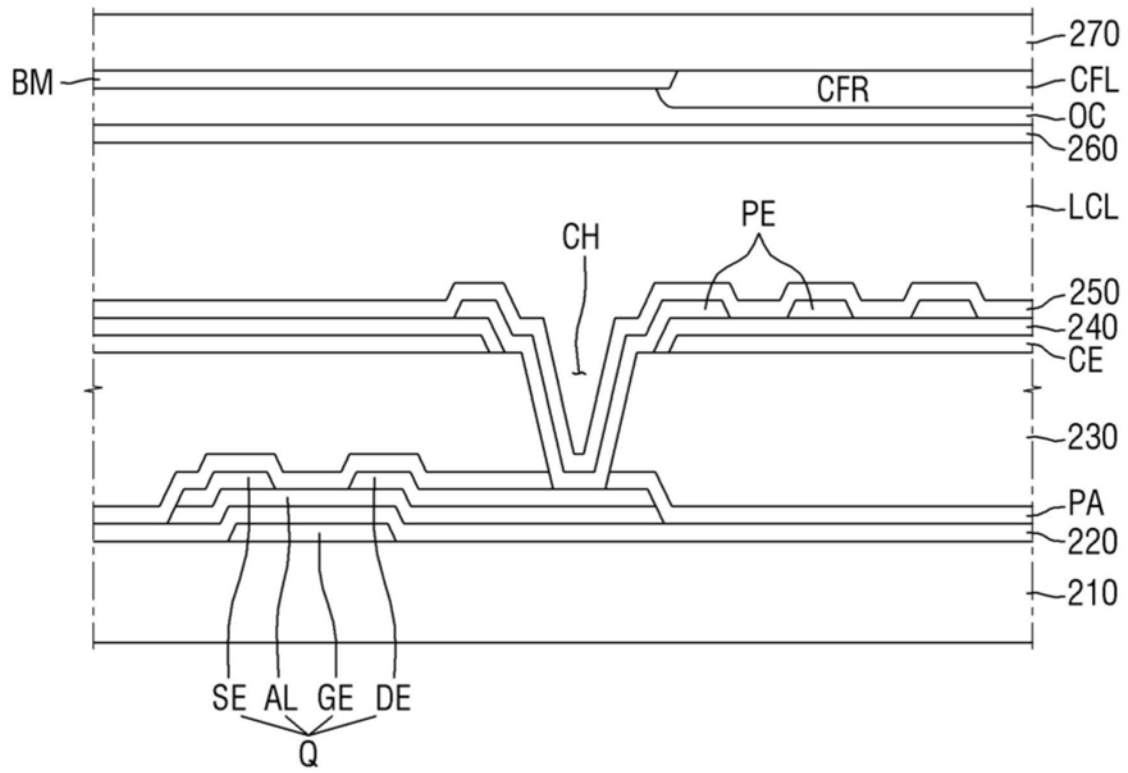


图3

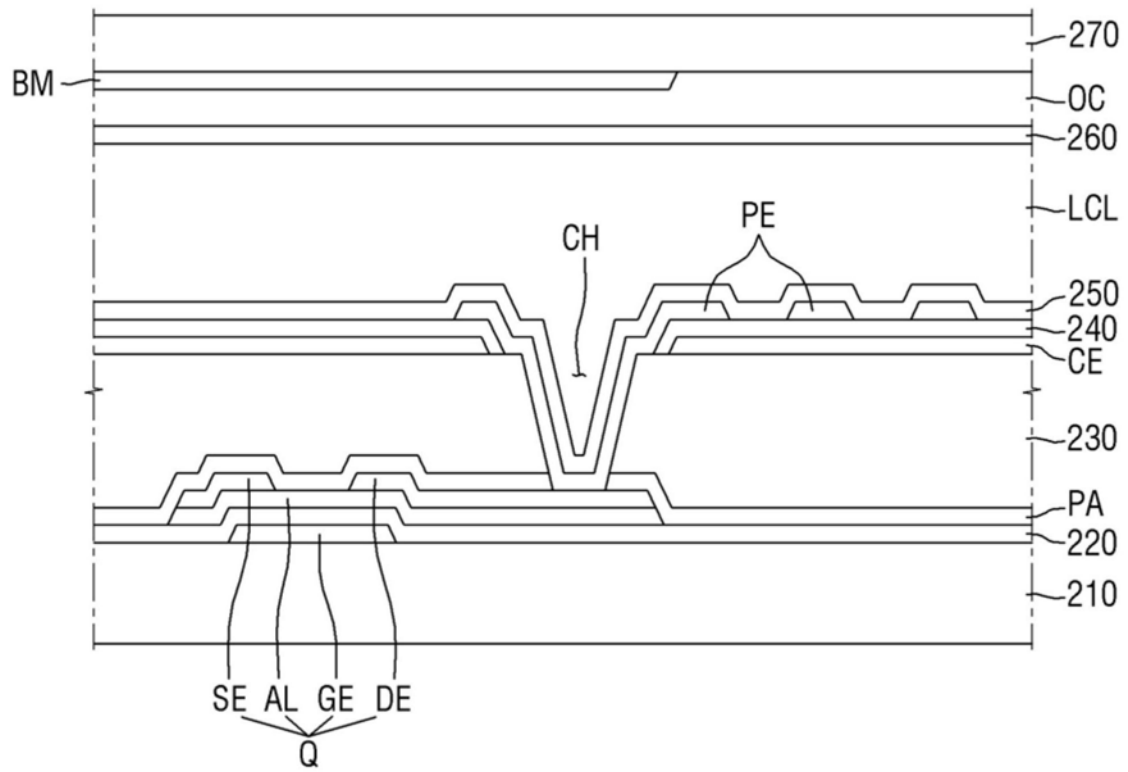


图4

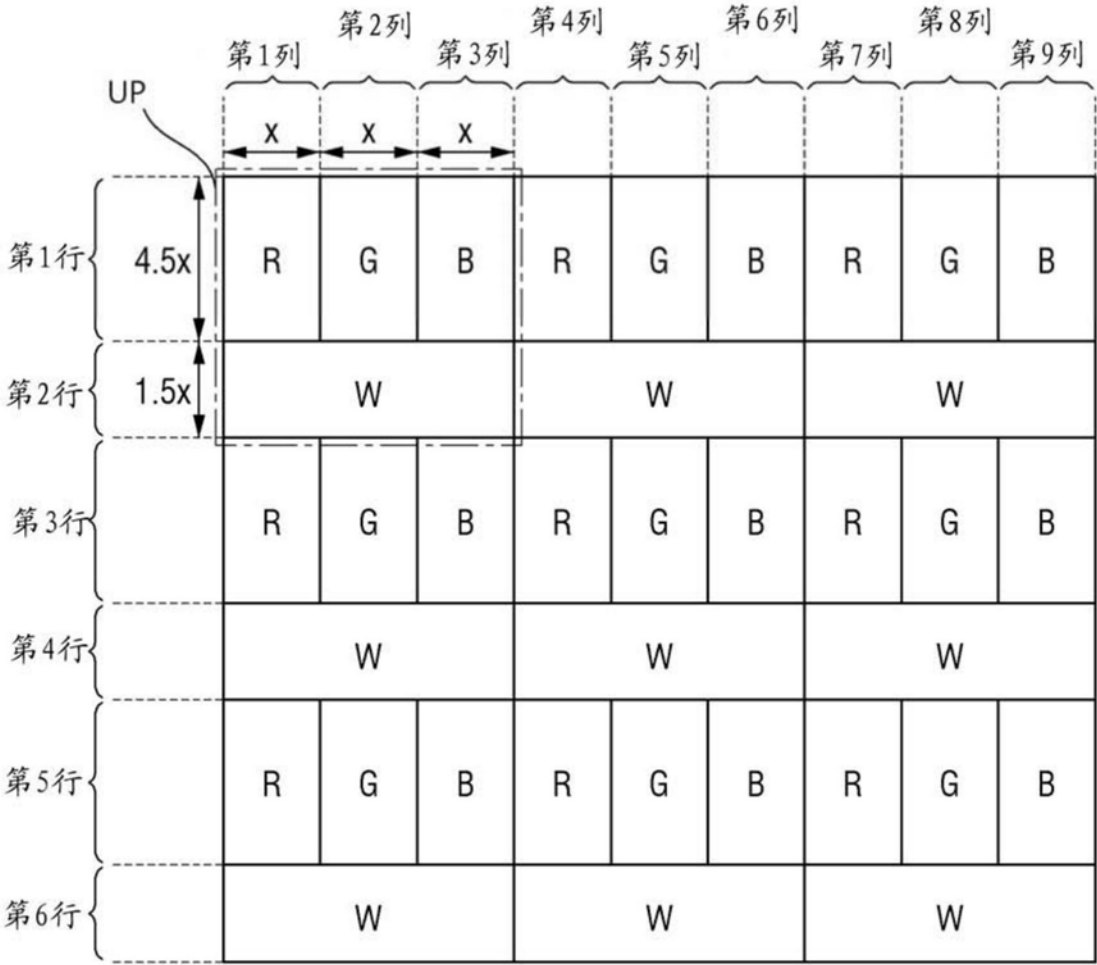


图5

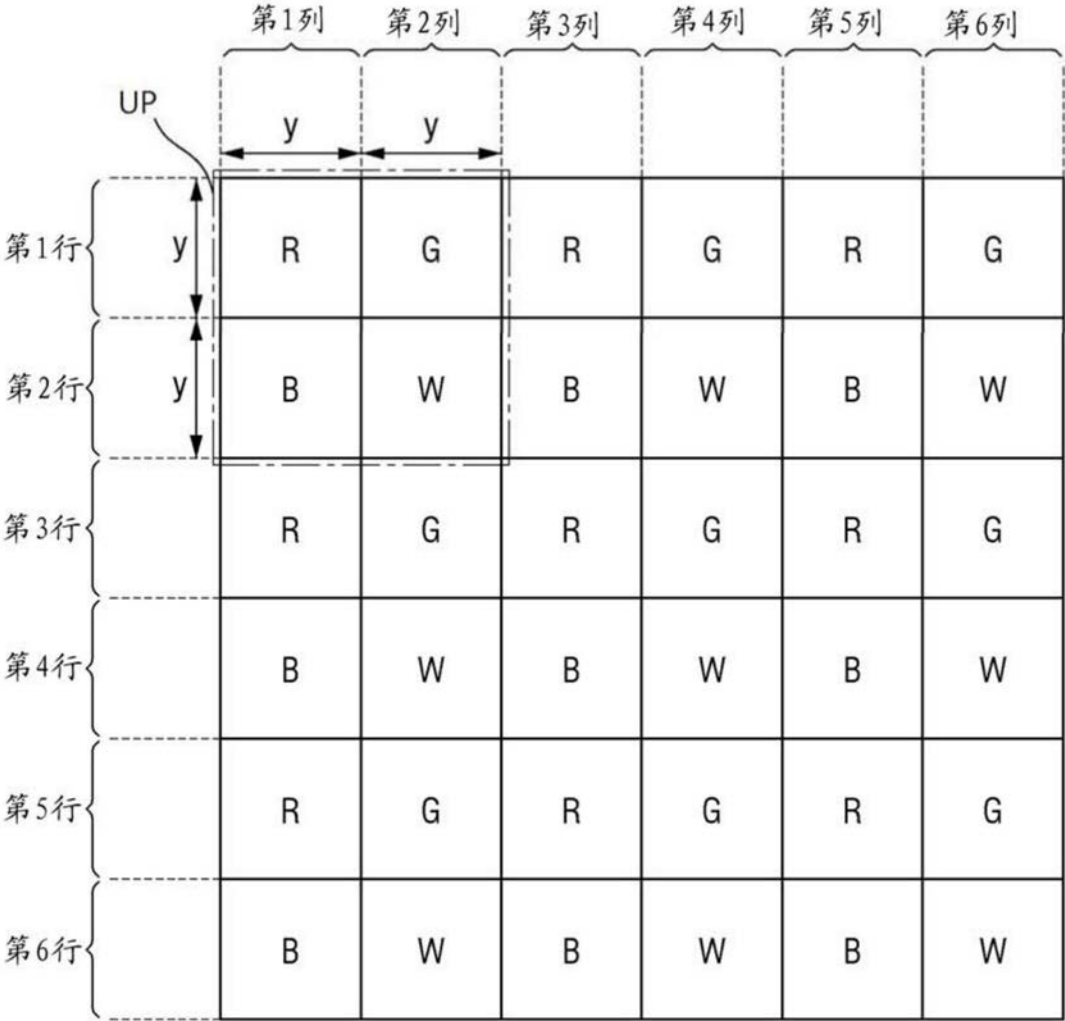


图6

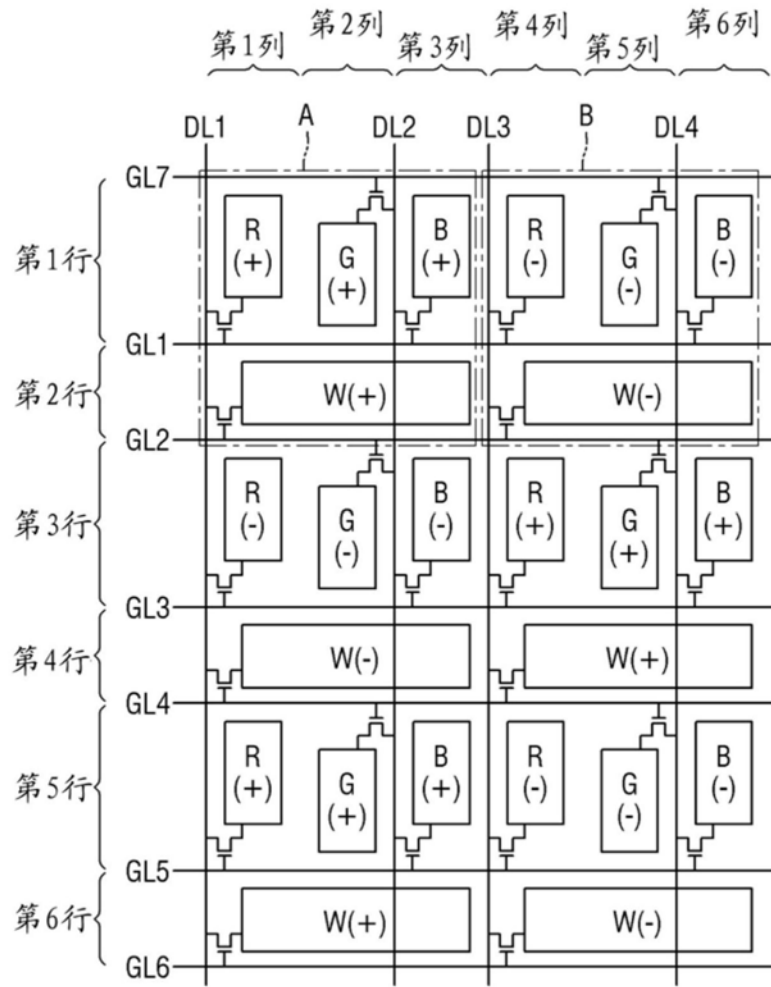


图7

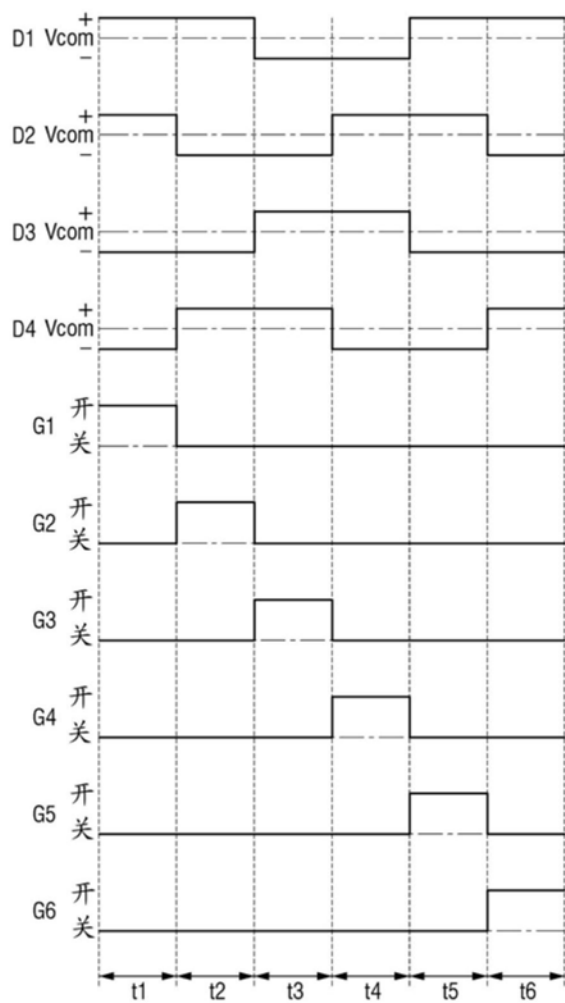


图8

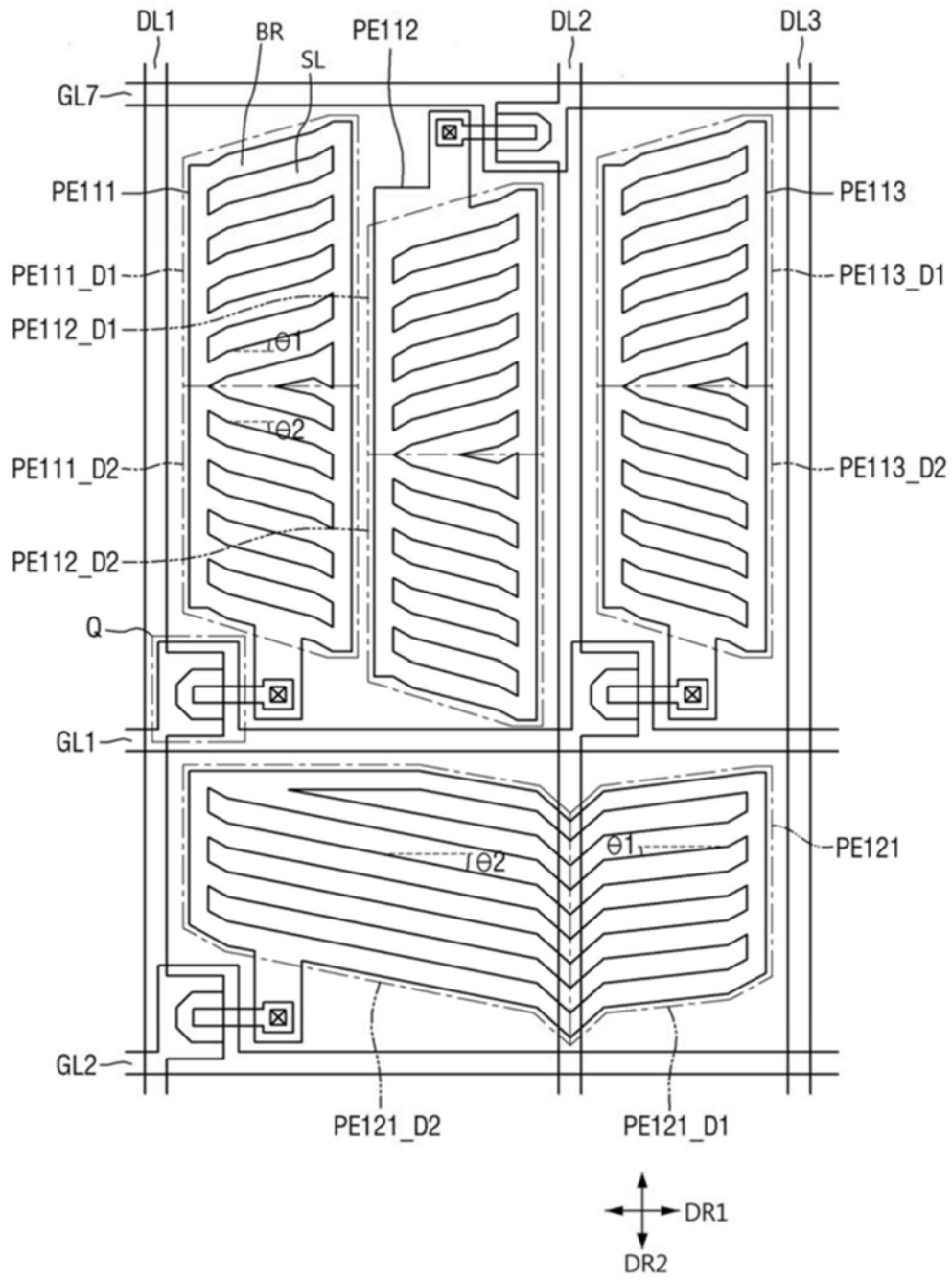


图9

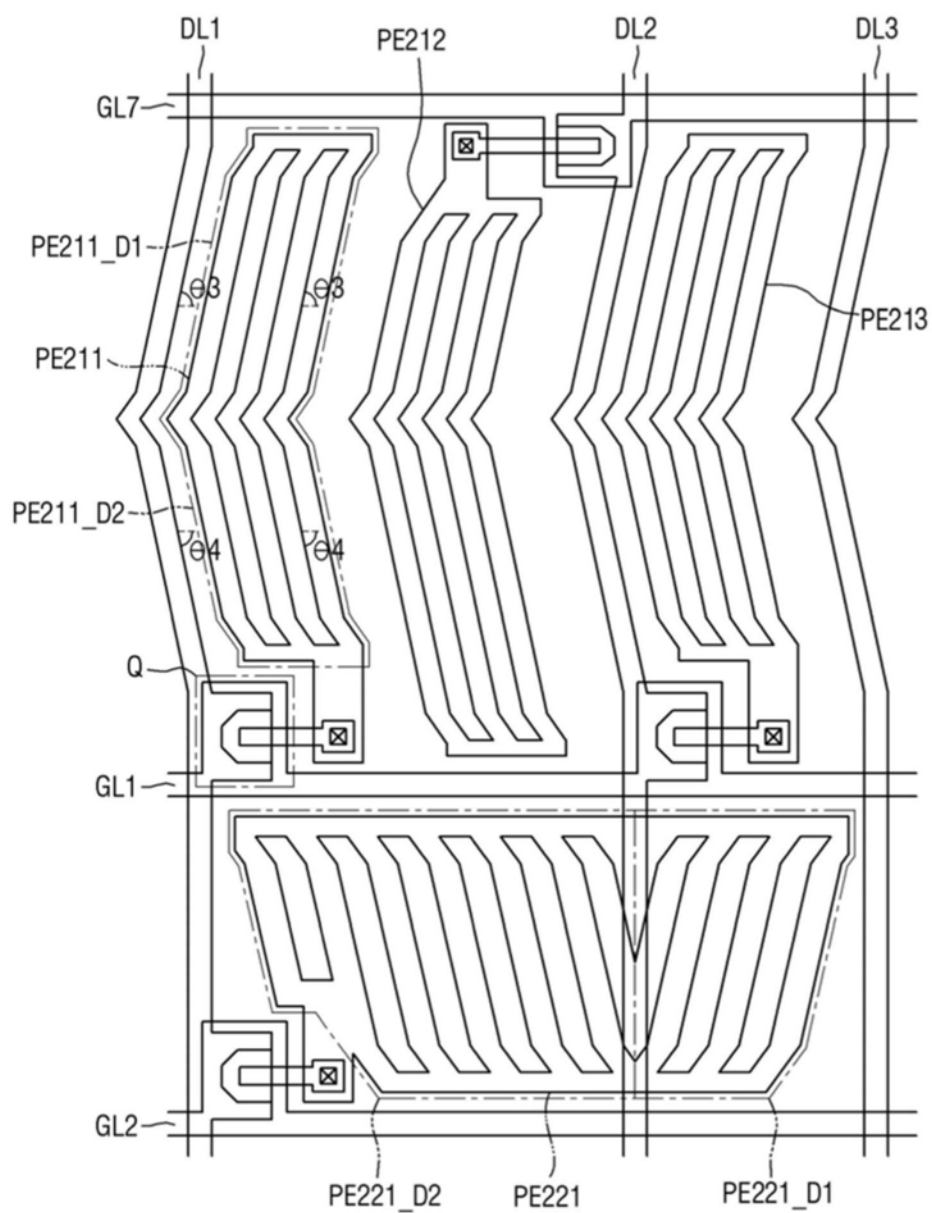


图10

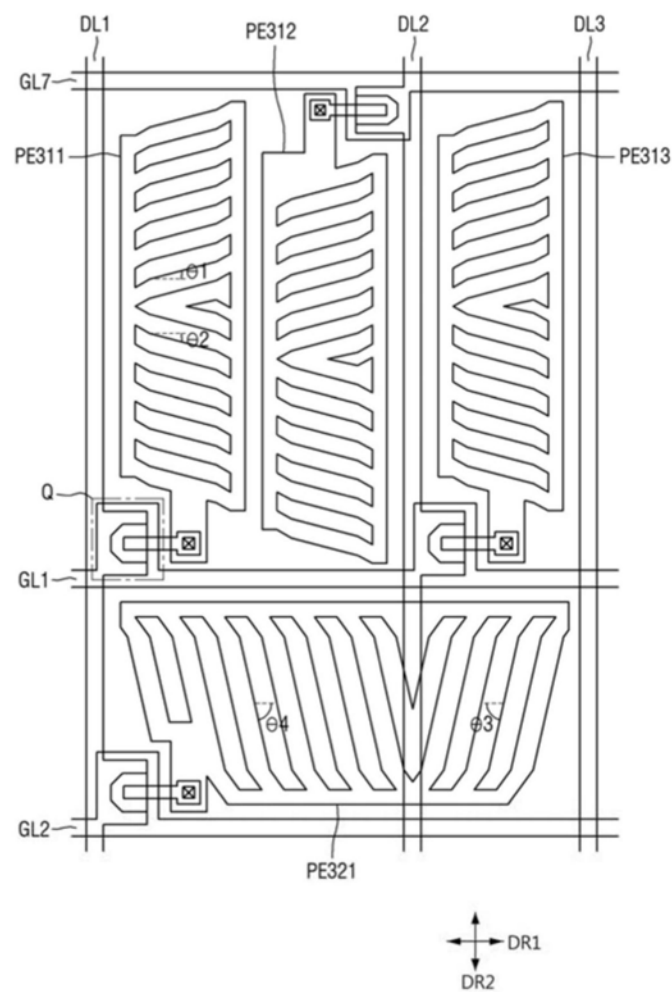


图11

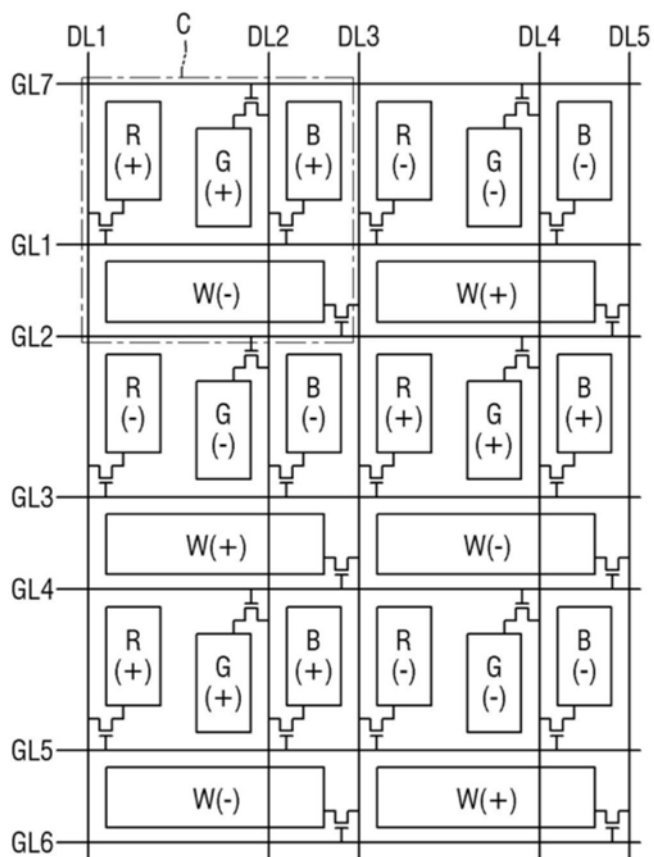


图12

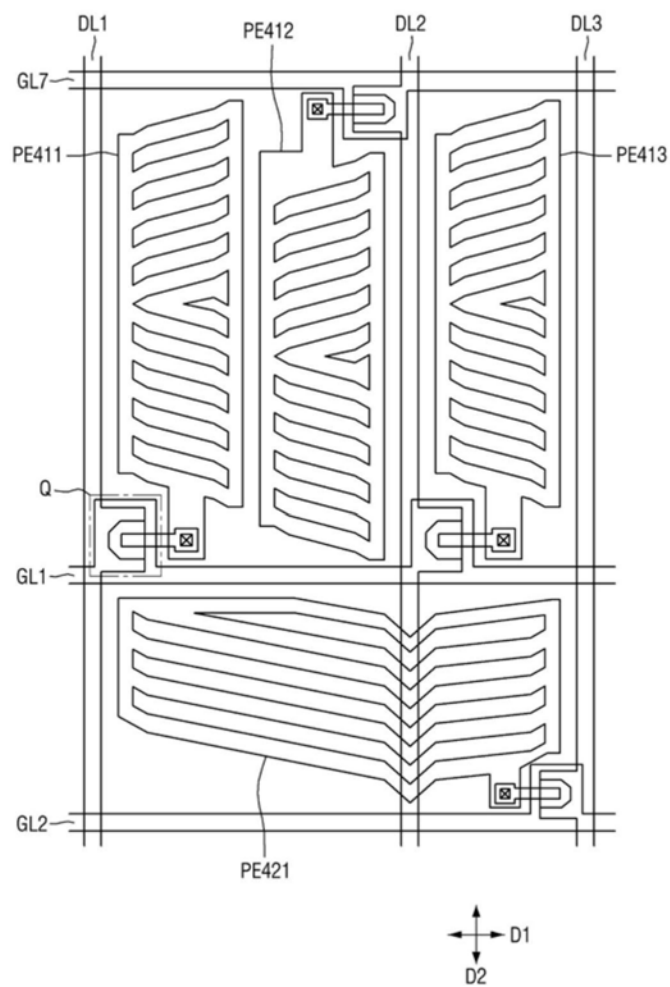


图13

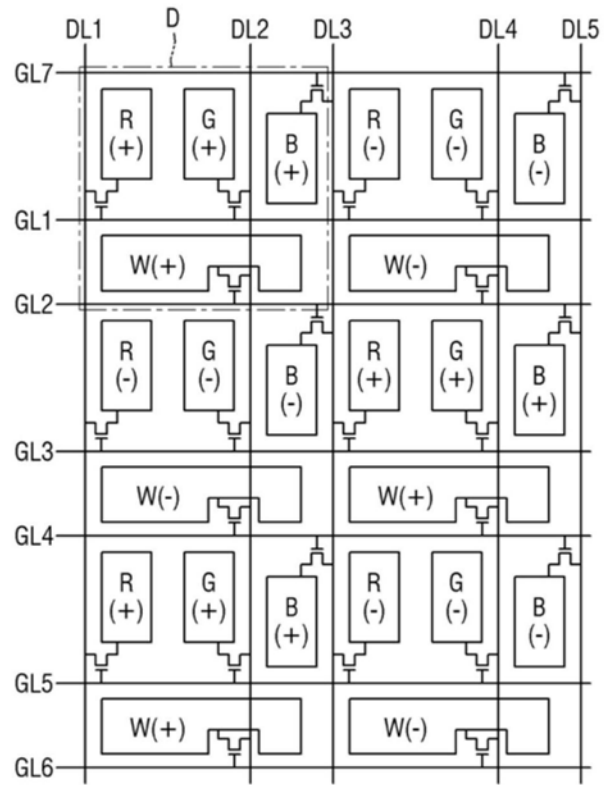


图14

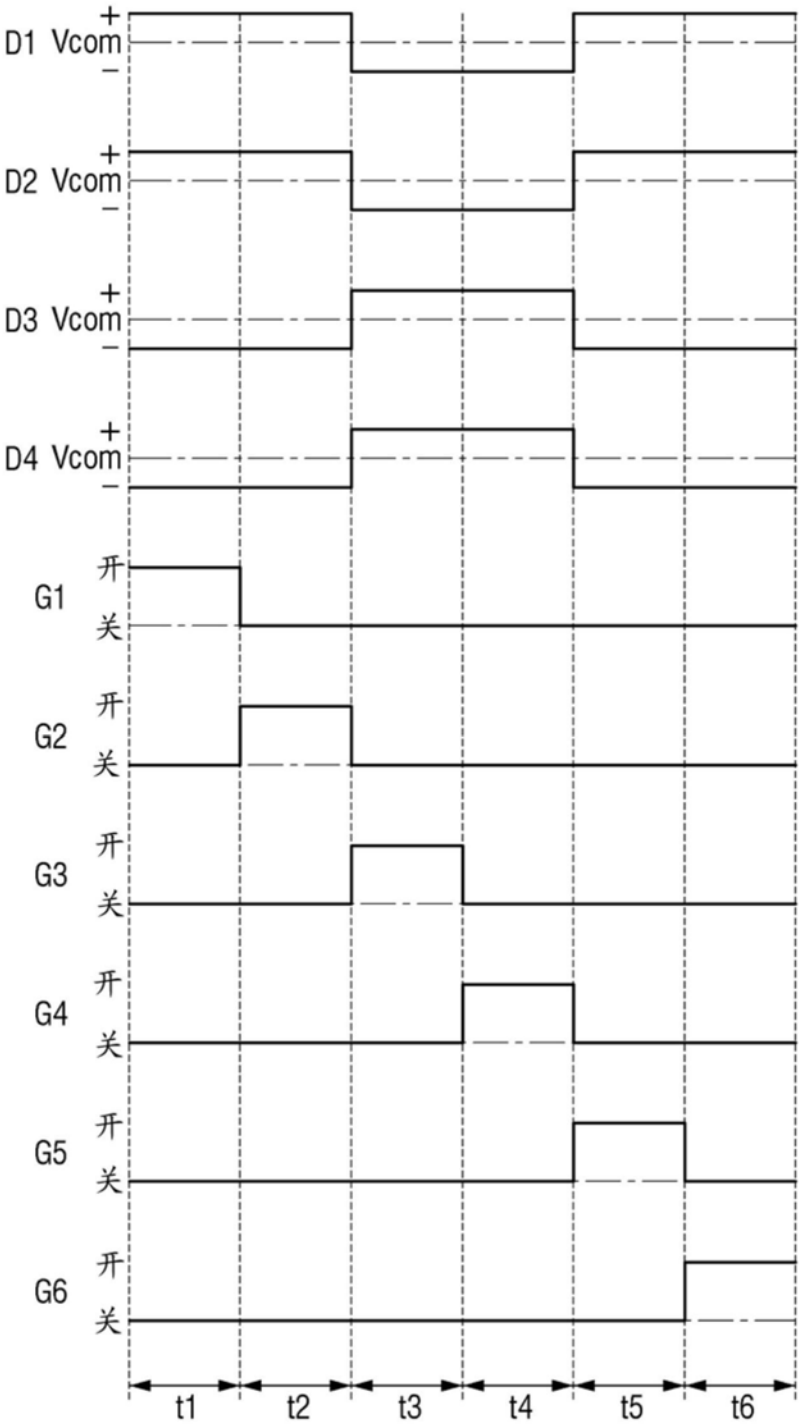


图15

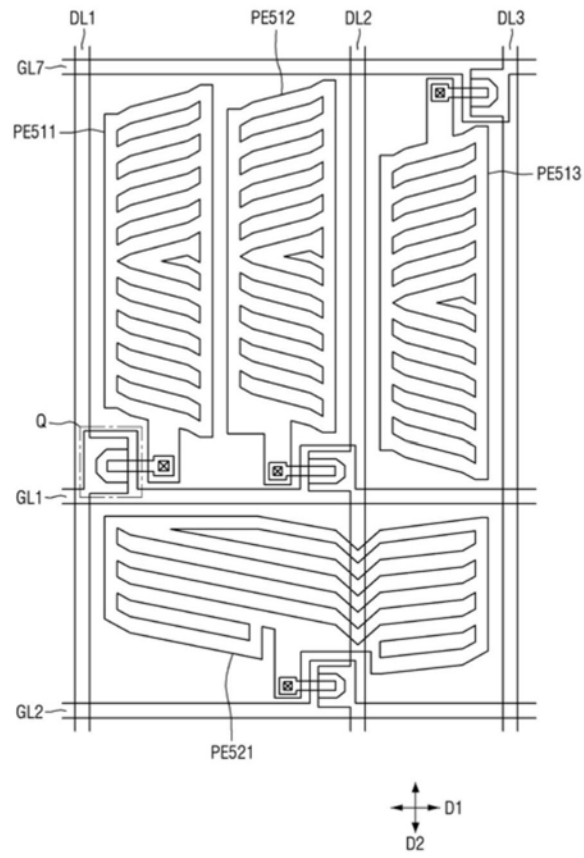


图16

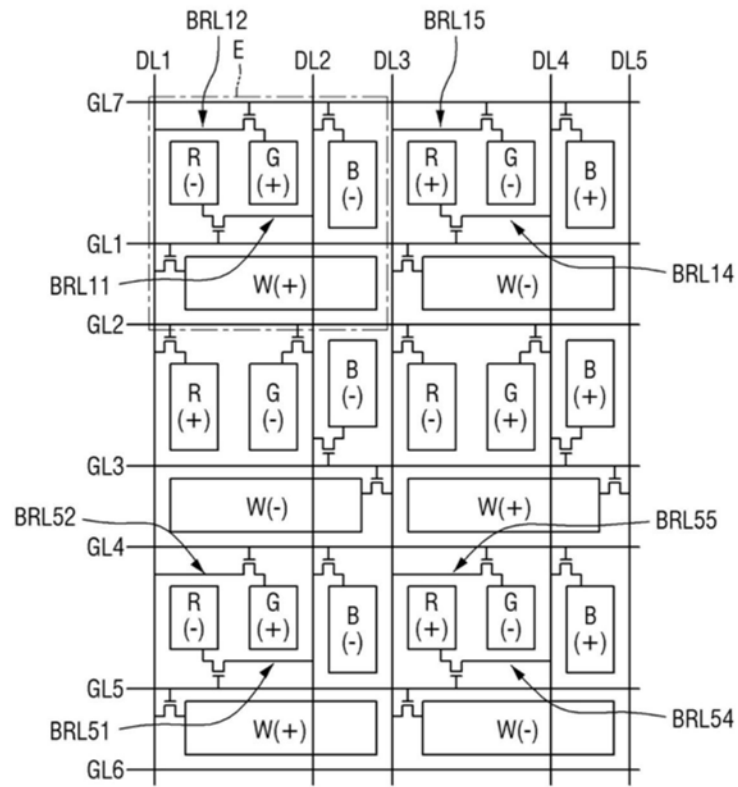


图17

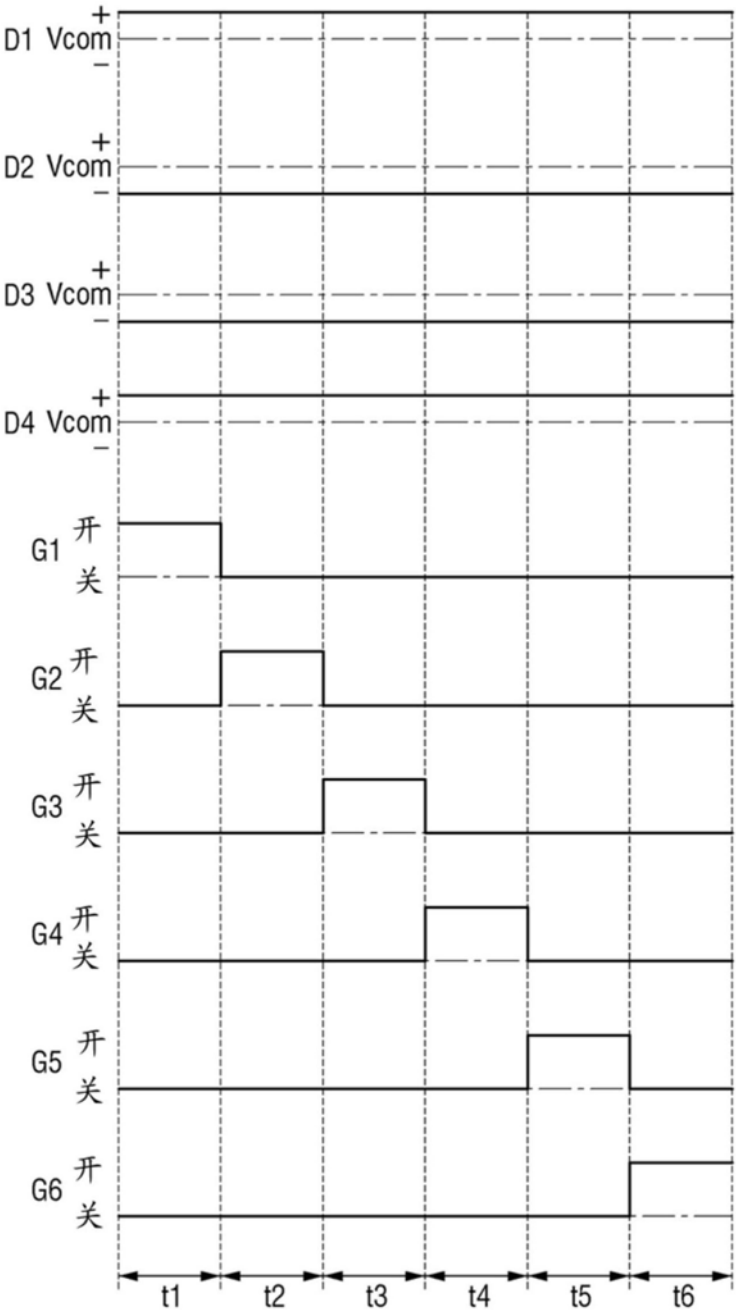


图18

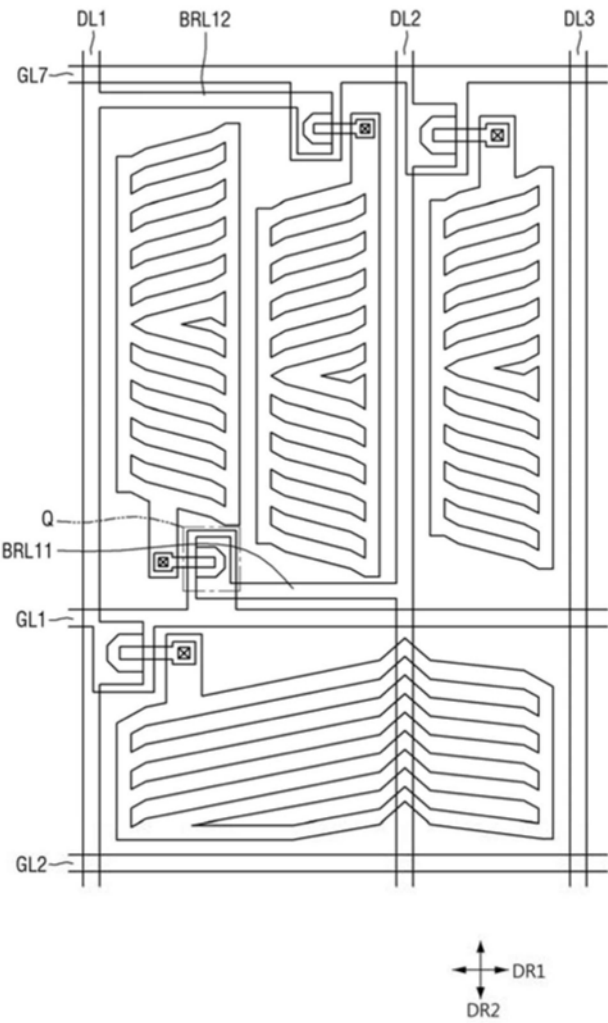


图19

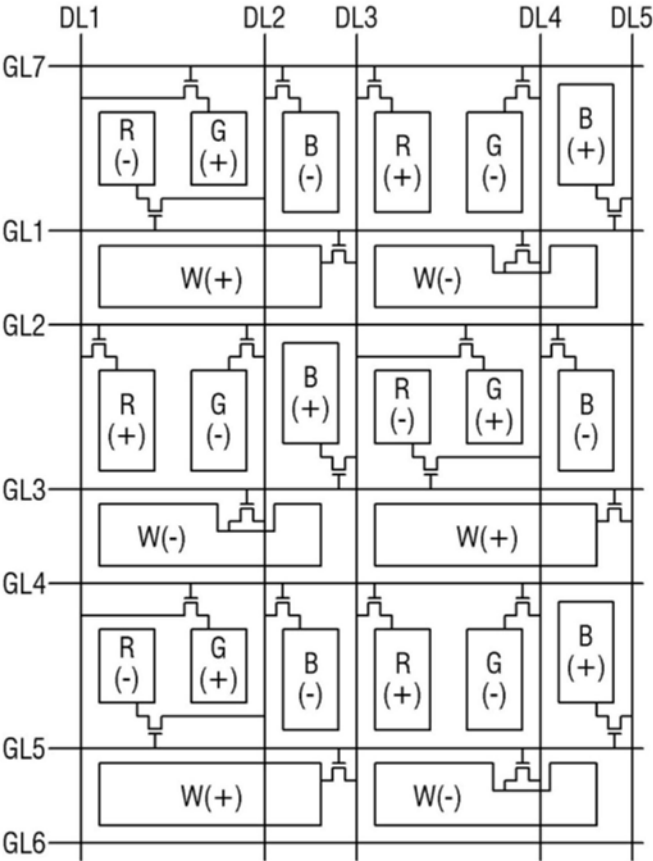


图20

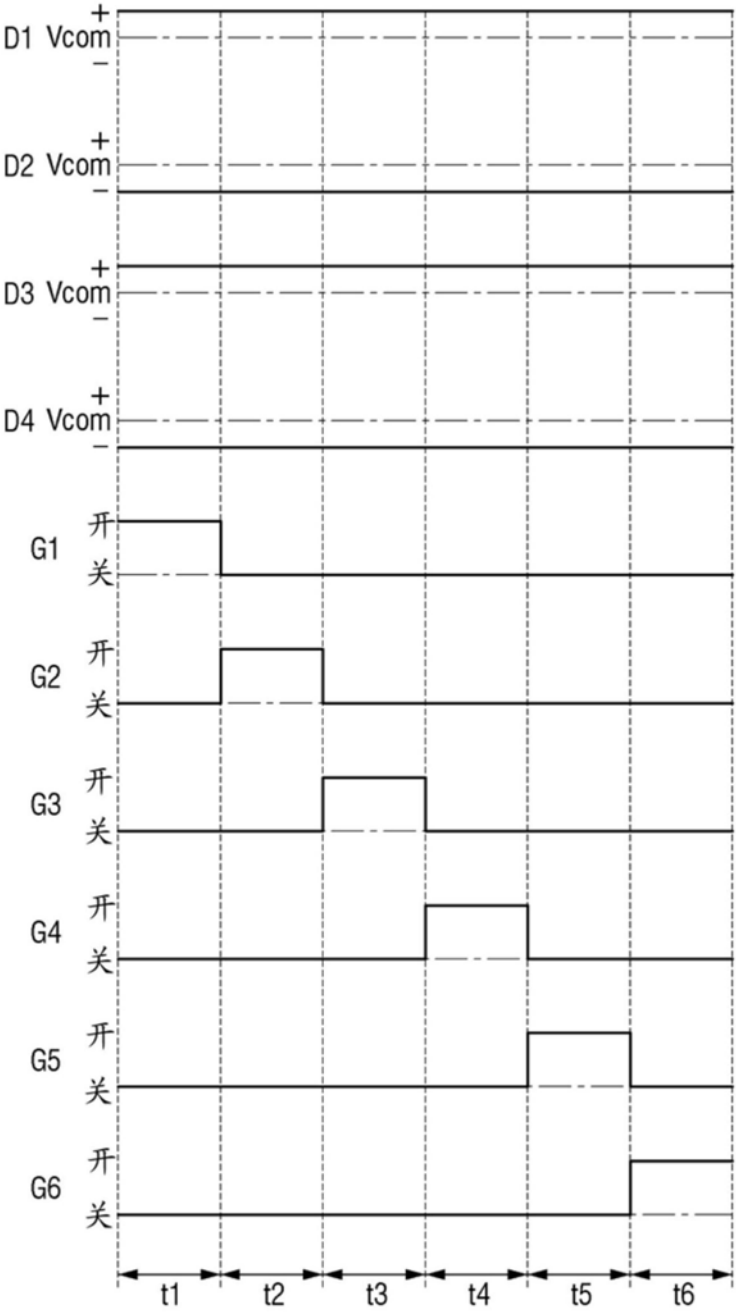


图21